

## 14 位 125Msps 模数转换器 ADS5500 及其应用

**摘要:** ADS5500 是美国德州仪器公司 (TI) 生产的一款高采样率、高精度、易使用的 14 位模数转换器。简易的并行数字输出数据接口可方便地与数字信号处理器 (DSPs) 连接。主要针对需要高精度测量和高速数据采样的场合, 例如无线通信、通信接收器、基站基础设施、测试测量仪表、单和多通道数字接收器、通信仪表、雷达和红外技术、视频图像处理以及医疗设备等方面。文中介绍了 ADS5500 的性能特点、内部结构、引脚排列和设计考虑, 并对其在视频信号处理方面的应用作了简要说明。

**关键词:** 模数转换器; ADS5500; 高频采样

14-Bit, 125 MSPS A/D Converter ADS5500 and Its Application

**Abstract:** The ADS5500 is a 14-bit analog-to-digital converter by Texas Instrument in U.S.A for high-speed, high-precision, and ease of use. The digital output data is provided over a simple parallel interface that easily connects to DSPs. It aims at mainly the applications which need high-precision measurement and high-speed data gathering, such as wireless communication, communication receivers, base station infrastructure, test and measurement instrumentation, single and multichannel digital receivers, radar and infrared, video and imaging, medical equipment and so on. This paper introduces the performance, internal structure, pin descriptions and application consideration, and illuminates an application in video signal processing in brief.

**Key words:** ADC; ADS5500; High-frequency sampling

**1 概述:** 近年来, 随着数字信号处理技术的迅速发展和新理论、新算法的不断涌现, 加之数字信号处理器性能的全面提高, 使实际系统对模数转换器的要求越来越高。因此, 在实际的应用中, 一般都要求模数转换器必须同时具备很高的采样率和精度、很大的动态范围、极宽的频率响应范围和灵活的数字接口。

ADS5500 是德克萨斯仪器公司 (Texas Instruments) 开发的一款 14 位分辨率、125MSPS 采样速率的高性能模数转换器, 芯片为 64 引脚 TQFP PowerPAD 封装。为实现更高的系统集成度, 其内部还包括有宽带宽的线性采样/保持和内部基准电压源的完整转换解决方案。100MHz 时 ADS5500 的信噪比 (SNR) 为 70dB, 无失真动态范围 (SFDR) 为 82dB, 差分输入电压为 2.2V<sub>pp</sub>, 工作电压为 3.3V (单极性), 且功耗仅为 750mW。内部基准电压源简化了系统设计, 并行 CMOS 兼容数据输出接口确保了与普通逻辑电路的无缝连接, 方便了与数字信号处理器 (DSPs) 的连接。芯片工作温度为 -40°C 到 +85°C。

根据其采样率高、高分辨率、接口简单的特点, ADS5500 可广泛用在需要高速数据采样和高精度测量的场合, 例如无线通信、通信接收器、基站基础设施、测试测量仪表、单和多通道数字接收器、通信仪表、雷达和红外技术、视频图像处理以及医疗设备等方面。

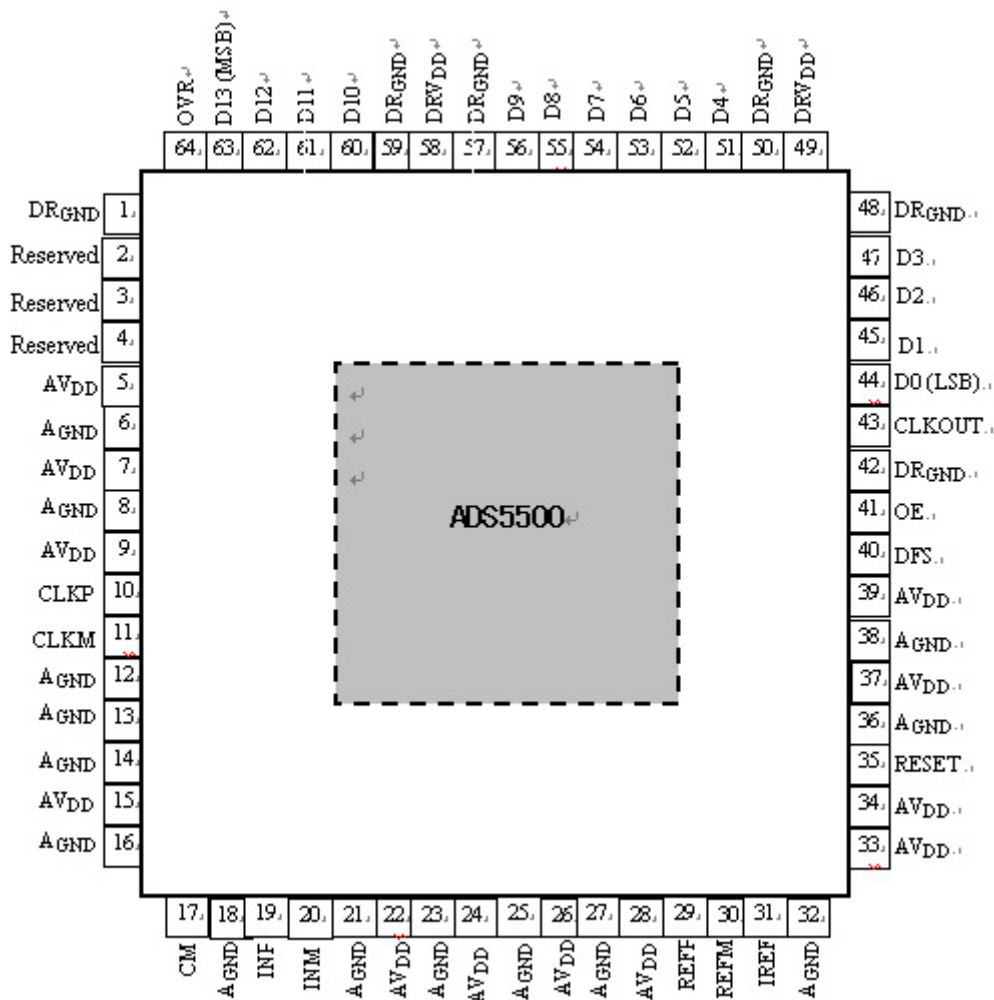


图 1 TQFP 型封装和引脚排列

表 1 ADS5500 引脚名称及功能描述

引脚号	名称	功能
5,7,9,15,22,24,26,28,33,34,37,39	AV <sub>DD</sub>	模拟电源
6,8,12,13,14,16,18,21,23,25,27,32,36,38	A <sub>GND</sub>	模拟接地
49,58	DRV <sub>DD</sub>	输出数据驱动电源
1,42,48,50,57,59	DR <sub>GND</sub>	输出数据驱动接地端
19	INP	差分模拟输入正极
20	INM	差分模拟输入负极
29	REFP	基准源正极

30	REFM	基准源负极
31	IREF	调整工作电流，通过 1 个 47Ω 电阻接地
17	CM	普通模式输出电压
35	RESET	复位（高电平激活）
41	OE	输出使能引脚
40	DFS	数据格式和时钟极性选择
10	CLKP	差分时钟输入（正极）
11	CLKM	差分时钟输入（负极）
2, 3, 4	Reserved	保留，与 AGND 引脚连接
44-47,51-56,60-63	D0(LSB)-D13(MSB)	数据输出位
64	OVR	数据溢出指示位
43	CLKOUT	数据同步时钟输出

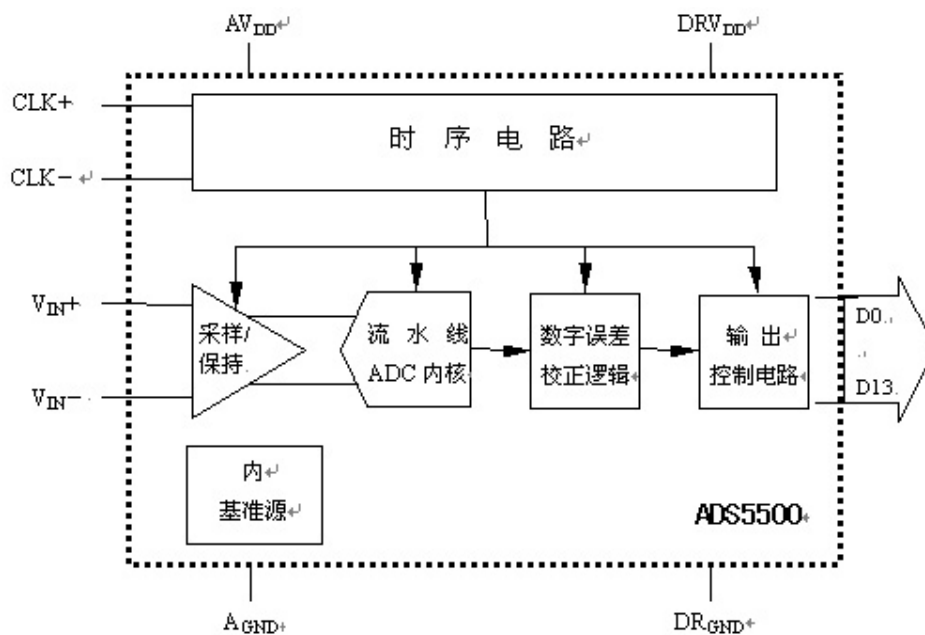


图 2 ADS5500 的内部结构框图

### 3 设计考虑

ADS5500 是一款低功耗、采样率为 125MSPS 的 14 位流水线模数转换器，仅需一个 3.3V 的单极性电源就可正常工作。数据转换过程启动于时钟信号波形的上升沿，一旦模拟信号被转换器的采样/保持部分捕获后，输入信号的采样过程被依序分割为一系列的流水线操作，使时钟信号的上升沿和下降沿都能进行数据的转换工作。从输入模拟信号到输出 14 位的数据需要 16 个时钟周期的延迟。图 2 给出了 ADS5500 输入、输出信号和时钟波形的对应时序。

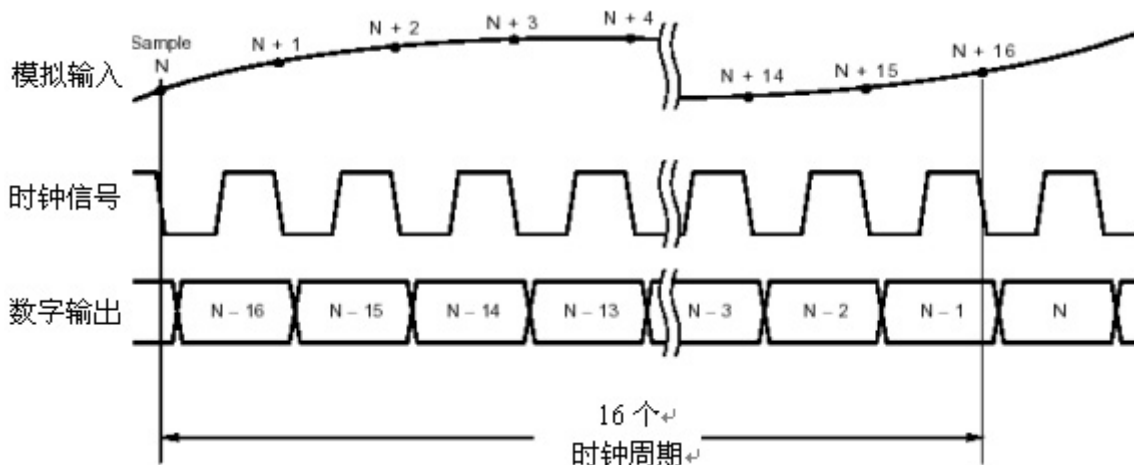


图3 ADS5550 工作信号时序

### 3.1 输入配置

ADS5550 的模拟输入部分主要由一个差分跟踪/保持放大器和开关电容组成，如图4所示。

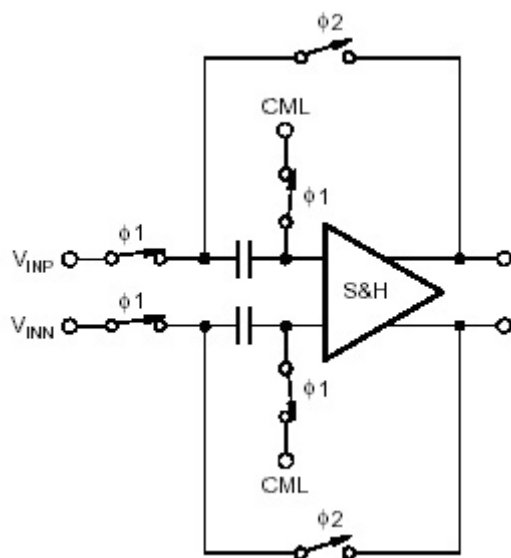


图4 模拟输入部分

差分输入技术确保了高采样率条件下的高性能，同时也带来了非常高的可用输入带宽，这一点对于某些中频采样或欠采样应用尤为重要。对于低频输入信号的输入配置可以采用差分输入/输出放大器(如 OPA695)，用来简化前端驱动电路。这种配置的优点在于其具有较大的灵活性，放大器可用来完成模拟输入信号的极性转换（单极性~差分）、信号放大及 ADC 的前端预滤波等工作。

### 3.2 基准源电路

ADS5550 的内基准电压源简化了电路板的电路布局，对此，板上可不用其它附加电路。但从优化性能的角度考虑，可在 REFP 和 REFN 引脚上各连接 1 个  $1\mu F$  的电容器并接地。此外，为更好设置芯片的工作电流，还应在 IREF 引脚上连接 1 个  $47\Omega$  的电阻，并与 AGND 引脚相连，见图5所示。

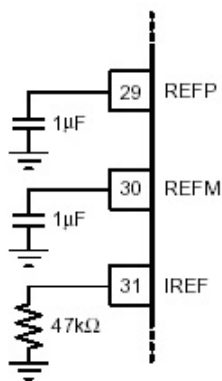


图 5 REFP、REFm 和 IREF 引脚优化系统性能

### 3.3 时钟输入信号

芯片的时钟输入信号可以是单极性或差分信号，普通模式下，时钟输入信号的电压幅值设置为 1.5V，CLKP 引脚、CLKM 引脚各通过 5kΩ 电阻与 CM 引脚相连，如图 7 所示。

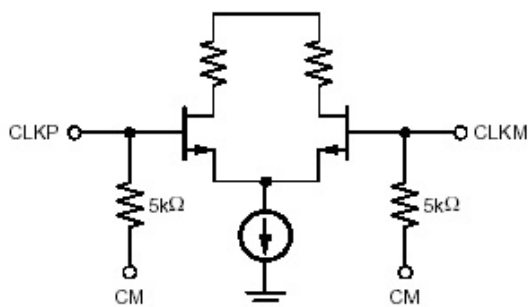


图 6 时钟输入信号引脚连接电路

从实用角度考虑，选用低抖时钟源并对其进行相应的带通滤波可大大提高高频采样系统性能。芯片内部的 ADC 内核在时钟信号波形的上升沿和下降沿都能进行数据转换，进一步提高了芯片的工作效率。当无时钟源或时钟频率低于 10MSPS 时，芯片将自动切换至休眠模式。

### 3.4 输出选项

芯片产生 14 位的数据输出信号 (D13--D0，其中 D13 为最高位，D0 为最低位)，1 个数据就绪信号 (CLKOUT 引脚) 和 1 个数据溢出指示位 (OVR 引脚，当输出数据幅值超过最大值时，该位被置为 1)。

通过改变 DFS 引脚电平可设置输出信号的数据格式和时钟输出信号的极性。输出信号的数据格式有直接二进制码和二进制补码两种形式，而时钟极性则表现为输出数据在时钟波形上升沿或下降沿有效。DFS 引脚电平有四种选择范围，因而就有四种对应关系。表 2 给出了这四种模式的对应关系。

表 2 输出数据格式和时钟信号极性的选择

DFS引脚电压 ( $V_{DFS}$ )	输出数据格式	时钟信号极性
$V_{DFS} < \times AV_{DD}$	直接二进制	输出数据在上升沿有效
$\times AV_{DD} < V_{DFS} < \times AV_{DD}$	二进制补码	输出数据在上升沿有效
$\times AV_{DD} < V_{DFS} < \times AV_{DD}$	直接二进制	输出数据在下降沿有效
$\times AV_{DD} < V_{DFS}$	二进制补码	输出数据在下降沿有效

### 3.5 应用举例

以下是一个实时的图像处理系统，CCD 传感器把原始图像（模拟信号）送至 ADS5500 高频采样，得到高精度的数字图像信号，再通过高速同步 FIFO 送入到图像处理单元，由数字信号处理器完成图像的处理和压缩，并将处理后的数据显示在液晶显示器或 CRT 显示器上。

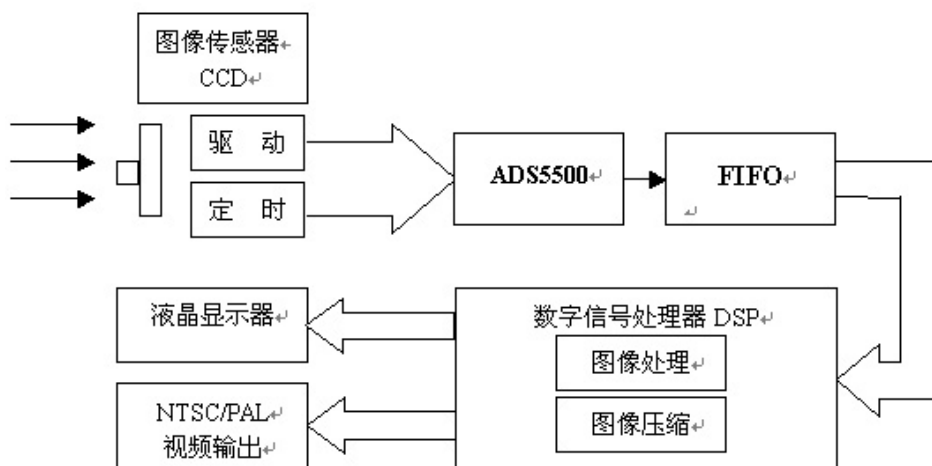


图 7 ADS5500 构建实时图像处理系统

### 结束语

ADS5500 接口简单，使用方便、灵活，14 位采样精度，同时又有很高的转换速度。在大多数需要高速数据采集和高精度测量的应用场合中，该芯片具有很强的实用性。

### 参考文献

1. Texas Instruments. ADS5500: 14-Bit, 125MSPS Analog-to-Digital Converter. 2003:8~12.
2. Texas Instruments. Video and Imaging Solutions Guide. 2002:4~8.
3. 谭杰·霍夫纳. 高速 A/D 转换器动态参数[J]. 电测与仪表, 2001; 38 (3): 31~33.
4. 阮秋琦. 数字图像处理学[M]. 北京: 电子工业出版社, 2001: 213~218.

作者简介:金剑 (1978- ), 男, 硕士, 研究方向为数字通信网, 现主要从事数字图像处理、DSP 及可编程逻辑器件的研究。

邓长军（1946- ），男，硕士生导师，教授，早年曾参与我国彩色电视系级制式研究，有丰富的理论基础及较强的实践经验，现主要从事视频信号处理、人工智能及 DSP 的研究。