

●新特器件应用

DSP TMS320F243 的原理及应用

武汉大学 吕杜鹃 程远楚 刘海英

The Principle and Application of DSP TMS320F243

Lu Dujuan Cheng Yuanchu Liu Haiying

摘要 :TMS320F243 是美国 TI 公司推出的 TMS320C2XX 系列中的 16 位定点数字信号处理器。它具有高速、低功耗、易于开发等特点。文中介绍了 TMS320F243 的硬件结构、功能特点、仿真工具和开发环境,最后介绍了 TMS320F243 的应用。

关键词 数字信号处理器; TMS320F243; 定点 DSP

分类号 :TP368 **文献标识码** :B **文章编号** :1006-697X(2002)07-0053-03

1 概述

TMS320F243 是美国 TI 公司生产的一种低价格、高性能的 16 位定点 DSP(Digital signal processor)芯片是 TMS320C2XX 系列成员之一。这种新系列的 DSP 控制器把低成本、高性能的 C2xLP 内核 CPU(core cpu) 的增强型 TMS320 体系结构设计和几种最适合于电机控制应用的先进外围设备结合在一起。这些外围设备包括事件管理模块(event manager module)和单路 10 位模拟-数字转换器(ADC),前者可以提供通用定时器和比较寄存器以产生 PWM 输出,后者则可用于在 1 μ s 之内产生转换结果。因此,这种 DSP 芯片最适合于数字控制系统的应用。

2 功能特点

2.1 引脚功能

TMS320F243 采用 144 引脚 LQFP 四边形封装,表 1 所列为各引脚功能说明。

2.2 主要特点

TMS320F243 采用改进的哈佛结构,该结构支持分离的程序空间总线 and 数据空间总线,从而使其处理能力得到最大程度的优化。其功能框图如图 1 所示。

TMS320F243 有三个主要

组成部分:C2XX DSP 内核、内部存储器和外围设备。除了这三个功能单元以外,TMS320F243 还提供了若干系统级特性。其中包括存储器映象、器件复位、中断、数字输入/输出(I/O)、时钟产生以及低功耗应用等。

TMS320F243 的主要特点如下:

- 采用高性能静态 CMOS 工艺;
- 内含 TMS320C2XX 核 CPU,其源代码与 TMS320C25 兼容。同时与 TMS320C5X 向上兼容,具有 50ns 指令周期时间,具有商业和工业级两种温度标准;

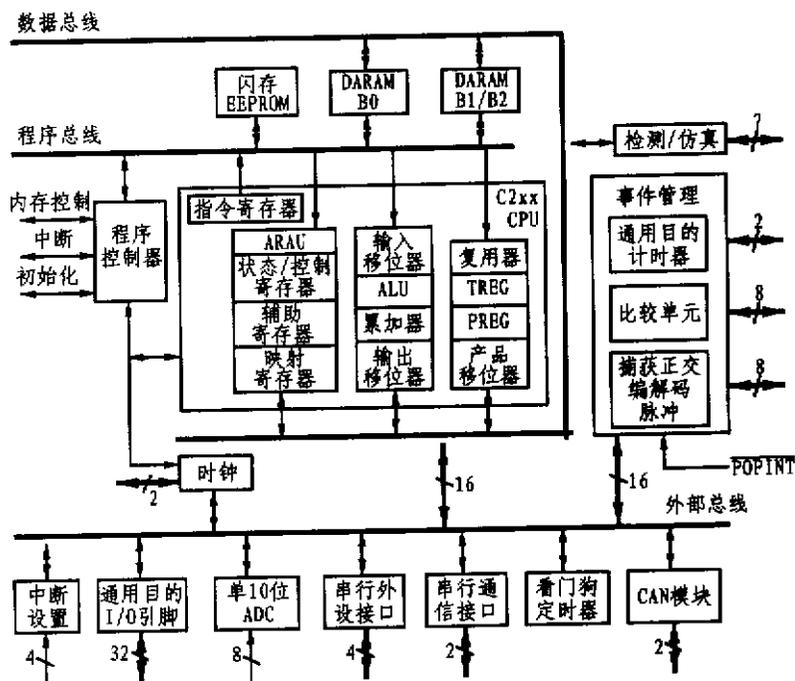


图 1 TMS320F243 的功能框图

●内部含有 544 字 × 16 位片内数据/ 程序双口 (Dual - Access) RAM 和 8k 字 × 16 位片内闪速 EEPROM ;同时具有 224k 字 × 16 位存储器地址范围(其中包括 64k 数据 ,64k 程序和 I/O 以及 32k 全局存储空间);

●带有外部存储器接口 ;

●内带面向电机控制的“事件管理模 (Event - Manager Module)”,其中包括 :八路比较/脉冲宽度调

制(PWM)通道、2 个 16 位通用定时器以及包括连续向上(Continuous Up)和上/下(Up/ Down Counting)在内的 4 种工作方式。另外,该模块还含有 3 个具有死区(Deadband)控制的 16 位全比较单元和 3 个捕获单元(其中两个具有正交编码器脉冲接口能力):

●内含 8 路 10 位 10 μ s 的 A/D 转换器(内部带采样保持和多路转换器);

●内嵌 CAN 控制器;

表 1 TMS320F243 的引脚说明

引脚号	引脚名称	引脚号	引脚名称	引脚号	引脚名称	引脚号	引脚名称
1	NC	37	VSS0	73	VSS0	109	VDDO
2	NC	38	D2	74	A15	110	\overline{DS}
3	ADCIN04	39	VDDO	75	VDDO	111	VSSO
4	ADCIN03	40	VSSO	76	A14	112	\overline{WE}
5	NC	41	XTAL1/CLKIN	77	VCCP/WDDIS	113	CANRX/IOPC7
6	ADCIN02	42	XTAL2	78	A13	114	R/ \overline{W}
7	NC	43	MP/ \overline{MC}	79	\overline{NMI}	115	CANTX/IOPC6
8	ADCIN01	44	READY	80	A12	116	CLKOUT/IOPD0
9	NC	45	EMU0	81	XINT2/ADCSOC/IOPD1	117	VSSO
10	ADCIN00	46	D3	82	A11	118	\overline{RD}
11	NC	47	EMU1/ \overline{OFF}	83	XINT1/IOPA2	119	CAP3/IOPA5
12	DNC	48	D4	84	A10	120	\overline{BR}
13	NC	49	XF/IOPC0	85	TDIR/IOPB6	121	CAP2/QEPI/IOPA4
14	VSSO	50	D5	86	A9	122	\overline{STRB}
15	VSSO	51	VSS	87	TCLKIN/IOPB7	123	CAP1/QERO/IOPA3
16	VSS	52	D6	88	A8	124	VSSO
17	VDD	53	VDD	89	\overline{PDPINT}	125	VDD
18	ENA_144	54	D7	90	A7	126	$\overline{VIS_OE}$
19	\overline{RS}	55	\overline{BIO} /IOPC1	91	PWM6/IOPB3	127	VSS
20	IOPD2	56	SCITXD/IOPA0	92	A6	128	T2PWM/T2CMP/IOPB5
21	IOPD3	57	D8	93	A5	129	VSSO
22	TCK	58	SCIRXD/IOPA1	94	PWM5/IOPB2	130	T1PWM/T1CMP/IOPB4
23	IOPD4	59	D9	95	A4	131	VSSO
24	TDI	60	SPISIMO/IOPC2	96	PWM4/IOPB1	132	NC
25	IOPD5	61	D10	97	DNC	133	NC
26	TDO	62	SPISOMI/IOPC3	98	PWM3/IOPB0	134	NC
27	IOPD6	63	D11	99	A3	135	VSSA
28	TMS	64	SPICLK/IOPC4	100	PWM2/IOPA7	136	NC
29	IOPD7	65	D12	101	A2	137	VCCA
30	\overline{TRST}	66	\overline{SPISTE} /IOPC5	102	PWM1/IOPA6	138	NC
31	$\overline{VIS_CLK}$	67	D13	103	A1	139	ADCIN07
32	VSS	68	PMT	104	A0	140	NC
33	D0	69	D14	105	\overline{IS}	141	VREFHI
34	VDDO	70	VSSO	106	VDDO	142	VREFLO
35	D1	71	D15	107	PS	143	ADCIN06
36	VSSO	72	VDDO	108	VSSO	144	ADCIN05

- 具有 26 个可编程、多路复用的通用 I/O 引脚以及 6 个专门的通用 I/O 引脚；
- 内含基于锁相环(Phase - Locked - Loop, PLL) 的时钟模块；
- 具有串行通信接口 (Serial - Communication Interface, SCI) 和 16 位的串行外设接口 (Serial - Peripheral Interface, SPI) ；
- 内含看门狗定时器和实时中断定时器；
- 带有五种外部中断 (电源驱动保护、复位、NMI 以及两种可屏蔽中断) 和三种适用于低功耗应用的掉电(Power - Down)方式；
- 可进行基于扫描(Scan - based)的仿真。

3 仿真工具及开发环境

美国德州仪器公司为 TMS320C2XX 系列 DSP 提供了一系列的开发工具,包括评估处理器性能工具、代码产生工具、算法开发工具以及集成化调试软件和硬件模块。同时支持基于 X24X 应用开发软件的产品有 :汇编器/连接器(Assembler/linker) 仿真器 (Simulator)、优化的 ANSI C 编译器 (Optimizing ANSI C Compiler) 应用算法库 (Application algorithms) C/ 汇编调试器和代码剖析器 (C/ Assembly debugger and code profiler)等。而硬件开发工具则包括 XDS510™ 仿真器 (支持 X24X 多处理器系统调试)等。

4 应用

在采用 TMS320F243 组成应用系统时,首先要

考虑 TMS320F243 所具有的各种功能是否满足应用系统的要求。如果片内资源不能满足要求,用户可根据需要再在外部连接 EPROM、RAM、I/O 以及其它所需的外围芯片。

图 2 是基于 TMS320F243 进行数据采集的简单电路原理图。图中,由于 TMS320F243 内含 A/D 转换器,所以没有外扩 A/D。模拟量经过预处理后可直接送入 TMS320F243 的 ADCIN00 ~ ADCIN07 引脚,同时用户可根据不同的输入量和系统所完成的功能来采用不同的预处理单元。图中外扩了四片高速静态 SRAM,选取的芯片是 64k × 8 位的 UM61512A。两片 8 位宽的存储器用来实现 TMS320F243 所需要的 16 位的宽度。其中两片作为程序存储器,两片作为数据存储器。需要说明的是:如果用户选用低速 SRAM,那么在设计时还要考虑等待状态的发生逻辑。可使用 TMS320F243 内部的软件可编程等待状态发生器来产生 0 ~ 7 个等待状态,也可通过 READY 信号将总线周期扩展为所需要的等待状态数。

参考文献

1. 张雄伟等. DSP 芯片的原理与开发应用. 北京: 电子工业出版社, 2001. 1
2. TMS320C2XX User's Guide, U.S.A, Texas Instruments, 2000
3. TMS320F243, TMS320F241 DSP Controllers Data Sheets. Texas Instruments, 2000

收稿日期 2001 - 11 - 12

咨询编号 :020720

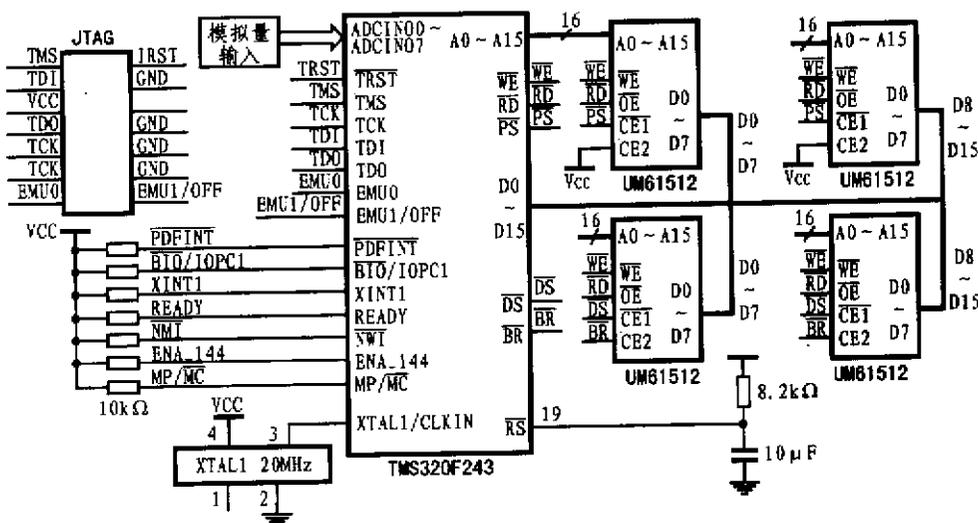


图 2 基于 TMS320F243 的数据采集模块的简单电路原理图