

## 2.2 AVR 单片机中央处理器 CPU

90 系列单片机 AVR RISC 微控制器向上与 AVR 增强 RISC 结构兼容。为 90 系列单片机 MCU 而编写的程序与 AVR 8 位 MCU(AT90SXXXX)全部系列产品的源代码和运行的时钟周期相兼容。

### 2.2.1 结构概述

快速访问寄存器堆概念包括 32 个带有单一时钟周期访问时间的 8 位通用工作寄存器。这意味着在一个单一时钟周期内，执行一个 ALU 操作(运算逻辑单元)。从寄存器堆中输出两个操作数，且操作数被执行，运行结果被存储回寄存器堆——这些操作在一个时钟周期内完成。

32 个寄存器中的 6 个寄存器作为 3 个 16 位间接地址寄存器指针，被用于数据空间寻址，从而可以进行高效的地址计算。3 个寄存器中的一个还被用作地址指示器，完成常量表的查询功能。这些新加的功能寄存器为 16 位 X—寄存器，16 位 Y—寄存器，16 位 Z—寄存器。

ALU 支持寄存器之间的运算和逻辑功能，以及常数和寄存器之间的运算与逻辑功能。ALU 也执行单一的寄存器操作，图 2.4 所示为 AT90S8515 单片机 AVR 的结构。

除了寄存器操作功能之外，常规存储器寻址模式还可用在寄存器堆上。寄存器堆被分配在最低的 32 个数据空间地址(\$00~\$1F)，当触发时，即使它们为一般的存储地址，也能访问到。

I/O 存储器空间包含 64 个作为 CPU 外围功能的地址，为控制寄存器、定时器/计数器、A/D 转换器及其它 I/O 功能。I/O 存储器可被直接访问，或作为寄存器堆之后的数据空间，地址为 \$20~\$5F。

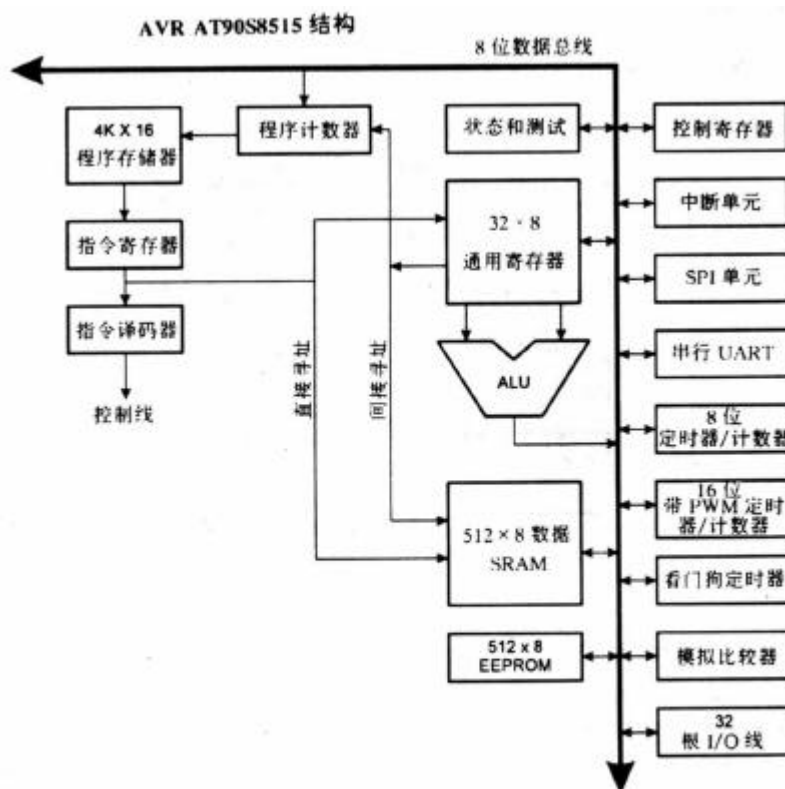
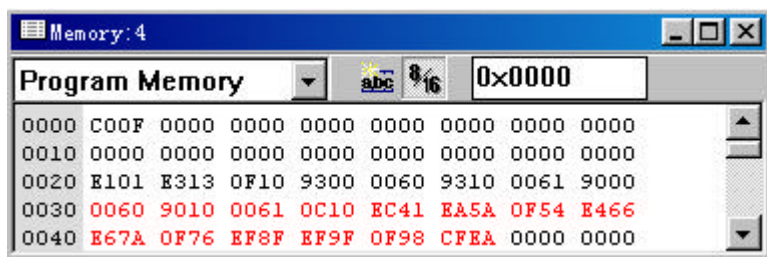


图 2.4 AT90S8515 单片机 AVR 增强性 RISC 结构

AVR 运用 Harvard 结构概念，即对程序存储和数据带有不同的存储器和总线。通过单一级的流水线可对程序存储器进行访问。当执行某一指令时，下一指令被预先从程序存储器中取回。这

使得指令可以在每一个时钟周期内被执行。芯片内的程序存储器为系统内可下载的 Flash 存储器。

通过相关的转移和调用指令，全部的 4K 地址空间可以被直接访问到。所有 AVR 指令均有一个单一的 16 位字格式，这意味着每个程序存储器地址包含了一个单一的 16 位或 32 位指令。



在中断和子程序调用过程中，返回地址程序计数器(PC)被存储于堆栈之中。该堆栈被高效率地放置在通用 SRAM 中，作为结果，堆栈的大小只被 SRAM 的大小及对 SRAM 的使用而限制。所有的用户程序必须在复位状态初始化 SP(在子程序和中断程序被执行之前,因为复位后,SP 为 0000H)。16 位的堆栈指针 SP 可在 I/O 空间之中被进行读/写访问。

128B~4K 字节的数据 SRAM 可以通过 AVR 结构中的不同种寻址模式很容易地访问。

AVR 结构中的存储器空间均为线性和有规律的存储器映射。图 2.5 为存储器映射图。

一个灵活的中断模块，在 I/O 空间中有它自己的控制寄存器，并且在状态寄存器中带有附加的全局中断触发位。所有不同的中断，在程序存储器开始位置的中断向量(对应固定中断入口地址及中断申请名称)表中，带有一个独立分开的中断向量。不同的中断优先级与中断向量位置相一致。中断地址向量的位置越低，优先级越高(中断向量控制方式同 MCS-51 单片机)。

### 2.2.2 通用寄存器堆

图 2.6 为 AVR 单片机 AT90S8515 CPU 中 32 个通用寄存器的结构图。

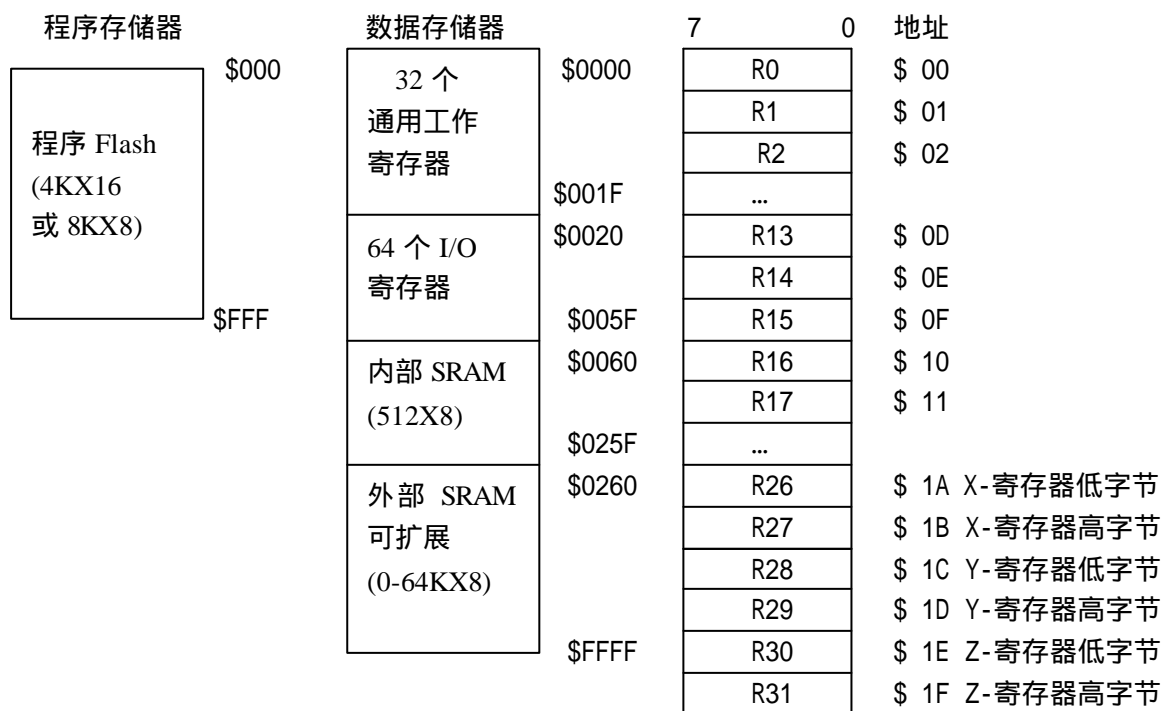


图 2.5 存储器映射图 (AT90S8515)

图 2.6 AVR 单片机 CPU 通用寄存器

指令集中所有的寄存器操作指令均带有方向，并能在单一周期中访问所有的寄存器。唯一的

例外是，存在于常量和寄存器之间的 5 个常量运算和逻辑指令 SBCI(带 C 减立即数)、SUBI(减立即数)、CPI(与立即数比较)、ANDI(与立即数)、ORI(或立即数)以及直接装入立即数的 LDI 指令。这些指令适用于寄存器堆 (R16 ~ R31) 之中后半部分的寄存器。通用的 SBC(带进位减)、SUB(减法)、CP(比较)、AND(与)、OR(或)指令，以及两个寄存器之间的操作指令或单一寄存器操作指令，在整个寄存器堆中 (R0 ~ R31) 都是适用的。

如图 2.6 所示，每个寄存器被分配给一个数据存储地址，将其直接映射到用户数据空间的前 32 个地址。虽然寄存器堆并未像 SRAM 定位那样提供物理地址，但寄存器 X、Y、Z 可被设置用来对寄存器堆中的寄存器做索引，这种存储器的组成结构在访问寄存器时提供了极大的灵活性。

### 2.2.3 X、Y、Z 寄存器

为了实现通用目的，寄存器 R26 ~ R31 具有一些新加的功能。这些寄存器作为对数据空间间接寻址的地址指针。这三个间接寄存器 X、Y、Z 由图 2.7 定义。在不同的寻址模式下，这些地址寄存器的功能为固定位移、自动增量和减量 (请参考不同的指令)。

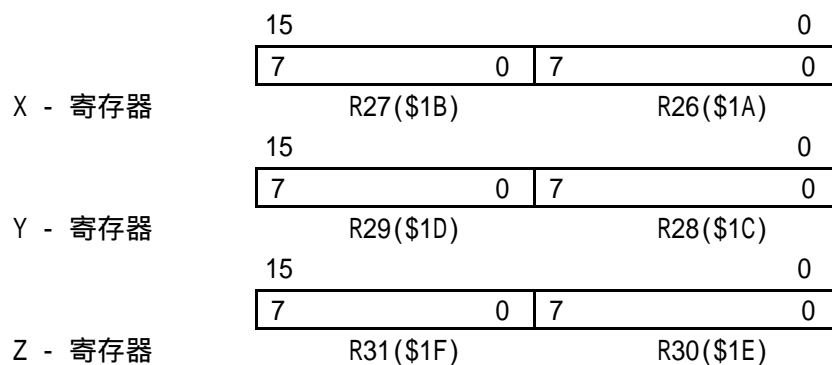


图 2.7 X、Y、Z 寄存器

### 2.2.4 ALU 运算逻辑单元

高性能的 AVR 运算逻辑单元的操作与所有的 32 个通用寄存器保持直接连接。在单一时钟周期内，ALU 是在寄存器堆中的寄存器之间执行操作。ALU 操作被分为 3 个主要的目的：算法、逻辑和位功能。AVR 产品家族中 ATmega161/L 微控制器的 ALU 运算部件中，有硬件乘法器。