

2.3 AVR 单片机存储器组织

2.3.1 可下载的 Flash 程序存储器

90 系列单片机包括 1K~128K 字节的片内可下载 Flash 存储器。由于所有指令为 16 位字或 32 位双字，用于存储程序的 Flash 的结构为 (512~64K 字) X 16。Flash 存储器的使用寿命最少为 1000 次写/擦循环。AT90S8515 单片机程序计数器宽为 12 位，以此来对 4K 个程序存储器地址寻址。

常量表必须被设定在 0~4K 的地址之间 (请参考 LPM——装载程序存储器指令说明)。

2.3.2 内部和外部的 SRAM 数据存储器

图 2.8 说明 AT90S8515 单片机的数据存储器组成。低端 608 个数据存储器地址编址为寄存器堆、I/O 寄存器和内部数据 SRAM。前 96 个地址编址为寄存器堆 + I/O 寄存器，接下来的 512 个地址是内部数据 SRAM。可选的外部数据 SRAM 可以放置在同一个 SRAM 空间中，该 SRAM 将占据内部 SRAM 之后的地址直到 64K 减 1，这由 SRAM 的大小来定。

当访问超出内部数据 SRAM 地址的数据存储器空间时就访问外部数据 SRAM，使用与访问内部数据 SRAM 同样的指令。当访问内部的 SRAM 时，读写控制信号 (/RD 和 /WR) 在整个访问周期中是非触发的，外部的 SRAM 的操作通过设置 MCUCR 寄存器的 SRE 位来触发，详见后面 MCU 控制寄存器的说明。

访问外部 SRAM 存储器比内部 SRAM 多用一个时钟周期。使用命令 LD、ST、LDS、STS、PUSH、POP 能访问外部 SRAM 存储器。如果堆栈被放置在外部的 SRAM 中，则中断程序调用和返回指令将多用 2 个时钟周期。当使用带有等待状态的外部 SRAM 时，外部的 SRAM 将额外花费 4 个时钟周期。



图 2.8 SRAM 组织

对数据存储器的 5 个不同寻址模式为：直接、带位移的间接、间接、带预减量的间接和带后增量的间接寻址。在寄存器堆中，寄存器 R26~R31 具有间接寻址指针寄存器的特性。间接寻址到达数据地址空间的尽头。带位移的间接寻址模式的特性为，它可到达由寄存器 Y 和 Z 给出的基本地址的 63 个地址位。当使用自动预减量和后增量的间接寻址模式时，地址寄存器 X、Y 和 Z 被使用，或被增大、减小。

32 个通用工作寄存器、64 个 I/O 寄存器，以及 AT90S8515 单片机中的 512 字节数据 SRAM 可通过所有这些地址模式被直接访问到。

2.3.3 E2PROM 数据存储器

90 系列单片机包括 64~4K 字节的 E2PROM 存储器。它被组织为一个分开的数据空间，这个数据空间用单字节可被读写。E2PROM 的使用寿命至少为 100000 次写/擦循环。在 E2PROM 和 CPU 之间的访问详见后面对 E2PROM 的地址寄存器、数据寄存器和控制寄存器的说明。

2.3.4 存储器访问和指令执行时序

本节说明了 90 系列单片机指令执行和内部存储器访问的时序。

AVR CPU 由系统时钟 ϕ 驱动，直接由芯片的外部时钟晶振触发，没有使用内部时钟分频。

图 2.9 所示为 Harvard 结构和快速访问寄存器堆概念触发的并行指令存取和指令执行

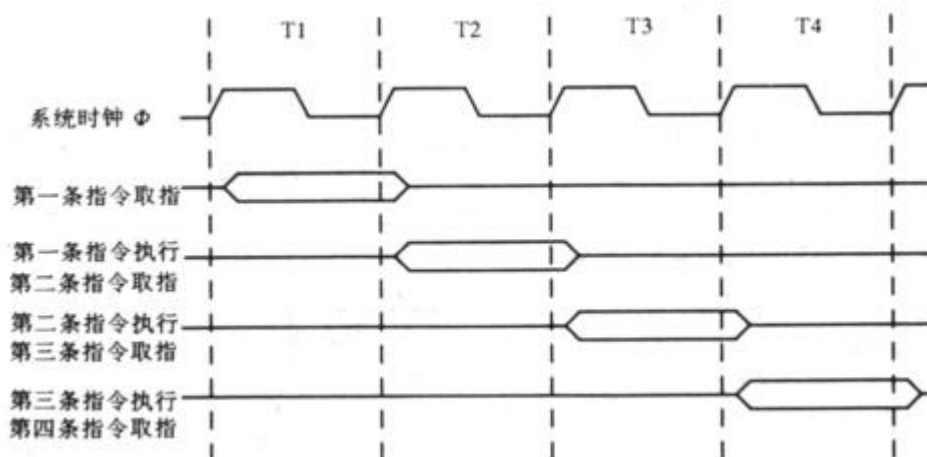


图 2.9 并行指令存取和指令执行。

时序。这种基本的流水线概念目的是为了获得高达每 1 MIPS/MHz 的效率。

图 2.10 所示为寄存器堆的内部定时概念。在单一时钟周期内，使用 2 个寄存器操作数的一个 ALU 操作被执行，而其结果被存储回目的寄存器。

图 2.11 所示为在 2 个系统时钟周期内，完成内部数据 SRAM 的访问。

图 2.12 所示为在 2 个系统时钟周期内，完成外部数据 SRAM 的访问。

图 2.13 所示为含有等待状态的（等待状态触发）外部数据 SRAM 的访问时序。

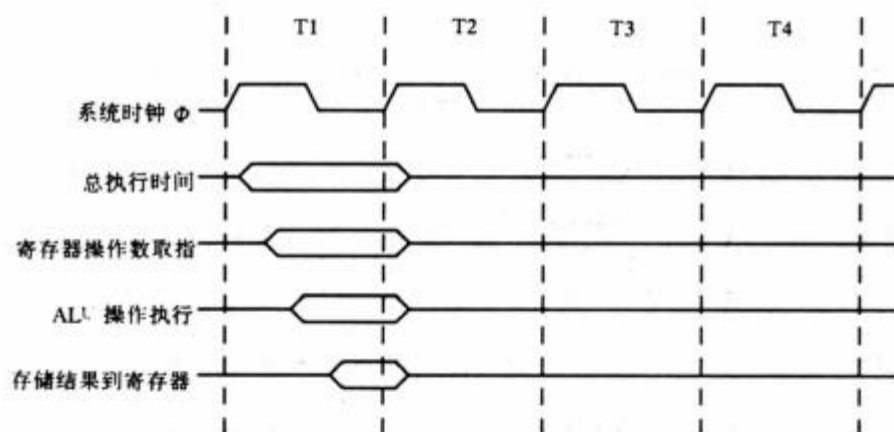


图 2.10 单周期 ALU 操作

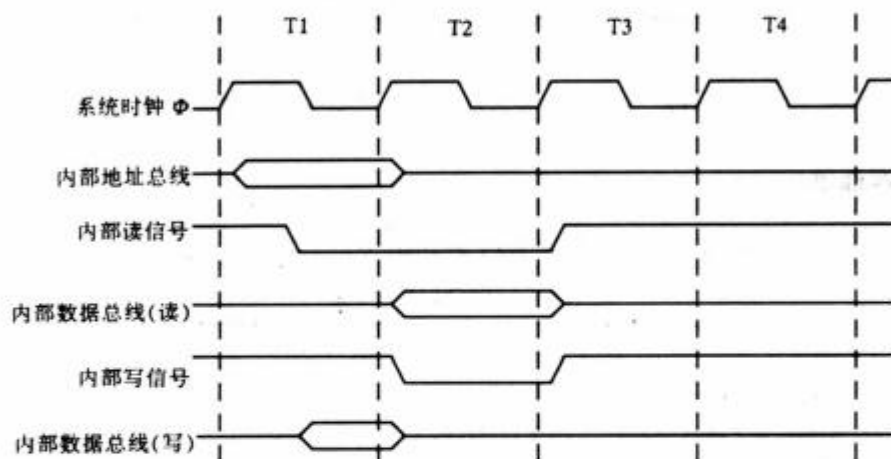


图 2.11 片内数据 SRAM 访问周期

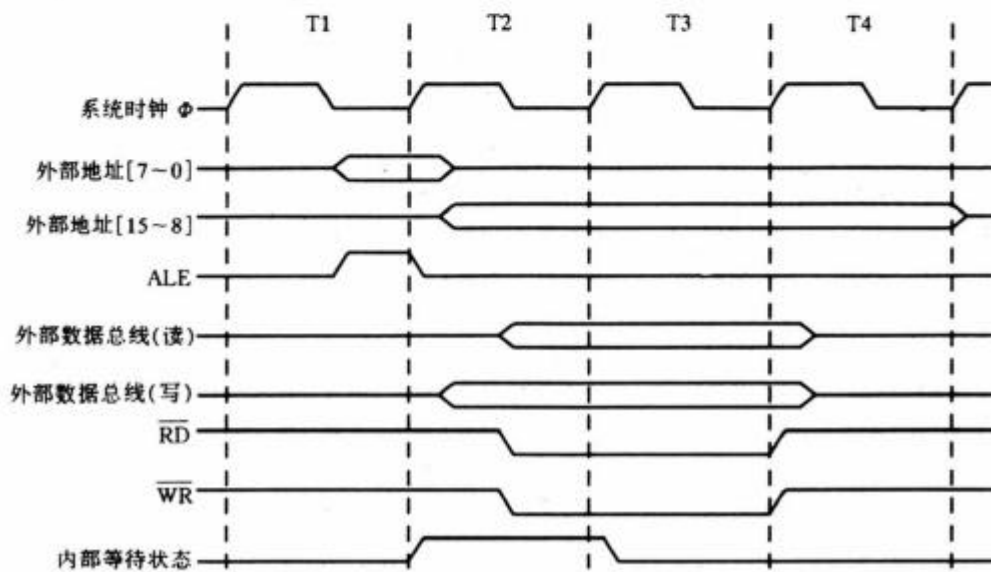


图 2.12 无等待状态的外部数据 SRAM 访问周期

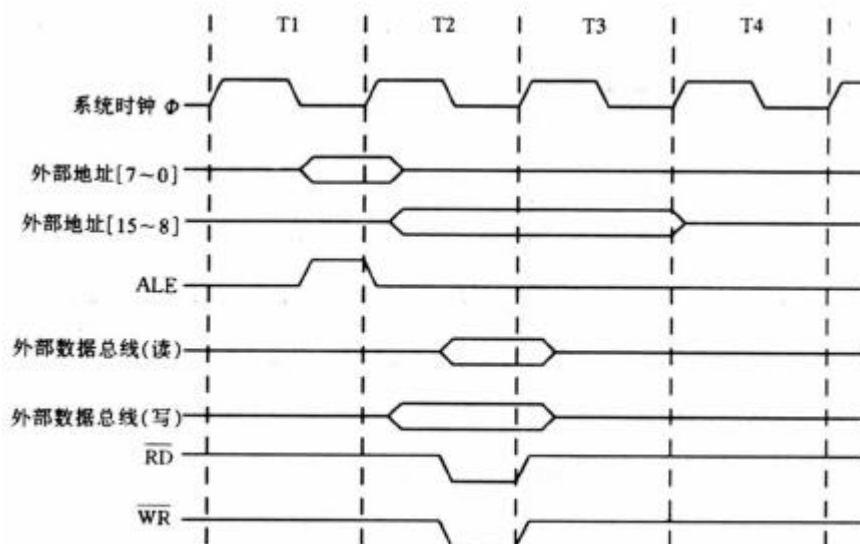


图 2.13 含有等待状态的外部数据 SRAM 访问周期

2.3.5 I/O 存储器

在编写源文件时一定要写该器件的配置文件,作为源文件的文件头,如你选用 AT90S8515 单片机,源文件的文件头为:

`.include "8515def.inc"` ;文件头就是该器件的 I/O 寄存器及位地址的定义文件,汇编时用到它。可查看光盘中 “\AVR\asmpack\apnotes*.inc” 文件

表 2.1 所示为 AT90S8515 单片机的 I/O 空间定义。

表 2.1 AT90S8515 I/O 空间

十六进制地址	名称	功能
\$ 3F(\$ 5F)	SREG	状态寄存器
\$ 3E(\$ 5E)	SPH	堆栈指针高位
\$ 3D(\$ 5D)	SPL	堆栈指针低位
\$ 3B(\$ 5B)	GIMSK	通用中断屏蔽寄存器
\$ 3A(\$ 5A)	GIFR	通用中断标志寄存器
\$ 39(\$ 59)	TIMSK	定时器/计数器中断屏蔽寄存器
\$ 38(\$ 58)	TIFR	定时器/计数器中断标志寄存器
\$ 35(\$ 55)	MCUCR	MCU 通用控制寄存器
\$ 33(\$ 53)	TCCR0	定时器/计数器 0 控制寄存器
\$ 32(\$ 52)	TCNT0	定时器/计数器 0(8 位)
\$ 2F(\$ 4F)	TCCR1A	定时器/计数器 1 控制寄存器 A
\$ 2E(\$ 4E)	TCNT1B	定时器/计数器 1 控制寄存器 B
\$ 2D(\$ 4D)	TCNT1H	定时器/计数器 1 高字节
\$ 2C(\$ 4C)	TCNT1L	定时器/计数器 1 低字节
\$ 2B(\$ 4B)	OCR1AH	定时器/计数器 1 输出比较寄存器 A 高字节
\$ 2A(\$ 4A)	OCR1AL	定时器/计数器 1 输出比较寄存器 A 低字节
\$ 29(\$ 49)	OCR1BH	定时器/计数器 1 输出比较寄存器 B 高字节
\$ 28(\$ 48)	OCR1BL	定时器/计数器 1 输出比较寄存器 B 低字节
\$ 25(\$ 45)	ICR1H	T/C1 输入捕获寄存器高字节

表 2.1 续

十六进制地址	名 称	功 能
\$ 24(\$ 44)	ICR1L	T/C1 输入捕获寄存器低字节
\$ 21(\$ 41)	WDTCR	看门狗定时控制寄存器
\$ 1F(\$ 3F)	EEARH	EEPROM 地址寄存器高字节
\$ 1E(\$ 3E)	EEARL	EEPROM 地址寄存器低字节
\$ 1D(\$ 3D)	EEDR	EEPROM 数据寄存器
\$ 1C(\$ 3C)	EECR	EEPROM 控制寄存器
\$ 1B(\$ 3B)	PORTA	A 口数据寄存器
\$ 1A(\$ 3A)	DDRA	A 口数据方向寄存器
\$ 19(\$ 39)	PINA	A 口输入脚
\$ 18(\$ 38)	PORTB	B 口数据寄存器
\$ 17(\$ 37)	DDRB	B 口数据方向寄存器
\$ 16(\$ 36)	PINB	B 口输入脚
\$ 15(\$ 35)	PORTC	C 口数据寄存器
\$ 14(\$ 34)	DDRC	C 口数据方向寄存器
\$ 13(\$ 33)	PINC	C 口输入脚
\$ 12(\$ 32)	PORTD	D 口数据寄存器
\$ 11(\$ 31)	DDRD	D 口数据方向寄存器
\$ 10(\$ 30)	PIND	D 口输入脚
\$ 0F(\$ 2F)	SPDR	SPI I/O 数据寄存器
\$ 0E(\$ 2E)	SPSR	SPI 状态寄存器
\$ 0D(\$ 2D)	SPCR	SPI 控制寄存器
\$ 0C(\$ 2C)	UDR	UART I/O 数据寄存器
\$ 0B(\$ 2B)	USR	UART 状态寄存器
\$ 0A(\$ 2A)	UCR	UART 控制寄存器
\$ 09(\$ 29)	UBRR	UART 波特率寄存器
\$ 08(\$ 28)	ACSR	模拟比较控制和状态寄存器

注意:保留的和未用到的地址未列。

你打开器件配置文件(*.inc)查看一下,防止没有器件配置文件头汇编时出错,有了器件配置文件头,在编写源程序时就不必重复定义 I/O 口及位地址等!

90 系列单片机所有不同的 I/O 口和外围设备均在 I/O 空间中已设置好。不同的 I/O 地址可以通过 IN 和 OUT 指令访问,这些指令在 32 个通用寄存器与 I/O 空间之间传输数据。地址范围\$00-\$1F 之间的寄存器可通过 SBI(I/O 寄存器置\$FF)和 CBI(I/O 寄存器清零)指令直接一位一位的访问。使用 SBIS(寄存器位置 1)和 SBIC(寄存器位清零)指令对这些寄存器中的每一位值进行检验。请参考指令系统一章。

当使用 I/O 特定的命令时,必须使用 IN(I/O 口输入)、OUT(输出到 I/O 口)、SBIS(I/O 位置位跳行)和 I/O 地址的\$00~\$3F。当寻址的 I/O 寄存器为 SRAM 时,必须向该地址加入\$20。本资料中的全部 I/O 寄存器地址均带有列在圆括号中的 SRAM 地址。以下部分说明了不同 I/O 和

外围设备的控制寄存器。

一、状态寄存器——SREG

AVR 的状态寄存器 SREG 在 I/O 空间的地址为 \$3F (\$5F)，定义如下：

位	7	6	5	4	3	2	1	0	
\$3F(\$5F)	I	T	H	S	V	N	Z	C	SREG
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	

初始化值 \$00

状态寄存器 SREG 的作用很大，不用位代表不同的含义，对某位的操作，置 1 或清零，反映运算、操作结果状态，有置 1，清零，为 1 转移，为 0 转移等，状态寄存器 SREG 有 36 条指令供使用。

位 7--I：全局中断触发

全局中断触发位必须被设置 (1)，以便允许中断，在这之后，单独的中断触发控制在中断屏蔽寄存器 GIMSK/TIMSK 中完成。如果全局中断触发寄存器被清空 (0)，所有中断被禁止，GIMSK/TIMSK 值独立存在。在中断发生后，I 位由硬件清除，并由 RETI (中断返回) 指令设置，从而允许子序列的中断。

位 6-T：位复制存储

位复制指令 BLD (SREG 中 T 标志到寄存器某位) 和 BST (寄存器某位到 SREG 中 T 标志) 使用 T 位作为源操作位和目标操作位。寄存器堆中某一寄存器的某一位可以通过 BST 指令被复制到 T，用 BLD 指令则可将 T 中的位值复制到寄存器堆中的某一寄存器的某一位。

位 5-H：半进位标志位

半进位标志位 H 指示了在一些运算操作过程中的半进位 (低四位向高四位进位)，请参考指令集说明。

位 4-S：标志位，S=N+V

S 位是负数标志位 N 和 2 的补码溢出标志位 V 两者异或值，请参考指令集说明。

位 3-V：2 补码溢出标志位

2 的补码溢出标志位 V 支持 2 的补码运算，请参考指令集说明。

位 2-N：负数标志位

负数标志位 N 指示在不同的运算和逻辑操作之后的负数结果，请参考指令集说明。

位 1-Z：零值标志位

零值标志位 Z 指示在不同的运算和逻辑操作之后的零值结果，请参考指令集说明。

位 0-C：进位标志位

进位标志位 C 指示在某一运算和逻辑操作中的某一进位，请参考指令集说明。

二、堆栈指针——SP

在 I/O 地址 \$3E (\$5E) 和 \$3D (\$5D) 的两个 8 位寄存器构成了 90 系列单片机的 16 位堆栈指针。由于 AT90S8515 单片机支持 64K 字节的 SRAM，所以所有 16 位都被使用。

位	15	14	13	12	11	10	9	8	
\$3E(\$5E)	SP15	SP14	SP13	SP12	SP11	SP10	SP9	SP8	SPH
\$3D(\$5D)	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	SPL
	7	6	5	4	3	2	1	0	
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	

初始化值 \$00 00

因为复位后堆栈为 SPH=\$00, SPL=\$00, AVR 单片机堆栈是 -1 或 -2 进栈，所以主程序一开始堆栈指针必须设在 SRAM 最高处，如 AT90S8515 的堆栈设在 SRAM 的 \$025F 处。堆栈有自动进栈 (调用指

令、中断指令)和人工进栈指令有压栈(PUSH)、出栈(POP)指令。

堆栈指针指示了数据 SRAM 堆栈区域，子程序和中断堆栈被放置在该区域中。在数据 SRAM 中的该堆栈空间必须在执行任何子程序调用或中断触发之前被程序定义。当执行 PUSH 指令，数据被压入堆栈时，堆栈指针减少 1。当执行子程序 CALL 和中断而将数据压入堆栈时，堆栈指针减少 2。当执行 POP 指令而数据从堆栈弹出时，堆栈指针增大 1。当从子程序 RET 返回或从中断 RETI 返回数据被从堆栈弹出时，堆栈指针增大 2。