

## 2.7 AVR 单片机定时器 / 计数器

AT90S8515 单片机有 2 种通用定时器 / 计数器，即一个 8 位的定时器 / 计数器、一个 16 位的定时器 / 计数器。定时器 / 计数器从 10 位的预定比例定时器获取独立的预定比例区域。2 个定时器 / 计数器可被用作带内部时钟的时基定时器，或被用作带可触发计数的外部引脚连接的计数器。

### 2.7.1 定时器 / 计数器预定比例器

图 2.20 所示为通用定时器 / 计数器的预定比例器。

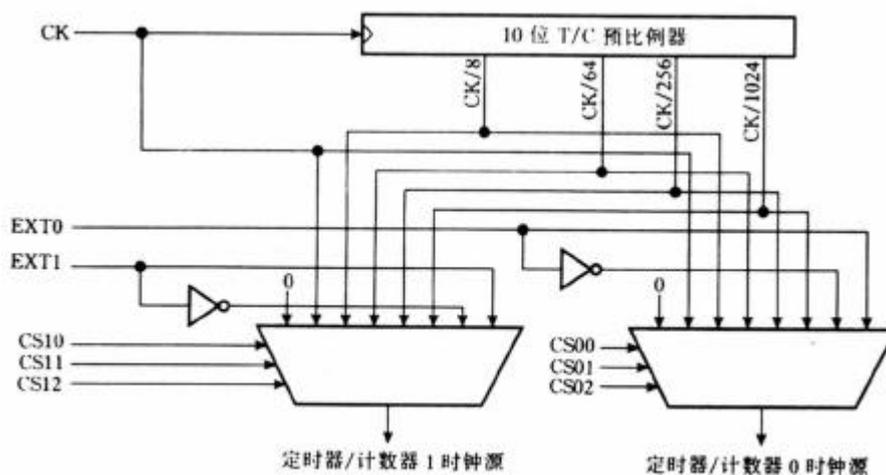


图 2.20 定时器/计数器预定比例器

四个不同的预定比例部分为： $CK/8$ 、 $CK/64$ 、 $CK/256$  和  $CK/1024$ ，图中 CK 为晶振时钟。对于两个定时器 / 计数器，新加的部分为 CK。外部源和停止均可选为时钟源。

### 2.7.2 8 位定时器 / 计数器 0

图 2.21 所示为定时器 / 计数器 0 的方框图。

8 位的定时器 / 计数器 0 可从 CK、预定比例器时钟源，或外部引脚来选择时钟源。另外，它还可以像定时器 / 计数器 0 的控制寄存器——TCCR0 格式中所描述的那样而停止。

溢出状态比例标志位在定时器 / 计数器中断比例标志位寄存器——TIFR 中。定时器 / 计数器 0 的中断触发 / 禁止设置在定时器 / 计数器中断的控制屏蔽寄存器——TIMSK 中。

当定时器 / 计数器 0 被外部定时时，外部信号与 CPU 的振荡频率同步。为了确保外部时钟获取正确的采样，在两个外部时钟转换之间的最少时间必须维持一个内部 CPU 的时钟周期。外部时钟信号在内部 CPU 时钟的上升边沿被采样。

8 位的定时器 / 计数器 0 有机会用于更低的预定比例时，则具有高分辨率和高准确性的特性。类似地，高预定比例特性使得定时器 / 计数器 0 对低速功能，或不经常操作的精确定时功能很有用。

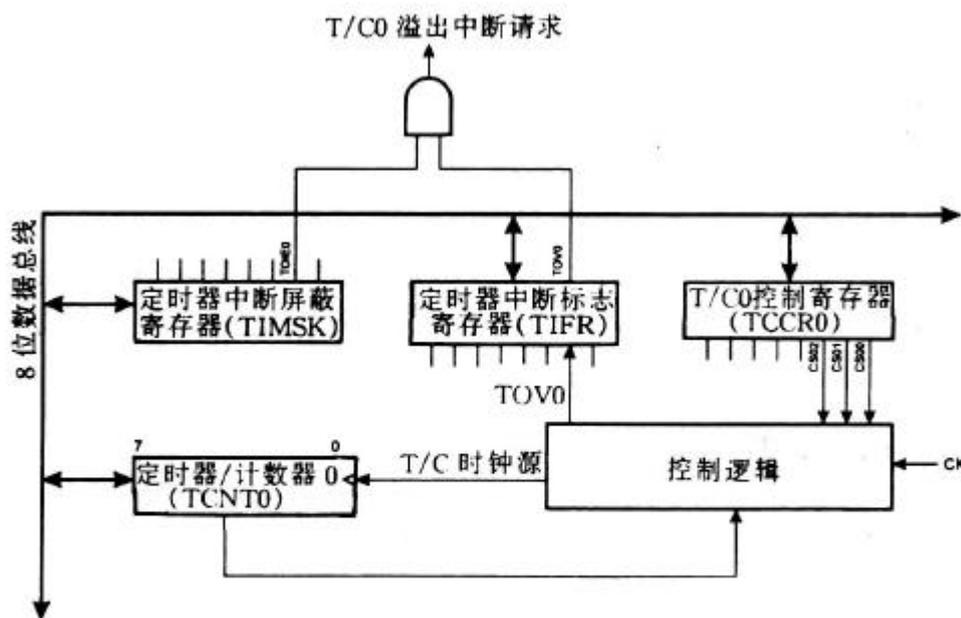


图 2.21 定时器/计数器 0 方框图

一、定时器/计数器 0 的控制寄存器——TCCR0

位	7	6	5	4	3	2	1	0	
	\$33 (\$53)	--	--	--	--	CS02	CS01	CS00	TCCR0
读/写:	R	R	R	R	R	R/W	R/W	R/W	
初始化值:	\$00								

位 7~3—Res: 保留位

90 系列单片机的这些位为保留位，总读 0。

位 2,1,0——CS02,CS01,CS00:时钟选择 0 的位 2、1 和 0

时钟选择 0 的 2、1 和 0 位定义定时器 0 的预定比例源，见表 2. 6。

停止条件提供定时器触发/禁止功能。时钟分频的模式从晶振时钟直接换算。若使用外部引脚模式，相应设置必须在实际数据方向控制寄存器中完成。

表 2.6 时钟 0 预定选择

CS02	CS01	CS00	说 明	CS02	CS01	CS00	说 明
0	0	0	停止, 定时器/计数器 0 被停止	1	0	0	CK/256
0	0	1	CK	1	0	1	CK/1 024
0	1	0	CK/8	1	1	0	外部 T0 脚, 下降沿
0	1	1	CK/64	1	1	1	外部 T0 脚, 上升沿

表 2.6 时钟 0 预定选择

## 二、定时器计数器 0——TCNT0

位	7	6	5	4	3	2	1	0
\$32 (\$52)	MSB						LSB	TCNT0
读/写:	R/W							

初始化值: \$00

定时器 / 计数器 0 是带读写访问的向上计数器。若定时器 / 计数器 0 被写入, 同时时钟源正被执行, 定时器 / 计数器 0 在写入操作之后继续计数。

### 2.7.3 16 位定时器 / 计数器 1

图 2.22 所示为定时器 / 计数器 1 的方框图。

16 位的定时器 / 计数器 1 可以从 CK、预定比例器时钟源或外部引脚中选择时钟源。另外, 它还可以像在定时器 / 计数器 1 控制寄存器——TCCR1A、TCCR1B 中描述的那样被停止。在定时器 / 计数器控制寄存器——TCCR1A、TCCR1B 中可以找到不同的状态标志 (溢出、比较匹配以及捕获事件) 和控制信号。对定时器 / 计数器 1 的中断触发 / 禁止设置可以在定时器 / 计数器中断屏蔽寄存器——TIMSK 中找到。

当定时器 / 计数器 1 被外部定时时, 外部信号与 CPU 振荡频率同步。为确保从外部时钟获取正确的采样, 在 2 个外部时钟转换之间的最小时间至少为一个内部 CPU 时钟周期。外部时钟信号在内部 CPU 时钟的上升边沿被采样。

16 位的定时器 / 计数器 1 有机会用于更低的预定比例时, 则具有高分辨率和高准确性的特性。类似地, 高预定比例特性使得定时器 / 计数器 1 对低速功能, 或不经常操作的精确定时功能很有用。

定时器 / 计数器 1 提供输出比较寄存器 1A 和 1B——OCR1A 和 OCR1B 的两个输出比较功能作为与定时器 / 计数器 1 内容进行比较的数据源。输出比较功能包括比较 A 匹配的计数器可选的清除, 以及在比较匹配输出比较引脚上的操作。

定时器 / 计数器可被用作 8 位、9 位或 10 位脉冲调制器。在此模式下, 定时器和 OCR1A / OCR1B 寄存器具有集中脉冲双抗误操作独立的 PWM 能力。

定时器 / 计数器的输入捕获功能提供了对定时器 / 计数器 1 向输入捕获寄存器——ICR1 内容的捕获, 该捕获操作由在输入捕获引脚——ICP 上的外部事件触发。实际的捕获事件设置由定时器 / 计数器 1 的控制寄存器——TCCR1B 来定义。另外, 模拟比较器可触发该输入捕获。请参照“模拟比较器”部分。ICP 的引脚逻辑如图 2.23 所示。定时 / 计数器 1 的输入捕获噪声消除器示意图见图 2.24。

如果噪声清除器为触发, 则捕获事件的实际触发条件在捕获被触发前受到多于 4 个采样的监测。输入引脚信号以 XTAL 的时钟频率被采样。

一、定时器/计数器 1 控制寄存器 A——TCCR1A

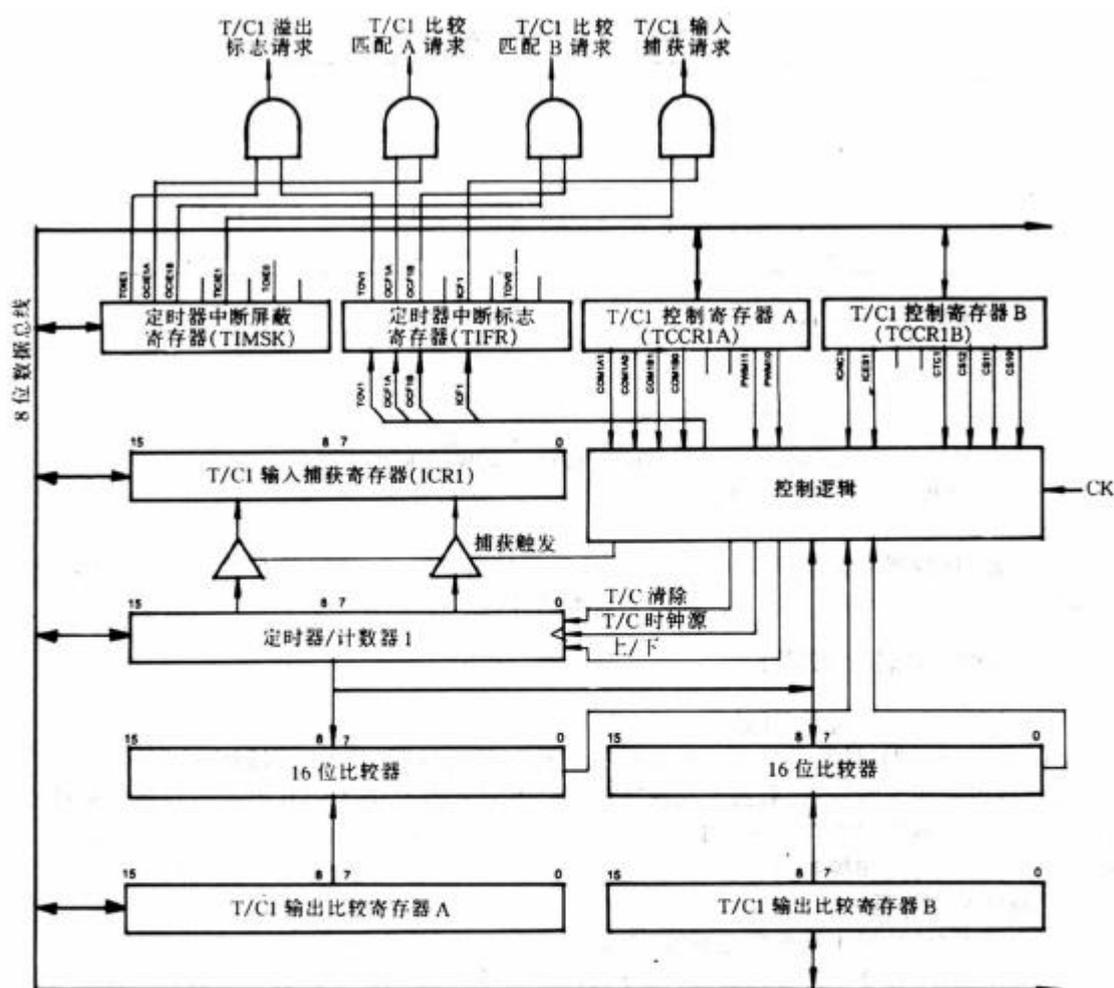


图 2.22 定时器/计数器 1 方框图

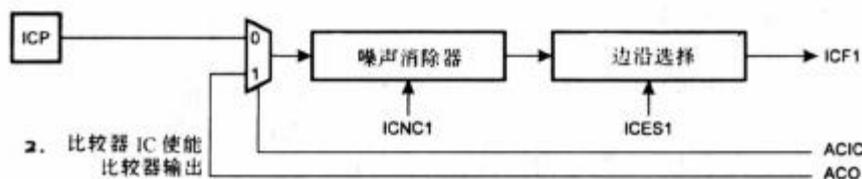


图 2.23 ICP 的引脚原理图

位	7	6	5	4	3	2	1	0	
\$2F (\$4F)	COM1A1	COM1A0	COM1B1	COM1B0	--	--	PWM11	PWM10	TCCR1A
读/写:	R/W	R/W	R/W	R/W	R	R	R/W	R/W	
初始化值:	\$00								

位 7,6——COM1A1, COM1A0: 比较输出模式 1, 位 1 和 0

COM1A1 和 COM1A0 控制位决定了在定时器/计数器 1 中比较匹配之后的输出引脚事件。输出引脚事件影响 OC1A, 即输出比较 A 引脚 1。由于这是对 I/O 口的可替换功能, 相应的方向控制位必须设为 1, 以便对输出引脚进行控制。控制设置如表 2.7 所示。

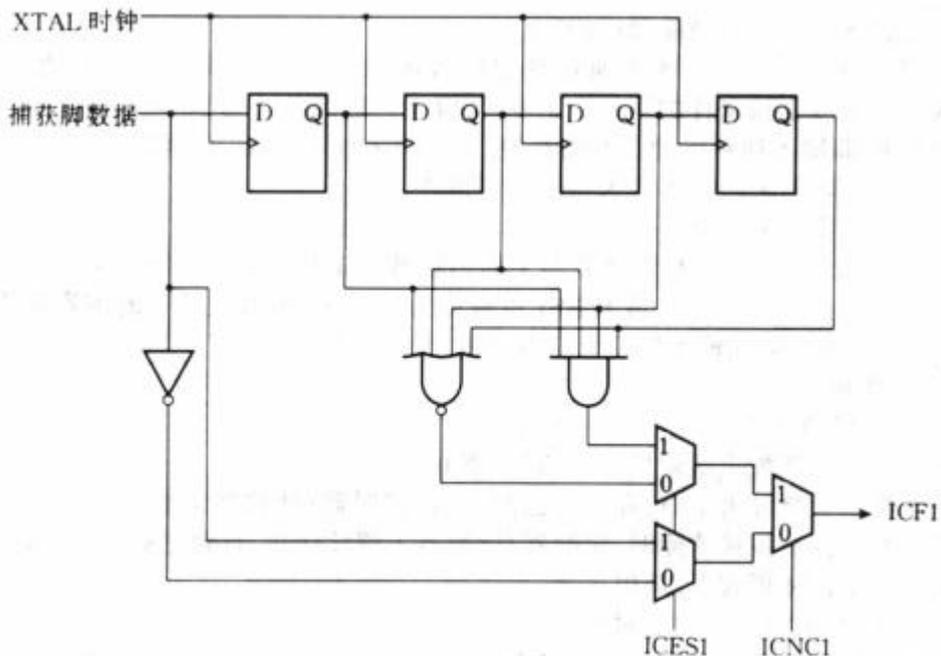


图 2.24 输入捕获噪声消除器示意图

位 5.4——COM1B1, COM1B0: 比较输出模式 1, 位 1 和 0

COM1B1 和 COM1B0 控制位决定了在定时器/计数器 1 中比较匹配之后的输出引脚事件。输出引脚事件影响 OC1B, 即输出比较 B 引脚 1。由于这是对 I/O 口的可替换功能, 相应的方向控制位必须设为 1, 以便对输出引脚进行控制。控制设置如表 2. 7 所示。

在 PWM 模式下, 这些位有不同的功能, 请参考表 2. 11 的具体说明。

当变换 COM1X1 和 COM1X0 位时, 输出比较器中断 1 必须通过清除 TIMSK 寄存器中的中断触发位来禁止; 否则在位变换时, 会发生中断。

位 3.2——Res:保留位

90 系列单片机的该位为保留位, 总读 0。

位 1.0--PWM11,PWM10: 脉冲宽度调制器选择位

这些位如表 2. 8 中指明的一样选择定时器 / 计数器 1 的 PWM 操作。

表 2.7 比较 1 模式选择

COM1X1	COM1X0	说 明
0	0	定时器/计数器 1 与输出脚 OC1X 不连接
0	1	触发 OC1X 输出线
1	0	清除 OC1X 输出线(为 0)
1	1	设置 OC1X 输出线(为 1)

X=A 或 B

表 2.8 PWM 模式选择

PWM11	PWM10	说 明
0	0	禁止定时器/计数器 1 的 PWM 操作
0	1	定时器/计数器 1 为 8 位 PWM
1	0	定时器/计数器 1 为 9 位 PWM
1	1	定时器/计数器 1 为 10 位 PWM

**二、定时器 / 计数器 1 控制寄存器 B——TCCR1B**

位	7	6	5	4	3	2	1	0	
\$2E (\$4E)	ICNC1	ICES1	--	--	CTC1	CS12	CS11	CS10	TCCR1B
读 / 写:	R/W	R/W	R	R	R/W	R/W	R/W	R/W	R/W
初始化值:	\$00								

**位 7——ICNC1: 输入捕获噪音清除器 (4CKS)**

当 ICNC1 位被清为 0 时, 输入捕获触发噪音清除器功能被禁止。输入捕获在指定的 ICP, 即输入捕获引脚上被采样的第一个上升/下降沿处被触发。当 ICNC1 被设为 1, 4 个连续的采样成为 ICP, 即输入捕获引脚上的测量值, 所有的采样须为高/低, 取决于 ICES1 位的输入捕获触发特性。实际的采样频率为 XTAL 时钟频率。

**位 6——ICES1: 输入捕获 1 边沿选择**

当 ICES1 位被清为 0, 定时器/计数器 1 的内容被传输到输入捕获寄存器——ICR1, 即在输入捕获引脚 ICP 的下降边沿。当 ICES1 位被设为 1, 定时器/计数器 1 的内容被传输到输入捕获寄存器——ICR1, 即在输入捕获引脚 ICP 的上升边沿。

**位 5,4——Res:保留位**

90 系列单片机的该位为保留位, 总读 0。

**位 3——CTC1: 在比较匹配上清除定时器/计数器 0**

当 CTC1 控制位被设为 1 时, 在比较匹配之后, 定时器/计数器 1 被子复位到时钟周期中的 \$0000。若 CTC1 控制位被清除时, 定时器/计数器 1 继续计数, 直到它被停止、清除、溢出, 或被改变方向。在 PWM 模式下, 该位无效。

**位 2,1,0——CS12,CS11,CS10:时钟选择 1 的位 2、1 和 0**

时钟选择 1 的位 2、1 和定义了定时器/计数器 1 的预定比例源, 见表 2.9

表 2.9 时钟预定比例选择

CS02	CS01	CS00	说 明	CS12	CS11	CS10	说 明
0	0	0	停止, 定时器/计数器 1 被停止	1	0	0	CK/256
0	0	1	CK	1	0	1	CK/1 024
0	1	0	CK/8	1	1	0	外部 T1 脚, 下降沿
0	1	1	CK/64	1	1	1	外部 T1 脚, 上升沿

**三、定时器/计数器 1——TCNT1H 和 TCNT1L**

位	15	14	13	12	11	10	9	8
\$2D (\$4D)	MSB		--	--				TCNT1H
\$2C (\$4C)							LSB	TCNT1L
	7	6	5	4	3	2	1	0

读/写: R/W R/W R/W R/W R/W R/W R/W R/W

读/写: R/W R/W R/W R/W R/W R/W R/W R/W

初始化值: \$00 00

这个 16 位的寄存器包括 16 位定时器/计数器 1 的预定比例值。为确保当 CPU 访问这些寄存器时, 高低字节被同时读写, 使用一个 8 位的暂存寄存器(TEMP)来完成访问。

**1. TCNT1 定时器/计数器 1 写入**

当 CPU 向高位字节 TCNT1H 写入时, 写入的数据被放入 TEMP 寄存器中, 然后, 当 CPU 向低位字节 TCNT1L 写入时, 数据的字节被与 TEMP 寄存器中的字节数据组合, 且全部的 16 位被同步地向 TCNT1 定时器/计数器 1 寄存器写入。作为结果, 高字节的 TCNT1H 必须被先访问, 以便完成全 16 位寄存器的写入操作。

**2. TCNT1 定时器/计数器 1 读取**

当 CPU 读低位字节 TCNT1L 时, TCNT1L 低字节的数据被送到 CPU, 且高字节 TCNT1H 的数据被放置于 TEMP 寄存器中。当 CPU 读高位字节 TCNT1H 时, CPU 接收 TEMP 寄存器中的数

据。作为结果，低字节的 TCNT1L 必须先被访问，以便完成全 16 位寄存器的读取操作。定时器 / 计数器 1 随着读和写访问，实行向上计数或向上 / 向下计数（在 PWM 方式）。如果定时器 / 计数器已被写入且时钟源已被选择，则定时器计数器 1 在被设置后的定时时钟周期内连续计数。

#### 四、定时器 / 计数器 1 输出比较寄存器——OCR1AH 和 OCR1AL

位	15	14	13	12	11	10	9	8
\$2B (\$4B)	MSB		--	--				OCR1AH
\$2A (\$4A)							LSB	OCR1AL
	7	6	5	4	3	2	1	0
读 / 写:	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
读 / 写:	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始化值:	\$00 00							

#### 五、定时器 / 计数器 1 输出比较寄存器——OCR1BH 和 OCR1BL

位	15	14	13	12	11	10	9	8
\$29 (\$49)	MSB		--	--				OCR1BH
\$28 (\$48)							LSB	OCR1BL
	7	6	5	4	3	2	1	0
读 / 写:	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
读 / 写:	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
初始化值:	\$00 00							

输出比较器为一个 16 位的读 / 写寄存器。定时器 / 计数器 1 输出比较寄存器包括了将要连续地与定时器计数器 1 相比较的数据。比较匹配的操作在定时器 / 计数器 1 的控制和状态寄存器中被区分。

由于输出比较寄存器——OCR1A 和 OCR1B 为一个 16 位的寄存器，当 OCR1A/B 被写入时，须使用临时寄存器 TEMP 来确保全部的字节被同时写入。当 CPU 写高位字节时，OCR1AH 或 OCR1BH 数据被临时地存储在寄存器 TEMP 中。当 CPU 写低位字节时，OCR1AL 或 OCR1BL、TEMP 寄存器被同步地向 OCR1AH 或 OCR1BH 写入。作为结果，高位位的 OCR1AH 或 OCR1BH 必须被先写入，以便完成全部的 16 位寄存器写入操作。

#### 六、定时器 / 计数器 1 输入捕获寄存器——ICR1H 和 ICR1L

位	15	14	13	12	11	10	9	8
\$25 (\$45)	MSB							ICR1H
\$24 (\$44)							LSB	ICR1L
	7	6	5	4	3	2	1	0
读 / 写:	R	R	R	R	R	R	R	R
读 / 写:	R	R	R	R	R	R	R	R
初始化值:	\$00 00							

输入捕获寄存器为一个 16 位的只读寄存器。当在输入捕获引脚 ICP 上信号的上升或下边沿（根据输入捕获边沿设置——ICES1）被检测到时，定时器 / 计数器 1 的当前值被传输到输入捕获寄存器——ICR1。同时，输入捕获标志——ICF1 被设为 1。

由于输入捕获寄存器——ICR1 为一个 16 位的寄存器，当 ICR1 被读出时，使用了一个临时寄存器 TEMP 以便确保全部的字节被同时读出。当 CPU 读取低位字节 ICR1L 时，数据被送入 CPU 且高位字节 ICR1H 的数据被放置在 TEMP 寄存器中。当 CPU 读取高位字节 ICR1H 中的数据时，CPU 接收 TEMP 寄存器中的数据。作为结果，低位字节 ICR1L 必须先被访问到，以便完成一个全 16 位寄存器的读取操作。

### 七、PWM 模式下的定时器/计数器 1

当选择 PWM 模式时，定时器/计数器 1 以及输出比较寄存器 OCR1A 和输出比较寄存器 OCR1B 形成一个双 8 位、9 位或 10 位的自运行，抗误操作，且在引脚 PD5 (OC1A) 和 OC1B 引脚上带有输出的节拍修正 PWM。定时器/计数器 1 作为向上/向下的计数器，从 \$ 0000 向上计数到 TOP (参考表 2. 10)，在重复循环之前，它反转，并向下再次计数到 0。

当计数器值与 OCR1A、OCR1B 的最后 10 位相配时，PD5 (OC1A) / OC1B 引脚根据在定时器/计数器 1 控制寄存器 TCCR1A 中 COM1A1 / COM1A0 或 COM1B1 / COM1B0 位的设置而被设置或被清除，请参考表 2. 11。

表 2.10 定时器 TOP 值和 PWM 频率

PWM 分辨率	定时器 TOP 值	频率
8 位	\$ 00FF(255)	$f_{TCl}/510$
9 位	\$ 01FF(511)	$f_{TCl}/1022$
10 位	\$ 03FF(1 023)	$f_{TCl}/2046$

表 2.11 在 PWM 方式时比较 1 方式选择

COM1X1	COM1X0	在 OCX1 上的作用
0	0	不连接
0	1	不连接
1	0	清比较匹配, 向上计数, 置比较匹配, 向下计数(PWM 不翻转)
1	1	清比较匹配, 向下计数, 置比较匹配, 向上计数(PWM 翻转)

X = A or B

注意：在 PWM 模式下，当后 10 位 OCR1A / OCR1B 位被写入时，它们被送入临时地址。当定时器/计数器 1 到达 TOP 时，它们被锁存。这就防止了在非同步 OCR1A / OCR1B 写入事件中发生奇数长的 PWM 脉冲（误操作）。见图 2. 25 的例子。

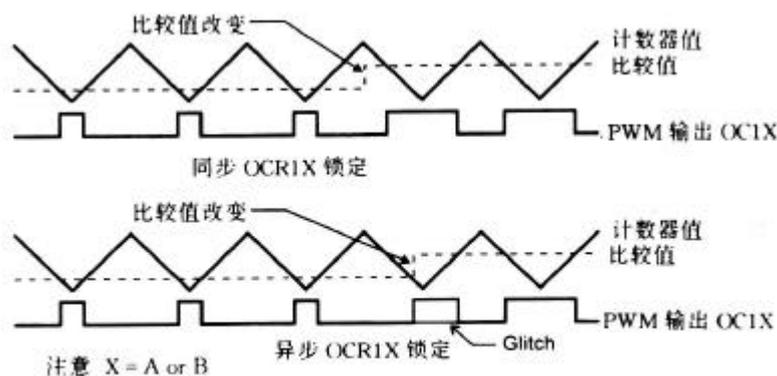


图 2.25 有效的非同步 OCR1 锁存

当 OCR1A 包含 \$0000 或 TOP 输出 OC1A/OC1B 根据 COM1A1 和 COM1A0 或 COM1B1/COM1B0 的设置保持低或高, 如表 2.12 所示。

在 PWM 模式下, 定时器溢出标志 1、TOV1, 当计数器在方向 \$0000 时被设置。定时器溢出中断 1 以正常的定时器/计数器模式工作, 比如, 当 TOV1 被设置, 从而提供了定时器溢出中断 1 和全局中断为触发时, 它被执行。这也同样用于定时器输出比较 1 的标志和中断。

表 2.12 PWM 输出 OCR1X 好于 \$0000 成 TOP

COM1X1	COM1X0	OCR1X	OC1X 输出
1	0	\$0000	L
1	0	TOP	H
1	1	\$0000	H
1	1	TOP	L

## 2.7.4 看门狗定时器

### 一、看门狗定时器

看门狗定时器由片内一个独立的 1MHz 分开的晶振定时。通过控制看门狗定时器的预定比例器, 看门狗的复位间歇从 16 周期到 2048 周期之间调整。这些值适应  $V_{CC}=5V$ 。请参考其它  $V_{CC}$  电压下的 RC 晶振频率的特性化数据。WDR, 即看门狗复位指令对看门狗定时器进行复位。有 8 种不同的时钟周期可供选择, 来决定在 2 个 WDR 指令之间的最大时间, 这样做是为了避免看门狗定时器对 MCU 进行复位。若复位周期结束而无其它的 WDR 指令, 90 系列单片机进行复位, 并从复位向量执行。参见图 2.26。

为了防止意外禁止看门狗定时器, 当看门狗被禁止时必须服从一个特定的关断顺序, 请详见看门狗的控制寄存器。

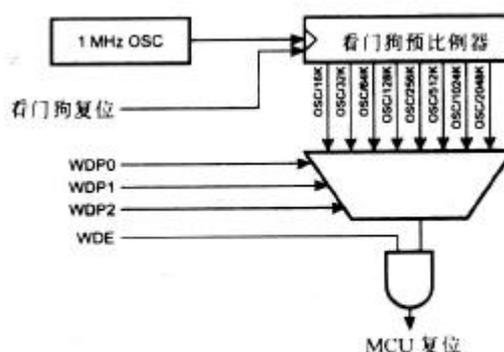


图 2.26 看门狗定时器

### 二、看门狗定时器控制寄存器——WDTCSR

位	7	6	5	4	3	2	1	0	
\$21 (\$41)			--	WDTOE	WDE	WDP2	WDP1	WDP0	WDTCSR
读/写:	R	R	R	R/W	R/W	R/W	R/W	R/W	R/W

初始化值: \$00

#### 位 7~5-Res: 保留位

90 系列单片机的这些位为保留位, 总读 0。

#### 位 4-WDTOE: 看门狗关断触发

当 WDTOE 被清除时该位必须被置 1, 否则看门狗将不会被禁止, 一旦置位后, 硬件将在 4 个时钟周期后清除该位。请参看看门狗禁止过程的 WDE 位的描述。

#### 位 3-WDE: 看门狗触发

当 WDE 时改设为 1 时, 看门狗定时器触发。若 WDE 被清为 0, 看门狗定时器功能被禁止。WDE 仅在 WDTOE 位设置时被清除, 为了禁止被触发的看门狗定时器, 必须遵守以下过程:

(1) 在同一个操作中, 把 WDTOE 和 WDE 写成 1, 即使在禁止操作开始前 WDE 为 1, 也必须把 1 写入 WDE。

(2) 在随后 4 个机器周期中, 把 WDE 写为 0, 这会禁止看门狗。

#### 位 2~0-WDP2~0: 看门狗定时器预定比例器 2、1、0

WDP2、WDP1、WDP0 决定了当看门狗定时器触发时，看门狗定时器的预定比例。不同的预定比例值以及它们相应的超时时间，如表 2.13 所示。

表 2.13 看门狗定时器预定比例选择(典型值  $V_{CC} = 5V$ )

WDP2	WDP1	WDP0	定时器输出周期/ms	WDP2	WDP1	WDP0	定时器输出周期/ms
0	0	0	16	1	0	0	256
0	0	1	32	1	0	1	512
0	1	0	64	1	1	0	1 024
0	1	1	128	1	1	1	2 048