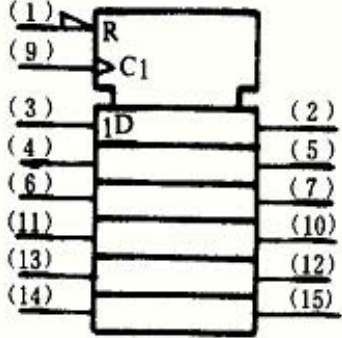
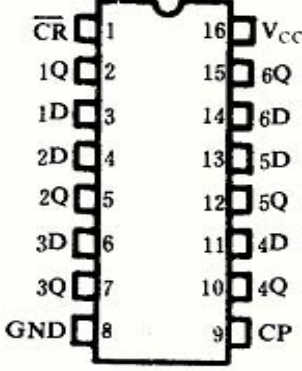


六上升沿 D 触发器 (Q 端输出, 有公共清除端)	54174/74174 54S174/74S174 54LS174/74LS174																
<p>174 为六上升沿 D 触发器, 共有 54174/74174、54S174/74S174, 54LS174/74LS174 三种线路结构形式。其主要电特性的典型值如下:</p> <table border="1" data-bbox="217 405 933 577"> <thead> <tr> <th>型号</th> <th>fm</th> <th>P_D</th> </tr> </thead> <tbody> <tr> <td>54163/74163</td> <td>35MHz</td> <td>225mW</td> </tr> <tr> <td>54S163/74S163</td> <td>110MHz</td> <td>450mW</td> </tr> <tr> <td>54LS163/74LS163</td> <td>40MHz</td> <td>80mW</td> </tr> </tbody> </table> <p>当清除端 (\overline{CR}) 为低电平时, 输出端为低电平。</p> <p>在时钟 (CP) 上升沿作用下, Q 与数据端 (D) 相一致。当 CP 为高电平或低电平时, D 对 Q 没有影响。</p>	型号	fm	P _D	54163/74163	35MHz	225mW	54S163/74S163	110MHz	450mW	54LS163/74LS163	40MHz	80mW	<p>逻辑符号</p> 				
型号	fm	P _D															
54163/74163	35MHz	225mW															
54S163/74S163	110MHz	450mW															
54LS163/74LS163	40MHz	80mW															
<p>引出端符号</p> <p>CP 时钟输入端 (上升沿有效)</p> <p>\overline{CR} 清除端 (低电平有效)</p> <p>1D~6D 数据输入端</p> <p>1Q~6Q 输出端</p>	<p>外引线排列</p>  <p>CT54174 (D, J, F) CT74174 (D, J, P, F) CT54S174 (D, J, F) CT74S174 (D, J, P, F) CT54LS174 (D, J, F) CT74LS174 (D, J, P, F)</p>																
<p>极限值</p> <table border="1" data-bbox="239 1198 766 1534"> <tbody> <tr> <td>电源电压</td> <td>7V</td> </tr> <tr> <td>输入电压</td> <td></td> </tr> <tr> <td> 54/74174, 54/74S174</td> <td>5.5V</td> </tr> <tr> <td> 54/74LS174</td> <td>7V</td> </tr> <tr> <td>工作环境温度</td> <td></td> </tr> <tr> <td> 54×××</td> <td>-55~125°C</td> </tr> <tr> <td> 74×××</td> <td>0~70°C</td> </tr> <tr> <td>储存温度</td> <td>-65°C~150°C</td> </tr> </tbody> </table>	电源电压	7V	输入电压		54/74174, 54/74S174	5.5V	54/74LS174	7V	工作环境温度		54×××	-55~125°C	74×××	0~70°C	储存温度	-65°C~150°C	
电源电压	7V																
输入电压																	
54/74174, 54/74S174	5.5V																
54/74LS174	7V																
工作环境温度																	
54×××	-55~125°C																
74×××	0~70°C																
储存温度	-65°C~150°C																

功能表

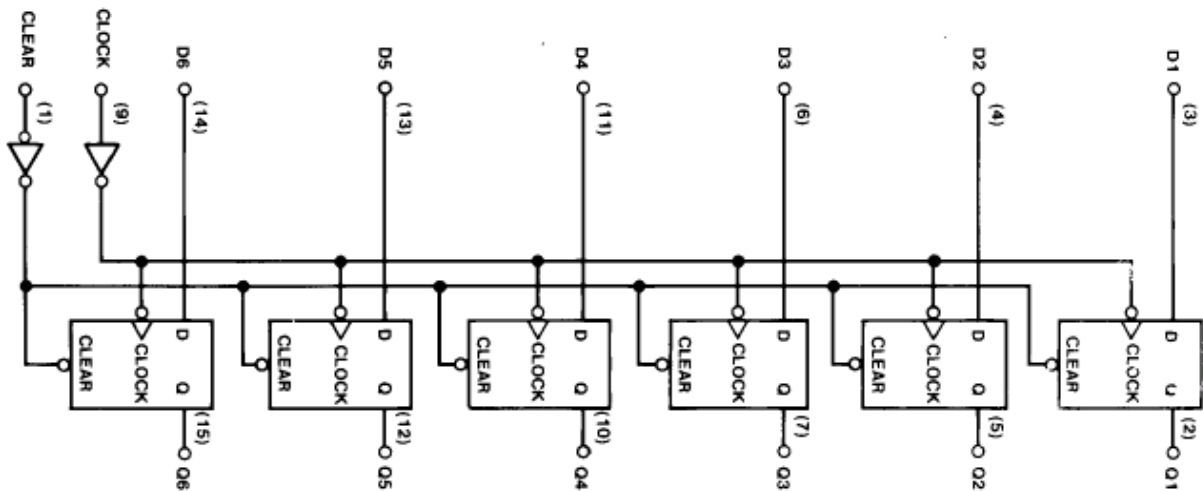
Inputs			Outputs	
Clear	Clock	D	Q	\overline{Q}
L	X	X	L	H
H	↑	H	H	L
H	↑	L	L	H
H	L	X	Q ₀	\overline{Q}_0

H——高电平 L——低电平 ↑——低到高跳变 X——任意 Z——高阻
Q₀——规定的稳态输入条件建立前 Q 的电平

推荐工作条件:

		54/74174			54/74S174			54/74LS174			单位
		最小	额定	最大	最小	额定	最大	最小	额定	最大	
电源电压V _{CC}	54	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	V
	74	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25	
输入高电平电压V _{iH}		2			2			2			V
输入低电平电压V _{iL}	54			0.8			0.8			0.7	V
	74			0.8			0.8			0.8	
输出高电平电流I _{OH}				-800			-1000			-400	uA
输出低电平电流I _{OL}	54			16			20			4	mA
	74			16			20			8	
时钟频率f _{cp}		0		25	0		75	0		30	MHz
脉冲宽度T _w	CP	20			7			25			ns
	\overline{CR}	20			10			20			ns
建立时间t _{set}	D	20			5			20			ns
	\overline{CR} 无效态	25			5			20			ns
保持时间t _H		5			3			0			ns

逻辑图



静态特性 (TA 为工作环境温度范围)

参 数	测 试 条 件 ^[1]		'174		'S174		'LS174		单位
			最小	最大	最小	最大	最小	最大	
V _{IK} 输入嵌位电压	V _{CC} =最小	I _{ik} =-12mA		-1.5					V
		I _{ik} =-18mA				-1.2		-1.5	
V _{OH} 输出高电平电压	V _{CC} =最小, V _{IH} =2V, V _{IL} =最大, I _{OH} =最大	54	2.4		2.5		2.5		V
		74	2.4		2.7		2.7		
V _{OL} 输出低电平电压	V _{CC} =最小, V _{IH} =2V, V _{IL} =最大, I _{OL} =最大	54		0.4		0.5		0.4	V
		74		0.4		0.5		0.5	
I _I 最大输入电压时输入电流	V _{CC} =最大	V _I =5.5V		1		1			mA
		V _I =7V						0.1	
I _{IH} 输入高电平电流	V _{CC} =最大	V _{IH} =2.4V		40					μA
		V _{IH} =2.7V				50		20	
I _{IL} 输入低电平电流	V _{CC} =最大,	V _{IL} =0.4V		-1.6				-0.4	mA
		V _{IL} =0.5V				-2			
I _{OS} 输出短路电流	V _{CC} =最大	54	-20	-57	-40	-100	-20	-100	mA
		74	-18	-57	-40	-100	-20	-100	
I _{CC} 电源电流	V _{CC} =最大, CP 瞬时接地后接 4.5V, 所有 D 和 \overline{CR} 接 4.5V			65		144		26	mA

[1]: 测试条件中的“最小”和“最大”用推荐工作条件中的相应值。

动态特性(T_A=25°C)

参 数 ^[2]		测 试 条 件	'174		'S174		'LS174		单位
			最小	最大	最小	最大	最小	最大	
f _{max}		V _{CC} =5V, C _L =15Pf, R _L =400 Ω ('S174 为 280 Ω, 'LS174 为 2K Ω)	25		75		30		MHz
t _{PLH}	CP → 任一 Q			30		12		30	ns
t _{PHL}				35		17		30	ns
t _{PHL}	\overline{CR} → 任一 Q			35		22		35	ns

[2]: f_{max} 最大时钟频率。t_{PLH} 输出由低电平到高电平传输延迟时间 t_{PHL} 输出由高电平到低电平传输延迟时间