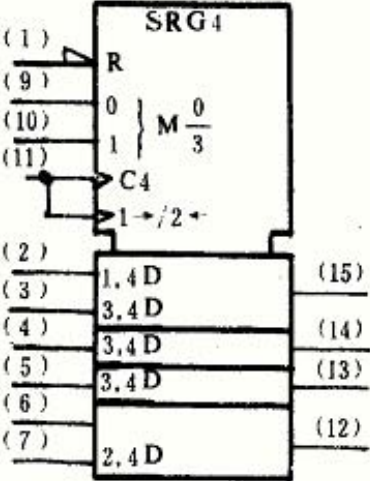
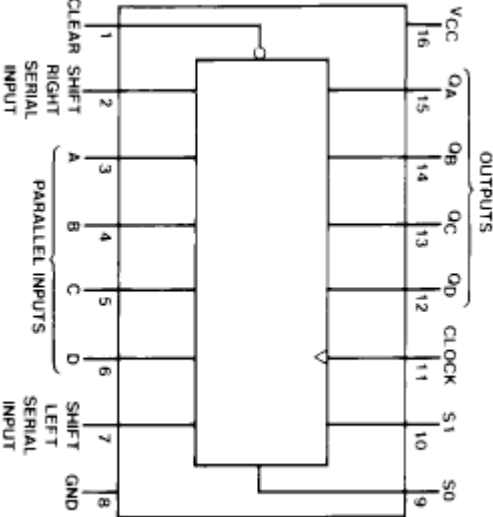
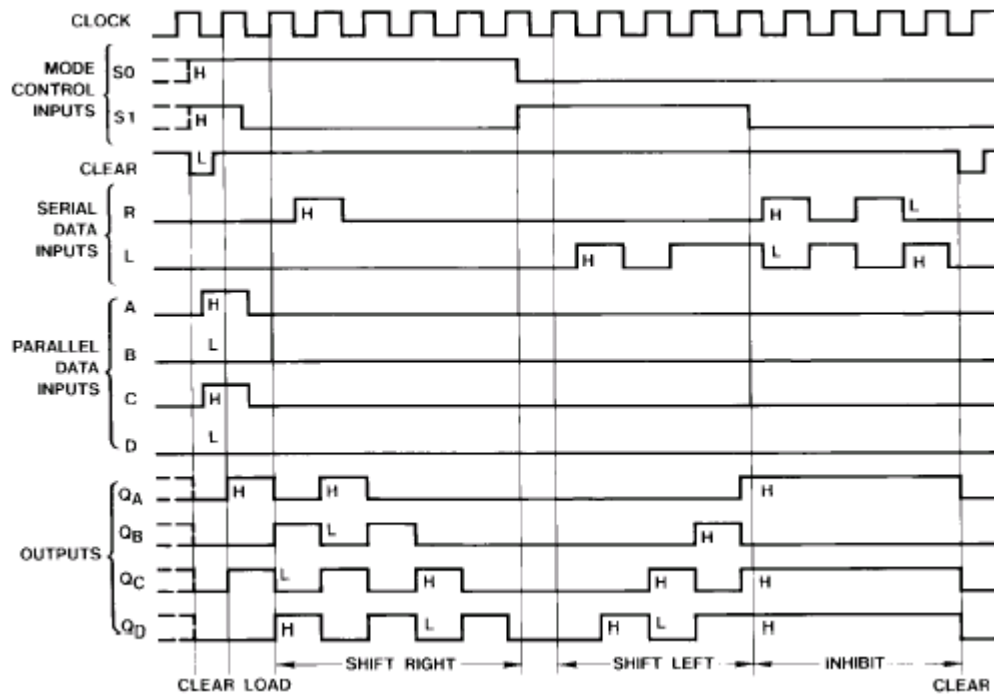


<p>4 位双向移位寄存器（并行存取）</p>	<p>54194/74194 54S194/74S194 54LS194/74LS194</p>																
<p>194 为 4 位双向移位寄存器，共有 54194/74194、54S194/74S194，54LS194/74LS194 三种线路结构形式。其主要电特性的典型值如下：</p> <table border="1" data-bbox="217 405 863 573"> <thead> <tr> <th>型号</th> <th>fm</th> <th>P_D</th> </tr> </thead> <tbody> <tr> <td>54194/74194</td> <td>36MHz</td> <td>195mW</td> </tr> <tr> <td>54S194/74S194</td> <td>105MHz</td> <td>425mW</td> </tr> <tr> <td>54LS194/74LS194</td> <td>36MHz</td> <td>75mW</td> </tr> </tbody> </table> <p>当清除端（CLEAR）为低电平时，输出端（Q_A—Q_D）均为低电平。</p> <p>当工作方式控制端（S₀、S₁）均为高电平时，在时钟（CLOCK）上升沿作用下，并行数据（A—D）被送入相应的输出端Q_A—Q_D。此时串行数据（D_{SR}、D_{SL}）被禁止。</p> <p>当S₀ 为高电平、S₁ 为低电平时，在CLOCK上升沿作用下进行右移操作，数据由D_{SR}送入。</p> <p>当S₀ 为低电平、S₁ 为高电平时，在CLOCK上升沿作用下进行操作，数据由D_{SR}送入。</p> <p>当 S₀ 和 S₁ 均为低电平时，CLOCK 被禁止。对于 54（74）194，只有当 CLOCK 为高电平时 S₀ 和 S₁ 才可改变。</p>	型号	fm	P _D	54194/74194	36MHz	195mW	54S194/74S194	105MHz	425mW	54LS194/74LS194	36MHz	75mW	<p>逻辑符号：</p> 				
型号	fm	P _D															
54194/74194	36MHz	195mW															
54S194/74S194	105MHz	425mW															
54LS194/74LS194	36MHz	75mW															
<p>引出端符号</p> <table border="0" data-bbox="240 1205 719 1487"> <tr> <td>CLOCK</td> <td>时钟输入端</td> </tr> <tr> <td>CLEAR</td> <td>清除端（低电平有效）</td> </tr> <tr> <td>A—D</td> <td>并行数据输入端</td> </tr> <tr> <td>D_{SL}</td> <td>左移串行数据输入端</td> </tr> <tr> <td>D_{SR}</td> <td>右移串行数据输入端</td> </tr> <tr> <td>S₀、S₁</td> <td>工作方式控制端</td> </tr> <tr> <td>Q_A—Q_D</td> <td>输出端</td> </tr> </table>	CLOCK	时钟输入端	CLEAR	清除端（低电平有效）	A—D	并行数据输入端	D _{SL}	左移串行数据输入端	D _{SR}	右移串行数据输入端	S ₀ 、S ₁	工作方式控制端	Q _A —Q _D	输出端	<p>双列直插封装</p> 		
CLOCK	时钟输入端																
CLEAR	清除端（低电平有效）																
A—D	并行数据输入端																
D _{SL}	左移串行数据输入端																
D _{SR}	右移串行数据输入端																
S ₀ 、S ₁	工作方式控制端																
Q _A —Q _D	输出端																
<p>极限值</p> <table border="0" data-bbox="217 1536 823 1861"> <tr> <td>电源电压</td> <td>7V</td> </tr> <tr> <td>输入电压</td> <td></td> </tr> <tr> <td> 54/74194, 54/74S194</td> <td>5.5V</td> </tr> <tr> <td> 54/74LS194</td> <td>7V</td> </tr> <tr> <td>工作环境温度</td> <td></td> </tr> <tr> <td> 54×××</td> <td>-55~125℃</td> </tr> <tr> <td> 74×××</td> <td>-0~70℃</td> </tr> <tr> <td>储存温度</td> <td>-65℃~150℃</td> </tr> </table>	电源电压	7V	输入电压		54/74194, 54/74S194	5.5V	54/74LS194	7V	工作环境温度		54×××	-55~125℃	74×××	-0~70℃	储存温度	-65℃~150℃	
电源电压	7V																
输入电压																	
54/74194, 54/74S194	5.5V																
54/74LS194	7V																
工作环境温度																	
54×××	-55~125℃																
74×××	-0~70℃																
储存温度	-65℃~150℃																

时序图



功能表

Clear	Mode		Clock	Inputs				Outputs					
	S1	S0		Serial		Parallel				QA	QB	QC	QD
				Left	Right	A	B	C	D				
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	QA0	QB0	QC0	QD0
H	H	H	↑	X	X	a	b	c	d	a	b	c	d
H	L	H	↑	X	H	X	X	X	X	H	QAn	QBn	QCn
H	L	H	↑	X	L	X	X	X	X	L	QAn	QBn	QCn
H	H	L	↑	H	X	X	X	X	X	QBn	QCn	QDn	H
H	H	L	↑	L	X	X	X	X	X	QBn	QCn	QDn	L
H	L	L	X	X	X	X	X	X	X	QA0	QB0	QC0	QD0

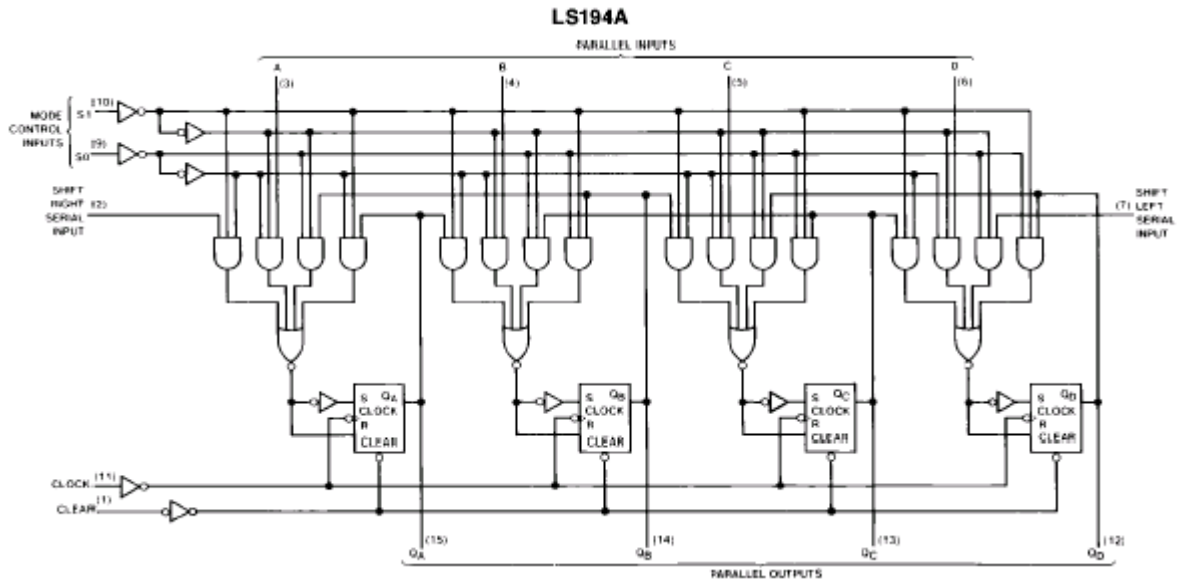
H—高电平 L—低电平 X—任意电平 ↑—低到高电平跳变

a-d—A-D 端的稳态输入电平

QA0-QD0—规定的稳态条件建立前QA—AD 的电平

QAn-QDn—时钟最近的↑前QA—AD 的电平

逻辑图



推荐工作条件:

		54/74194			54/74S194			54/74LS194			单位	
		最小	额定	最大	最小	额定	最大	最小	额定	最大		
电源电压V _{CC}	54	4.5	5	5.5	4.5	5	5.5	4.5	5	5.5	V	
	74	4.75	5	5.25	4.75	5	5.25	4.75	5	5.25		
输入高电平电压V _{IH}		2			2			2			V	
输入低电平电压 V _{IL}	54	0.8			0.8			0.7			V	
	74	0.8			0.8			0.8				
输出高电平电流I _{OH}		-800			-1000			-400			uA	
输出低电平电流I _{OL}	54	16			20			4			mA	
	74	16			20			8				
时钟频率f _{CP}		0			25			0			25	MHz
脉冲宽度 T _w	CLOCK	20			7			25			ns	
	CR	20			12			20			ns	
建立时间 t _{set}	S0、S1	30			11			30			ns	
	D _{SR} 、D _{SL} 、A—D	20			5			20			ns	
	CLR 无效	25			9			25			ns	
保持时间 t _H		0			3			0			ns	

静态特性 (TA 为工作环境温度范围)

参 数	测 试 条 件 ^[1]		'194		'S194		'LS194		单 位
			最小	最大	最小	最大	最小	最大	
V _{IK} 输入嵌位电压	V _{CC} =最小	I _{ik} =-12mA		1.5					V
		I _{ik} =-18mA				-1.2		-1.5	
V _{OH} 输出高电平电压	V _{CC} = 最小 V _{IH} = 2V V _{IL} = 最大, I _{OH} = 最大	54	2.4		2.5		2.5		V
		74	2.4		2.7		2.7		
V _{OL} 输出低电平电压	V _{CC} = 最小, V _{IH} = 2V, V _{IL} = 最大, I _{OL} = 最大	54		0.4		0.5		0.4	V
		74		0.4		0.5		0.5	
I _I 最大输入电压时输入电 流	V _{CC} = 最大	V _I = 5.5V		1		1			mA
		V _I = 7V						0.1	
I _{IH} 输入高电平电流	V _{CC} = 最大	V _{IH} = 2.4V		40					μA
		V _{IH} = 2.7V				50		20	
I _{IL} 输入低电平电流	V _{CC} = 最大,	V _{IL} = 0.4V		-1.6				-0.4	mA
		V _{IL} = 0.5V				-2			
I _{OS} 输出短路电流	V _{CC} = 最大	54	-20	-57	-40	-100	-20	-100	mA
		74	-18	-57	-40	-100	-20	-100	
I _{CC} 电源电流	V _{CC} = 最大, A-D均接地, S0、 S1、CLR、D _{SR} 、D _{SL} 接 4.5V, CLOCK 瞬时接地后接 4.5V			63		135		23	mA

[1]: 测试条件中的“最小”和“最大”用推荐工作条件中的相应值。

动态特性(T_A=25°C)

参 数 ^[2]		测 试 条 件	'194		'S194		'LS194		单 位
			最小	最大	最小	最大	最小	最大	
f _{max}		V _{CC} = 5V, C _L = 15Pf, R _L = 400 Ω ('194 为 280 Ω, 'LS194 为 2K Ω)	25		70		25		MHz
t _{PLH}	CLOCK → 任一 Q			22		12		22	ns
t _{PHL}				26		16.5		26	ns
t _{PHL}	CLEAR → 任一 Q			30		18.5		30	ns

[2]: f_{max} 最大时钟频率。t_{PLH} 输出由低电平到高电平传输延迟时间 t_{PHL} 输出由高电平到低电平传输延迟时间