

54/74281

4 位并行二进制累加器

简要说明:

54/74S281 为 4 位并行二进制累加器，其主要电特性的典型值如下（具体厂家有可能不是完全一至）：

型号	加法时间	P_D
54/74S281	20ns	720mW

54/74S281 由一个算术逻辑单元/函数产生器和一个移位寄存器构成。

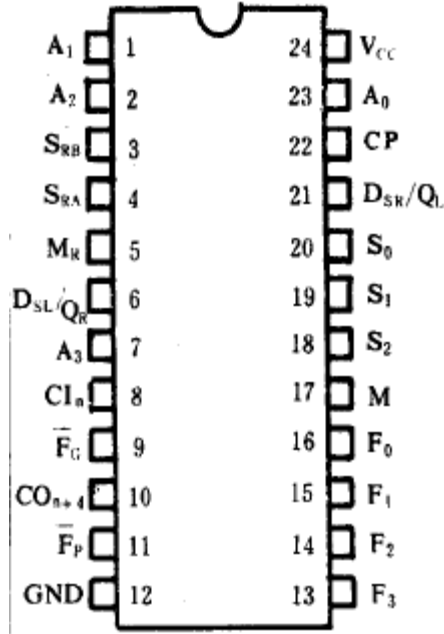
其中，算术逻辑单元与 54/74LS181 类似。当工作方式控制端（M）为低电平时，执行 16 种算术运算。当 M 为高电平时，执行 7 种逻辑运算。利用进位输入端（CI0），进位产生方式控制端 F_G 和进位传输输出端 F_P 可直接与超前进位产生器 54/74S182 相连。

移位寄存器与 54/74S194 类似，同时还具有多路输入/输出级联线。利用方式控制端（ M_R ）、功能选择端（ S_{RA}, S_{RB} ）可对移位寄存器进行控制。

引出端符号:

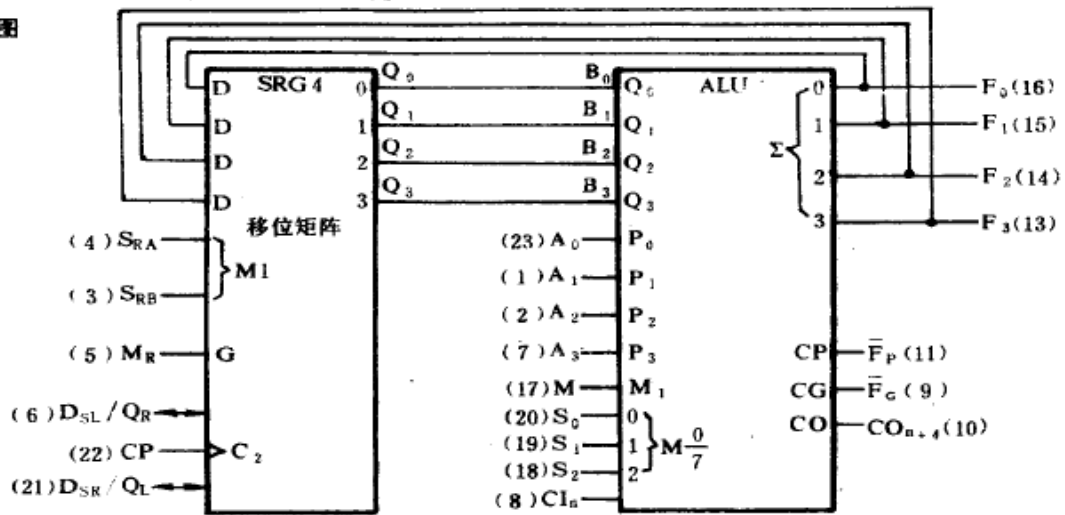
A0~A3	运算数输入端
CI_n	进位输入端
CO_{n+4}	进位输出端
CP	时钟输入端
D_{SL}/Q_R	左移输入/右移输出
D_{SR}/Q_L	右移输入/左移输出
F0~F3	运算输出端
F_G	进位产生输出端（低电平有效）
F_P	进位传输输出端（低电平有效）
M, M_R	工作方式控制端
S0~S2	功能选择端
S_{RA}, S_{RB}	

外部管腿图:



逻辑图:

逻辑图



极限值:

电源电压	7V
输入电压	5.5V
工作环境温度		
54S281	-55~125°C
74S281	0~70°C
存储温度	-65~150°C

功能表:

算术功能
 $M=L$

功能表

运算部件 选择输入			原 码 数 据	
			$CI_n = H$ (有进位)	$CI_n = L$ (无进位)
S_2	S_1	S_0		
L	L	L	$F_0 = L, F_1 = F_2 = F_3 = H$	$F_n = H$
L	L	H	$F = B \text{ 减 } A$	$F = B \text{ 减 } A \text{ 减 } 1$
L	H	L	$F = A \text{ 减 } B$	$F = A \text{ 减 } B \text{ 减 } 1$
L	H	H	$F = A \text{ 加 } B \text{ 加 } 1$	$F = A \text{ 加 } B$
H	L	L	$F = B \text{ 加 } 1$	$F_n = B_n$
H	L	H	$F = \overline{B} \text{ 加 } 1$	$F_n = \overline{B_n}$
H	H	L	$F = A \text{ 加 } 1$	$F_n = A_n$
H	H	H	$F = \overline{A} \text{ 加 } 1$	$F_n = \overline{A_n}$

逻辑功能
 $M = H, CI_n = X$

运算部件 选择输入			原 码 数 据
S_2	S_1	S_0	功 能
L	L	L	$F_n = L$
L	X	H	$F_n = A_n \oplus B_n$
L	H	L	$F_n = \overline{A_n \oplus B_n}$
H	L	L	$F_n = A_n B_n$
H	L	H	$F_n = \overline{A_n + B_n}$
H	H	L	$F_n = A_n \overline{B_n}$
H	H	H	$F_n = A_n + B_n$

$$CI_n = M = S_0 = S_1 = L, S_2 = H (F_n = B_n)$$

功 能	↑前输入									CP	↑后输出					
	寄存选择		寄存控制	D_{SR}/Q_L	移位矩阵输入				D_{SL}/Q_R		D_{SR}/Q_L	移位矩阵输出(运算部件B输入)				D_{SL}/Q_R
	S_{RA}	S_{RB}	M_R		F_0	F_1	F_2	F_3				Q_0	Q_1	Q_2	Q_3	
送 数	L	L	X	Z	f_0	f_1	f_2	f_3	Z	↑	Z	f_0	f_1	f_2	f_3	Z
逻辑左移	L	H	L	Q_0	Q_0	Q_1	Q_2	Q_3	d_{SL}	↑	Q_{1n}	Q_{1n}	Q_{2n}	Q_{3n}	d_{SL}	d_{SL}
算术左移	L	H	H	Q_0	Q_0	Q_1	Q_2	Q_3	d_{SL}	↑	Q_{1n}	Q_{1n}	Q_{2n}	d_{SL}	Q_{3n}	d_{SL}
逻辑右移	H	L	L	d_{SR}	Q_0	Q_1	Q_2	Q_3	Q_3	↑	d_{SR}	d_{SR}	Q_{0n}	Q_{1n}	Q_{2n}	Q_{2n}
算术右移	H	L	H	d_{SR}	Q_0	Q_1	Q_2	Q_3	Q_2	↑	d_{SR}	d_{SR}	Q_{0n}	Q_{1n}	Q_{3n}	Q_{1n}
保 持	H	H	X	X	Q_0	Q_1	Q_2	Q_3	X	↑	Z	Q_{00}	Q_{10}	Q_{20}	Q_{30}	Z
	X	X	X	X	Q_0	Q_1	Q_2	Q_3	X	L	D_{SR}/Q_L	Q_{00}	Q_{10}	Q_{20}	Q_{30}	D_{SL}/Q_R

H—高电平

L—低电平

↑—低到高电平跳变

X—任意

Z—高阻

f_0, f_1, f_2, f_3 — F_0, F_1, F_2, F_3 端的稳态输入电平

d_{SL}, d_{SR} — D_{SL}, D_{SR} 端的稳态输入电平

$Q_{00}, Q_{10}, Q_{20}, Q_{30}$ — 规定的稳态输入条件建立前 Q_0, Q_1, Q_2, Q_3 的电平

$Q_{0n}, Q_{1n}, Q_{2n}, Q_{3n}$ — 时钟的最近↑前 Q_0, Q_1, Q_2, Q_3 的电平

动态特性($T_A=25^\circ C$)

参 数 ^[2]		测 试 条 件	S281	单位
			最大	
t_{PLH}	CI_n 到 CO_{n+4}	$V_{cc} = 5V,$ $C_L = 15pF,$ $R_L = 280 \Omega$ ($D_{SR}/Q_L, D_{SL}/Q_H$ 为 560Ω)	20	ns
t_{PHL}			20	
t_{PLH}	A0~A3 到 CO_{n+4}		30	ns
t_{PHL}			30	
t_{PLH}	CI_n 到F0~F3		20	ns
t_{PHL}			20	
t_{PLH}	A0~A3 到/ F_G		24	ns
t_{PHL}			24	
t_{PLH}	A0~A3 到/ F_P		20	ns
t_{PHL}			20	
t_{PLH}	A 到 F	35	ns	
t_{PHL}		35		
t_{PLH}	A0 到 D_{SR}/Q_L	45	ns	
t_{PHL}		45		
t_{PLH}	A3 到 D_{SL}/Q_H	45	ns	
t_{PHL}		45		

t_{PLH}	F0 到 D_{SR}/Q_L	11	ns
t_{PHL}		11	
t_{PLH}	F3 到 D_{SL}/Q_H	11	ns
t_{PHL}		11	
t_{PLH}	S0~S2 到 F0~F3, CO_{n+4}	45	ns
t_{PHL}		45	
t_{PLH}	S0~S2 到 $/F_G, /F_P$	33	ns
t_{PHL}		33	
t_{PLH}	CP 到 $D_{SR}/Q_L, /F_P$	55	ns
t_{PHL}		55	
t_{PLH}	CP 到 F0~F3	45	ns
t_{PHL}		45	

[2] t_{PLH} 输出由低到高传输延迟时间

t_{PHL} 输出由高到低传输延迟时间

推荐工作条件:

		54/74S281			单位
		最小	额定	最大	
电源电压 V_{CC}	54	4.5	5	5.5	V
	74	4.75	5	5.25	
输入高电平电压 V_{IH}		2			V
输入低电平电压 V_{IL}				0.8	V
输出高电平电 流 I_{OH}	$D_{SR}/Q_L, D_{SL}/Q_H$			-2	mA
	其余输出			-1	
输出低电平电 流 I_{OL}	$D_{SR}/Q_L, D_{SL}/Q_H$			20	mA
	其余输出			10	
时钟频率 f_{CP}	移位	0		50	MHz
脉冲宽度 t_w	CP	8			Ns
建立时间 t_{set}	A0~A3	0 ↑			Ns
保持时间 t_H	A0~A3	18 ↑			Ns

静态特性 (TA 为工作环境温度范围)

参 数		测试条件 ^[1]	S281		单位
			最小	最大	
V_{IK} 输入 嵌位电压	除 $D_{SR}/Q_L, D_{SL}/Q_H$ 外	$V_{CC} = \text{最小}, I_{ik} = -18\text{mA}$		-1.2	V

V _{OH} 输出高电平电压	D _{SR} /Q _L ,D _{SL} /Q _H	V _{CC} =最小, V _{IL} =0.8V, V _{IH} =2V, I _{OH} =最大		2.4	V
	其余输出		54	2.5	
			74	2.7	
V _{OL} 输出低电平电压		V _{CC} =最小, V _{IL} =0.8V, V _{IH} =2V,I _{OL} =最大		0.5	V
I _I 最大输入电压时输入电流		V _{CC} =最大, V _I =5.5V		1	mA
I _{IH} 输入低电平电流	S _{RA} ,S _{RB} ,D _{SL} /Q _R	V _{CC} =最大, V _{IL} =0.5V, 测 D _{SR} /Q _L ,D _{SL} /Q _H 时Q _R . Q _L 应为高阻 态。		-2	mA
	D _{SR} /Q _L			-3	
	M,CP			-4	
	S0,S1			-6	
	其余输出			-8	
I _{IL} 输入高电平电流	S _{RA} ,S _{RB}	V _{CC} =最大,V _{IH} =2.7V, 测 D _{SR} /Q _L ,D _{SL} /Q _H 时Q _R . Q _L 应为高阻 态。		50	uA
	M,CP			150	
	D _{SL} /Q _R . D _{SR} /Q _L			200	
	S2			300	
	其余输出			250	
I _{CC} 电源电流		V _{CC} =最大		230	mA
I _{OS} 输出短路电流		V _{CC} =最大	-40	-110	mA

[1]: 测试条件中的“最小”和“最大”用推荐工作条件中的相应值。