

带I²C串行CMOS EEPROM, 精密复位控制器和看门狗定时器的监控电路—CAT1163(16k)

特性

- 看门狗定时器输入 (WDI)
- 兼容400KHz 的I²C总线
- 操作电压范围为2.7V~6.0V
- 低功耗CMOS 技术
- 16 字节的页写缓冲区
- 内置误写保护电路
 - Vcc锁定
 - 写保护管脚WP
- 复位高电平或低电平有效
 - 精确的电源电压监控
 - 支持5V, 3.3V 和3V 的系统
 - 5 个复位阈值电压可供选择
- 1,000,000个编程/擦除周期
- 手动复位
- 数据可保存100 年
- 8 脚DIP 封装或8 脚SOIC 封装
- 商业和工业级温度范围

描述

CAT1163 为基于微控制器的系统提供了一个完整的存储器和电源监控解决方案。它们利用低功耗CMOS技术将16k带硬件存储器写保护功能的串行EEPROM 存储器、用于掉电保护的电源监控电路和一个看门狗定时器集成到一块芯片上。存储器采用I²C 总线接口。

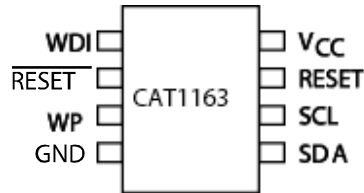
当系统由于软件或硬件干扰而被终止或“挂起”时，1.6 秒的看门狗电路将复位系统，使系统恢复正常。CAT1163的看门狗监控着WDI管脚。

电源监控和复位电路可在系统上电/下电时保护存储器和系统控制器，防止掉电条件的产生。CAT1163的5个阈值电压可支持5V、3.3V和3V的系统。一旦电源电压超出范围，复位信号有效，禁止微控制器、ASIC或外围器件继续工作。复位信号在电源电压超过复位阈值电压后的200ms内仍保持有效。由于带有高电平和低电平有效的复位信号，因此CAT1163可以很方便地连接到微控制器和其它IC。另外，复位管脚还可用作手按键手动复位的去抖输入。

CAT1163 的存储器构造造成16字节的页。除此之外，写保护管脚WP和Vcc 检测电路提供的硬件数据保护功能可防止在Vcc降低到低于复位门槛电压或上电时Vcc上升到复位门槛电压之前对存储器的写操作。

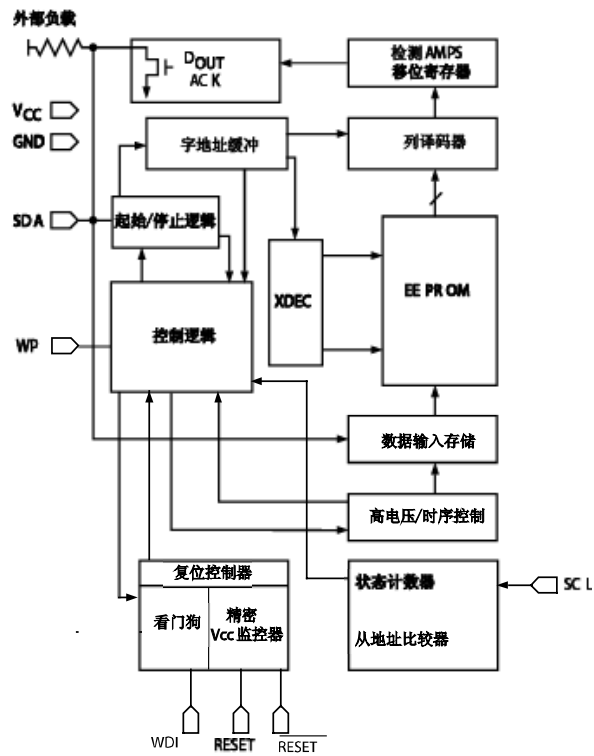
器件提供8脚DIP和表贴8脚SOIC两种封装形式。

管脚配置



器件编号	最小门槛电压	最大门槛电压
-45	4.50	4.75
-42	4.25	4.50
-30	3.00	3.15
-28	2.85	3.00
-25	2.55	2.70

功能框图



绝对最大额定值

工作温度	-55℃到+125℃
贮存温度	-65℃到+150℃
管脚对地电压 ⁽¹⁾	-2.0V 到+V _{CC} +2.0V
V _{CC} 端对地电压	-2.0V 到+7.0V
功耗(T _A =25).....	1.0W
焊接温度(10 秒).....	300℃
输出短路电流 ⁽²⁾	100mA

在应用中各参数取值不允许超出上述“绝对最大额定值”否则会造成器件的永久损坏。以上列出的是器件正常工作的额定值，并未涉及器件在这些条件或超出这些条件下的功能操作。器件不能长时间工作在绝对最大额定值条件下，否则会影响其可靠性。

管脚功能

管脚编号	名称	功能
1	WDI	看门狗定时器输入
2	$\overline{\text{RESET}}$	低电平复位端
3	WP	写保护
4	GND	地
5	SDA	串行数据/地址
6	SCL	时钟输入
7	RESET	高电平复位端
8	V _{CC}	电源

可靠性

符号	参数	参考测试方法	最小值	最大值	单位
N _{END} ⁽³⁾	耐久性	MIL-STD-883,测试方法 1033	1,000,000		周期/字节
T _{DR} ⁽³⁾	数据保存时间	MIL-STD-883,测试方法 1008	100		年
V _{ZAP} ⁽³⁾	ESD 灵敏度	MIL-STD-883,测试方法 3015	2000		伏特
I _{LTH} ⁽³⁾⁽⁴⁾	闭锁	JEDEC 标准 17	100		毫安

直流工作特性

$V_{CC}=+2.7V\sim+6.0V$ ，除非特别说明。

符号	参数	测试条件	最小值	典型值	最大值	单位
I_{CC}	电源电流	$f_{SCL}=100KHz$			3	mA
I_{SB}	待机电流	$V_{CC}=3.3V$			40	μA
		$V_{CC}=5$			50	μA
I_{LI}	输入漏电流	$V_{IN}=G_{ND}$ or V_{CC}			2	μA
I_{LO}	输出漏电流	$V_{IN}=G_{ND}$ or V_{CC}			10	μA
V_{IL}	输入低电压		-1		$V_{CC}\times 0.3$	V
V_{IH}	输入高电压		$V_{CC}\times 0.7$		$V_{CC}+0.5$	V
V_{OL1}	输出低电压 (SDA)	$I_{OL}=3mA, V_{CC}=3.0V$			0.4	V

注:

- (1) 最小直流输入电压为 $-0.5V$ 。跳变过程中，输入可能会在一段时间内（小于 $20ns$ ）下降到 $-2.0V$ 。输出管脚的最大直流电压是 $V_{CC}+0.5V$ ，此电压也可能在一段时间内（小于 $20ns$ ）上升到 $V_{CC}+2.0V$ 。
- (2) 输出短路不允许超过1秒，一次只允许一个输出短路。
- (3) 该参数是最早的测试结果，其值受到设计或操作改变的影响。
- (4) 为电流上升到 $100mA$ 的地址管脚和电压到达 $-1V\sim V_{CC}+1V$ 的数据管脚提供闭锁保护。

电容

$T_A=25^{\circ}C, f=1.0MHz, V_{CC}=5V$

符号	测试	最大值	单位	条件
$C_{LO}^{(1)}$	输入/出电容(SDA)	8	pF	$V_{IO}=0V$
$C_{IN}^{(1)}$	输入电容(SCL)	6	pF	$V_{IN}=0V$

交流特性

$V_{CC}=2.7V\sim 6.0V$ ，除非特别说明。

输入负载为1个TTL门电路和 $100pF$ 的电容。

符号	参数	$V_{CC}=2.7V\sim 6V$		$V_{CC}=4.5\sim 5.5V$		单位
		最小值	最大值	最小值	最大值	
F_{SCL}	时钟频率		100		400	KHz
$T_I^{(1)}$	SCL, SDA 输入的 噪音抑制时间常数		200		200	ns
t_{AA}	SCL变低到SDA 数据输出和ACK 输出的 时间		3.5		1	us
$t_{BUF}^{(1)}$	新一轮数据传输开始前要求总线的空闲时 间	4.7		1.2		us
$t_{HD:STA}$	起始条件保持时间	4		0.6		us
t_{LOW}	时钟低电平时间	4.7		1.2		us

续上表

符号	参数	V _{CC} =2.7V~6V		V _{CC} =4.5~5.5V		单位
		最小值	最大值	最小值	最大值	
t _{HIGH}	时钟高电平时间	4		0.6		us
t _{SU:STA}	起始条件建立时间 (重复起始条件)	4.7		0.6		us
t _{HD:DAT}	数据保持时间	0		0		ns
t _{SU:DAT}	数据建立时间	50		50		ns
t _R ⁽¹⁾	SDA 和 SCL 上升时间		1		0.3	us
t _F	SDA 和 SCL 下降时间		300		300	ns
t _{SU:STO}	停止条件建立时间	4		0.6		us
t _{DH}	数据输出保持时间	100		100		ns

上电时间⁽¹⁾⁽²⁾

符号	参数	最大值	单位
t _{PUR}	上电到读操作	1	ms
t _{PUW}	上电到写操作	1	ms

写周期限制

符号	参数	最小值	典型值	最大值	单位
t _{WR}	写周期			10	ms

写周期时间是指从写时序的有效停止条件到内部编程/擦除周期结束的时间段。在写周期内，总线接口电路被禁止，SDA保持高电平，器件不对其从地址产生应答。

注：

- (1) 该参数是最早的测试结果，其值受到设计或操作改变的影响。。
- (2) t_{PUR} 和 t_{PUW} 是从电源电压稳定到指定操作启动需要的时间延迟。

复位电路特性

符号	参数	最小值	典型值	最大值	单位
t _{GLITCH}	干扰抑制脉冲宽度			100	ns
V _{RT}	复位门槛电压滞后	15			mV
V _{OLRS}	复位输出低电压 (I _{OLRS} =1mA)			0.4	V
V _{OHRs}	复位输出高电压	V _{CC} -0.75			V

续上表

符号	参数	最小值	典型值	最大值	单位
V _{TH}	复位门槛电压 (V _{CC} =5V) (CAT1163-45)	4.50		4.75	V
	复位门槛电压 (V _{CC} =5V) (CAT1163-42)	4.25		4.50	
	复位门槛电压 (V _{CC} =3.3V) (CAT1163-30)	3.00		3.15	
	复位门槛电压 (V _{CC} =3.3V) (CAT1163-28)	2.85		3.00	
	复位门槛电压 (V _{CC} =3V) (CAT1163-25)	2.55		2.70	
t _{PURST}	上电复位时间	130		270	ms
t _{WP}	看门狗定时器溢出周期		1.6		s
t _{RPD}	V _{TH} 到复位输出的延时			5	us
V _{RVALID}	复位输出有效	1			V

管脚描述

WDI: 看门狗输入端

如果 1.6 秒内 WDI 未产生跳变, 则看门狗定时器溢出。

WP: 写保护

若该管脚与V_{CC} 相连, 则整个存储器阵列被写保护 (只读)。当管脚与GND相连或悬空时, 可以对器件进行正常的读/写操作。

RESET/ $\overline{\text{RESET}}$: 复位I/O

它们是开漏输出, 可用作复位触发输入。该管脚上的强制复位条件可使器件启动和保持复位。RESET脚需连接一个下拉电阻, 而 $\overline{\text{RESET}}$ 需连接上拉电阻。

SDA: 串行数据地址线

双向串行数据/地址管脚用于发送和接收数据。SDA管脚是开漏输出的, 可与其它开漏极或集电极开路输出器件进行线或。

SCL: 串行时钟信号

串行时钟信号输入。

器件操作

复位控制描述

CAT1163 的精确复位控制电路可以确保在掉电和上/下电时系统的正确操作。复位为开漏输出。上电时，复位信号输出保持有效，直至 V_{CC} 上升到 V_{TH} ，并在 V_{CC} 到达 V_{TH} 后大约 200ms (t_{PURST}) 内复位输出仍然保持有效。经过 t_{PURST} 时间延迟后，器件将会停止输出复位信号。这时，高/低电平复位端分别被各自的上拉/下拉电阻拉高或拉低。掉电时，当 V_{CC} 低于门槛电压时复位输出有效。只要 $V_{CC} > 1.0V$ (V_{RVALID})，复位输出就有效。

复位管脚实际上是 I/O 口。因此，CAT1163 可用作外部手动复位的信号检测电路。输入是边沿触发的。这就意味着，当检测到 RESET 管脚上低到高的跳变或 \overline{RESET} 管脚上高到低的跳变时，CAT1163 就会启动一次复位。

看门狗定时器

看门狗定时器为微控制器提供了独立的保护。当系统出现故障时，1.6 秒后看门狗定时溢出，CAT1163 将产生一个复位信号。CAT1163 的看门狗特性通过 WDI 输入来体现。如果微控制器在 1.6 秒内未触发 WDI 输入管脚，则看门狗定时器溢出，产生复位信号。WDI 上的任何跳变都将会清零看门狗定时器。

一旦复位信号有效，看门狗定时器就停止计数，保持清零状态。

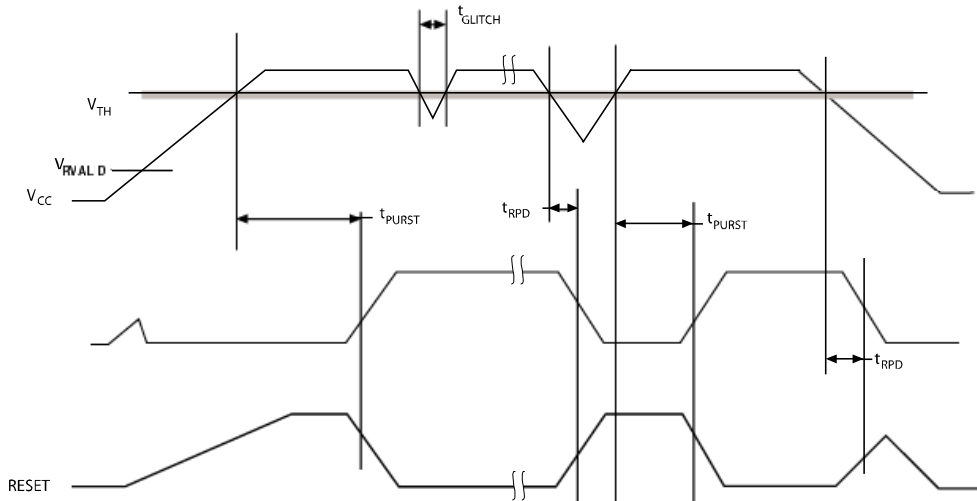


图 1 复位信号输出时序

硬件数据保护

CAT1163 具有以下硬件数据保护特性，可保证数据的高度完整性。

- (1) WP 写保护。当 WP 端连接高电平时，存储器被写保护（只能读）。
- (2) 当 V_{CC} 降到低于复位电压门槛电压 (V_{TH}) 时， V_{CC} 检测电路将提供写保护。当 V_{CC} 降到低于 V_{TH} （掉电）或 V_{CC} 上升到 V_{TH} 之前（上电）时，禁止串行 EEPROM 的写操作。当 RESET 或 \overline{RESET} 有效时，任何访问内部 EEPROM 的操作都不被认可，也不会向 SDA 发送应答信号。

复位门槛电压

CAT1163 提供 5 个复位门槛电压范围，分别是 4.50~4.75V、4.25~4.50V、3.00~3.15V、2.85~3.00V 和 2.55~2.70V。

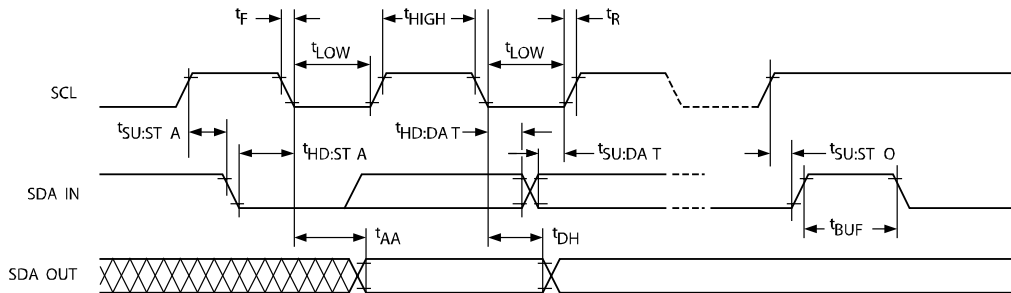


图 2 总线操作时序

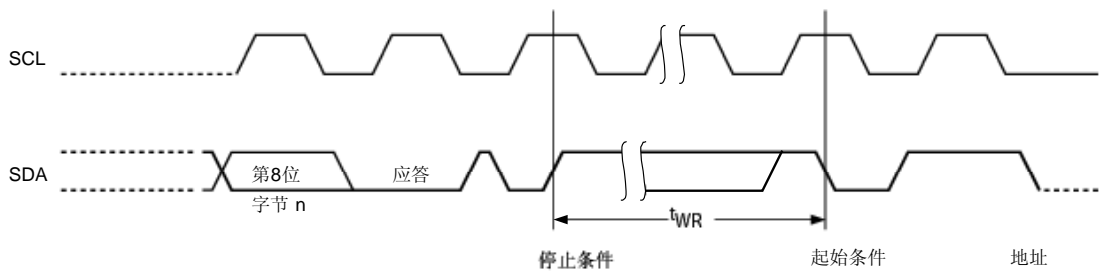


图 3 写操作时序

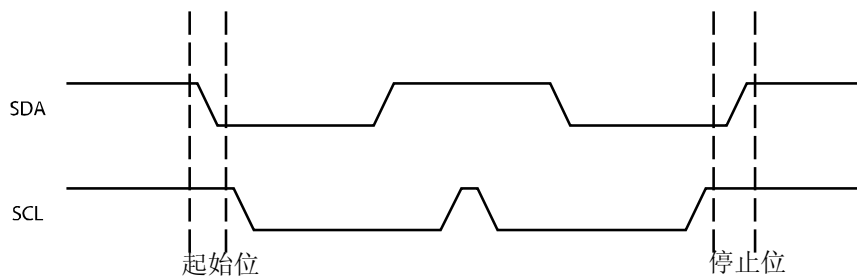


图 4 起始/停止条件时序

功能描述

CAT1163 支持 I²C 总线数据传输协议。这个集成电路间的总线协议定义了发送器（发送数据的器件）和接收器（接收数据的器件）。主控制器控制着数据的传输，发送串行时钟、起始和停止条件。主控器和从控制器均可作为发送器或接收器，但由主控制器来控制总线的工作模式。

I²C 总线传输协议

I²C 总线数据传输协议的定义如下:

- (1) 数据传输只能在总线空闲的情况下启动
- (2) 在数据传输期间, 当时钟线为高电平时, 数据线必须保持稳定状态。当时钟线为高电平时, 数据线上任何的电平跳变被看成是起始或停止条件。

起始条件

起始条件在所有命令发布之前产生。起始条件定义成 SCL 线为高电平时 SDA 线上高到低的跳变。CAT1163 一直监控着 SDA、SDL 线, 在起始条件产生前, 器件不会做出任何回应。

停止条件

当 SCL 线为高电平时, SDA 线上低到高的跳变定义为停止条件。所有操作都随着停止信号的出现而结束。

器件寻址

主控器通过发送起始信号来启动数据传输, 接着发送要访问器件的从地址。8 位从地址的高 4 位固定为 1010。

接下来的 3 位 (图 6) 定义存储器的寻址单元。对于 CAT1163, 这 3 位是高地址位。

从地址的最低位用来指示执行的是读或写操作 (1 为读操作, 0 为写操作)。

当主控器发送了起始条件和从地址字节后, CAT1163 监控总线, 当它自身的地址与发送的从地址相符时产生应答信号 (在 SDA 线上)。CAT1163 根据 $\overline{R/W}$ 位的值来进行读或写的操作。

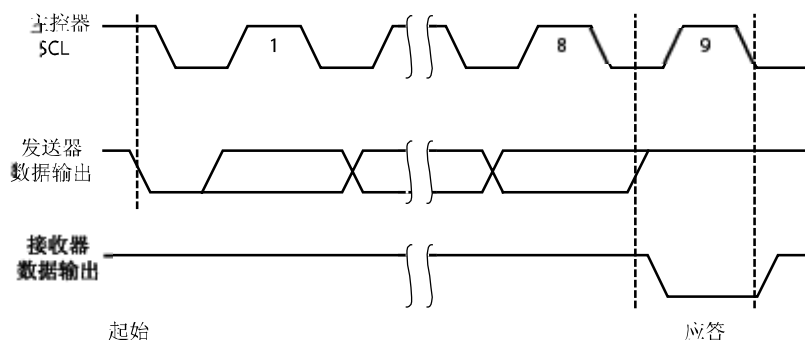


图 5 应答时序

CAT1163

1	0	1	0	A10	A9	A8	$\overline{R/W}$
---	---	---	---	-----	----	----	------------------

*A8, A9, A10 对应着存储器地址字的地址。

图 6 从地址格式

应答

每成功完成一次数据传输，接收器会在第9个时钟周期将SDA线拉低作为一个应答信号发送出去，表明已接收完8位的数据。

CAT1163 接收到起始条件和自身的从地址时会返回一个应答信号。如果器件被选中并接收到写命令，CAT1163 将在每接收到 8 位数据就返回一个应答信号。

当接收到一个读操作命令时，CAT1163 发送 8 位数据，释放 SDA 线，等待主控器的应答。一旦接收到应答，CAT1163 继续发送下一个数据。如果没有收到主控制器的应答，器件会终止数据传输，等待停止信号。

写操作

字节写

在字节写模式中，主器件向从器件发送起始条件和从地址信息 ($\overline{R/\overline{W}}$ 位清 0)。从器件返回应答信号后，主控器发送一个 8 位的地址，写入 CAT1163 的地址指针。当再一次接收到从器件的应答时，主控器将数据发送到被寻址的存储单元。CAT1163 再次应答，主控器产生停止条件。这时，器件开始一次内部编程周期，把数据写入非易失性存储器。在整个编程周期内器件不会对响应主控器的任何请求。

页写

应用页写模式，CAT1163 一个写操作周期内可写入多达 16 个字节的数据。页写操作的启动与字节写相同，不同的是在第一个字节写入后传输并不终止，而是允许主控器继续发送另外的 15 个字节。主控器每发送完 1 个字节，CAT1163 就产生一次应答，内部的地址低位加 1，地址高位保持不变。

如果在停止条件发送前主控器发送的数据多于 16 个字节，地址计数器将会“循环返回”，以前的数据将被覆盖。

器件接收完 16 字节的数据后，主控器发送停止条件，器件的内部编程周期开始，这样，所有接收到的数据在一个写周期内就被写入 CAT1163。

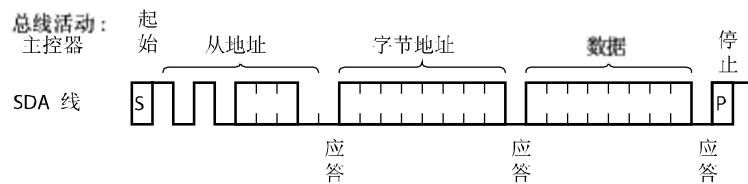


图7 字节写操作时序

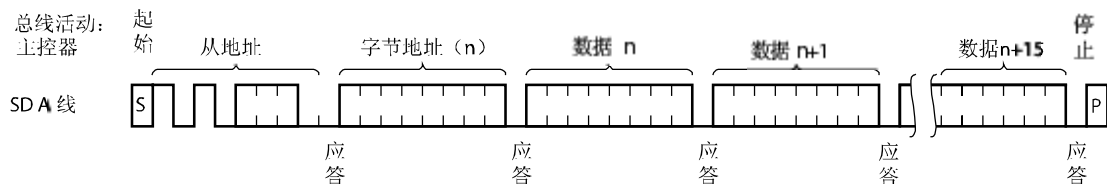


图8 页写操作时序

应答查询

为确保器件内部写操作的顺利进行，器件会在此时禁止数据的输入。一旦在接收到停止信号，表明写操作的结束，CAT1163 就会随之启动内部写操作。应答查询立即启动。上述操作也包括发送起始条件和执行写操作的从器件地址。如果 CAT1163 正在执行写操作，则不会返回应答信号。如果 CAT1163 已经完成了写操作，则返回一个应答信号，主器件再继续执行下一次的读写操作。

写保护

写保护可防止用户对存储器阵列执行误编程操作。当WP与Vcc相连时，整个存储器被保护，只能执行读操作。CAT1163可以接收从器件和字节地址，但由于器件在接收到第一个字节数据后并不发送应答信号，因此被访问的存储单元被保护，不能进行编程。

读操作

CAT1163的读操作的启动与写操作相同，惟一不同的是 $\overline{R/\overline{W}}$ 位被置1。器件有3种不同的读操作：立即/当前地址读、选择/随机地址读、顺序读。

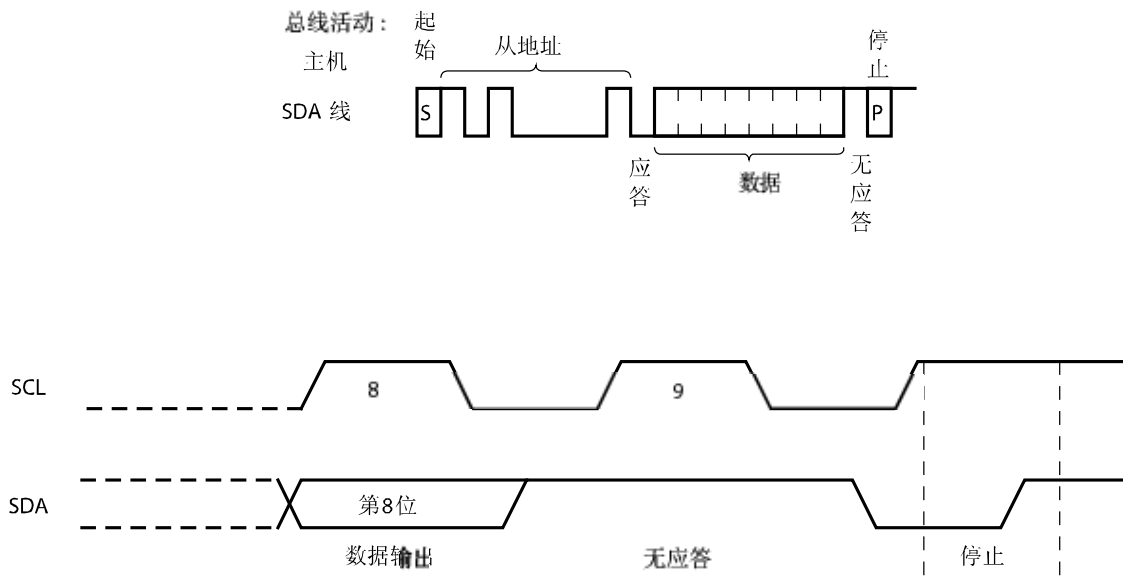


图9 立即地址读操作时序

立即/当前地址读

CAT1163的地址计数器的值是上次访问的存储单元地址加1。换句话说，如果上次存取地址是N，随后的读操作会读取地址N+1。对整个器件来说，当N=E=2047时，地址计数器返回0，继续输出有效数据。当CAT1163接受到自身的从地址信息后 ($\overline{R/\overline{W}}$ 位被置位)，返回一个应答信号，然后发送8位的数据。主控器无需应答，但要产生停止信号。

选择/随机读

选择/随机读允许主控制器选择任何的存储单元进行读操作。主控制器首先通过发送起始条件、从地址和要读取的字节地址执行一次虚写操作。当CAT1163产生应答后，主控制器重新发送起始条件和从器件地址，但这次 \overline{RW} 位置位。然后，CAT1163再产生应答，发送所需的8位字节。主控制器不需应答，但要发送停止信号。

顺序读

立即地址读和选择读操作均可初始化顺序读操作。在CAT1163发送完第一个8位的数据后，主控制器产生应答信号来响应，告知CAT1163继续发送数据。然后，每产生一次应答，CAT1163就发送一个8位的字节，直至停止条件产生。

CAT1163按照从地址N到地址N+1的顺序来发送数据。读操作时，地址计数器中CAT1163的所有地址位都增加，这样整个存储器的内容可在一个读操作周期内全部读出。如果读出的字节数多于E (CAT1163的E=2047)，计数器将“循环返回”，继续发送数据。

手动复位操作

CAT116X的RESET和 \overline{RESET} 均可作为手动复位的输入端。

只能检测到“有效”边沿的手动复位输入。RESET是正边沿触发，而 \overline{RESET} 是负边沿触发。

内部计数器启动一个200ms的计数。在这段期间，对应补充的复位输出保持有效状态。如果手动复位输入强制有效的时间大于200ms，则200ms后复位输出将返回到无效状态，与手动复位输入强制有效时间的长短无关。

只要复位管脚的复位条件有效，内部的EEPROM禁止。如果外部强制RESET/ \overline{RESET} 有效的的时间大于内部控制的时间 t_{PURST} ，只要手动复位输入有效，存储器就不会响应任何的操作。

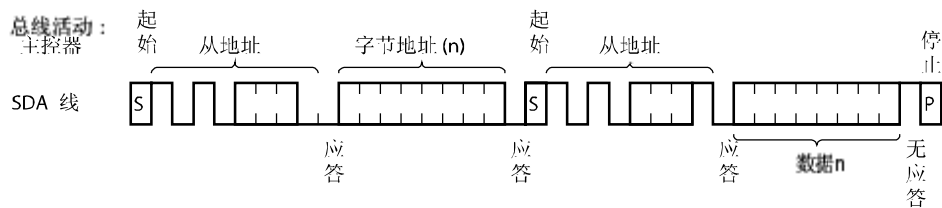


图10 选择读操作时序

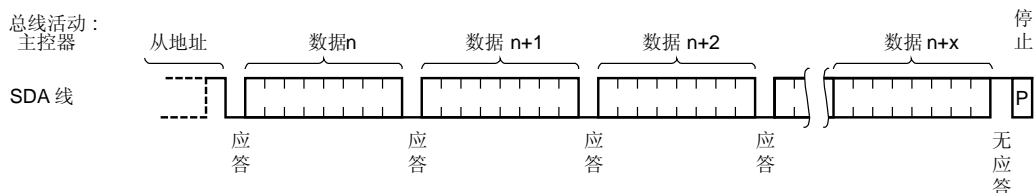
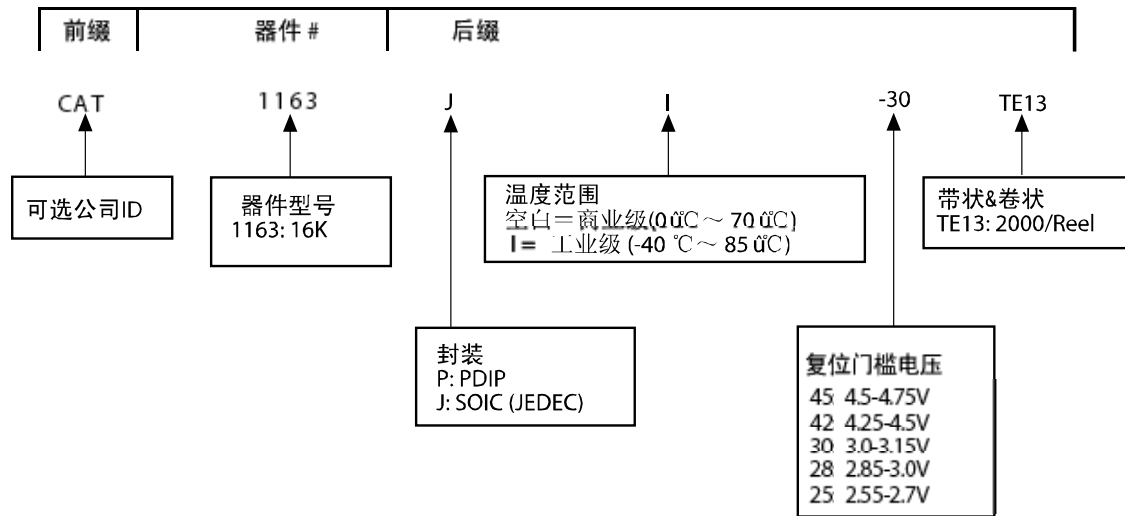


图11 顺序读操作时序

订购信息



注：上面以CAT1163JI-30TE13为例来说明（16K I²C存储器，SOIC封装，工业级温度，3.0~3.15V复位门槛电压，带状和卷状）。