

CC4051-----8 选 1 模拟开关

简要说明:

CC4051 是单 8 通道数字控制模拟开关, 有三个二进制控制输入端 A0、A1、A2 和 INH 输入, 具有低导通阻抗和很低的截止漏电流。幅值为 4.5~20V 的数字信号可控制峰-峰值至 20V 的模拟信号。例如, 若 $V_{DD}=+5V$, $V_{SS}=0$, $V_{EE}=-13.5V$, 则 0~5V 的数字信号可控制-13.5~4.5V 的模拟信号。这些开关电路在整个 $V_{DD}-V_{SS}$ 和 $V_{DD}-V_{EE}$ 电源范围内具有极低的静态功耗, 与控制信号的逻辑状态无关。当 INH 输入端=“1”时, 所有的通道截止。三位二进制信号选通 8 通道中的一通道, 可连接该输入端至输出。

CC4051 提供了 16 引线多层陶瓷双列直插 (D)、熔封陶瓷双列直插 (J)、塑料双列直插 (P) 和陶瓷片状载体 (C) 4 种封装形式。

推荐工作条件:

电源电压范围.....3V~15V
输入电压范围.....0V~ V_{DD}
工作温度范围
M 类.....-55°C~125°C
E 类.....-40°C~85°C

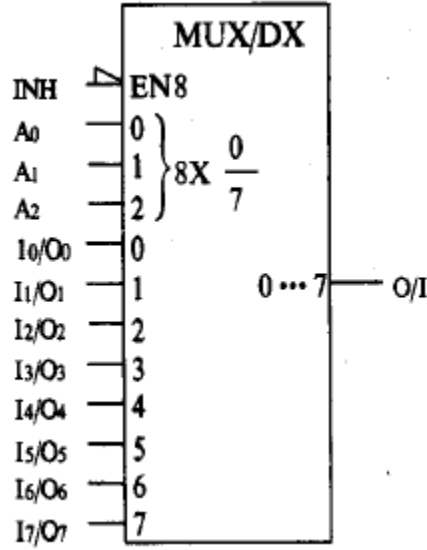
极限值:

电源电压.....-0.5V~18V
输入电压.....-0.5V~ $V_{DD}+0.5V$
输入电流..... $\pm 10mA$
储存温度.....-65°C~150°C

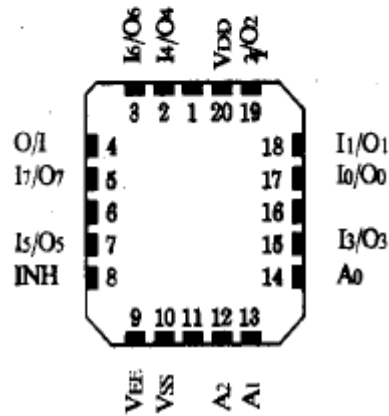
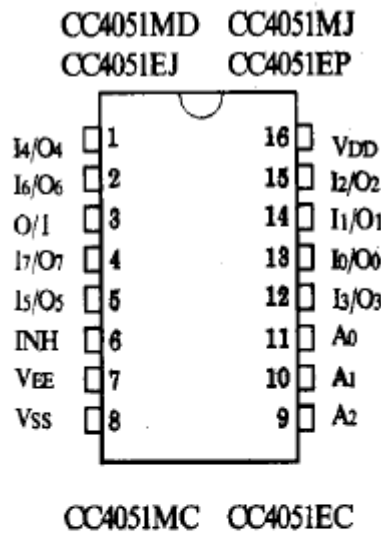
引出端符号:

A0~A2	地址端
I0/O0~I7/O7	输入输出端
INH	禁止端
O/I	公共输出/输入端
V_{DD}	正电源
V_{EE}	模拟信号地
V_{SS}	数字信号地

逻辑符号:



引出端排列 (俯视):



逻辑表达式:

输 入				被选通道
INH	A ₂	A ₁	A ₀	
L	L	L	L	I ₀ /O ₀
L	L	L	H	I ₁ /O ₁
L	L	H	L	I ₂ /O ₂
L	L	H	H	I ₃ /O ₃
L	H	L	L	I ₄ /O ₄
L	H	L	H	I ₅ /O ₅
L	H	H	L	I ₆ /O ₆
L	H	H	H	I ₇ /O ₇
H	x	x	x	无

电参数:

参数	测试条件				规范值					单位
	V _{IS} (V)	V _{EE} (V)	V _{SS} (V)	V _{DD} (V)	-55°C	-40°C	25°C	85°C	125°C	
信号输入 (V _{IS}) 和输出 (V _{OS})										
I _{DD} 电源电流 (最大)	—	—	—	5.0 10.0 15.0	5.0 10.0 20.0		150.0 300.0 600.0		μA	
R _{ON} 导通电阻 0<V _{IS} <V _{DD} (最大)	—	0	0	5.0 10.0 15.0	800 310 200	850 330 210	1050 400 240	1200 520 300	1300 550 320	Ω
ΔR _{ON} 导通电阻	—	0	0	5.0 10.0 15.0	—		15 10 5	—		Ω
I _{OFF} 截止漏电流 (最大)	—	0	0	18.0	±100	±100	±100	±1000	±1000	nA
C _I 输入电容 (典型值)	—	-5	-5	5	—		5	—		pF
C _{OS} 输出电容 (典型值)	—	-5	-5	5	—		30	—		pF
C _{IOS} 旁路电容 (典型值)	—	-5	-5	5	—		0.2	—		pF
t _{PHL} t _{PLH} 传输 延迟时间 (最大)	I/O ▶ ◀ O/I	V _{DD}	R _L =200K Ω C _L =50pF t _R =t _F =20nS	5.0 10.0 15.0	—		60 30 20	—		nS
控制部分 (A ₀ 、A ₁ 、A ₂ 、INH)										

V_{IL} 输入低电平电压 (最大)	串接 1K Ω 到 V_{DD}	$V_{EE}=V_{SS}$	5.0	1.5			V
V_{IH} 输入高电平电压 (最小)		$R_L=1K\Omega$ (对 V_{SS})	10.0 15.0	3.0 4.0			
I_I 输入电流 (最大)	$V_{IN}=18V/0V$		18	± 0.1		± 0.1	μA
t_{PLH} 传 t_{PHL} 传 输延迟时 间(导通或 截止) (最大)	A->I/ O	$t_R=t_F=20nS; C_L=50pF$			—	720	nS
	A->O /I	—	0	0			
t_{PLH} 传 t_{PHL} 传 输延迟时 间(导通) (最大)	INH- >I/O	$t_R=t_F=20nS; C_L=50pF$ $R_L=10k\Omega$			—	720	nS
	INH- >O/I	—	0	0			
t_{PLH} 传 t_{PHL} 传 输延迟时 间(关态) (最大)	INH- >I/O	$t_R=t_F=20nS; C_L=50pF$ $R_L=300\Omega$			—	450	nS
	INH- >O/I	—	0	0			
C_I 输入电 容 (最大)	A、 INH	—			—	7.5	pF
		—					

通道特性:

参数	测试条件			典型值	单位	
	V_{IS}	V_{DD}	R_L			
	(V)		(K Ω)			
f_R 频率响应 (导道,正弦波)	5*	10	1	共用通道的 V_{OS}	20	MHz
	$V_{EE}=V_{SS}$ $20 \log \frac{V_{OS}}{V_{IS}} = -3dB$			任意通道的 V_{OS}	60	
THD 谐波失真度	2*	5.0	10	0.3%		
	3*	10.0				
	5*	15.0	$V_{EE}=V_{SS}$ $F_g=1kHz$, 正弦波	0.2%		
				0.12%		

f _{PO} 截止态串扰频率 (-40dB)	5*	10	1	共用通道的 V _{OS}	12	MHz
	$V_{EE}=V_{SS}$ $20 \log \frac{VOL}{VIS} = -40dB$			任意通道的 V _{OS}	8	
f _C 交叉串扰频率 (-40dB)	5*	10	1	任意两通道之间	3	MHz
	$V_{EE}=V_{SS}$ $20 \log \frac{VOL}{VIS} = -40dB$					
V _C 串扰电压	A、INH 对信号	-	10	任意两通道之间	65	mV (峰值)
		$V_{EE}=0, V_{SS}=0$ $t_R=t_F=20nS$ $V_C=V_{DD}-V_{SS}$ (方波)				

*峰-峰电压对称值为 $(V_{DD}-V_{EE}) / 2$

**两通道的末端

逻辑图:

