



低功耗满幅输出 12 位串行数模转换器 DAC7512 及其应

D A C 7 5 1 2 是 T I 公司生产的具有内置缓冲放大器的低功耗单片 1 2 位数模转换器。其片内高精度的输出放大器可获得满幅（供电电源电压与地电压间）任意输出。D A C 7 5 1 2 带有一个时钟达 3 0 M H z 的通用三线串行接口，因而可接入高速 D S P。其接口与 S P I、Q S P I、M i c r o w i r e 及 D S P 接口兼容，因而可与 i n t e l 系列单片机、M o t o r o l a 系列单片机直接连接而无需任何其它接口电路。

由于 D A C 7 5 1 2 串行数模转换器可选择供电电源来作为参考电压，因而具有很宽的动态输出范围，此外，D A C 7 5 1 2 数模转换器还具有三种关断工作模式。正常工作状态下，D A C 7 5 1 2 在 5 V 电压下的功耗仅为 0 . 7 m W，而省电状态下的功耗为 1 μ W。因此，低功耗的 D A C 7 5 1 2 无疑是便携式电池供电设备的理想器件。

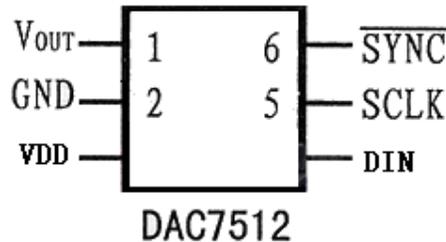
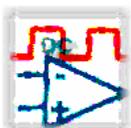


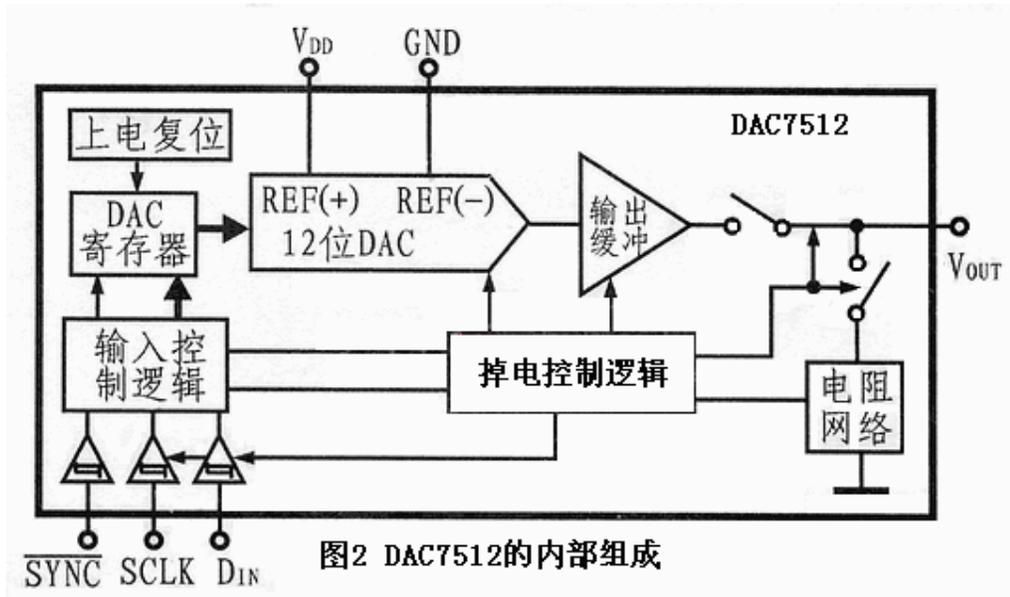
图 1 DAC7512 的封装

1 主要特性

D A C 7 5 1 2 的主要特点如下：

- 低功耗，5 V 时的工作电流消耗为 1 3 5 μ A（D A C 7 5 1 2）；
- 在掉电模式时，如果采用 5 V 电源供电，其电流消耗为 1 3 5 n A，而采用 3 V 供电时，其电流消耗仅为 5 0 n A；
- 供电电压范围为 + 2 . 7 V ~ + 5 . 5 V；
- 上电输出复位后输出为 0 V；
- 具有三种关断工作模式可供选择，5 V 电压下的功耗仅为 0 . 7 m W；
- 带有低功耗施密特输入串行接口；
- 内置满幅输出的缓冲放大器；
- 具有 S Y N C 中断保护机制。





2 引脚功能

采用SOT23-5封装的DAC7512的引脚排列如图1所示。其引脚定义如下：

VOUT：芯片模拟输出电压；

GND：器件内所有电路的地参考点；

VDD：供电电源，直流+2.7V~+5.5V；

DIN：串行数据输入；

SCLK：串行时钟输入；

SYNC：输入控制信号（低电平有效）。

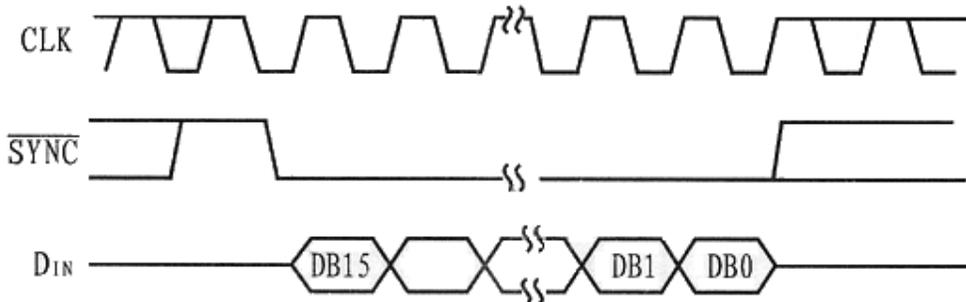
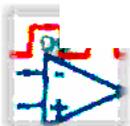


图3 DAC7512的写操作时序





3 内部结构

D A C 7 5 1 2 的组成框图如图 2 所示。图中的输入控制逻辑用于控制 D A C 寄存器的写操作，掉电控制逻辑与电阻网络一起用来设置器件的工作模式，即选择正常输出还是把输出端与缓冲放大器断开，而接入固定电阻。芯片内的缓冲放大器具有满幅输出特性，可驱动 2 k Ω 及 1 0 0 0 p F 的并联负载。

4 接口工作模式

D A C 7 5 1 2 采用三线制 (S Y N C , S C L K 及 D I N) 串行接口，其串行写操作时序如图 3 所示。写操作开始前， S Y N C 要置低， D I N 的数据在串行时钟 S C L K 的下降沿依次移入 1 6 位寄存器。在串行时钟的第 1 6 个下降沿到来时，将最后一位移入寄存器，可实现对工作模式的设置及 D A C 内容的刷新，从而完成一个写周期的操作。此时， S Y N C 可保持低电平或置高，但在下一个写周期开始前， S Y N C 必须转为高电平并至少保持 3 3 n s

以便 S Y N C 有时间产生下降沿来启动下一个写周期。若 S Y N C 在一个写周期内转为高电平，则本次写操作失败，寄存器强行复位。由于施密特缓冲器在 S Y N C 高电平时的电流消耗大于低电平时的电流消耗，因此，在两次写操作之间，应把 S Y N C 置低以降低功耗。

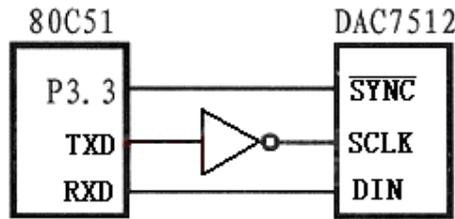


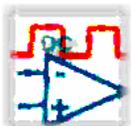
图4 DAC7512 与 8051 微控制器的接口

D A C 7 5 1 2 的片内移位寄存器宽度为 1 6 位，其中 D B 1 5 、 D B 1 4 是空闲位， D B 1 3 、 D B 1 2 是工作模式选择位、 D B 1 1 ~ D B 0 是数据位。器件内部带有上电复位电路。上电后，寄存器置 0 ，所以 D A C 7 5 1 2 处于正常工作模式，模拟输出电压为 0 V 。

D A C 7 5 1 2 的四种工作模式可由寄存器内的 D B 1 3 、 D B 1 2 来控制。其控制关系如表 1 所列。

表 1 DAC7512 的工作模式选择

DB13	DB12	工 作 模 式	
0	0	工 作 模 式	
0	1	掉电模式	输出端 1kΩ 到地
1	0		输出端 100kΩ 到地
1	1		高阻





掉电模式下，不仅器件功耗要减小，而且缓冲放大器的输出级通过内部电阻网络接到 $1\text{ k}\Omega$ 、 $100\text{ k}\Omega$ 或开路。而处于掉电模式时，所有的线性电路都断开，但寄存器内的数据不受影响。5 与微处理器的接口

DAC7512 与 8051 微控制器的接口如图 4 所示。图中，8051 的 TXD 驱动 DAC7512 的 SCLK，而 RXD 则驱动 DAC7512 的串行数据线。设计时可用 8051 的一个 I/O 位（如 P3.3）作为 SYNC 信号。在数据传输期间，P3.3 要保持低电平。由于 8051 的 TXD 脚输出时是低位在前，而 DAC7512 片内寄存器接收时是高位在前，故在传送数据前，应当用软件把数据调整好。

由于 8051 一次只能传输 8 位数据。因此，在一个写周期内，应当用 8 个时钟在其下降沿把数据写入 DAC7512。写数据时，MSB 在前。由于 DAC7512 内有 16 位寄存器，故在写完第一个字节后，P3.3 仍然要保持低电平，以便传输第二个字节。

