



# DS2790

## 可编程、1 节锂离子电池 电量计与保护器

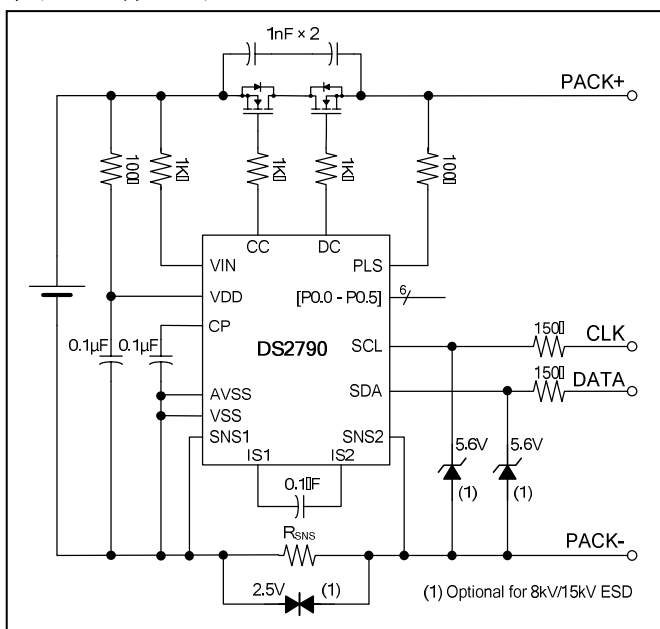
[www.maxim-ic.com.cn](http://www.maxim-ic.com.cn)

### 概述

DS2790 为单节锂离子电池提供完整的电池电量计和保护器解决方案。DS2790 具有低功耗 16 位 MAXQ20 微控制器、大容量程序和数据存储器以及精确的电池电流、电压以及温度测量系统，可以为定制单节电池电量计算方法提供了理想的平台。2 线接口为主机和电池组提供了 I<sup>2</sup>C 或 SMBus™ 兼容的通信通道，并且电量计固件的编程受密码保护。EEPROM 数据存储器具有非易失特性，可用于保存电池组的充电参数、电池特性、使用记录以及制造商/批次跟踪数据。

该器件具有独立的状态机，可提供电压、电流和温度等相关保护功能。保护功能不依赖于 CPU，提高了整个系统的可靠性。DS2790 支持锂离子电池的各类应用。

### 典型工作电路



### 引脚配置

TSSOP 和 TDFN 封装信息请参见最后一页。

### 特性

- **精确电流测量用于库仑计(电流累加)**  
在±64mV输入范围内，精度为1.5%，误差为±7.8μV  
采用15mΩ外部串联电阻时，在±4.2A范围内，精度为1.5%，误差为±520μA
- **高分辨率电流测量结果**  
12位 + 符号位，每隔88ms取平均值  
15位 + 符号位，每隔2.8s取平均值
- **电压测量**  
测量结果为10位，结果取平均值
- **温度测量**  
采用片上传感器，分辨率达10位
- **16位MAXQ20低功耗微处理器**  
高效的 C 语言编程  
8k 字总程序存储器  
– 4k 字 EEPROM 程序存储器  
– 4k 字 ROM 程序存储器  
64 字数据 EEPROM  
256 字数据 RAM
- **状态机驱动保护**  
保护功能不依赖于CPU  
针对以下故障可提供多种可编程门限：  
– 过压/欠压  
– 过流  
– 温度限制
- **锂离子电池保护器驱动高边N-FET**
- **工业标准的400kHz 2线接口**  
编程操作受密码保护
- **V<sub>DD</sub>输入电压低至2.5V**
- **ROM支持SHA-1散列算法**
- **内部振荡器——无需晶体**
- **低功耗**  
CPU模式(1MHz)下3.3mA  
眠模式下4.5μA

### 订购信息

PART	TEMP RANGE	PIN-PACKAGE
DS2790E+	-20°C to +70°C	TSSOP-28
DS2790G+	-20°C to +70°C	TDFN-28

有关掩膜ROM器件的信息，请与工厂联系。

+ 表示无铅封装。

MAXQ 是 Maxim Integrated Products, Inc. 的注册商标。

SMBus 是 Intel Corp. 的商标。

**注释：**产品的部分修订版本可能与公布的产品规格有所偏差，可通过勘误表了解到具体信息。产品的多种修订版本可能通过不同的销售渠道同时提供给客户。了解产品勘误表的信息可访问：[www.maxim-ic.com.cn/errata](http://www.maxim-ic.com.cn/errata)。

## ABSOLUTE MAXIMUM RATINGS

PLS to $V_{SS}$ .....	-0.3V to +18V
CP to $V_{SS}$ .....	-0.3V to +12V
DC to $V_{SS}$ .....	-0.3V to CP+0.3V
CC to $V_{SS}$ .....	$V_{DD}$ -0.3V to CP+0.3V
P0.4, P0.5 to $V_{SS}$ .....	-0.3V to $V_{DD}$ +0.3V
AVSS to $V_{SS}$ .....	-0.3V to +0.3V
All other pins to $V_{SS}$ .....	-0.3V to +6V
SCL, SDA, P0.0–P0.5 Continous Sink Current.....	20mA Each, 50mA Total
P0.4, P0.5 Continous Source Current.....	20mA Each, 50mA Total
CC, DC Continuous Source/Sink Current.....	5mA
Operating Temperature Range.....	-40°C to +85°C
Storage Temperature Range.....	-55°C to +125°C
Soldering Temperature.....	See IPC/JEDEC J-STD-020A Specification

Stresses beyond those listed under “Absolute Maximum Ratings” may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to the absolute maximum rating conditions for extended periods may affect device.

## DC ELECTRICAL SPECIFICATIONS

( $V_{DD} = 2.5V$  to  $5.5V$ ,  $T_A = -20^\circ C$  to  $+70^\circ C$  unless otherwise noted. Typical values are at  $V_{DD} = 3.7$ ,  $T_A = +25^\circ C$ )

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Supply Current	$I_{CPU}$	CPU Mode (Notes 1, 2)		1.5	3.3	mA	
	$I_{ANALOG}$	ANALOG Mode (Note 2)		160	280	$\mu A$	
	$I_{SLEEP}$	SLEEP Mode, (Note 2)				12.0	$\mu A$
		SLEEP Mode, (Note 2) $V_{DD} = 4.2V$ , $T_A \leq 50^\circ C$			2.5	4.5	
SLEEP Mode, (Note 2) $V_{DD} = 2.5V$ , $T_A \leq 50^\circ C$				1.7	3.5		
Brownout Voltage	$V_{BO}$	(Note 3)	2.0		2.4	V	
Power-On Reset Voltage	$V_{POR}$	(Note 3)		1.5		V	
Internal System Clock	$f_{OSCI}$			1.0		MHz	
System Clock Error	$f_{ERR:OSCI}$				$\pm 20$	%	
System Clock Startup	$t_{SU:OSCI}$	OSCA Active		1.0		$\mu s$	
		From SLEEP, OSCA Inactive		700			
PLS Voltage Range		(Note 3)	-0.3		15	V	
P0.4–P0.5 Voltage Range		(Note 3)	-0.3		$V_{DD} + 0.3$	V	
P0.0–P0.3, SCL, SDA Voltage Range		(Note 3)	-0.3		+5.5	V	
SCL, SDA, Input Logic High	$V_{IH1}$	(Note 3)	1.5			V	
SCL, SDA, Input Logic Low	$V_{IL1}$	(Note 3)			0.6	V	
P0.0–P0.5, Input Logic High	$V_{IH2}$	(Note 3)	$0.7 \times V_{DD}$			V	
P0.0–P0.5, Input Logic Low	$V_{IL2}$	(Note 3)			$0.3 \times V_{DD}$	V	
SCL, SDA, P0.0–P0.5 Output Logic Low:	$V_{OL1}$	$I_{OL} = 4mA$ , (Note 3)			0.4	V	
P0.4–P0.5 Output Logic High:	$V_{OH1}$	$I_{OH} = -4mA$ , PPU[5:4] set, (Note 3)	$V_{DD} - 0.5$			V	
SCL, SDA Pulldown Current	$I_{PD1}$	$V_{PIN} = V_{IL1}$ , PPU[7:6] clear	0.3	1.2	3.0	$\mu A$	
SCL, SDA Pullup Current	$I_{PU1}$	$V_{PIN} = V_{IH1}$ , PPU[7:6] set	0.3	1.2	3.0	$\mu A$	
P0.0–P0.3 Pullup Current	$I_{PU2}$	$V_{PIN} = V_{IH2}$ , PPU[3:0] set	0.15	4	22	$\mu A$	

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
P0.0–P0.5 Pulse Rejection	$t_{PR}$	Rising and Falling Edges		100		ns
Current Measurement Input Range (Full Scale)	$V_{IS1}-V_{IS2}$		-64		+64	mV
Current Measurement Resolution	$I_{LSB}$			15.625		$\mu V/R_{SNS}$
Current Measurement Offset Error	$I_{OERR}$		-7.8		+7.8	$\mu V/R_{SNS}$
Current Measurement Gain Error	$I_{GERR}$		-0.8		+0.8	% Full Scale
Accumulated Current Offset	$q_{CA}$	OBEN = 1	-188		0	$\mu Vh/day$
		OBEN = 1, RSNS = 0.015 $\Omega$	-12.6		0	mAh/day
Temperature Measurement Resolution	$T_{LSB}$			0.125		$^{\circ}C$
Temperature Measurement Error	$T_{ERR}$		-3		+3	$^{\circ}C$
Voltage Full Scale	$V_{FS}$	(Note 4)	0		4.992	V
Voltage Measurement Resolution	$V_{LSB}$			4.88		mV
Voltage Measurement Error	$V_{ERR}$		-20		+20	mV
VIN Input Resistance	$R_{IN}$		15			M $\Omega$
Current Measurement Sample Frequency	$f_{SAMP}$			1456		Hz
Analog Timebase Frequency	$f_{OSCA}$			70		kHz
Analog Timebase Error	$f_{ERR:OSCA}$	$V_{DD} \leq 4.5V, T_A = 25^{\circ}C$	-0.7		+0.7	%
			-2		+2	
Filter Resistors IS1 to SNS1, IS2 to SNS2	$R_{KS}$			10		k $\Omega$
EEPROM Copy Time	$t_{EEC}$	$V_{DD} \geq 2.8V$		10	15	ms
EEPROM Copy Endurance Data EEPROM	$N_{EECD}$	$V_{DD} \geq 2.8V, T_A = 50^{\circ}C$	50,000			cycles
EEPROM Copy Endurance Program EEPROM	$N_{EECP}$	$V_{DD} \geq 2.8V, T_A = 50^{\circ}C$	1000			cycles

## ELECTRICAL CHARACTERISTICS: PROTECTION CIRCUITRY

(2.5V  $\leq$   $V_{DD}$   $\leq$  5.5V,  $T_A$  = 0 $^{\circ}C$  to +50 $^{\circ}C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Low: CC	$V_{OLCC}$	$I_{OL} = 0.1mA$ , (Note 3)			$V_{DD} + 0.1$	V
Output Low: DC	$V_{OLDLDC}$	$I_{OL} = 0.1mA$ , (Note 3)			0.1	V
Output High: CC	$V_{OHCC}$	$I_{OH} = -0.1mA$ , (Note 3)	$V_{OCP} - 0.25$			V
Output High: DC	$V_{OHDC}$	$I_{OH} = -0.1mA$ , (Note 3)	$V_{OCP} - 0.25$			V
Output Resistance: CC, DC	$R_O$	$V_{OCP} = 9V, V_{PIN} = V_{SS}$			2.0	k $\Omega$
Output Voltage: CP	$V_{OCP}$	$I_{CC} + I_{DC} \leq 0.9\mu A$ , (Note 3)	8.5	9.0	9.5	V
Overvoltage Detect	$V_{OV}$	OV = 01010b, (Note 3)	4.330	4.350	4.370	V
Charge Enable	$V_{CE}$	OV = 01010b, (Note 3)	4.230	4.250	4.270	V

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Undervoltage Detect	$V_{UV}$	UVF = 10111b, (Note 3)	2.430	2.450	2.470	V
Charge and Discharge Overcurrent Detect  (Limits for Charge Thresholds are Positive, While Discharge is Negative.)	$V_{OC}$	COCT = DOCT = 00b	15.6	16	16.4	mV
		COCT = DOCT = 01b	31.2	32	32.8	mV
		COCT = DOCT = 10b	47.0	48	49.0	mV
		COCT = DOCT = 11b	62.7	64	65.3	mV
Short-Circuit Detect	$V_{SC}$	DOCT = 00b	75	100	125	mV
		DOCT = 01b	105	140	175	mV
		DOCT = 10b	135	180	225	mV
		DOCT = 11b	165	220	275	mV
Overvoltage Delay	$t_{OVD}$		0.8	1	1.2	s
Undervoltage Delay	$t_{UVD}$		75	100	125	ms
Overcurrent Delay	$t_{OCD}$		15	20	25	ms
Short-Circuit Delay	$t_{SCD}$	SCDT = 1	1.5	2	2.5	ms
		SCDT = 0	187	250	313	$\mu$ s
Secondary Short-Circuit Delay	$t_{SSCD}$	(Note 5)	20		200	$\mu$ s
Test Threshold	$V_{TP}$		0.3	1.0	1.5	V
Test Current	$I_{TST}$		10	20	40	$\mu$ A
Pulldown Current, PLS	$I_{PD}$	Sleep Mode		200		$\mu$ A
Recovery Charge Current	$I_{RC}$	VPLS = 5.0V, $V_{DD}$ = 2.0V	0.5	1	2	mA

## ELECTRICAL CHARACTERISTICS: 2-WIRE INTERFACE

( $2.5V \leq V_{DD} \leq 5.5V$ ,  $T_A = -20^\circ C$  to  $+70^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	$f_{SCL}$		0		400	kHz
Bus Free Time Between a STOP and START Condition	$t_{BUF}$		1.3			$\mu$ s
Hold Time (Repeated) START Condition	$t_{HD:STA}$	(Note 6)	0.6			$\mu$ s
Low Period of SCL Clock	$t_{LOW}$		1.3			$\mu$ s
High Period of SCL Clock	$t_{HIGH}$		0.6			$\mu$ s
Setup Time for a Repeated START Condition	$t_{SU:STA}$		0.6			$\mu$ s
Data Hold Time	$t_{HD:DAT}$	(Notes 7, 8)	0		0.9	$\mu$ s
Data Setup Time	$t_{SU:DAT}$	(Note 7)	100			ns
Rise Time of both SDA and SCL Signals	$t_R$	(Note 9)	$20+0.1C_B$		300	ns
Fall Time of both SDA and SCL Signals	$t_F$	(Note 9)	$20+0.1C_B$		300	ns

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Setup Time for STOP Condition	$t_{SU:STO}$		0.6			$\mu s$
Spike Pulse Width that can be Suppressed by Input Filter	$t_{SP}$	(Note 10)	0		50	ns
Clock Low Time-Out	$t_{TIMEOUT}$	TTO_DIS = 0, (Note 11)	25		35	ms
Cumulative Clock Low Extend Time for Slave Device	$t_{LOW:SEXT}$	TLS_DIS = 0, (Note 12)			25	ms
Cumulative Clock Low Extend Time for Bus Master	$t_{LOW:MEXT}$	TTO_DIS = 0, TLS_DIS = 0 (Note 13)			10	ms
SCL, SDA Input Capacitance	$C_{BIN}$				60	pF

## ELECTRICAL CHARACTERISTICS: JTAG INTERFACE

( $2.5V \leq V_{DD} \leq 5.5V$ ,  $T_A = -20^\circ C$  to  $+70^\circ C$ .)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
JTAG Logic Reference	$V_{REF}$			$V_{DD} \div 2$		V
TCK High Time	$t_{TH}$		4.0			$\mu s$
TCK Low Time	$t_{TL}$		4.0			$\mu s$
TCK Low to TDO Output	$t_{TLQ}$				1.0	$\mu s$
TMS, TDI Input Setup to TCK High	$t_{DVTH}$		1.0			$\mu s$
TMS, TDI Input Hold after TCK High	$t_{THDX}$		4.0			$\mu s$

- Note 1:** Maximum current assuming 100% CPU duty cycle.
- Note 2:** This value does not include current in SDA, SCL, and P0.0–P0.5.
- Note 3:** All voltages referenced to  $V_{SS}$ .
- Note 4:** Voltage register can report up to 4.992V. However VIN pin input saturation occurs at 4.75V minimum.
- Note 5:** The secondary short circuit delay is measured from the falling transition on  $V_{DD}$  to the resultant falling transition on DC. The delay is measured from the time  $V_{DD}$  reaches  $V_{POR} - 0.5V$  to the time DC reaches 50% of  $V_{CP}$  (4.5V).
- Note 6:**  $f_{SCL}$  must meet the minimum clock low time plus the rise/fall times.
- Note 7:** The maximum  $t_{HD:DAT}$  has only to be met if the device does not stretch the LOW period ( $t_{LOW}$ ) of the SCL signal.
- Note 8:** This device internally provides a hold time of at least 75ns for the SDA signal (referred to the  $V_{IHmin}$  of the SCL signal) to bridge the undefined region of the falling edge of SCL.
- Note 9:**  $C_B$ —total capacitance of one bus line in pF.
- Note 10:** Filters on SDA and SCL suppress noise spikes at the input buffers and delay the sampling instant.
- Note 11:** Devices participating in data transfer will timeout when any clock low exceeds the minimum  $t_{TIMEOUT}$  of 25ms. Devices that have detected a timeout condition must reset the communication no later than the maximum  $t_{TIMEOUT}$  of 35ms. The maximum value specified must be adhered to by both devices as it incorporates the cumulative stretch limit for the master (10ms) and slave device (25ms).
- Note 12:**  $t_{LOW:SEXT}$  is the cumulative time the slave is allowed to extend the clock from the initial START to the STOP. If the DS2790 exceeds this time, it will release both SDA and SCL and reset the communication interface.
- Note 13:**  $t_{LOW:MEXT}$  is the cumulative time the master is allowed to extend the clock cycles within each byte of a communication sequence. If the bus master exceeds this time it is possible for the DS2790 to violate  $t_{TIMEOUT}$  without having violated  $t_{LOW:SEXT}$ .

图 1.2 线总线时序图

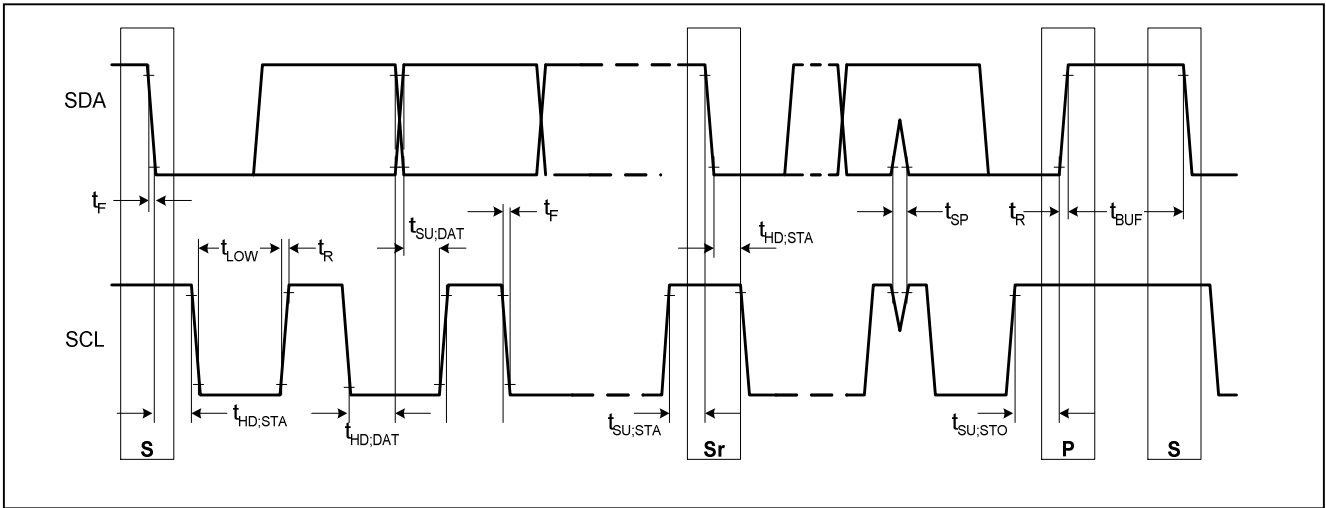
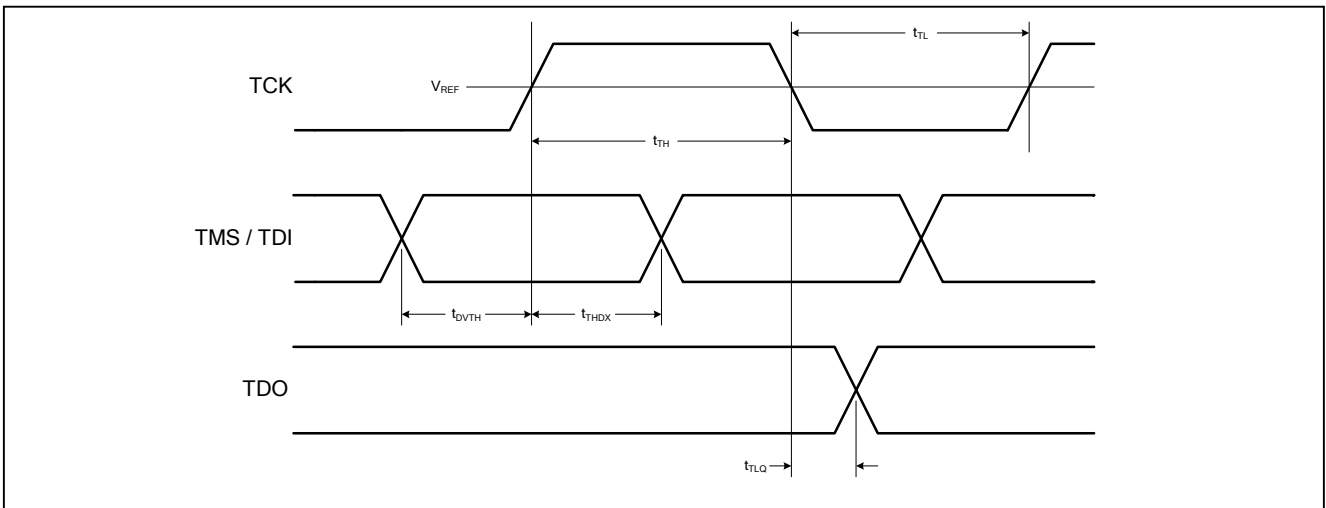


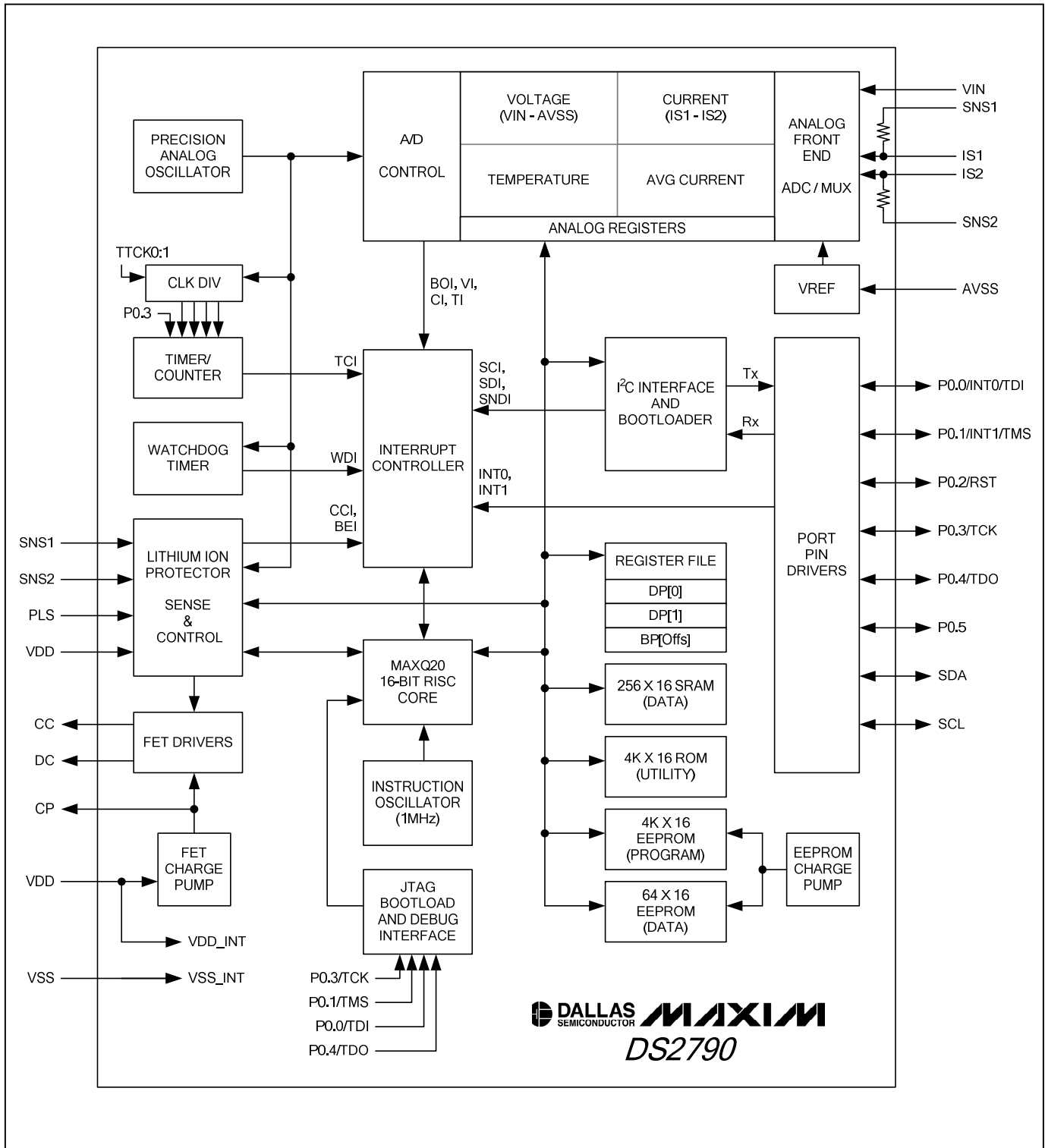
图 2. JTAG 时序图



引脚说明

引脚	名称	说明
1	N.C.	悬空。
2	N.C.	悬空。
3	CP	电荷泵输出。采用0.1μF 电容旁路CP 至V <sub>SS</sub> 。
4	PLS	电池组的正极。电池组正极连接端。
5	DC	放电控制。放电FET栅极驱动输出。
6	CC	充电控制。充电FET栅极驱动输出。
7	SCL	2线串行接口时钟输入和输出。
8	SDA	2线串行接口数据输入和输出。
9	P0.0	可编程I/O引脚。第二功能：外部中断输入INT0, [JTAG TDI]。
10	P0.1	可编程I/O引脚。第二功能：外部中断输入INT1, [JTAG TMS]。
11	SNS2	电流检测输入。SNS2接至检流电阻与电池组相连的一端。
12	IS2	电流滤波器输入2。
13	N.C.	悬空。
14	N.C.	悬空。
15	N.C.	悬空。
16	N.C.	悬空。
17	IS1	电流滤波器输入1。
18	SNS1	电流检测输入。SNS1接至电池端的检流电阻以及V <sub>SS</sub> 。
19	AVSS	模拟电源返回节点。AVSS接电池负极。
20	V <sub>SS</sub>	数字电源返回节点。V <sub>SS</sub> 接电池负极。
21	P0.2	可编程I/O引脚。第二功能：复位输入引脚RST。
22	P0.3	可编程I/O引脚。第二功能：定时器/计数器输入引脚TCK, [JTAG TCK]。
23	P0.4	可编程I/O引脚。第二功能：[JTAG TDO]。
24	P0.5	可编程I/O引脚。
25	V <sub>DD</sub>	输入电源：+2.5V至+5.5V输入范围。采用0.1μF电容旁路V <sub>DD</sub> 至V <sub>SS</sub> 。
26	V <sub>IN</sub>	电池电压检测输入，测量结果以AVSS为参考点。
27	N.C.	悬空。
28	N.C.	悬空。
—	PAD	裸露焊盘(仅TDFN)。与IC无电气连接。连接至V <sub>SS</sub> 或悬空。

功能框图





## 详细说明

下面介绍了DS2790可编程1节锂离子电池电量计与保护器的主要特性。更多关于该器件特性的详细说明，请参见勘误表，以及后面的补充文档部分所提到的用户指南。

### DS2790概述

DS2790内含16位MAXQ20微控制器内核，具有16个累加器和16级硬件堆栈。4个存储单元提供应用代码空间、固定用途代码空间、RAM存储器以及EEPROM存储器。内部集成的专用外设可实现电池监测、库仑计、锂离子电池保护以及2线通信等功能。MAXQ20内核与专用外设可为锂离子电池组的电量计和保护提供灵活的解决方案。该器件可通过2线接口更新程序和数据EEPROM内容，大大提高了灵活性。更新程序和数据EEPROM可通过一个256位用户密钥进行加密保护，从而防止未经授权者写入。读保护位可防止读取任何一个EEPROM。

### MAXQ20内核架构

DS2790采用低成本、高性能、CMOS、全静态、16位RISC架构的微控制器MAXQ20，带有EEPROM存储器。它采用先进的、基于16个累加器的16位RISC架构。由于指令同时包含操作代码和操作数，因此，处理器可以高效地在—个时钟周期内完成取指令和执行操作，而无需流水线机制。16个累加器和16级硬件堆栈支持高效的处理器内核，可以快速完成子程序调用和任务切换。可通过三个内部数据指针快速有效的处理数据。多数据指针允许多个函数访问数据存储器，而无需每次都保存和恢复数据指针。数据指针可随着操作自动递增或递减，无需软件干预。

### 指令集

指令集由对寄存器和存储器进行操作的固定长度、16位指令组成。指令集高度正交，允许算术和逻辑操作使用任何寄存器和累加器。特殊功能寄存器控制外围设备，并分布于各个寄存器模块。产品系列的架构是模块化的，因此新的器件和模块能够继续使用为现有产品开发的代码。

该架构是基于传递触发的。这就意味着对某一寄存器单元的读或写会产生附加操作。这些从高层操作代码的基础衍生的附加操作由汇编器定义，如ADDC、OR和JUMP等。这些操作码实际上是通过某些寄存器单元间的MOVE指令实现的，由汇编器进行编码处理，编程者不需要关心这些。16位的指令字专为高效运行而设计。

第15位表示指令源的格式。指令的第0到7位代表传送的源。根据格式区的不同值，源可能是一个立即数或一个源寄存器。如果该区代表一个寄存器，那么其中低4位包含模块标识符，而高4位包含模块中的寄存器索引值。

第8到14位代表传送的目的。这个值总是代表一个目的寄存器，其中低4位包含模块标识符，而高3位包含模块中的寄存器索引值。一旦要从最高的24个寄存器中直接选择一个作为目的寄存器，就需要前缀寄存器PFX来提供额外的目标标识位。写前缀寄存器操作由汇编器自动插入，并且只需一个额外的执行周期。详细的指令集信息请参见MAXQ系列用户指南(English only)。

### 存储器结构

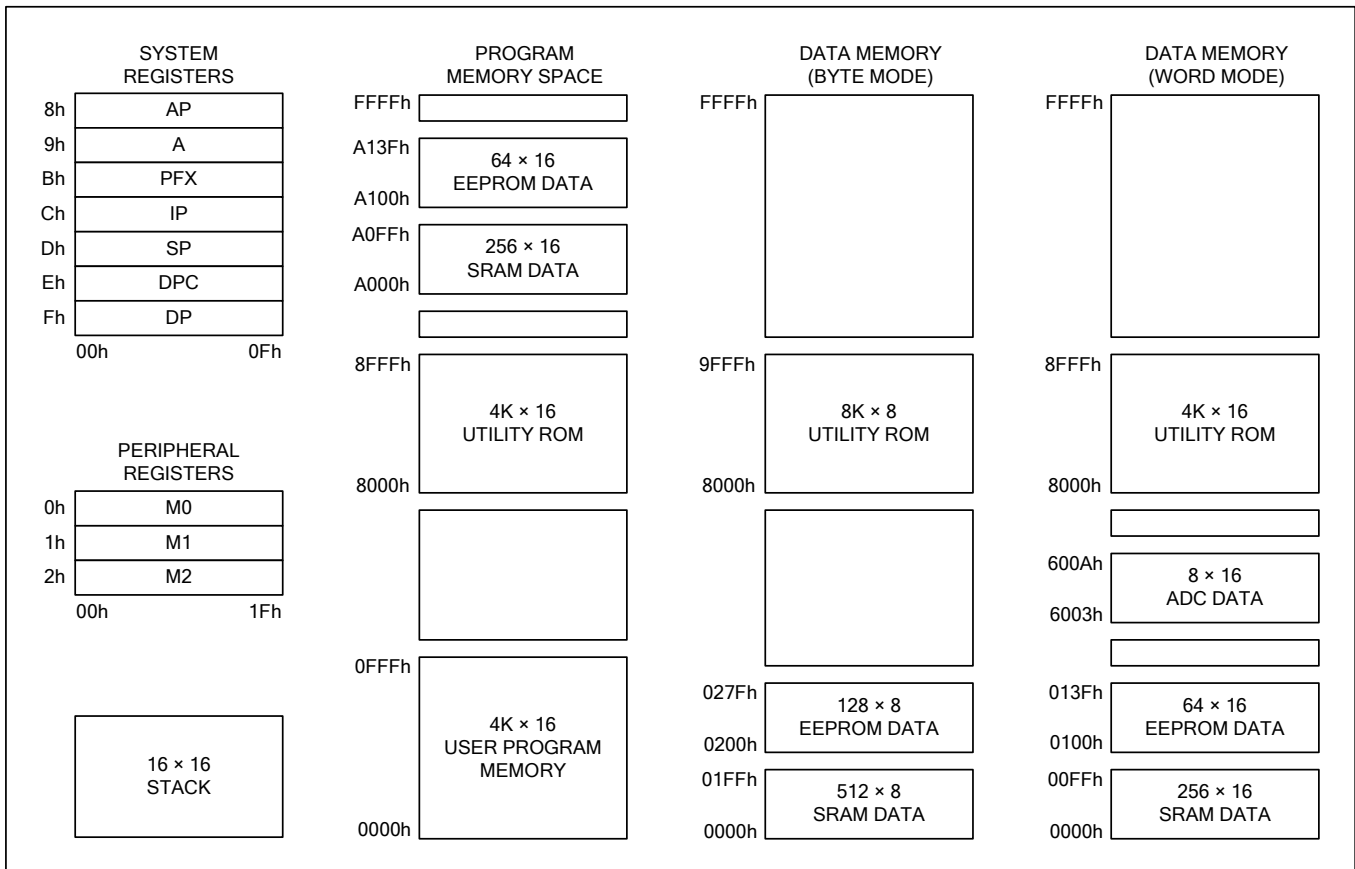
DS2790内括几个存储器区域:

- 4k字的固定用途ROM, 包含调试器、程序加载以及SHA-1程序
- 4k字EEPROM存储器用于应用程序存储
- 256字SRAM用于临时变量的存储
- 64字EEPROM存储区用于数据存储
- 8字存储区用于存储ADC转换数据信息
- 16级堆栈存储器, 用于存储程序返回地址和常规数据。

存储器采用哈佛架构, 程序和数据存储器具有独立的地址空间。还采用伪冯·诺伊曼存储器映射将固定用途ROM、应用代码以及数据存储区放置到一个连续的存储器映射中。伪冯·诺伊曼存储器映射允许将数据存储区映射到程序空间, 从而允许从数据存储区执行代码。此外, 还允许将程序存储器映射到数据空间, 从而允许以数据存储区方式访问代码常量。图3所示为从程序寄存器空间执行时的DS2790存储器映射表。关于从数据或ROM空间执行时存储器映射的更多信息, 请参见MAXQ系列用户指南: DS2790补充材料(English only)。

内部EEPROM存储器允许固件现场升级。EEPROM存储器可以通过16字密钥进行加密保护, 从而防止未授权者访问程序存储器。ROM存储器也适合许多大批量、低成本应用。若要了解基于ROM器件的更多应用信息, 请与Dallas Semiconductor联系。

图3. DS2790的存储器映射表



## 堆栈存储器

一个16位宽、16级的内部堆栈用于存储程序返回地址和常规数据。当执行CALL、RET和RETI指令和中断服务时，处理器可自动使用堆栈。也可用PUSH、POP和POPI指令来直接使用堆栈，存储和恢复数据。

复位后，堆栈指针SP初始化至栈顶(0Fh)。执行CALL、PUSH和中断向量操作时，SP递增，然后在SP指向的位置存储一个数值。执行RET、RETI、POP以及POPI操作时，取回“@SP”的数值并递减SP。

## 固定用途ROM

固定用途ROM是内部ROM中一个4k字的存储器块，其默认起始地址为8000h。固定用途ROM由可以在应用软件中调用的子程序组成。其中包括：

- 通过JTAG或2线接口进行在系统编程(引导加载程序)
- 在线调试程序
- 内部自测程序
- 用于在应用EEPROM编程和SHA-1计算的可调用程序

无论以任何方式复位，都从固定用途ROM开始运行程序。ROM软件决定程序是否立刻跳转到0000h位置、应用代码的起始位置、还是上面所提到的某特定程序。固件可访问固定用途ROM内的程序，并且可以由应用软件调用这些子程序。有关固定用途ROM的详细信息，请参见MAXQ系列用户指南：DS2790补充材料(English only)。

一些应用要求保护程序代码存储器，以防止未经授权对其进行查看。对于这些应用，除非提供密码，否则禁止进行在系统编程、在应用编程或在线调试功能。密码定义为16个字长，位于物理程序存储器的x0010h至x001Fh位置。一旦启动，ROM中的代码检测密码，如果定义了密码(密码不是全0或者全1)，PWL位保持置位，禁止通过JTAG和2线接口访问命令来读取存储器的内容。

在SC寄存器中有一个密码锁定(PWL)位。当PWL置为1(上电复位的默认值)时，需要密码才能访问固定用途ROM，以及允许对内部存储器进行读/写操作的在线调试和在系统编程程序。当PWL清零时，无需密码就可完全访问这些功能程序。整体擦除后密码自动设置为全1。

## 编程

微控制器EEPROM存储器的编程可通过两种不同的方法实现：在系统编程和在应用编程。这两种方法为系统设计提供了极大的灵活性，而且还降低了嵌入式系统的寿命周期成本。这些特性都能够通过密码进行保护，以防止未经授权访问代码存储器。

## 在系统编程

内部引导加载程序允许通过JTAG或2线接口对器件进行编程。因此，当需要升级时，可以在系统升级系统软件，无需进行昂贵的硬件改进。可以进行远程软件上传，从而允许对物理上难以接近的应用进行频繁升级。带有JTAG接口的硬件可以通过JTAG与另一个微控制器连接，或者使用串口至JTAG转换器，例如Maxim Integrated Products提供的MAXQJTAG-001，和PC串口连接。2线接口的硬件可以通过I<sup>2</sup>C与另一个微控制器连接，或者使用USB至I<sup>2</sup>C转换器，例如Dallas Semiconductor提供的DS91230，和PC的USB端口连接。也可用商用编程器进行大批量编程。

采用系统编程指令激活JTAG接口并加载测试访问端口(TAP)时，会通过JTAG接口调用引导加载程序。复位期间通过JTAG接口将SPE位置1会执行驻留在固定用途ROM中的引导加载模式程序。当编程结束时，引导加载程序会清除SPE位并复位器件，从而允许器件跳过固定用途ROM并开始执行应用软件。

通过2线接口执行一个编程请求时，也要调用引导加载程序。用户必须成功实现密码匹配(如果PWL = 1)。这样2线接口才会完全支持引导加载功能。当程序结束时，退出引导加载程序以复位DS2790，并开始执行应用软件。

所支持的引导加载功能如下：

- 信息命令
- 加载EEPROM代码和数据
- 转储EEPROM代码和数据
- CRC EEPROM代码和数据
- 检验EEPROM代码和数据
- 擦除EEPROM代码和数据

### 在应用编程

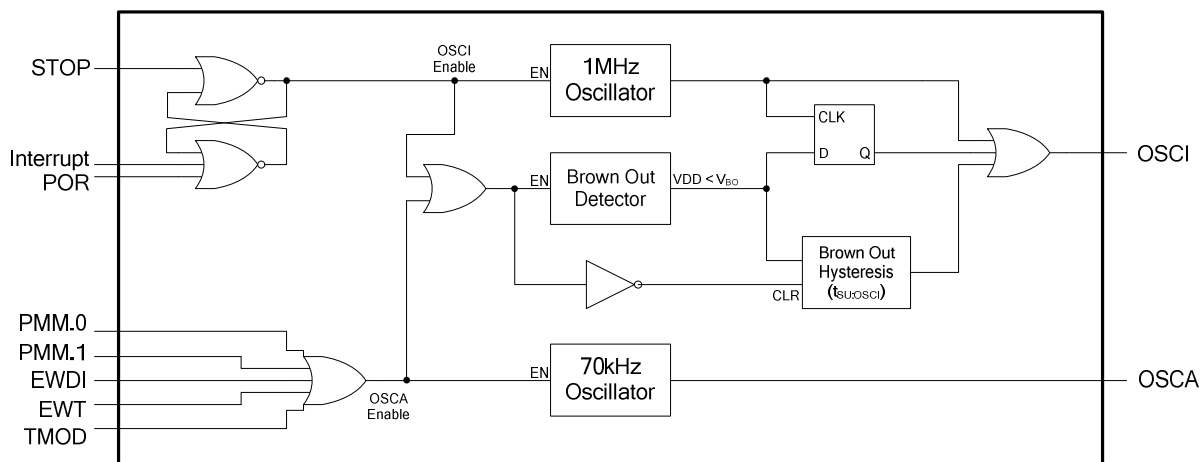
在应用编程特性允许微控制器更改其自身的EEPROM程序存储器。这样就能够在不允许停机的关键操作中实现在线软件升级。同样，它允许开发受应用软件控制的定制加载软件。固定用途ROM包含固件可访问的EEPROM编程函数，可以对EEPROM存储器进行擦除和编程。这些函数的详细说明见MAXQ系列用户指南：DS2790 补充材料(English only)。

### 系统定时

DS2790内部可生成1MHz的指令时钟(OSCI)。MAXQ20内核使用这个快速启动振荡器来取指令和执行。模拟振荡器(OSCA)是一个基于RC的带隙振荡器，精度可调节至高于2%。模拟时钟的工作与OSCI无关，可作为ADC、看门狗、间隔定时器以及2线超时的时钟源。

OSCI可以通过系统中断或系统POR使能，并通过系统停止来禁止。当V<sub>DD</sub>下降至低于V<sub>BO</sub>时，电压掉电检测电路将禁止OSCI。一旦V<sub>DD</sub>高于V<sub>BO</sub>，在重新使能OSCI之前，滞后电路要等待t<sub>SU:OSCI</sub>。通过看门狗定时器信号EWDI或EWT、定时器/计数器(TMOD)或保护电路(PMM[1:0])来使能OSCA。

图5. 系统时钟



## 系统复位

该器件提供了多个复位源，用于微控制器控制。虽然复位状态下终止执行代码，但是 OSCI 继续运行。

**上电复位**——内部上电复位电路大大提高了系统的可靠性。一旦  $V_{DD}$  电压高于  $V_{POR}$ ，该电路强制器件执行上电复位。此时会发生以下事件：

- 所有寄存器和电路进入复位状态，
- POR 标志(WDCN.7)置位，指明复位源，
- 代码从 8000h 处开始执行。

**看门狗定时器复位**——DS2790 的看门狗定时器与 *MAXQ 系列用户指南(English only)* 中看门狗定时器部分所描述的定时器之间还存在一些差异。可用软件检测 WDCN 寄存器中的看门狗定时器复位标志(WTRF)，以确定复位是否是由看门狗超时产生的。发生看门狗定时器复位后代码从 8000h 重新开始执行。

**外部系统复位**——将外部  $\overline{RST}$  (端口 P0.2) 引脚设置为低，使得器件进入复位状态。外部复位功能描述参见 *MAXQ 系列用户指南(English only)*。 $\overline{RST}$  引脚释放后，代码重新从 8000h 位置开始执行。

## MAXQ20 内核电源管理

DS2790 是专为低功耗电池监测应用而设计的。需要软件干预时，外设可随时将处理器从停止模式唤醒。电源管理针对应用进行了优化，可以尽快地执行任何必需的过程，随后再重新进入低功耗停止模式。遇到以下事件时(使能条件下)，可退出停止模式。

- 触发外部中断
- 外部复位信号施加到  $\overline{RST}$  引脚。
- 看门狗定时器中断
- 内部中断事件

支持不分频的内部系统时钟，此时的 DS2790 中并不包括 *MAXQ 系列用户指南(English only)* 所描述的 PMME 和 CD[1:0] 位。

## 看门狗定时器

看门狗定时器具有一种机制，当出现代码运行不正常时可复位处理器。看门狗定时器是硬件定时器，可由应用软件进行周期性复位。如果软件工作正常，那么定时器在达到最大计数值之前会被复位。然而，如果代码运行失常，看门狗定时器将无法复位，那么定时器将会达到最大计数，并使处理器复位。

DS2790 的看门狗定时器与 *MAXQ 系列用户指南(English only)* 中所描述的看门狗定时器有两个方面的不同：1) 定时器采用的时钟为 70kHz OSCA 时钟，独立于 1MHz OSCI 时钟(或系统时钟)运行，2) 看门狗中断是一个异步中断，能使处理器退出停止模式。

看门狗定时器受控于 WDCN 寄存器中的位。其超时周期可设置成 4 个可编程间隔之一，范围为  $2^{12}$  至  $2^{21}$  个 OSCA 时钟周期(59ms 至 30s)。超时周期结束时发生看门狗中断，超时周期为复位前的 512 个 OSCA 时钟周期，或 7.3ms。

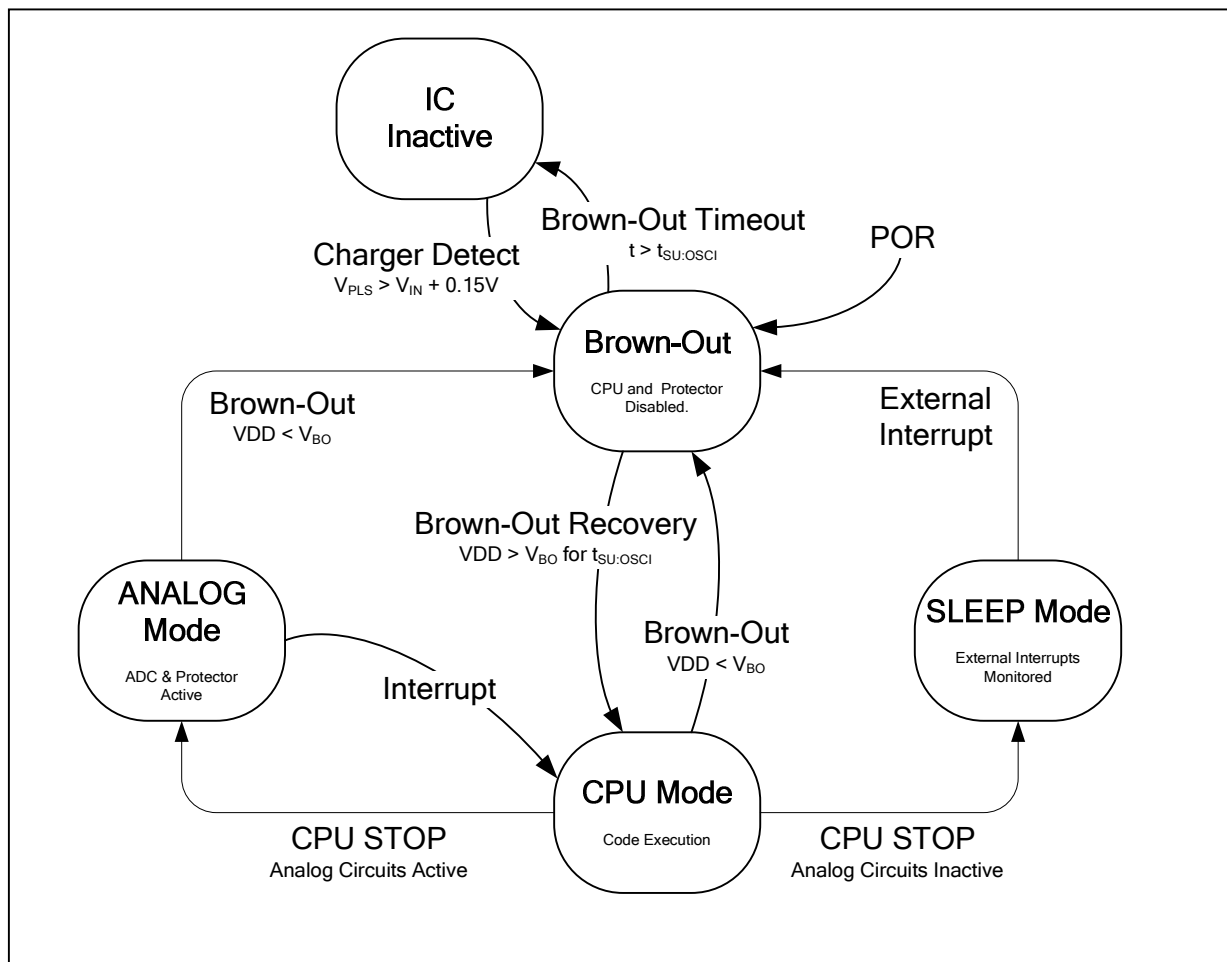
### DS2790 供电模式

DS2790 刚上电时，上电复位(POR)电路将IC切换至掉电(brown-out)状态，监控电池电压。如果  $V_{DD}$  电压高于掉电门限  $V_{BO}$ ，则DS2790进入CPU状态，开始执行代码。当CPU停止工作时，固件决定IC是进入模拟(ANALOG)状态还是低功耗休眠(SLEEP)状态。

如果ADC、保护器以及所有内部定时被禁止，则当CPU停机之后，DS2790将进入休眠状态。在休眠状态下，除外部中断之外，所有IC操作都停止。休眠状态下不进行掉电检测。在DS2790返回CPU状态之前，由2线端口通信、端口P0.0或P0.1上的外部输入，或PLS上的充电器检测产生的任意中断都将使DS2790从休眠状态转换至掉电状态，以检验电池电压。当ADC、保护器、计时器或看门狗定时器中的任何一个有效时，DS2790在CPU停机之后进入模拟状态。外部中断或来自于任何有效内部电路的中断将使DS2790返回至CPU状态。

如果DS2790处于模拟或CPU状态，且  $V_{DD}$  降至  $V_{BO}$  以下，则DS2790进入掉电状态。在掉电状态下，处理器停止工作的同时，指令指针保持不变。如果在  $t_{SU:OSCI}$  时间内  $V_{DD}$  电压上升至  $V_{BO}$ ，DS2790返回至CPU状态，并产生一个掉电中断(如果使能)。否则，如果在  $t_{SU:OSCI}$  之后  $V_{DD}$  仍保持低于  $V_{BO}$ ，DS2790进入待机状态，等待充电器接入。当在PLS引脚上检测到充电电压时，DS2790返回至掉电状态，即在返回CPU状态之前，检查  $V_{DD}$  电压。

图3. DS2790的状态图



## 寄存器组

器件的大多功能都是通过寄存器组来控制的。这些寄存器可为存储器，以及配置和寻址器件上的外设寄存器提供工作空间。寄存器可分为两大类：系统寄存器和外设寄存器。公共寄存器组也称为系统寄存器，包括ALU、累加寄存器、数据指针、中断向量和控制，以及堆栈指针。外设寄存器定义了基于MAXQ20架构、针对不同产品的附加功能。功能被分配在不同的独立模块中，因此仅包括特定产品所需的特性。表1所列为DS2790寄存器组。

**表1. 系统寄存器映射**

REGISTER INDEX	MODULE NAME (BASE SPECIFIER)						
	AP (8h)	A (9h)	PFX (Bh)	IP (Ch)	SP (Dh)	DPC (Eh)	DP (Fh)
00h	AP	<b>A[0]</b>	<b>PFX</b>	<b>IP</b>	—	—	—
01h	APC	<b>A[1]</b>	—	—	<b>SP</b>	—	—
02h	—	<b>A[2]</b>	—	—	<b>IV</b>	—	—
03h	—	<b>A[3]</b>	—	—	—	Offs	<b>DP0</b>
04h	PSF	<b>A[4]</b>	—	—	—	<b>DPC</b>	—
05h	IC	<b>A[5]</b>	—	—	—	<b>GR</b>	—
06h	IMR	<b>A[6]</b>	—	—	<b>LC0</b>	GRL	—
07h	—	<b>A[7]</b>	—	—	<b>LC1</b>	<b>BP</b>	<b>DP1</b>
08h	SC	<b>A[8]</b>	—	—	—	<b>GRS</b>	—
09h	—	<b>A[9]</b>	—	—	—	GRH	—
0Ah	—	<b>A[10]</b>	—	—	—	<b>GRXL</b>	—
0Bh	<i>IIR</i>	<b>A[11]</b>	—	—	—	<b>FP</b>	—
0Ch	—	<b>A[12]</b>	—	—	—	—	—
0Dh	—	<b>A[13]</b>	—	—	—	—	—
0Eh	CKCN	<b>A[14]</b>	—	—	—	—	—
0Fh	WDCN	<b>A[15]</b>	—	—	—	—	—

注：名称用斜体字表示该寄存器的所有位都是只读的。名称用粗体字表示该寄存器为16位宽。AP模块中的寄存器可以位寻址。

表2. 系统寄存器位功能

REGISTER	REGISTER BIT NUMBER																	
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
AP									—	—	—	—	AP (4 bits)					
APC									CLR	IDS	—	—	—	MOD2	MOD1	MOD0		
PSF									Z	S	—	GPF1	GPF0	OV	C	E		
IC									—	—	—	—	—	—	INS	IGE		
IMR									IMS	—	—	—	—	—	IM1	IM0		
SC									TAP	—	—	—	—	ROD	PWL	—		
IIR									IIS	—	—	—	—	—	II1	II0		
CKCN									—	—	—	STOP	—	—	—	—		
WDCN									POR	EWDI	WD1	WD0	WDIF	WTRF	EWT	RWT		
A[n] (0..15)	A[n] (16 bits)																	
PFX	PFX (16 bits)																	
IP	IP (16 bits)																	
SP	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	SP (4 bits)	
IV	IV (16 bits)																	
LC[0]	LC[0] (16 bits)																	
LC[1]	LC[1] (16 bits)																	
Offs																	Offs (8 bits)	
DPC	—	—	—	—	—	—	—	—	—	—	—	WBS2	WBS1	WBS0	SDPS1	SDPS0		
GR	GR.15	GR.14	GR.13	GR.12	GR.11	GR.10	GR.9	GR.8	GR.7	GR.6	GR.5	GR.4	GR.3	GR.2	GR.1	GR.0		
GRL									GR.7	GR.6	GR.5	GR.4	GR.3	GR.2	GR.1	GR.0		
BP	BP (16 bits)																	
GRS	GR.7	GR.6	GR.5	GR.4	GR.3	GR.2	GR.1	GR.0	GR.15	GR.14	GR.13	GR.12	GR.11	GR.10	GR.9	GR.8		
GRH									GR.15	GR.14	GR.13	GR.12	GR.11	GR.10	GR.9	GR.8		
GRXL	GR.7	GR.7	GR.7	GR.7	GR.7	GR.7	GR.7	GR.7	GR.7	GR.6	GR.5	GR.4	GR.3	GR.2	GR.1	GR.0		
FP	FP (16 bits)																	
DP[0]	DP[0] (16 bits)																	
DP[1]	DP[1] (16 bits)																	



表3. 系统寄存器位复位值

REGISTER	REGISTER BIT															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
AP									0	0	0	0	0	0	0	0
APC									0	0	0	0	0	0	0	0
PSF									1	0	0	0	0	0	0	0
IC									0	0	0	0	0	0	0	0
IMR									0	0	0	0	0	0	0	0
SC									0	0	0	0	0	0	s	0
IIR									0	0	0	0	0	0	0	0
CKCN									0	0	0	0	0	0	0	0
WDCN									s	s	0	0	0	0	0	0
A[n] (0..15)	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
PFX	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
IP	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
SP	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1
IV	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
LC[0]	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
LC[1]	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
Offs									0	0	0	0	0	0	0	0
DPC	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
GR	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
GRL									0	0	0	0	0	0	0	0
BP	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
GRS	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
GRH									0	0	0	0	0	0	0	0
GRXL	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
FP	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
DP0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
DP1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

注：s表示反应引脚状态的位。

表4. 外设寄存器映射

REGISTER INDEX	MODULE			REGISTER INDEX	MODULE		
	M0 (0h)	M1 (1h)	M2 (2h)		M0 (0h)	M1 (1h)	M2 (2h)
00h	PO	<b>TWSINT</b>	—	10h	—	—	—
01h	PPU	<b>TWSIM</b>	—	11h	—	—	—
02h	PAF	<i>TWSCMD</i>	—	12h	—	—	—
03h	<b>EIC</b>	<b>TWSCFG</b>	—	13h	—	—	—
04h	<b>EINT</b>	TWSTXD/RXD	—	14h	—	—	—
05h	<b>PROT</b>	—	—	15h	—	—	—
06h	<b>TC</b>	—	—	16h	—	—	—
07h	TCC	—	—	17h	—	—	—
08h	<i>PI</i>	—	—	18h	<b>ICDT0</b>	—	—
09h	—	<i>TWSFIF</i>	—	19h	<b>ICDT1</b>	—	—
0Ah	—	—	—	1Ah	<i>ICDC</i>	—	—
0Bh	—	—	—	1Bh	ICDF	—	—
0Ch	—	—	—	1Ch	ICDB	—	—
0Dh	—	—	ECNTL	1Dh	<b>ICDA</b>	—	—
0Eh	—	—	<b>EADDR</b>	1Eh	<b>ICDD</b>	—	—
0Fh	—	—	<b>EDATA</b>	1Fh	—	—	—

注：名称用斜体字表示该寄存器的所有位都是只读的。名称用粗体字表示该寄存器为16位宽。所有存储单元都可位寻址。

表5. 外设寄存器位功能

REGISTER	REGISTER BIT NUMBER															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PO									—	—	PO.5	PO.4	PO.3	PO.2	PO.1	PO.0
PPU									SDA_PU	SCL_PU	PPU.5	PPU.4	PPU.3	PPU.2	PPU.1	PPU.0
PAF									—	RSTD	PAF.5	PAF.4	PAF.3	PAF.2	PAF.1	PAF.0
EIC	MBOI	MSCI	MSDI	MSNDI	MCCI	MBEI	MVI	MCI	MTI	MTCI	PIP.1	PIP.0	PIT.1	PIT.0	PIE.1	PIE.0
EINT	BOI	SCI	SDI	SNDI	CCI	BEI	VI	CI	TI	TCI	—	—	—	RST	INT.1	INT.0
PROT	COCF	DOCF	SCF	OVF	UVF	—	CC	DC	—	—	—	—	CE	DE	PMM.1	PMM.0
TC	THI.7	THI.6	THI.5	THI.4	THI.3	THI.2	THI.1	THI.0	TLOW.7	TLOW.6	TLOW.5	TLOW.4	TLOW.3	TLOW.2	TLOW.1	TLOW.0
TTC									—	—	—	—	—	TTCK.1	TTCK.0	TMOD
PI									SDA	SCL	PI.5	PI.4	PI.3	PI.2	PI.1	PI.0
ICDT0	ICDT0.15	ICDT0.14	ICDT0.13	ICDT0.12	ICDT0.11	ICDT0.10	ICDT0.9	ICDT0.8	ICDT0.7	ICDT0.6	ICDT0.5	ICDT0.4	ICDT0.3	ICDT0.2	ICDT0.1	ICDT0.0
ICDT1	ICDT1.15	ICDT1.14	ICDT1.13	ICDT1.12	ICDT1.11	ICDT1.10	ICDT1.9	ICDT1.8	ICDT1.7	ICDT1.6	ICDT1.5	ICDT1.4	ICDT1.3	ICDT1.2	ICDT1.1	ICDT1.0
ICDC									DME	—	REGE	—	CMD.3	CMD.2	CMD.1	CMD.0
ICDF									—	—	—	—	PSS.1	PSS.0	SPE	TXC
ICDB									ICDB.7	ICDB.6	ICDB.5	ICDB.4	ICDB.3	ICDB.2	ICDB.1	ICDB.0
ICDA	ICDA.15	ICDA.14	ICDA.13	ICDA.12	ICDA.11	ICDA.10	ICDA.9	ICDA.8	ICDA.7	ICDA.6	ICDA.5	ICDA.4	ICDA.3	ICDA.2	ICDA.1	ICDA.0
ICDD	ICDD.15	ICDD.14	ICDD.13	ICDD.12	ICDD.11	ICDD.10	ICDD.9	ICDD.8	ICDD.7	ICDD.6	ICDD.5	ICDD.4	ICDD.3	ICDD.2	ICDD.1	ICDD.0
TWSINT	—	—	—	—	TIMEOUT	STOP	RESTART_READ	RESTART_WRITE	START	TXD_BYTE	TXD_EMPTY	TXD_FULL	RXD_CMD	RXD_BYTE	RXD_EMPTY	RXD_FULL
TWSIM	—	—	—	—	TIMEOUT_MASK	STOP_MASK	RESTART_READ_MASK	RESTART_WRITE_MASK	START_MASK	TXD_BYTE_MASK	TXD_EMPTY_MASK	TXD_FULL_MASK	RXD_CMD_MASK	RXD_BYTE_MASK	RXD_EMPTY_MASK	RXD_FULL_MASK
TWSCMD									TWSCMD.7	TWSCMD.6	TWSCMD.5	TWSCMD.4	TWSCMD.3	TWSCMD.2	TWSCMD.1	TWSCMD.0
TWSCFG	ADDR.6	ADDR.5	ADDR.4	ADDR.3	ADDR.2	ADDR.1	ADDR.0	0	0	0	0	TOUT_LONG	TLS_DIS	TTO_DIS	CMD_HM	CMD_HM_DIS
TWSTXD/RXD									TXD/RXD.7	TXD/RXD.6	TXD/RXD.5	TXD/RXD.4	TXD/RXD.3	TXD/RXD.2	TXD/RXD.1	TXD/RXD.0
TWSFIF									LTX.3	LTX.2	LTX.1	LTX.0	LRX.3	LRX.2	LRX.1	LRX.0

注：名称用斜体字表示该寄存器的所有位都是只读的。

表6. 外设寄存器复位值

REGISTER	REGISTER BIT NUMBER															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PO									0	0	1	1	1	1	1	1
PPU									0	0	0	0	0	1	0	0
PAF									0	0	0	0	0	1	0	0
EIC	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
EINT	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
PROT	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
TC	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
TTC									0	0	0	0	0	0	0	0
PI									s	s	s	s	s	s	s	s
ICDT0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ICDT1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ICDC									0	0	0	0	0	0	0	0
ICDF									0	0	0	0	0	0	0	0
ICDB									0	0	0	0	0	0	0	0
ICDA	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
ICDD	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
TWSINT	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
TWSIM	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
TWSCMD									0	0	0	0	0	0	0	0
TWSCFG	0	0	0	1	0	1	1	0	0	0	0	0	0	0	0	0
TWSTXD/RXD									0	0	0	0	0	0	0	0
TWSFIF									0	0	0	0	0	0	0	0

注：s表示反应引脚状态的位。

## 系统中断

提供多个中断源，可快速响应内部和外部事件。MAXQ20架构采用单一中断向量(IV)、单一中断服务程序(ISR)设计。为了提高灵活性，中断可以在全局、单独或模块级别使能。产生一个中断时，即使中断源被本地、模块以及全局禁止，其自身的标志也会置位。必须在固件中断程序中清除中断标志，以避免由同一中断源引发重复中断。应用软件必须确保在写标志和RETI指令之间有一个延迟，以使中断硬件有时间去清除内部中断条件。异步中断标志需要一个指令延迟，而同步中断标志需要两个指令延迟。

当检测到使能的中断时，程序跳转到一个用户可编程的中断向量位置。复位或上电时，IV寄存器的默认值为0000h，因此如果它不改成一个不同的地址，应用固件必须判断出向0000h跳转是由复位引起的还是由中断源引起的。

一旦软件控制权转移到ISR，可以使用中断识别寄存器(IIR)来判定中断源是系统寄存器还是外设寄存器。然后，就可以查询特定模块以确定具体中断源，并且软件采取相应的操作。由于中断源是由用户软件识别的，因此用户可以为每种应用确立一个独特的中断优先级方案。中断源可以来自MAXQ系列用户指南(English only)中描述的看门狗定时器、2线接口部分所述的TWSINT寄存器以及图6所示的EINT寄存器。

## EINT寄存器

EINT寄存器包含了由ADC、定时器—计数器、保护电路、通用端口引脚和串行接口端口引脚所产生的中断。它们的屏蔽位及配置位，以及RST引脚状态和控制，一起存于模块0的EIC寄存器和PAF寄存器中。

表6. EINT寄存器中断源

GENERATOR	INTERRUPT	MASK	DESCRIPTION	FREQUENCY
Ports and Pins	INT0	PAF.0/PIE.0	The <b>interrupt from pin P0.0</b> is configurable via the PAF.0, PIT.0 and PIP.0 bits.	Dependent on external conditions.
	INT1	PAF.1/PIE.1	The <b>interrupt from pin P0.1</b> is configurable via the PAF.1, PIT.1 and PIP.1 bits.	Dependent on external conditions.
	SCI	MSCI	The <b>serial connect interrupt</b> is generated when all serial lines become high.	Every time all lines are high after any of them were low.
	SDI	MSDI	The <b>serial disconnect interrupt</b> is generated when all serial lines are low for at least 220ms.	Once every 220ms if all serial lines are held low. The first interrupt may take up to 440ms from the time all lines go low. Interrupt will not trigger if the ADC is off.
	SNDI	MSNDI	The <b>serial not disconnected interrupt</b> is generated when only one serial line goes high.	Every time any line goes high after all of them were low.
	CCI	MCCI	The <b>charger connection interrupt</b> is generated when $V_{PLS}$ increases above $V_{IN}$ and creates a charger detection condition.	Each time the charger detection condition evaluates to true after it was false.
Brown-Out Detector	BOI	MBOI	The <b>brown-out interrupt</b> indicates that $V_{DD}$ was below $V_{BO}$ in the past. It will not terminate the microcontroller's stop mode. It will interrupt the microcontroller, if MBOI is 1, after a charger brings $V_{DD}$ above $V_{BO}$ and causes the microcontroller to run.	Every time after exiting brown-out.
Protection Logic	BEI	MBEI	The <b>battery event interrupt</b> is an interrupt for a collection of events that initiate the various battery conditions that are handled by the protection logic: overvoltage, undervoltage, charge overcurrent, discharge overcurrent and short-circuit. The battery conditions are available as flags in the MAS register of module 0.	Each entry into a protection violation.
A/D Converter	VI	MVI	The <b>voltage interrupt</b> indicates the voltage register in the data peripheral memory block has a fresh voltage average.	Once every 6.9ms. Never if the ADC is off.
	CI	MCI	The <b>current interrupt</b> indicates that the quick average current register in the data peripheral memory block has a fresh reading and that the ACR has also been updated.	Once every 88ms. Never if the ADC is off.
	TI	MTI	The <b>temperature interrupt</b> indicates that the temperature register in the data peripheral memory block has a fresh average.	Once every 220ms. Never if the ADC is off.
Timer/Counter	TCI	MTCI	The <b>timer/counter interrupt</b> indicates that the timer/counter has been reloaded after reaching its end-count.	Dependent on TMOD and TTCK[1:0].

## I/O 端口

DS2790 包括一个简单的输入/输出(I/O)数据端口。从软件角度来看, 该端口可视为模块 M0 内的一组专用寄存器。该产品中简单 I/O 端口的描述如下:

- CMOS 输入缓冲器
- 4 路开漏输出驱动器, 具有可选的三态或弱上拉
- 2 路可选择的开漏或推挽输出驱动器, 推挽输出可配置为三态模式
- 支持第二功能及 TAP 控制器接口信号
- 两引脚具有中断功能

该端口可以通过 5 个外设寄存器(PO, PI, PAF, PPU 和 EIC)进行访问, 可以采用字节或单独位寻址。该 I/O 端口可为应用提供编程灵活性。所有的独立 I/O 引脚都是分别设置的; 可定义为输入、输出或第二功能。I/O 引脚的功能如表 7 所示。

表 7. I/O 端口引脚

FUNCTIONS			CHARACTERISTICS			
Primary	Alternate	TAP*	Bidirectional	Weak Passive Pulldown	Weak Active Pullup	Strong Active Pullup
P0.0	INT0	TDI*	Configurable, [In]	-	Configurable, [Off]	-
P0.1	INT1	TMS*	Configurable, [In]	-	Configurable, [Off]	-
P0.2	$\overline{\text{RST}}^*$		Configurable, [In]	-	Configurable, [Off]	-
P0.3	-	TCK*	Configurable, [In]	-	Configurable, [Off]	-
P0.4	-	TDO*	Configurable, [In]	-	-	Configurable, [Off]
P0.5	-	-	Configurable, [In]	-	-	Configurable, [Off]
SDA	-	-	Yes	Configurable, [On]	Configurable, [Off]	-
SCL	-	-	Yes	Configurable, [On]	Configurable, [Off]	-

注: 复位值用\*以及[]表示。

**PI 寄存器:** PI 寄存器是 I/O 引脚只读输入。读寄存器时, 在相应的位报告每个引脚的逻辑电平。某个引脚状态为逻辑低或高不会改变该引脚的输出驱动。

**PO 寄存器:** PO 寄存器控制 I/O 引脚的输出状态。写入该寄存器的数据决定了引脚输出驱动。当写入“0”(清除)时, N 沟道输出驱动晶体管使能, 上拉禁止。当写入“1”(置位)时, N 沟道输出驱动晶体管禁止, 上拉使能(如果已经配置了)。上电复位期间, PO 寄存器的各个位异步置位, 禁止 N 沟道输出驱动。休眠模式下, PO 寄存器的各个位保持不变, 但仍然禁止驱动 N 沟道。

**PPU 寄存器:** PPU 寄存器具有独立的位来控制各个引脚, 当 N 沟道输出驱动晶体管禁止时, 将相应的引脚设置为高阻或上拉。P0.0 至 P0.3 有弱上拉, P0.4 和 P0.5 有强上拉。当输出禁止且 PPU 位被清除时, 对应引脚为高阻抗。当输出禁止且 PPU 位置位时, 对应引脚的弱上拉或强上拉使能。当 PPU 位置位且器件进入停止模式时, 弱上拉保持使能。

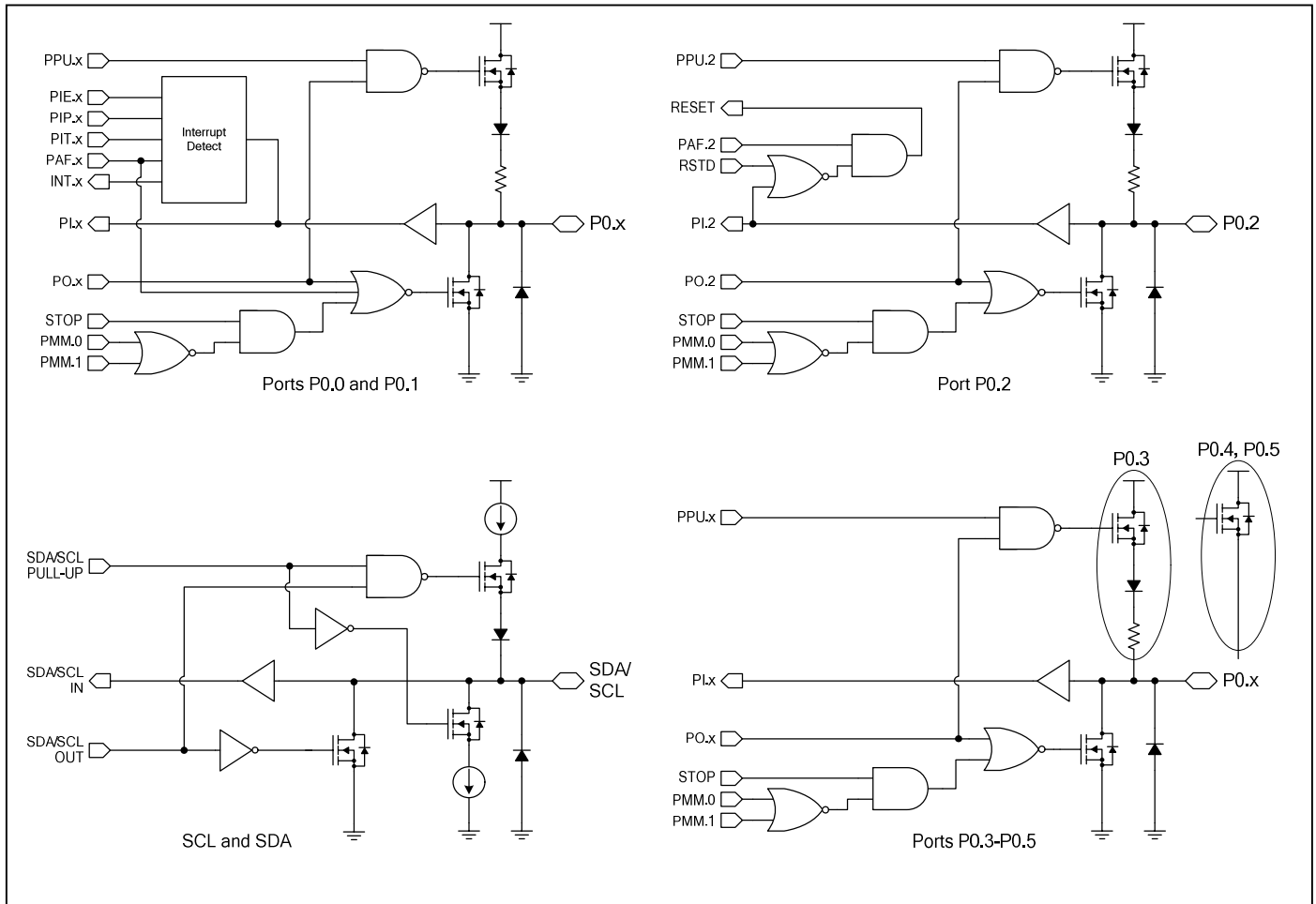
**PAF 寄存器:** PAF 寄存器使能或禁止 P0.0–P0.2 的第二功能。当某引脚的 PAF 位清零时, 该引脚由 PI, PO, PPU 和 EIC 寄存器控制。当 PAF 位置位时, 该引脚工作在其第二功能模式下。对 RSTD 位写 1, 禁止 P0.2 的  $\overline{\text{RST}}$  功能。

**EIC 寄存器:** EIC 寄存器的低 6 位是端口中断控制位。端口中断控制位用于使能、配置外部中断检测。中断使能位 PIE.0 和 PIE.1, 分别使能 P0.0 和 P0.1 引脚的中断检测。中断类型位 PIT.0 和 PIT.1, 分别定义 P0.0 和 P0.1 引脚的中断类型(电平或边沿)。中断极性位 PIP.0 和 PIP.1, 分别确定了 P0.0 和 P0.1 引脚的中断极性。

表8. P0中断配置

PIE.x	PIT.x	PIP.x	RESULT
0	X	X	Interrupt Disabled
1	0	0	Interrupt Enabled, Triggered on Logic Low
1	0	1	Interrupt Enabled, Triggered on Logic High
1	1	0	Interrupt Enabled, Triggered on Falling Edge
1	1	1	Interrupt Enabled, Triggered on Rising Edge

图7. 端口引脚原理图

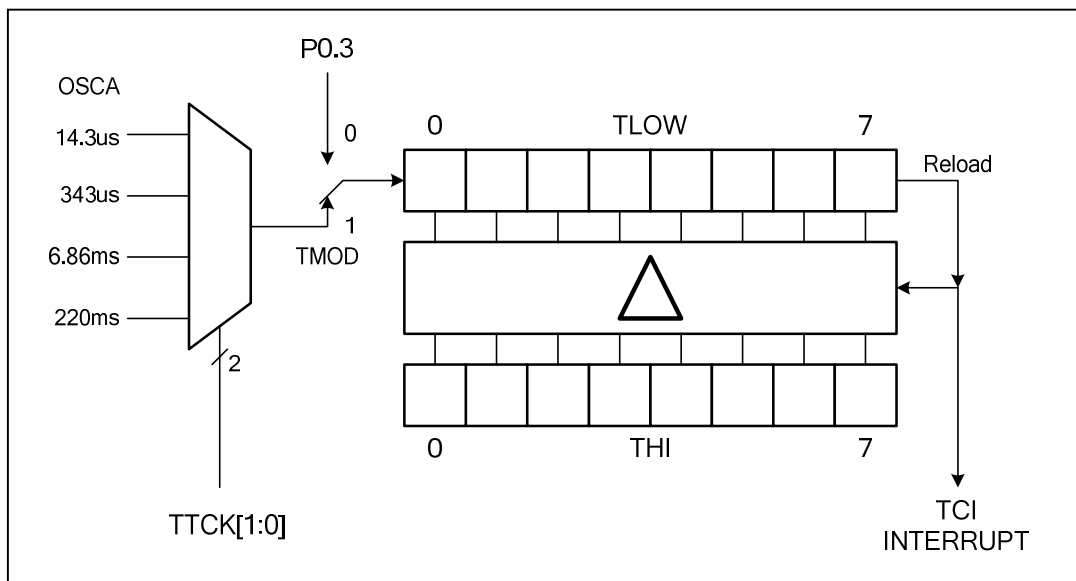




## 可编程定时器/计数器

定时器/计数器模块是一个简单的8位定时器或计数器。起始值可编程，在溢出时可以自动加载。TCC寄存器中的TMOD位用于选择计数器和定时器模式。计数器模式下，对P0.3引脚上的外部事件进行计数。定时器模式下，则对OSCA时钟源周期进行计数。如果CPU停止工作，OSCA时钟和掉电检测器仍继续运行。

图8. 定时器/计数器结构框图



定时器低字节(TLOW)用于对输入事件的计数，定时器的高字节(THI)则用于存储加载值。固件必须采用相同的数值初始化TLOW和THI，使其第一次计数值与后续计数值相同。TLOW不断计数，直到FFh，随后自动将THI的数值加载到TLOW。除非用固件修改，否则THI保持不变。采用TTCK[1:0]选择时钟源。下表描述了可选的分辨率和定时器范围。

表9. 可编程定时器配置

TMOD	TTCK[1:0]	CLOCK PERIOD	TIMER RANGE ( $t * 2^8$ )
1	0 0	14.3 $\mu$ s	3.66ms
1	0 1	343 $\mu$ s	87.9ms
1	1 0	6.86ms	1.76s
1	1 1	220ms	56.3s
0	N/A	Counter Mode	

## 2线从机外设接口模块

DS2790具有用于连接外部器件的2线串行外设接口。2线从机(TWS)外设允许中断驱动I<sup>2</sup>C或SMBus器件通信，只需占用最小的CUP开销。发射/接收数据寄存器(TWSTXD/RXD)完成字节级数据传输，TWS FIFO寄存器(TWSFIF)监视发射和接收缓冲器的使用情况。2线从机命令寄存器(TWSCMD)保存每个通信时序中MAXQ20内核所用到的命令字节。

通过TWS 配置寄存器(TWSCFG)实现2线接口的配置，允许系统软件改变DS2790的从机地址、控制时钟线路上的握手，以及控制总线超时设置。TWS与MAXQ20内核之间的异步接口受控于TWS产生的中断，该中断报告于中断寄存器(TWSINT)，并受中断屏蔽寄存器(TWSIM)控制。

图9. 2线从机配置寄存器(TWSCFG)

FIELD	BIT	FORMAT	ALLOWABLE VALUES
ADDR	15:9	R/W	2-Wire Slave Address Default = 0001011b
reserved	8:5	R	Reserved bits read as 0000b
TOUT_LONG	4	R/W	Lengthen Timeouts. Only valid if $T_{TIMEOUT}$ or $T_{LOW:SEXT}$ timeout is enabled. 0 = $T_{LOW:SEXT}$ – Nominal 15ms $T_{TIMEOUT}$ – Nominal 30ms 1 = $T_{LOW:SEXT}$ – Nominal 60ms $T_{TIMEOUT}$ – Nominal 120ms
TLS_DIS	3	R/W	$T_{LOW:SEXT}$ Disable 0 = $T_{LOW:SEXT}$ timeout is enabled 1 = $T_{LOW:SEXT}$ timeout is disabled
TTO_DIS	2	R/W	$T_{TIMEOUT}$ Disable 0 = $T_{TIMEOUT}$ is enabled 1 = $T_{TIMEOUT}$ is disabled
CMD_HM	1	R/W	Only valid if $CMD\_HS\_DIS = 0$ 0 = (CE) Clock Extend until command register release latch is cleared or clock extend timeout. 1 = (NACK) Nack the command byte if command register release latch is clear.
CMD_HM_DIS	0	R/W	Command Handshake Mode Disable 0 = Command Handshake Mode is enabled. 1 = Command unconditionally accepted.

注：时钟扩展和Ack/Nack生成由外设完成，无需MAXQ20内核的参与。总线超时条件的详细描述见2-Wire标准， $T_{TIMEOUT}$ 和 $T_{LOW:SEXT}$ 也由TWS硬件直接控制。

### 命令寄存器和握手信号

写操作时，从机地址后的第一个字节为命令字节。命令字节表示如何处理命令字节后的数据。在整个2线传输期间，软件可以访问该命令字节是极其重要的。因此，将命令字节存储到命令寄存器(TWSCMD)中，同时，2线主机和CPU之间的握手信号确保在接收到新的命令字节之前，CPU已对命令字节进行了处理。握手信号在2线配置寄存器(TWSCFG)中配置；可实现下列握手模式：

- $CMD\_HM\_DIS$ 产品 = 1,  $CMD\_HM = X$ 握手禁止。所有新命令字节都无条件写入TWSCMD寄存器，通过2线硬件发送应答(ACK)信号。
- 在接收新的命令字节之前， $CMD\_HM\_DIS = 0$ ,  $CMD\_HM = 0$ , TWSCMD寄存器为“忙”。TWSCMD寄存器将保持忙状态，不接收新的命令字节，直到CPU对TWSCMD寄存器执行一个“假”写操作为止。假写操作会清除TWSCMD寄存器的忙状态，以便接收新的命令字节。当TWSCMD寄存器为忙时，如果主机想要发送其他命令字节，2线硬件将扩展时钟；并一直保持，直到CPU对TWSCMD寄存器执行一个假写操作或达到SMBus超时极限值(如果使能)为止。
- $CMD\_HM\_DIS = 0$ ,  $CMD\_HM = 1$ 。在此模式下，当TWSCMD寄存器为忙时，如果主机想要发送其他命令字节，则2线硬件不应答(NACK)命令字节。主机可重复发送命令字节，直至命令字节被应答。

## 2线从机中断

当置位中断状态寄存器位的条件出现，并且2线从机屏蔽寄存器(TWSIM)中相应的中断屏蔽位被置位时，将产生中断。所有2线中断的屏蔽，都可以通过清零TWSIM中的相应位来实现。系统复位时，所有2线中断屏蔽位被自动清除。中断状态寄存器的长度为2字节，可由MAXQ20内核对其读取和写入。

与内核中其他高等级中断状态寄存器一样，当读取TWSINT寄存器时，将返回中断状态位的状态，而不改变其状态。通过写“0”可以清除边沿触发状态位。任何写“1”的操作都无效。在引发中断的事件结束后，电平触发中断状态位自动清除。

表10. 2线从机中断源

INTERRUPT (TWSINT)	MASK (TWSIM)	DESCRIPTION	TRIGGER
RXD_FULL	RXD_FULL_MASK	When the RXD FIFO is full.	Level
RXD_EMPTY	RXD_EMPTY_MASK	RXD buffer is empty.	Edge
RXD_BYTE	RXD_BYTE_MASK	Byte moved from the incoming shift register to the RXD FIFO.	Edge
RXD_CMD	RXD_CMD_MASK	Command byte receive completed.	Edge
TXD_FULL	TXD_FULL_MASK	TXD buffer is full.	Edge
TXD_EMPTY	TXD_EMPTY_MASK	When the TXD FIFO is empty.	Level
TXD_BYTE	TXD_BYTE_MASK	Byte moved from TXD FIFO to the outgoing shift register.	Edge
START	START_MASK	A start followed by the address defined in the configuration register was recognized. (This bit is not set during a repeated start condition.)	Edge
RESTART_WRITE	RESTART_WRITE_MASK	A repeated start followed by the address defined in the configuration register was received with the read/write bit clear.	Edge
RESTART_READ	RESTART_READ_MASK	A repeated start followed by the address defined in the configuration register was received with the read/write bit set.	Edge
STOP	STOP_MASK	After an address qualified Start or Restart, a STOP is recognized on the bus.	Edge
TIMEOUT	TIMEOUT_MASK	$T_{TIMEOUT}$ or $T_{LOW:SEXT}$ event recognized on the bus. Either timeout event will reset the TWS interface.	Edge

## 发送和接收数据缓冲器

由于一个通信命令字节经常伴随多个数据字节，因此TWS采用发送和接收缓冲器，以防止通信过程中数据丢失，并降低CPU开销。在CPU读取数据之前，从主机接收的数据直接进入8字节的先进先出接收缓冲器(RXD FIFO)。在主机读取之前，DS2790发送的数据存储到另一个的8字节发送FIFO缓冲器(TXD FIFO)。在通信期间，如果RXD FIFO缓冲器全满，或者TXD FIFO全空，接口将扩展总线时钟，以保持数据完整。

CPU可通过发送/接收数据寄存器(TWSTXD/RXD)访问TXD和RXD的FIFO。在主机读数据(TWS发送)期间，通过向TWSTXD/RXD寄存器写入数据，将数据压入TXD FIFO。同样地，在主机写操作(TWS接收)期间，通过读取TWSTXD/RXD寄存器，CPU将数据从RXD FIFO弹出。

接收到新的命令字节时(当命令握手使能, TWSCMD寄存器空闲, 或当命令握手禁止时), TXD和RXD FIFO 清空。在TWS FIFO 寄存器(TWSFIF)中, LRX[3:0]报告RXD FIFO中等待接收的字节数, LTX[3:0]报告TXD FIFO中将要发送的字节数。

### 超时和时钟扩展

DS2790接收事件(主机写)期间的时钟扩展, 用于延迟命令字节发送完之后ACK信号之前SCL的上升沿, 以及随后的所有ACK信号。如果RXD FIFO为满, 将扩展ACK信号之前的时钟低电平时间, 直到出现超时, 或RXD FIFO被读出且不为满时为止。

DS2790发送事件(主机读)期间进行时钟扩展, 用于延迟紧随地址信息后的ACK信号之后SCL的上升沿, 以及随后的所有ACK信号。如果TXD FIFO为空, 将扩展ACK信号之后的时钟低电平时间, 直到出现超时, 或RXD FIFO被写入, 并不再为空时为止。

$T_{TIMEOUT}$ 和 $T_{LOW:SEXT}$ 定时器检测2线总线的超时状态, 触发TWS复位内部状态机。这些定时器允许总线即使在故障状态(如器件热插拔)下也能保持有效。如果没有定时器, 这样的情况将导致总线闭锁, 禁止以后的通信。 $T_{TIMEOUT}$ 定时器在时钟的下降沿开始计数, 并在时钟的上升沿复位。如果定时器到达 $T_{TIMEOUT}$  (标称值30ms), 则释放时钟线路, 经过短暂的延迟后, 数据线也被释放。总线上出现开始(START)状态时,  $T_{LOW:SEXT}$ 定时器将复位。需要特别注意的是, 在重复启动条件期间, 不能对定时器复位。TWS保持时钟为低电平时, 定时器计数。当主机或其他从机保持时钟为低电平时, 定时器不计数。停止条件下定时器停止工作。如果定时器超时(标称值15ms), 则释放时钟线, 然后释放数据线。

TWSCFG寄存器中的TTO\_DIS位可禁止 $T_{TIMEOUT}$ 定时器, TLS\_DIS位则可禁止 $T_{LOW:SEXT}$ 。TWSCFG寄存器中的TOUT\_LONG位允许超时状态的标称值增加为原先的4倍。

### 命令代码

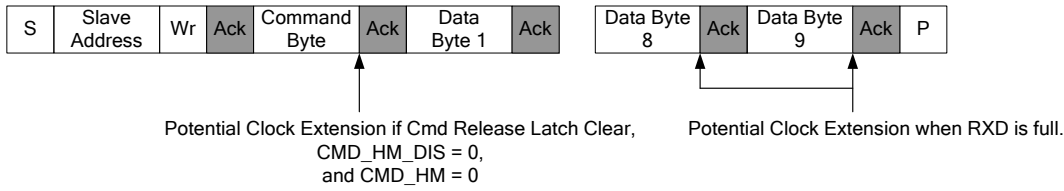
DS2790有两个保留命令代码: IC的软件上电复位(POR), 以及通过2线接口启动程序加载的指令。初次使能每条命令代码前, 应首先发送命令使能(FEh), 随后再发送指令码, 如图10所示。两条命令代码之后没有数据字节。两条指令之间的任何2线通信都将被忽略。2线编程步骤参见MAXQ系列用户指南: DS2790补充材料(English only)。这些命令代码都固化于DS2790内部, 不能改变。在器件工作期间, 系统固件应避免使用FEh命令代码。

表11. 2线接口命令代码

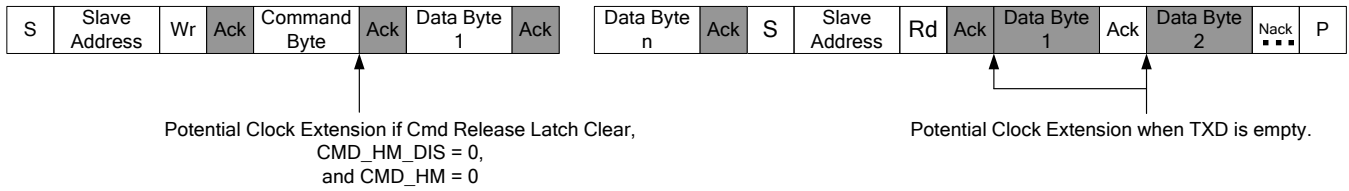
COMMAND	HEX CODE	PURPOSE
Command Enable	FEh	Enable soft POR or program command.
Soft POR	Repeated FEh	Causes a reset of the part.
Request Programming	FDh	Initiates programming over 2-wire interface.
<i>available</i>	00h-FCh, FFh	Defined by application firmware.

图 10.2 线通信实例

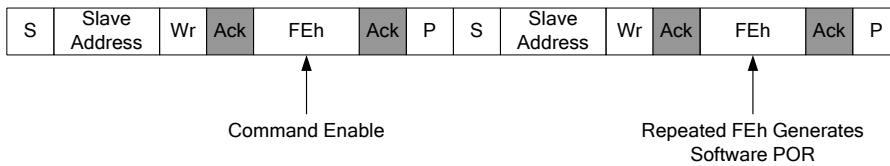
I<sup>2</sup>C/SMBus Write Data Sequence



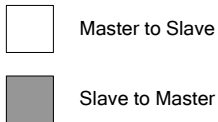
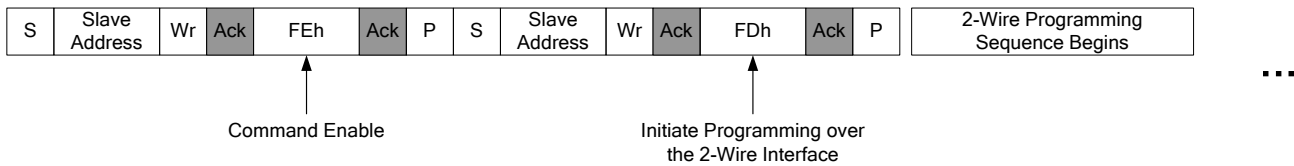
I<sup>2</sup>C/SMBus Read Data Sequence



DS2790 Software POR Sequence



DS2790 2-Wire Programming Request



## 模数转换

DS2790可对系统温度、电压、电流和累加电流进行实时测量。通过内部状态机器控制DS2790的模数转换，依次进行测量，并将其结果保存在存储器中。ADC的转换结果被映射至以字地址6003h开始的数据存储器中，如表12所示。程序应以字为单位读取测量值，确保该数值在指令之间保持不变。

DS2790电流测量系统能够提供中等分辨率的充电和放电电流的实时数据，同时可以累积高分辨率的平均数据，用于精确的库仑计数。通过采样串联检测电阻 $R_{SNS}$  (SNS1和SNS2之间)两端的压降来测量电流的大小。每次电流采样之间间隔 $1/f_{SAMP}$  (687 $\mu$ s)。所有采样取平均值，以报告电流、平均电流以及累加电流测量结果。

DS2790 通过测量 $V_{IN}$ 引脚和模拟地引脚 $AV_{SS}$ 之间的压差进行电压测量。每隔 $1/f_{SAMP}$  (687 $\mu$ s)进行一次电压采样。对多个采样值进行平均，以更新平均电压寄存器。

DS2790可以直接测量片上温度。每隔 $10/f_{SAMP}$  (6.87ms)进行一次温度采样。对多个采样值进行平均，以更新平均温度寄存器。

表22. ADC相关寄存器

WORD ADDRESS	ACCESS	DESCRIPTION
6003h	Read Only	Voltage Register
6004h	Read Only	Current Register
6005h	Read Only	Temperature Register
6006h	R/W	Accumulated Current Register
6007h	Read Only	Accumulated Current (Middle Word)
6008h	Read Only	Accumulated Current (Lower Word)
6009h	Read Only	Average Current Register
600Ah	R/W	ADC Configuration Register

## 电流测量

ADC输入通过SNS1和IS1，以及SNS2和IS2之间的内部10k $\Omega$ 电阻对检测电阻(SNS1和SNS2之间)两端的电压信号进行差分采样。采用10k $\Omega$ 电阻隔离ADC输入(IS1和IS2引脚)与检测电阻时，只需一个外部电容器便可实现RC滤波器。RC滤波器将脉冲负载或脉冲充电应用中的有效输入范围扩展至超过 $\pm 64$ mV。只要IS1和IS2上的差分信号电平不超过 $\pm 64$ mV，ADC就可精确测量大的峰值信号。

电流寄存器每隔88ms报告一次128个单独电流采样的平均值。所报告数值表示在88ms测量周期内的平均电流。平均电流寄存器每隔2.8s报告4096个电流采样的平均值。

图11和12规定了电流寄存器和平均电流寄存器的更新间隔和单位。数值以2的补码格式表示。正值表示充电电流( $V_{IS1} > V_{IS2}$ )，负值表示放电电流( $V_{IS2} > V_{IS1}$ )。高于寄存器最大值的正电流以最大值7FFFh表示，低于寄存器最小值的负电流以最小值8000h表示。

图11. 电流寄存器的格式

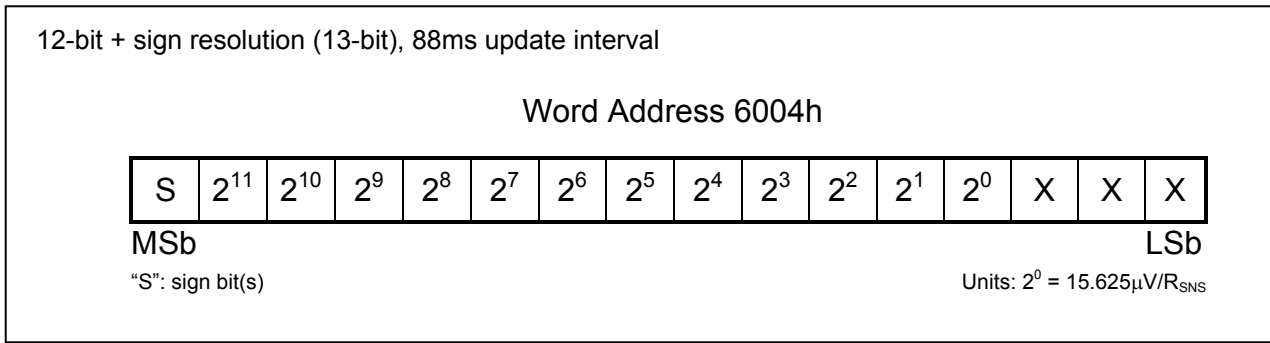
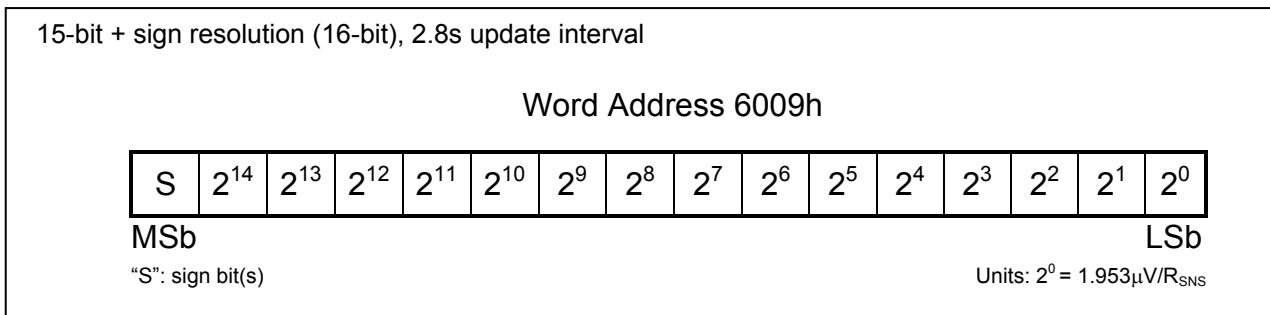


图12. 平均电流寄存器格式



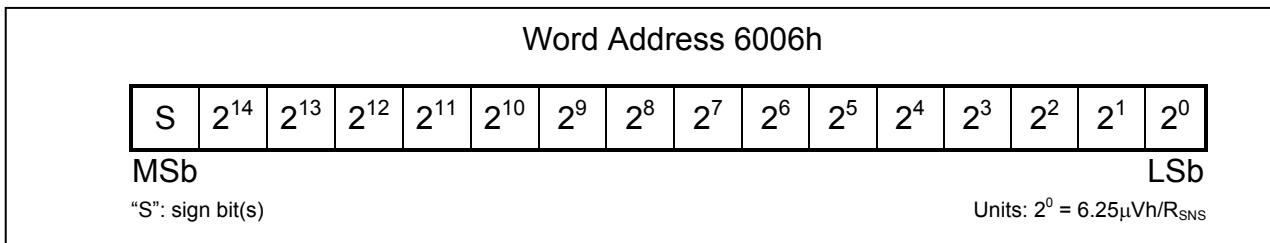
### 电流失调校准

器件自动运行连续失调校准，以修正电流测量系统中的失调。电流寄存器所报告的数值的最大失调为±0.5 位 (±7.8125μV)。平均电流寄存器所报告的数值的最大失调为±4 位 (±7.8125μV)。

### 电流累加

DS2790可进行电流测量，以实现库仑计数，在±64mV输入范围内，具有±2%的精度以及±3.9μV的误差。采用15mΩ检测电阻时，电流累加范围为±4.26A，同时还能以±195μA的精度测量待机电流。电流测量值在内部求和或累加，结果储存在累加电流寄存器(ACR)中。ACR的精度取决于电流测量精度和累加时基精度。16位ACR的范围为±204.8mVh，分辨率为6.25μVh。充电电流的累加值超过最大寄存器值时，则报告最大寄存器值；相反放电电流累加值低于最小寄存器值时，则报告最小寄存器值。可以对ACR进行读/写操作。

图13. 累加电流寄存器格式



固件可以从6007h和6008h的地址空间分别读取ACR分辨率的低32位(2<sup>-1</sup>至2<sup>-32</sup>位)。需要注意的是，由于低位来自于单独的地址字，因此不能确保读主ACR寄存器时，它们包含的数据来自同一次测量。然而，对地址6006h–6008h的连续两次读操作所得到的数据是源于同一次测量。写ACR寄存器时，ACR的低位自动清零。

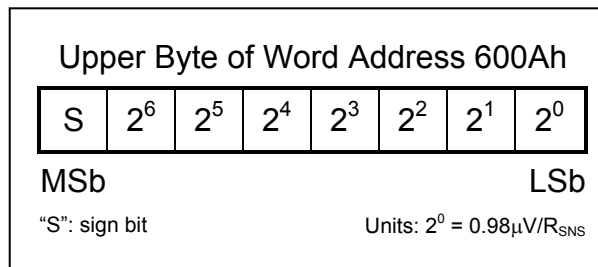
### 累加消隐

为了消除长时间的细小正失调误差造成的累积，该器件提供了失调消隐滤波器。通过置位ADC配置寄存器中的OBEN位使能消隐滤波器。当OBEN置位时，低于 $62.5\mu\text{V}$ 的充电电流(电流寄存器中的正值)不被累加到ACR。当 $R_{\text{SNS}} = 0.015\Omega$ 时，累计到ACR的最小充电电流为 $4.167\text{mA}$ 。

### 累加偏置

出于对系统误差或应用的特定需求的考虑，需要在电流累加过程中引入一个任意偏置。通过设置累加偏置值，可在电流累加过程中引入一个用户可编程的正或负偏置量。累加偏置值用于估计未流经检测电阻的电池电流，估计电池自放电电流，或修正累加到ACR寄存器中的失调误差。电流采样每一次，就将用户编程设置的二进制补码值加到ACR中。偏置控制的满量程为 $\pm 125\mu\text{V}$ ，以 $0.98\mu\text{V}$ 为最小间隔。当采用 $15\text{m}\Omega$ 检测电阻时，偏置控制的满量程则为 $\pm 8.33\text{mA}$ ，而最小间隔则为 $65.3\mu\text{A}$ 。累加偏置位区域位于ADC配置寄存器的高字节。

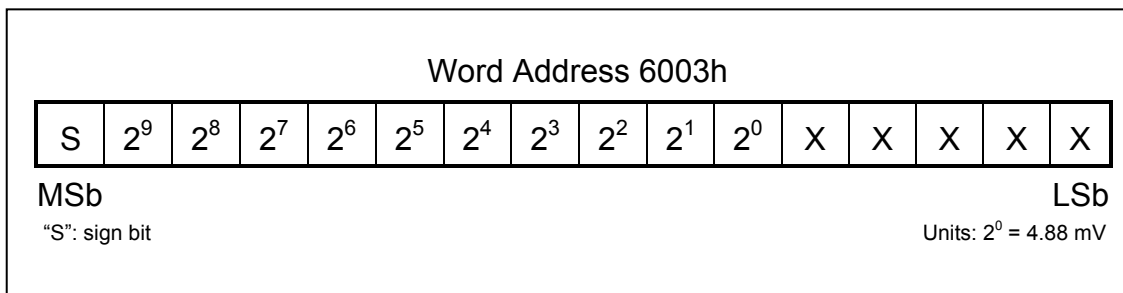
图14. 累加偏置区域



### 电压测量

DS2790连续测量引脚 $V_{\text{IN}}$ 和 $AV_{\text{SS}}$ 之间的电压，范围为 $0.0\text{V}$ 至 $V_{\text{FS}}$ ，电压寄存器每隔 $3.4\text{ms}$ 更新一次，采用二进制补码格式，分辨率为 $4.88\text{mV}$ 。电压高于最大寄存器值时，报告最大值。

图15. 电压寄存器格式

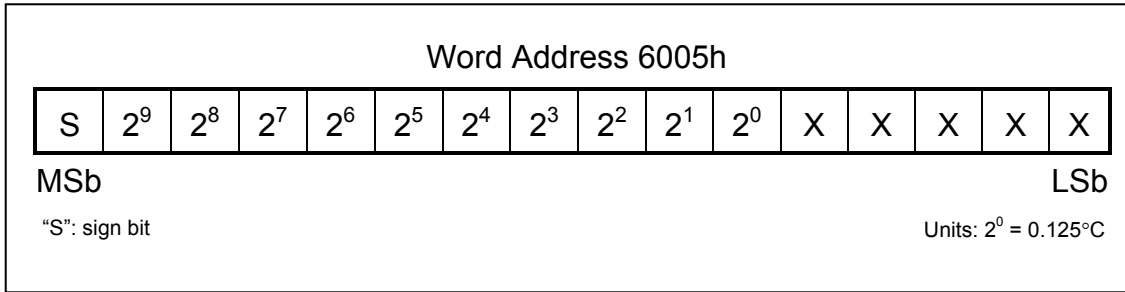


### 温度测量

DS2790采用内置温度传感器连续测量电池温度。温度测量范围为 $\pm 127^\circ\text{C}$ ，测量结果以二进制补码形式存放在温度寄存器中，分辨率为 $0.125^\circ\text{C}$ ，温度寄存器每 $220\text{ms}$ 更新一次。温度寄存器格式如图16所示。



图16. 温度寄存器格式



### ADC配置寄存器

ADC配置寄存器位于字地址600Ah，用来控制电流测量偏置和失调消隐以及保护电路的电流故障门限值。通过应用代码可以对ADC配置寄存器位进行读取或写入。COCT，DOCT和SCDT位功能在锂离子电池保护一节中进行了描述。

图17. ADC配置寄存器格式

ADDRESS	600AH	Format	BIT DEFINITION
Field	Bit	Format	Allowable Values
IBIAS	15:8	R/W	Accumulation Register Bias 8-bit 2's complement value that is added to the ACR on every update.
COCT	7:6	R/W	Charge Overcurrent Threshold—See Lithium-Ion Protection. See $V_{OC}$ in the specification table for limit tolerances. 0 0 = 16mV $V_{OC}$ 0 1 = 32mV $V_{OC}$ 1 0 = 48mV $V_{OC}$ 1 1 = 64mV $V_{OC}$
DOCT	5:4	R/W	Discharge Overcurrent and Short Circuit Thresholds—See Lithium-Ion Protection. See $V_{OC}$ and $V_{SC}$ in the specification table for limit tolerances. 0 0 = 16mV $V_{OC}$ , 100mV $V_{SC}$ 0 1 = 32mV $V_{OC}$ , 140mV $V_{SC}$ 1 0 = 48mV $V_{OC}$ , 180mV $V_{SC}$ 1 1 = 64mV $V_{OC}$ , 220mV $V_{SC}$
SCDT	3	R/W	Short Circuit Delay Time—See Lithium-Ion Protection. See $t_{SCD}$ in the specification table for limit tolerances. 0 = 250µs 1 = 2.0ms
<i>Reserved</i>	2:1	Read Only	Undefined
OBEN	0	R/W	Offset Blanking Enable 0 = All current measurements accumulated into the ACR. 1 = Positive current measurements less than 62.5µV/ $R_{SNS}$ not accumulated into the ACR.

## 锂离子电池保护

为安全起见，锂离子电池保护功能由一个完全独立的状态机控制。应用固件可以禁止保护FET，但仍然受制于保护器，不能使能FET。在正常工作期间(CPU或模拟模式)，DS2790持续检测电池电压和电流，以防止电池过充电(过压)、过放电(欠压)、过充和过放电流(过流，短路)以及温度超限(过热、低温)。保护条件和DS2790的响应如以下部分描述，参见表13和图18。

**表13. 锂离子电池保护条件和DS2790的响应**

CONDITION	ACTIVATION			RELEASE THRESHOLD
	THRESHOLD	DELAY	RESPONSE	
Overvoltage	$V_{IN} > V_{OV}$	$t_{OVD}$	CC Low	$V_{IN} < V_{CE}$ , or $V_{IS} \leq -2mV$
Undervoltage	$V_{IN} < V_{UV}$	$t_{UVD}$	CC Low, DC Low	$V_{PLS} > V_{IN} + 0.15V$ <sup>(1)</sup> (charger connected)
Overcurrent, Charge	$V_{IS} > V_{OC}$	$t_{OCD}$	CC Low, DC Low	$V_{PLS} < V_{DD} - V_{TP}$ <sup>(2)</sup>
Overcurrent, Discharge	$V_{IS} < -V_{OC}$	$t_{OCD}$	DC Low	$V_{PLS} > V_{DD} - V_{TP}$ <sup>(3)</sup>
Short Circuit	$V_{IS} > V_{SC}$	$t_{SCD}$	DC Low	$V_{PLS} > V_{DD} - V_{TP}$ <sup>(3)</sup>
Charge Overtemperature	$T_A > T_{CH}$ <sup>(4)</sup>		CC Low	$T_A \leq T_{CH}$ <sup>(4)</sup>
Charge Undertemperature	$T_A \leq T_{CL}$ <sup>(4)</sup>		CC Low	$T_A > T_{CL}$ <sup>(4)</sup>
Discharge Overtemperature	$T_A > T_{DH}$ <sup>(4)</sup>		DC Low	$T_A \leq T_{DH}$ <sup>(4)</sup>
Discharge Undertemperature	$T_A \leq T_{DL}$ <sup>(4)</sup>		DC Low	$T_A > T_{DL}$ <sup>(4)</sup>

$V_{IS} = V_{IS1} - V_{IS2}$ 。CC时，Off =  $V_{PLS}$ ，而DC时等于 $V_{DD}$ 。所有电压都是相对于 $V_{SS}$ 。I<sub>SNS</sub>表示SNS引脚流出的电流。

低温/过热条件与温度寄存器更新之间没有任何触发延迟。温度寄存器的结果每隔220ms取一次平均值，以防止MOSFET振荡。

**注1:** 当 $V_{IN} < V_{UV}$ 时，将延迟恢复，直至恢复充电电流(I<sub>RC</sub>)对电池充电，直至 $V_{IN}$ 超过 $V_{UV}$ 。

**注2:** 测试电流I<sub>TST</sub>由PLS流向V<sub>SS</sub> (下拉PLS)。

**注3:** 测试电流I<sub>TST</sub>由V<sub>DD</sub>流向PLS (上拉PLS)。

**注4:** 通过密码保护调节存储器中的TLIME位来控制温度故障保护的使能。温度故障门限取决于TLIM[1:0]的状态。详细情况请参考密码保护用户调节一节。

**过压，OV。**如果 $V_{IN}$ 的电池电压超过过压门限 $V_{OV}$ ，且持续时间大于过压延迟时间 $t_{OVD}$ ，则DS2790关闭外部充电FET，并将保护寄存器的OVF位置位。当电池电压下降低至充电使能门限 $V_{CE}$ 时，DS2790重新使能充电FET (除非被其它保护条件引起充电FET的关断)。过压期间放电保持使能，如果检测到 $V_{IS} \leq -2mV$ 的放电电流，则在 $V_{IN} < V_{CE}$ 之前，DS2790将重新使能充电FET。

**欠压，UV。**如果电池电压跌落至低于欠压门限 $V_{UV}$ ，且持续时间大于欠压延迟时间 $t_{UVD}$ ，则DS2790关闭充电和放电FET，并将保护寄存器的UVF位置位。DS2790提供PLS和V<sub>DD</sub>之间的限流(I<sub>RC</sub>)恢复充电通道，逐渐对几乎深度放电的电池进行充电。当 $0 \leq V_{IN} < V_{CE}$ ，恢复充电路径使能。一旦 $V_{IN}$ 超过 $V_{UV}$ ，DS2790返回至正常工作模式。

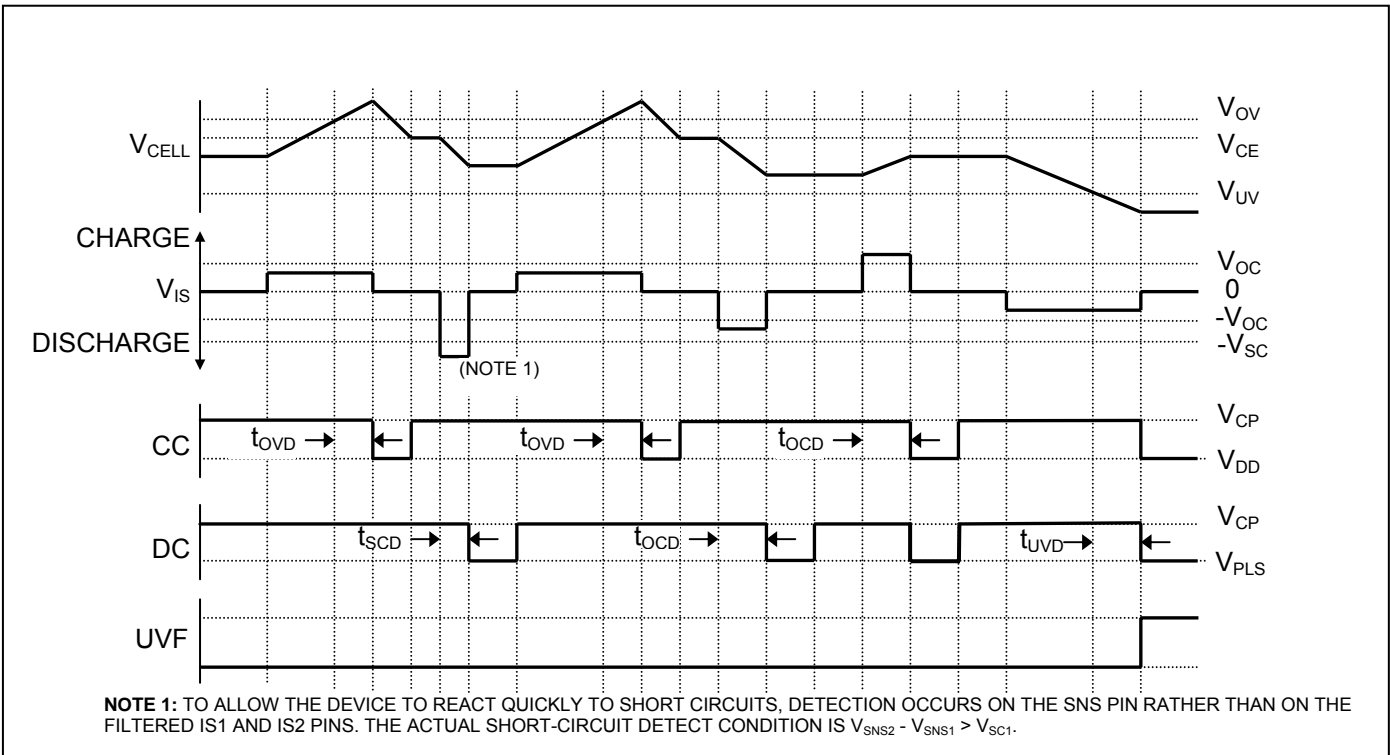
**充电过流，COC。**IS1引脚与IS2引脚的压差( $V_{IS} = V_{IS1} - V_{IS2}$ )是滤波后电流检测电阻两端的压降。如果 $V_{IS}$ 超过过流门限 $V_{OC}$ ，且持续时间大于过流延迟时间 $t_{OCD}$ ，则DS2790关闭两个外部FET，并将保护寄存器中的COCF位置位。除非PLS引脚上的电压跌落至 $V_{DD} - V_{TP}$ 以下，否则充电电流通路不会恢复。DS2790可提供由PLS流向V<sub>SS</sub>之间的I<sub>TST</sub>测试电流，可以拉低PLS，来检测不正常的充电电流源是否断开。通过ADC配置寄存器的COCT位设置充电V<sub>OC</sub>的门限值。

**放电过流, DOC。** 如果  $V_{IS}$  低于  $-V_{OC}$ , 并且持续时间大于  $t_{OCD}$ , DS2790 关闭外部放电 FET, 并将保护寄存器中的 DOCF 位置位。除非 PLS 上的电压上升至  $V_{DD} - V_{TP}$ , 否则放电电流通路不会恢复。DS2790 提供由  $V_{DD}$  流向 PLS 的测试电流  $I_{TST}$ , 上拉 PLS 来检测不正常的低阻抗负载是否断开。可通过 ADC 配置寄存器的 DOCT 位设置放电  $V_{OC}$  的门限值。

**短路, SC。** 如果 SNS2 引脚上的电压相对于 SNS1 的压差高于短路门限  $V_{SC1}$ , 且持续时间大于短路延迟时间  $t_{SCD}$ , 则 DS2790 关闭外部放电 FET, 并将保护寄存器的 SCF 位置位。除非 PLS 上的电压上升至  $V_{DD} - V_{TP}$ , 否则放电电流通路不会恢复。DS2790 提供了由  $V_{DD}$  流向 PLS 之间的测试电流  $I_{TST}$ , 上拉 PLS 检测短路电流是否断开。通过 ADC 配置寄存器的 DOCT 位设置  $V_{SC}$  的门限值。通过 ADC 配置寄存器的 SCDT 位设置  $t_{SCD}$  的门限值。如果短路使  $V_{DD}$  下跌, 另一个短路保护功能可在  $t_{SSCD}$  周期内禁止放电 FET。

**充电/放电 过热/低温, DOT, DUT。** 假设无其他故障状态, 当温度高于  $T_{CH}$ , 或低于等于  $T_{CL}$  时, CC 引脚使能。当温度高于  $T_{DH}$  或低于等于  $T_{DL}$  时, DC 引脚禁止。当温度处于上述两个范围内时, 这两个控制引脚都使能。温度保护无滞后或延迟周期。通过用于软件将 TLIME 位置 1 来使能温度保护。通过加密存储器中的 TLIM0 和 TLIM1 位定义过热/低温门限值。

图18. 锂离子电池保护电路实例波形



**结论:** 上述所有保护状态连同温度保护功能都会对 CC 和 DC 输出产生影响。

DC =  $\overline{(\text{Undervoltage})}$  and  $\overline{(\text{Overcurrent, Either Direction})}$  and  $\overline{(\text{Short Circuit})}$  and  $\overline{(\text{Discharge Overtemperature if enabled})}$  and  $\overline{(\text{Discharge Undertemperature if enabled})}$  and  $(DE = 1)$  and SLEEP

CC =  $\overline{(\text{Overvoltage})}$  and  $\overline{(\text{Undervoltage})}$  and  $\overline{(\text{Overcurrent, Charge Direction})}$  and  $\overline{(\text{Charge Overtemperature if enabled})}$  and  $\overline{(\text{Charge Undertemperature if enabled})}$  and  $(CE = 1)$  and SLEEP

## 保护寄存器

保护寄存器允许系统软件决定是否进入故障保护状态，以及是使能什么故障保护。受保护的故障发生时，相应的保护标志置位。故障消失后，该标志仍保持置位，直到系统软件将其清除。系统软件还能通过清除充电使能或放电使能位，禁止充电或放电，也可用PMM位完全禁止ADC和/或保护FET。系统软件无法消除故障状态和使能FET。

图19. 保护寄存器格式(PROT)

FIELD	BIT	FORMAT	DEFINITION
COCF	15	R/W	Charge Overcurrent Flag. Set to 1 by an COC fault condition. Can only be reset by system software after fault is corrected.
DOCF	14	R/W	Discharge Overcurrent Flag. Set to 1 by a DOC fault condition. Can only be reset by system software after fault is corrected.
SCF	13	R/W	Short Circuit Flag. Set to 1 by a SC fault condition. Can only be reset by system software after fault is corrected.
OVF	12	R/W	Overvoltage Flag. Set to 1 by an OV fault condition. Can only be reset by system software after fault is corrected.
UVF	11	R/W	Undervoltage Flag. Set to 1 by a UV fault condition. Can only be reset by system software after fault is corrected.
<i>Reserved</i>	10	Read Only	Undefined
CC	9	Read Only	CC Pin Mirror. This bit mirrors the state of the CC pin.
DC	8	Read Only	DC Pin Mirror. This bit mirrors the state of the DC pin.
<i>Reserved</i>	7:4	Read Only	Undefined
CE	3	R/W	Charge Enable. 0 = Charge FET is disabled. 1 = Charge FET is enabled unless disabled by fault. Writing this bit to 1 will not override a fault condition.
DE	2	R/W	Discharge Enable. 0 = Discharge FET is disabled. 1 = Discharge FET is enabled unless disabled by fault. Writing this bit to 1 will not override a fault condition.
PMM	1:0	R/W	Protection and Measurement Modes. 0 0 = ADC disabled, CC and DC low. 0 1 = ADC enabled, CC and DC low. 1 0 = ADC enabled, CC and DC low. 1 1 = ADC enabled, CC and DC high.

## 调节保护门限

保护门限在两个位置进行设置。充电过流门限、放电过流门限、短路电流门限以及短路延迟门限在ADC配置寄存器的600Ah单元设置。过压、欠压以及所有温度门限存储在加密保护的存储器中。参见*加密保护的用户调节*部分。

## 高边N沟道保护FET

DS2790通过由CC和DC引脚控制的外部高边N-FET 对充电和放电进行控制。内部电荷泵产生驱动外部FET所需的电压。CP和VSS引脚间连接的外部电容器存储DS2790所需的电荷，以维持CC和DC输出。禁止放电时，DS2790在内部将DC连接至V<sub>SS</sub>。禁止充电时，DS2790在内部将CC连接至V<sub>DD</sub>。若要使能充电或放电，DS2790通过内部上拉CC和DC至CP电压驱动相应的FET栅极至V<sub>OCP</sub>。选择外部FET时，系统设计人员应该考虑以下几个问题：

- 栅-源电压。外部FET必须能够承受其栅极和源极引脚之间的电压，至少为电荷泵电压 $V_{OCP}$ ，以避免损坏。
- 栅极漏电流。两个外部FET的栅极漏电流必须小于 $0.9\mu A$ ，确保CC和DC满足 $V_{OCP}$ 规定要求。

### 加密保护的用户调节

通过程序EEPROM中的用户调节(User Trim) (字地址001Dh–001Fh)，系统软件可以改变IC的温度和电压保护等级、2线从地址以及电流测量增益。通过位于地址001Dh低字节的Trim Key可以使能用户调节值。如果Trim Key设置为76h，则用户调节值可替代默认值。如果Trim Key被设置为其他值，则选择默认调节值。需要注意的是，所有用户修改值既可以全部使能，也可以全部禁止。图20所示为所有可以调节的值的格式及其默认值。

图20. 用户调节寄存器

ADDRESS	001Dh		BIT DEFINITION
Field	Bit	Format	Allowable Values
Unused	15	R/W	Undefined—General purpose
Slave Address	14:8	R/W	2-Wire Slave Address Valid only if Trim Key = 76h Default = 0001011b
Trim Key	7:0	R/W	Trim Key Enables or disables all other user trim values. 76h = All User Trim values valid. Other = All User Trim values invalid. Default trim used.

ADDRESS	001Eh		BIT DEFINITION
Field	Bit	Format	Allowable Values
IG	15:8	R/W	Current Gain Trim These bits adjust the current gain by $\pm 25\%$ . The most significant bit is the 2's complement sign bit, 1 LSB = 0.195%.  Example: A4h (-92d) adjusts the trim by -17.94%.  Valid only if Trim Key = 76h Default = Factory trim value
SRTC	7:0	R/W	Sense Resistor Temperature Coefficient These bits adjust the current gain based on temperature of the sense resistor. 1 LSB = 30.5ppm/ $^{\circ}C$ .  Example: 1Ah (26d) adjusts current measurements for a sense resistor with a 793ppm/ $^{\circ}C$ temperature coefficient.  Valid only if Trim Key = 76h Default = 00h

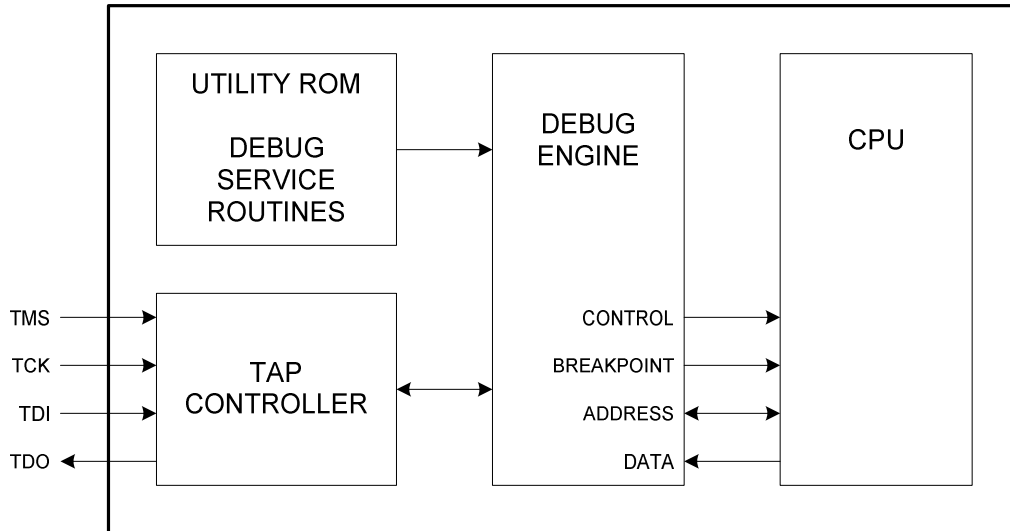
Address	001Fh		Bit Definition																									
Field	Bit	Format	Allowable Values																									
<i>Unused</i>	15:13	R/W	Undefined – General purpose																									
UVT	12:8	R/W	<p>Undervoltage Threshold The Undervoltage threshold ranges from 2.30V to 2.90V and is calculated by the equation:</p> $V_{UV} = 2.90V - 0.0195V \times UVT[4:0]$ <p>Valid only if Trim Key = 76h Default = 17h (2.45V)</p>																									
TLIME	7	R/W	<p>Temperature Limit Enable 0 = Disables Lithium-Ion protection based on temperature. 1 = Enables temperature protection defined by TLIM[1:0] bits. Valid only if Trim Key = 76h Default = 0</p>																									
TLIM	6:5	R/W	<p>Temperature Limit Thresholds</p> <table style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th></th> <th>T<sub>CL</sub></th> <th>T<sub>CH</sub></th> <th>T<sub>DL</sub></th> <th>T<sub>DH</sub></th> </tr> </thead> <tbody> <tr> <td>0 0 =</td> <td>-3°C</td> <td>53°C</td> <td>-23°C</td> <td>63°C</td> </tr> <tr> <td>0 1 =</td> <td>-3°C</td> <td>58°C</td> <td>-23°C</td> <td>68°C</td> </tr> <tr> <td>1 0 =</td> <td>-23°C</td> <td>73°C</td> <td>-23°C</td> <td>73°C</td> </tr> <tr> <td>1 1 =</td> <td>-43°C</td> <td>88°C</td> <td>-43°C</td> <td>88°C</td> </tr> </tbody> </table> <p>Valid only if Trim Key = 76h and TLIME = 1 Default = 0 0</p>		T <sub>CL</sub>	T <sub>CH</sub>	T <sub>DL</sub>	T <sub>DH</sub>	0 0 =	-3°C	53°C	-23°C	63°C	0 1 =	-3°C	58°C	-23°C	68°C	1 0 =	-23°C	73°C	-23°C	73°C	1 1 =	-43°C	88°C	-43°C	88°C
	T <sub>CL</sub>	T <sub>CH</sub>	T <sub>DL</sub>	T <sub>DH</sub>																								
0 0 =	-3°C	53°C	-23°C	63°C																								
0 1 =	-3°C	58°C	-23°C	68°C																								
1 0 =	-23°C	73°C	-23°C	73°C																								
1 1 =	-43°C	88°C	-43°C	88°C																								
OVT	4:0	R/W	<p>Overvoltage Threshold The Overvoltage threshold ranges from 4.25V to 4.55V and is calculated by the equation:</p> $V_{OV} = 4.25V + 0.00977V \times OVT[4:0]$ <p>The enable threshold V<sub>CE</sub> is always fixed at 0.1V below V<sub>OV</sub>. Valid only if Trim Key = 76h Default = 0Ah (4.35V)</p>																									

## 在线调试

通过JTAG兼容的测试访问端口可提供嵌入式调试功能。嵌入式调试硬件和嵌入式ROM固件针对用户应用提供了在线调试功能，无需昂贵的在线仿真器。图21所示为在线调试器的结构框图。在线调试具有以下特性：

- 一个硬件调试引擎
- 一组寄存器可为寄存器、代码或数据访问设置断点 (ICDA, ICDB, ICDC, ICDD, ICDF, ICDT0和ICDT1)
- 一套存储在固定用途ROM中的调试服务程序。

图21. 在线调试器



嵌入式硬件调试引擎是微控制器内独立的硬件模块。调试引擎能检测内部活动，并且当CPU执行用户代码时，与所选的内部寄存器相合。硬件和软件特性使在线调试具有两个基本模式。

- 背景模式，当CPU连续全速运行应用软件时，允许主机配置及设置在线调试器。调试模式可从背景模式中调用。
- 调试模式允许调试引擎接管CPU的控制，提供读/写访问内部寄存器和存储器，以及单步跟踪。

## 应用

DS2790的低功耗、高性能RISC架构使其非常适合需要高效计算和模拟测量性能的便携式或电池供电应用。高吞吐率内核可通过2线和JTAG接口在线编程，允许固件升级，便于开发代码。多种外围接口对应用非常有益，使得微控制器可以和许多外部设备进行通讯。集成的电荷泵、高边N-FET驱动器以及ADC可以测量电池电压和监视电流。DS2790的高集成度减少了元件数量和电路板空间，这些都是便携式系统设计中的关键因素。

DS2790非常适合电量计、传感器信号调理以及数据采集应用。

## 补充文档

要充分利用本器件的所有功能，设计者必须具备以下四篇文档。本数据资料中包含了引脚说明、功能概述和电气特性。勘误表中给出了与已发布资料中的规格的差异之处。用户指南提供了器件功能和操作的详细信息。这些文档可以从[www.maxim-ic.com.cn/DS2790](http://www.maxim-ic.com.cn/DS2790)下载。

- DS2790数据资料，包含电气/时序特性以及引脚说明，可从[www.maxim-ic.com.cn/DS2790](http://www.maxim-ic.com.cn/DS2790)下载。
- DS2790勘误表，可从[www.maxim-ic.com.cn/errata](http://www.maxim-ic.com.cn/errata)下载。
- MAXQ 系列用户指南(English only)，包含微处理器内核功能和操作的详细信息，包括如何编程可从[www.maxim-ic.com.cn/products/microcontrollers/user\\_guides.cfm](http://www.maxim-ic.com.cn/products/microcontrollers/user_guides.cfm)下载。
- MAXQ 系列用户指南，DS2790 补充材料(English only)，包含DS2790特有功能的详细信息可从[www.maxim-ic.com.cn/DS2790UG](http://www.maxim-ic.com.cn/DS2790UG)下载。

## 开发和技术支持

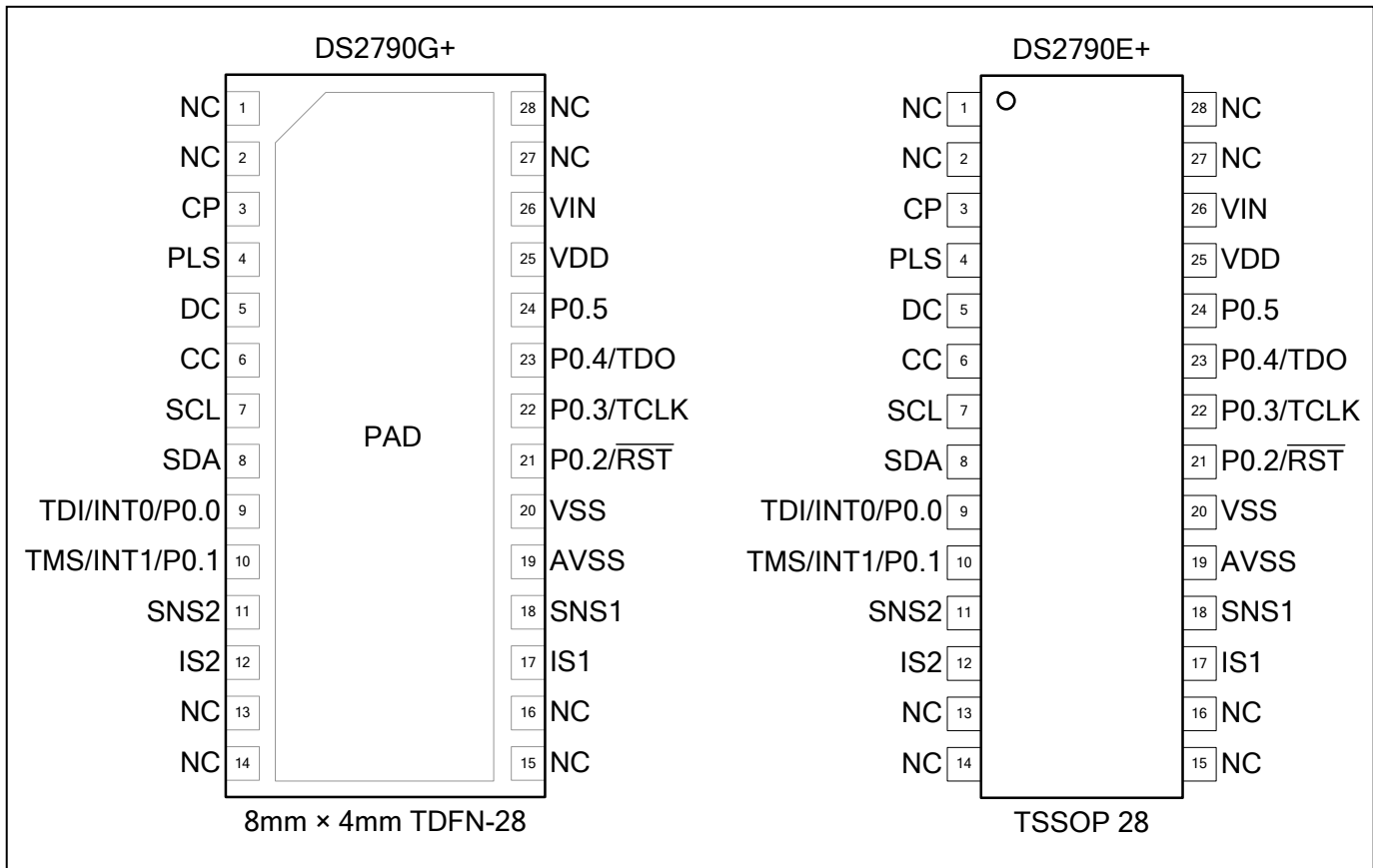
Maxim/Dallas Semiconductor以及第三方供应商为该微控制器提供了多种开发工具。这些工具功能丰富、价格适中，主要包括：

- 编译器
- 在线仿真器
- 集成开发环境(IDE)
- 用于编程和调试的JTAG至串口转换器
- 用于编程和调试的USB至JTAG转换器

通过下面的电子邮件地址可以获得技术支持：[batterymanagement.support@dalsemi.com](mailto:batterymanagement.support@dalsemi.com) (English only)。



## 引脚配置



## 封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询[www.maxim-ic.com.cn/DallasPackInfo](http://www.maxim-ic.com.cn/DallasPackInfo)。)

## Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299