
EM78P257

**8-Bit Microcontroller
with OTP ROM**

**Product
Specification**

Doc. VERSION 1.4

ELAN MICROELECTRONICS CORP.


July 2004



Trademark Acknowledgments:

IBM is a registered trademark and PS/2 is a trademark of IBM.

Windows is a trademark of Microsoft Corporation.

ELAN and ELAN logo  are trademarks of ELAN Microelectronics Corporation.

Copyright © 2005 by **ELAN Microelectronics Corporation**

All Rights Reserved

Printed in Taiwan

The contents of this specification are subject to change without further notice. ELAN Microelectronics assumes no responsibility concerning the accuracy, adequacy, or completeness of this specification. ELAN Microelectronics makes no commitment to update, or to keep current the information and material contained in this specification. Such information and material may change to conform to each confirmed order.

In no event shall ELAN Microelectronics be made responsible for any claims attributed to errors, omissions, or other inaccuracies in the information or material contained in this specification. ELAN Microelectronics shall not be liable for direct, indirect, special incidental, or consequential damages arising from the use of such information or material.

The software (if any) described in this specification is furnished under a license or nondisclosure agreement, and may be used or copied only in accordance with the terms of such agreement.

ELAN Microelectronics products are not intended for use in life support appliances, devices, or systems. Use of ELAN Microelectronics product in such applications is not supported and is prohibited.

NO PART OF THIS SPECIFICATION MAY BE REPRODUCED OR TRANSMITTED IN ANY FORM OR BY ANY MEANS WITHOUT THE EXPRESSED WRITTEN PERMISSION OF ELAN MICROELECTRONICS.



ELAN MICROELECTRONICS CORPORATION

Headquarters:

No. 12, Innovation Road 1
Hsinchu Science Park
Hsinchu, Taiwan 30077
Tel: +886 3 563-9977
Fax: +886 3 563-9966
<http://www.emc.com.tw>

Hong Kong:

Elan (HK) Microelectronics Corporation, Ltd.
Rm. 1005B, 10/F Empire Centre
68 Mody Road, Tsimshatsui
Kowloon, HONG KONG
Tel: +852 2723-3376
Fax: +852 2723-7780
elanhk@emc.com.hk

USA:

Elan Information Technology Group
1821 Saratoga Ave., Suite 250
Saratoga, CA 95070
USA
Tel: +1 408 366-8223
Fax: +1 408 366-8220

Europe:

Elan Microelectronics Corp. (Europe)

Siewerdstrasse 105
8050 Zurich, SWITZERLAND
Tel: +41 43 299-4060
Fax: +41 43 299-4079
<http://www.elan-europe.com>

Shenzhen:

Elan Microelectronics Shenzhen, Ltd.

SSMEC Bldg., 3F, Gaoxin S. Ave.
Shenzhen Hi-Tech Industrial Park
Shenzhen, Guangdong, CHINA
Tel: +86 755 2601-0565
Fax: +86 755 2601-0500

Shanghai:

Elan Microelectronics Shanghai Corporation, Ltd.

23/Bldg. #115 Lane 572, Bibo Road
Zhangjiang Hi-Tech Park
Shanghai, CHINA
Tel: +86 021 5080-3866
Fax: +86 021 5080-4600

Contents

1	概括描述.....	1
2	功能特点.....	1
3	引脚配置.....	2
4	功能描述.....	6
4.1	工作寄存器.....	6
4.1.1	R0 (间接寻址寄存器).....	6
4.1.2	R1(时钟/计数器)/TCC.....	6
4.1.3	R2 (程序计数器)&和堆栈/PC.....	7
4.1.3	R3 (状态寄存器).....	8
4.1.5	R4 (RAM 选择寄存器).....	9
4.1.6	R5 ~ R6 (Port 5 ~ Port 6).....	9
4.1.7	R7 (Port 7).....	10
4.1.8	R9 (比较器输出状态寄存器和 TCC 状态寄存器).....	10
4.1.9	RA (TCC 控制寄存器(1)).....	10
4.1.10	RB (TCC 控制寄存器(2)).....	11
4.1.11	RC (TCC 预除计数器).....	11
4.1.12	RD (红外 (IR) 控制寄存器).....	11
4.1.13	RE (鼠标控制寄存器).....	12
4.1.14	RF (中断状态寄存器).....	12
4.1.15	R10 ~ R3F.....	13
4.2	特殊功能寄存器.....	13
4.2.1	A (累加器).....	13
4.2.2	CONT (控制寄存器).....	13
4.2.3	IOC50 ~ IOC70 (I/O 控制寄存器).....	14
4.2.4	IOC80 (TCC 控制寄存器).....	14
4.2.5	IOC90 (比较 (CMP) 控制寄存器).....	15
4.2.6	IOCA0 (比较器负输入端组合).....	19
4.2.7	IOCB0 (Pull-down Control Register 下拉控制寄存器).....	20
4.2.8	IOCC0 (Open-drain Control Register 漏极开路控制寄存器).....	20
4.2.9	IOCD0 (Pull-high Control Register 上拉控制寄存器).....	21
4.2.10	IOCE0 (WDT Control Register 看门狗控制寄存器).....	21
4.2.11	IOCF0 (Interrupt Mask Register 中断屏蔽寄存器).....	22
4.2.12	IOC51 (TCCA 计数器).....	23
4.2.13	IOC61 (TCCBL 计数器)/LSB 计数器.....	23
4.2.14	IOC71 (TCCBH 计数器)/MSB 计数器.....	23
4.2.15	IOC81 (TCCC 计数器).....	23
4.2.16	IOC91 (低电平时间寄存器).....	23

4.2.17	IOCA1 (高电平时间寄存器)	23
4.2.18	IOCB1 (脉冲时间寄存器)	24
4.3	TCC/WDT & Prescaler	24
4.4	I/O Ports	25
4.5	复位和唤醒	27
4.5.1	复位	27
4.5.2	/RESET 配置	33
4.5.3	状态寄存器的 RST、T 和 P 的状态	33
4.6	中断	34
4.7	定时器/计数器	36
4.7.1	概述	36
4.7.2	功能描述	36
4.7.3	相关寄存器编程	37
4.8	比较器	37
4.8.1	外部参考信号	38
4.8.2	比较器的输出	39
4.8.3	相关寄存器的编程	40
4.8.4	中断	40
4.8.5	从 SLEEP 模式唤醒	40
4.9	振荡器	41
4.9.1	振荡器模式	41
4.9.2	晶体振荡/陶瓷谐振 (XTAL)	41
4.9.3	外部 RC 振荡模式	42
4.9.4	用内部 C 的 RC 振荡模式	43
4.9.5	内部 RC 振荡模式	44
4.10	上电方面	44
4.10.1	可编程的振荡器建立时间	44
4.10.2	外部上电复位电路	44
4.10.3	残留电压保护	45
4.11	鼠标应用模式	46
4.11.1	概述及特性	46
4.11.2	功能描述	47
4.11.3	可编程的相关寄存器	47
4.11.4	MOUSE 模式时序	49
4.12	红外遥控应用模式	51
4.12.1	概述和特性	51
4.12.2	功能描述	53
4.12.3	管脚描述	54
4.12.4	相关寄存器的编程	54
4.12.5	IR 模式时序	56

4.13	CODE OPTION	57
4.13.1	Code Option 寄存器 (Word 0).....	57
4.13.2	用户 ID 寄存器 (Word 1).....	59
4.14	指令集	59
4.15	时序图表.....	62
5	极限参数.....	63
6	电气特性.....	63
6.1	直流电气特性.....	63
6.2	交流电器特性.....	64
6.3	装置特性.....	65

附录

A	封装类型.....	76
B	封装资料.....	76
B.1	18-Lead Plastic Dual in line (PDIP) — 300 mil.....	76
B.2	18-Lead Plastic Small Outline (SOP) — 300 mil.....	77
B.3	20-Lead Plastic Shrink Small Outline (SSOP) — 209 mil	77
B.4	20-Lead Plastic Dual in line (PDIP) — 300 mil.....	78
B.5	20-Lead Plastic Small Outline (SOP) — 300 mil.....	78



Specification Revision History

Doc. Version	Revision Description	Date
1.0	初版	05/06/2002
1.1	增加了 AKM/BKM 封装类型，RC 漂移比率，直流及交流电气特性	03/18/2003
1.2	删除了 BKM 封装类型，改变上电复位内容	06/27/2003
1.3	增加直流、交流曲线	05/23/2004
1.4	删除了 TCCA、TCCB、TCCC 的预除比器因子	07/27/2004

1 概括描述

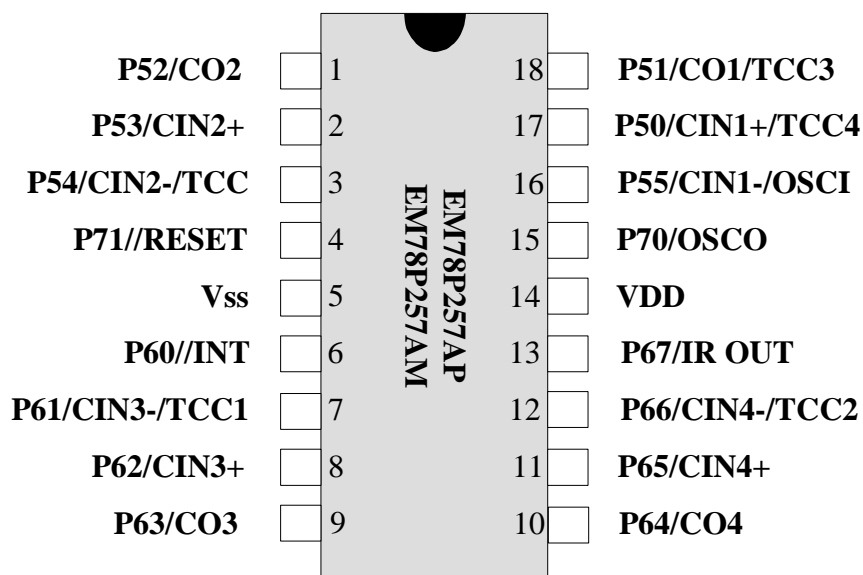
EM78P257是一个低功耗高速度CMOS技术的8位微控制器。它内部包含一个2K*13位的一次性可编程只读存储器(OTP-ROM)。它提供了一个加密位以防止用户的程序被侵入，同时有12个选择位满足用户的需求。

2 功能特点

- 工作电压范围: 2.3V~5.5V
- 工作温度范围: 0°C~70°C
- 工作频率范围: (每指令周期2个振荡时)
 - 晶体模式: DC ~ 20MHz/2clks,5V; DC ~ 8MHz/2clks,3V
 - RC 模式: DC ~ 4MHz/2clks,5V; DC ~ 4MHz/2clks,3V
- 低功耗:
 - 小于 1.5 mA , 在5V/4MHz条件;
 - 典型 15 μ A, 在3V/32KHz条件;
 - 典型 1 μ A, 在睡眠模式下;
- 内建RC振荡器(4MHz,1MHz,455KHz,32.768KHz)
- RC振荡模式有内置电容器
- 可编程振荡建立时间 (1ms , 18ms)
- 独立可编程WDT预除器
- 一个配置寄存器以匹配用户需要, 提供用户ID码供客户使用
- 80 \times 8 片内寄存器 (SRAM, 通用寄存器)
- 2K \times 13 片内ROM
- 双向IO口
- 8级堆栈供子程序嵌套
- 8-bit实时钟计数器(TCC), 可选择信号源和触发沿, 溢出中断.
- 4 组比较器
- 易于 IR (红外遥控) 应用电路
- 易于 MOUSE 应用电路
- 省电(SLEEP)模式
- 5个中断源
 - TCC 溢出中断
 - 输入状态变化中断(可从SLEEP模式唤醒)

- 外部中断
- IR输出中断
- 比较器状态改变中断
- 可编程自由运行WDT（看门狗定时器）
- 8个可编程上拉IO脚
- 8个可编程漏极开路IO脚
- 8个可编程下拉IO脚.
- 每指令周期两个时钟.
- 封装类型:
 - 18 pin DIP 300mil: EM78P257AP
 - 20 pin DIP 300mil : EM78P257BP
 - 18 pin SOP 300mil : EM78P257AM
 - 20 pin SOP 300mil : EM78P257BM
 - 20 pin SSOP 209mil : EM78P257AKM
- 上电电压检测对EM78P257A及EM78P257B都有效

3 引脚配置



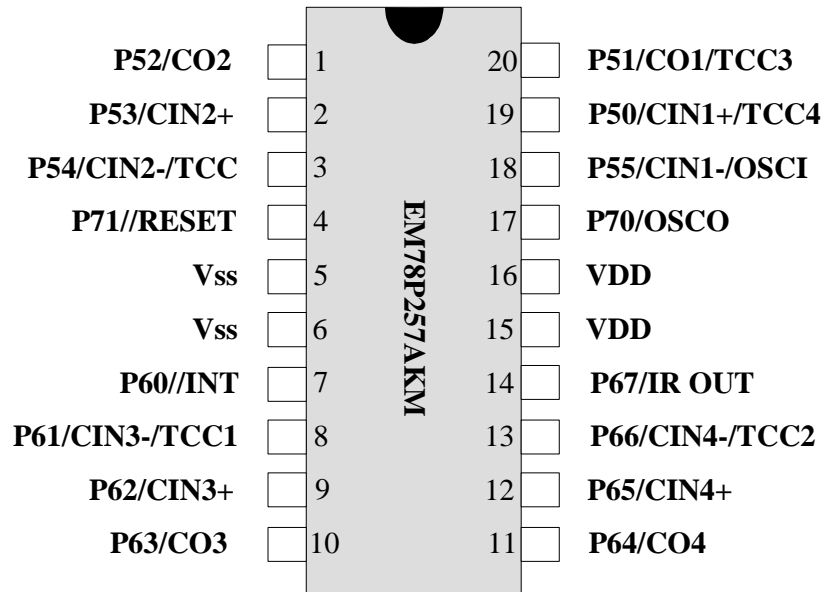


图 1 引脚配置 - EM78P257AP/AM/AKM

表1 引脚描述- EM78P257AP/AM

符号	脚位	类型	功能描述
VDD	14	-	电源
OSCI	16	I	<ul style="list-style-type: none"> ■ XTAL 型: 晶体输入或外部时钟输入 ■ RC 型: RC 振荡输入
OSCO	15	I/O	<ul style="list-style-type: none"> ■ XTAL 型: 晶体振荡输出或外部时钟输入 ■ RC 型: 时钟输出, 周期为一个指令周期 ■ 外部时钟信号输入
P70~P71	4,15	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口. (P71 仅作为输入) ■ 上电复位后默认为 IO 口
P60~P67	6~13	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口 ■ 漏极开路 ■ 上电复位后默认为 IO 口
P50~P55	1~3 16~18	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口 ■ 上拉或下拉 ■ 引脚状态改变时可从 SLEEP 模式唤醒 ■ 上电复位后默认为 IO 口
IR OUT	13	O	<ul style="list-style-type: none"> ■ IR 模式输出脚, 可提供 20mA 灌电流
/INT	6	I	<ul style="list-style-type: none"> ■ 下降沿触发外部中断输入脚
CIN1-, CIN1+ CIN2-, CIN2+ CIN3-, CIN3+ CIN4-, CIN4+ CO1, CO2 CO3, CO4	16,17 3,2 7,8 12,11 18,1 9,10	I I I I O O	<ul style="list-style-type: none"> ■ “-” -> 比较器 Vin- 输入脚 ■ “+”-> 比较器 Vin+ 输入脚 ■ CO1~4 比较器输出脚
TCC TCC1, TCC2, TCC3, TCC4	3, 7,12 18,17	I	<ul style="list-style-type: none"> ■ 外部计数器输入
/RESET	4	I	<ul style="list-style-type: none"> ■ 如果设置为 /RESET 并保持为低电平, 控制器将被复位 ■ 在标准模式/RESET/Vpp 的电压不能超过 Vdd ■ 如果设置为 /RESET 则有内部上拉
VSS	5	-	地.

表2 脚位描述-EM78P257AKM

符号	脚位.	类型	功能
VDD	15,16	-	电源正
OSCI	18	I	<ul style="list-style-type: none"> ■ XTAL 型: 晶体输入或外部时钟输入 ■ RC 型: RC 振荡输入
OSCO	17	I/O	<ul style="list-style-type: none"> ■ XTAL 型: 晶体振荡输出或外部时钟输入 ■ RC 型: 时钟输出, 周期为一个指令周期 ■ 外部时钟信号输入
P70,P71	17,4	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口. (P71 仅作为输入) ■ 上电复位后默认为 IO 口
P60~P67	7~14	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口 ■ 漏极开路 ■ 上电复位后默认为 IO 口
P50~P55	1~3 18~20	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口 ■ 上拉或下拉 ■ 引脚状态改变时可从 SLEEP 模式唤醒 ■ 上电复位后默认为 IO 口
IR OUT	14	O	■ IR 模式输出脚, 可提供 20mA 灌电流
/INT	7	I	■ 下降沿触发外部中断输入脚
CIN1-, CIN1+ CIN2-, CIN2+ CIN3-, CIN3+ CIN4-, CIN4+ CO1,CO2 CO3,CO4	18,19 3,2 8,9 13,12 20,1 10,11	I I I I O O	<ul style="list-style-type: none"> ■ “-” -> 比较器 Vin- 输入脚 ■ “+”-> 比较器 Vin+ 输入脚 ■ CO1~4 比较器输出脚
TCC TCC1,TCC2 TCC3,TCC4	3 8,13 20,19	I	■ 外部计数器输入
/RESET	4	I	<ul style="list-style-type: none"> ■ 如果设置为 /RESET 并保持为低电平, 控制器将被复位 ■ 在标准模式/RESET/Vpp 的电压不能超过 Vdd ■ 如果设置为 /RESET 则有内部上拉
VSS	5,6	-	电源地

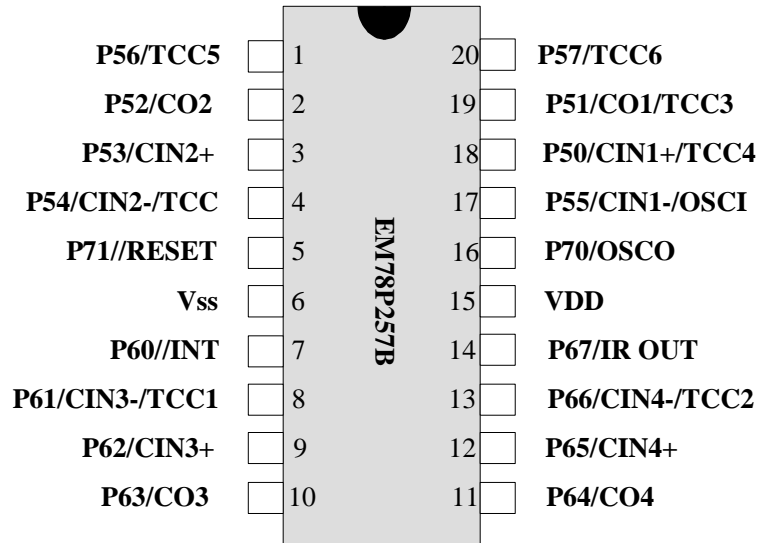


图2 引脚配置-EM78P257BP/BM

表2 引脚描述-EM78P257BP/BM

符号	脚位	类型	功能描述
VDD	15	-	电源正
OSCI	17	I	<ul style="list-style-type: none"> ■ XTAL 型: 晶体振荡输入或外部时钟输入 ■ RC 型: RC 振荡输入
OSCO	16	I/O	<ul style="list-style-type: none"> ■ XTAL 型: 晶体振荡输出或外部时钟输入 ■ RC 型: 时钟输出, 周期为一个指令周期 ■ 外部时钟信号输入.
P70,P71	16,5	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口. (P71 仅能作为输入) ■ 上电复位后默认为 IO 口
P60~P67	7~14	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口 ■ 漏极开路 ■ 上电复位后默认为 IO 口
P50~P57	1~4 17~20	I/O	<ul style="list-style-type: none"> ■ 通用 IO 口 ■ 上拉或下拉 ■ 引脚状态改变时可从 SLEEP 模式唤醒 ■ 上电复位后默认为 IO 口
IR OUT	14	O	■ IR 模式输出脚,可提供 20mA 灌电流
/INT	7	I	■ 下降沿触发外部中断输入脚
CIN1-, CIN1+ CIN2-, CIN2+ CIN3-, CIN3+ CIN4-, CIN4+ CO1,CO2 CO3,CO4	17,18 4,3 8,9 13,12 19,2 10,11	I I I I O O	<ul style="list-style-type: none"> ■ “-”-> 比较器 Vin- 输入脚 ■ “+”-> 比较器 Vin+ 输入脚 ■ CO1~4 比较器输出脚
TCC TCC1,TCC2 TCC3,TCC4 TCC5,TCC6	4 8,13 19,18 1,20	I	■ 外部计数器输入
/RESET	5	I	<ul style="list-style-type: none"> ■ 如果设置为 /RESET 并保持为低电平, 控制器将被复位 ■ 在标准模式, /RESET/Vpp 的电压不能超过 Vdd ■ 如果设置为 /RESET 则有内部上拉
VSS	6	-	电源地

4.1.3 R2 (程序计数器)&和堆栈/PC

- 依靠设备类型，R2和硬件堆栈为11位宽。结构描述见图4。
- 对于相应程序指令代码产生2K x 13位的片内ROM地址。一个程序页为1K字长。
- 在复位（RESET）条件下R2所有位均设置为“0”。
- “JMP”指令允许对程序计数器的低10位进行直接存储，因此，“JMP”指令允许PC跳转到一页的任何地方。
- “CALL”指令加载PC的低10位，PC+1则压入堆栈，因此，子程序的入口地址可以在一页的任何地方。
- “RET”（“RETL k”，“RETI”）指令将程序计数器的值加载到堆栈的栈顶。
- “ADD R2,A”允许相关地址被加载到当前PC，同时PC的第9和第10位被清零。
- “MOV R2,A”允许将寄存器“A”中的地址加载到PC的低8位，同时PC的第9和第10位被清零。
- 任何有可能改变R2的值的指令（例如：“ADD R2,A”，“MOV R2,A”，“BC R2,6”，...）都将导致PC的第9和第10位（A8~A9）被清零，因此，计算跳转时被限制在编程页的前256位内。
- 对于EM78257A/B，在执行指令“JMP”、“CALL”或者任何有可能改变R2的值的指令时，状态寄存器（R3）的PS0位的值将被装入R2的最高位（A10）。
- 除了那些可能改变R2的值的指令需要更多的指令周期以外，其余指令都是单指令周期（fclk/2或fclk/4）。

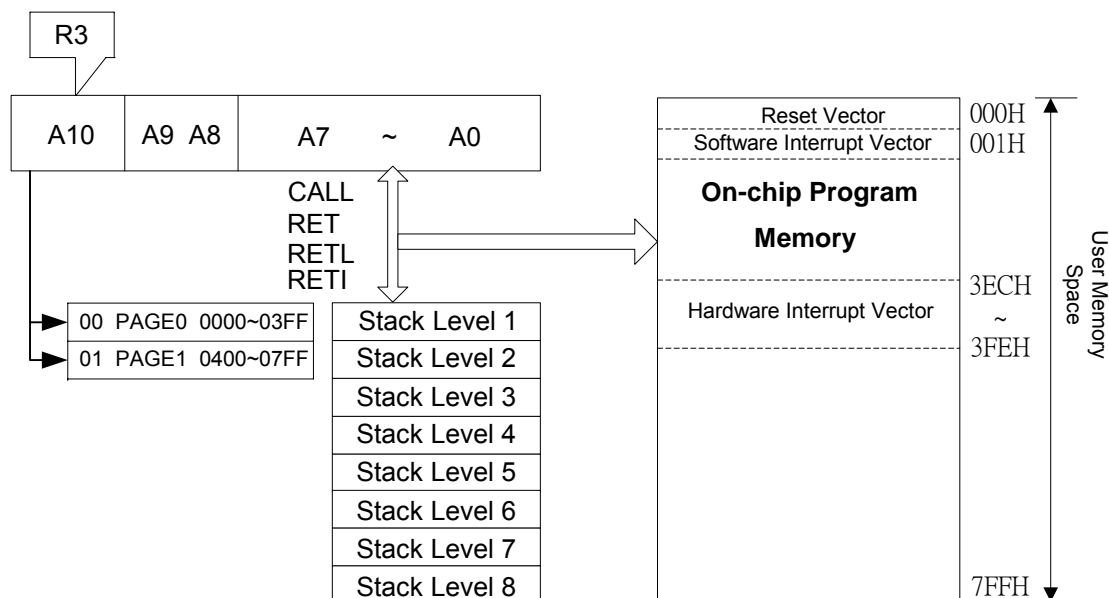


图4 程序计数器组织结构图

Address	R PAGE registers	IOCX0 PAGE registers	IOCX1 PAGE registers
00	R0 (Indirect Addressing Register)	Reserve	Reserve
01	R1 (Time Clock Counter)	CONT (Control Register)	Reserve
02	R2 (Program Counter)	Reserve	Reserve
03	R3 (Status Register)	Reserve	Reserve
04	R4 (RAM Select Register)	Reserve	Reserve
05	R5 (Port5)	IOC50 (I/O Port Control Register)	IOC51 (TCCA Counter)
06	R6 (Port6)	IOC60 (I/O Port Control Register)	IOC61 (TCCBL Counter)
07	R7 (Port7)	IOC70 (I/O Port Control Register)	IOC71 (TCCBH Counter)
08	Reserve	IOC80 (TCC Control Register)	IOC81 (TCCC Counter)
09	R9 (CMPOUT Status Register & TCC Status Register)	IOC90 (CMP Control Register)	IOC91 (Low-time Register)
0A	RA (TCC Control Register(1))	IOCA0 (CO-Input Combine sequence)	IOCA1 (High-time Register)
0B	RB (TCC Control Register(2))	IOCB0 (Pull-down Control Register)	IOCB1 (Pulse time Register)
0C	RC (TCC Prescaler Register)	IOCC0 (Open-drain Control Register)	Reserve
0D	RD (IR Control Register)	IOCD0 (Pull-high Control Register)	Reserve
0E	RE (Mouse Control Register)	IOCE0 (WDT Control Register)	Reserve
0F	RF (Interrupt Status Register)	IOCF0 (Interrupt Mask Register)	Reserve
10 : 1F	General Registers		
20 : 3F	Bank0	Bank1	

图 5 数据存储器配置

4.1.3 R3 (状态寄存器)

7	6	5	4	3	2	1	0
RST	IOCS	PS0	T	P	Z	DC	C

Bit 7 (RST) 复位类型位.

1 =从引脚改变或从比较器状态改变唤醒.

0 =从其它复位类型唤醒

Bit6 (IOCS) 控制寄存器列选择位。

0 = 选择列0 (IOC50~IOCF0);

1 = 选择列1 (IOC51~IOCF1);

Bit5 (PS0) 页面选择位。

PS0用于选择一个程序存页。当执行“JMP”，“CALL”或者其他导致程序计数器改变的指令（例如：MOV R2,A）时，PS0将装入程序计数器的第11位（A10），从而选择一个可用的程序内存页。注意RET（RETL，RETI）指令不改变PS0位。也就是说，不管PS0位的当前设置，都会返回到子程被调用的页面地址。

PS0	程序内存页 [地址]
0	Page 0 [000-3FF]
1	Page 1 [400-7FF]

Bit 4 (T) 定时溢出标志。

当执行 "SLEP" 或 "WDTC" 指令后置1，当上电复位或WDT溢出时清0。

Bit 3 (P) 低功耗标志位。

当上电或执行一个WDTC指令后置1，当执行SLEP指令后清0。

Bit 2 (Z) 零标志。

当一个算术或逻辑运算的结果为零设置为1。

Bit 1 (DC) 辅助进位标志。

Bit 0 (C) 进位标志。

4.1.5 R4 (RAM选择寄存器)

Bit7 在所有时间都设为0。

Bit6 用于选择Bank0或Bank1。

Bit0~5 用于在间接地址模式下选择寄存器（地址：00~0F,10~3F）。

图5描述数据存储器的配置。

4.1.6 R5 ~ R6 (Port 5 ~ Port 6)

R5 和R6是IO数据寄存器。

R5仅低6位有效。(应用于EM78P257A)

R5高两位固定为0。(应用于EM78P257A)

4.1.7 R7 (Port 7)

7	6	5	4	3	2	1	0
-	-	-	-	-	-	I/O	I/O

R7是IO数据寄存器.

R7仅低两位有效.

4.1.8 R9 (比较器输出状态寄存器和TCC状态寄存器)

7	6	5	4	3	2	1	0
CMPOUT4	CMPOUT3	CMPOUT2	CMPOUT1	-	TCCCIF	TCCBIF	TCCAIF

Bit 7(CMPOUT4) 比较器4的结果输出.

Bit 6(CMPOUT3) 比较器3的结果输出.

Bit 5(CMPOUT2) 比较器2的结果输出.

Bit 4(CMPOUT1) 比较器1的结果输出.

Bit4~Bit7 是只读位.

Bit 3 未使用, 读出为'0'.

Bit 2(TCCCIF) TCCC溢出中断标志. TCCC溢出时置1, 需用软件清0.

Bit 1(TCCBIF) TCCB溢出中断标志. TCCB溢出时置1, 需用软件清0.

Bit 0 (TCCAIF) TCCA 溢出中断标志. TCCA溢出时置1, 需用软件清0.

4.1.9 RA (TCC控制寄存器(1))

7	6	5	4	3	2	1	0
-	-	-	-	-	TCCAIE		

Bit 3~Bit 7 未使用, 读出为 '0'.

Bit2(TCCAIE) TCCAIF 中断使能位.

0: 禁止 TCCAIF 中断

1: 使能 TCCAIF 中断

Bit1 在所有的时间都为0

Bit0 未用

4.1.10 RB (TCC控制寄存器(2))

7	6	5	4	3	2	1	0
-	TCCBIE	TCCBTS	TCCBTE	-	TCCCIE	TCCCTS	TCCCTE

Bit 7 未使用.

Bit 6(TCCBIE) TCCBIF 中断使能.

0: 禁止TCCBIF 中断

1: 使能 TCCBIF 中断

Bit 5 在所有时间都设为0

Bit4~3 未用

Bit 2(TCCCIE) TCCCIF 中断使能.

0: 禁止TCCCIF 中断

1: 使能 TCCCIF 中断

Bit 1 在所有时间都设为0.

Bit0 未使用.

4.1.11 RC (TCC 预除计数器)

TCC 预除计数器可以读写.

PSR2	PSR1	PSR0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	TCC Rate
0	0	0	-	-	-	-	-	-	-	V	1:2
0	0	1	-	-	-	-	-	-	V	V	1:4
0	1	0	-	-	-	-	-	V	V	V	1:8
0	1	1	-	-	-	-	V	V	V	V	1:16
1	0	0	-	-	-	V	V	V	V	V	1:32
1	0	1	-	-	V	V	V	V	V	V	1:64
1	1	0	-	V	V	V	V	V	V	V	1:128
1	1	1	V	V	V	V	V	V	V	V	1:256

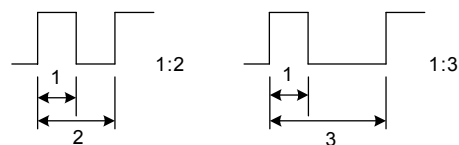
* V: 有效值

4.1.12 RD (红外 (IR) 控制寄存器)

7	6	5	4	3	2	1	0
DP1	DP0	MF1	MF0	IRE	HF	LGP	PWM

Bit6:Bit7 (DP0:DP1) : 调制频率的时间和占空比

DP1	DP0	Ratio
0	0	1:2(default)
0	1	1:3
1	0	1:4
1	1	-



Bit 4:Bit 5 (MF0:MF1) : 调制频率

MF1	MF0	Fosco
0	0	Fosc/1
0	1	-
1	0	Fosc/4
1	1	Fosc/8

Bit 3(IRE) : 红外遥控使能位

0: 禁止IRE, 禁止H/W调制功能

1: 使能IRE, 禁止RB (Bit4(TCCBTE) 和 Bit5(TCCBTS)), 并且 TCCBX 作为减计数器. 使能 H/W 调制功能. Pin67 定义为 IR 输出.

Bit2(HF) 高频. 当HF=1, 脉冲的低电平时间被Fosco频率调制.

Bit 1(LGP) 长脉冲. 当LGP=1, 高电平时间寄存器的值被忽略, 一个单脉冲产生, 它的电平是高。

脉冲宽度 = (Low-time 寄存器的内容) x (脉冲数目) x (1/Fosc)

如果 HF = 1, 脉冲被Fosco频率调制 (由 MF1、MF0选择).

Bit 0(PWM) 脉宽调制. 当 PWM = 1 和 LGP = 0, LSB 计数器和 MSB 计数器被禁止, 一个连续脉冲串产生, 输出信号实际上是一PWM格式的PWM波形。

4.1.13 RE (鼠标控制寄存器)

7	6	5	4	3	2	1	0
MOUSEN	-	-	-	-	-	-	-

Bit 7 (MOUSEN) : 鼠标应用使能位.

0: 禁止鼠标应用. TCCA, TCCB 和 TCCC 作为加计数器.

1: 使能鼠标应用. TCCA, TCCBL 和 TCCC 作为加/减计数器. 其它引脚配置参考 IOC80 和 IOC90.

Bit6~Bit0 : 未使用

4.1.14 RF (中断状态寄存器)

7	6	5	4	3	2	1	0
CMP4IF	CMP3IF	CMP2IF	CMP1IF	-	EXIF	ICIF	TCIF

“1”表示中断请求, “0”表示没有中断发生.

Bit7 (CMP4IF) 比较器状态改变标志, 比较器1的输出CO4状态改变时置1, 需通过软件清零

Bit6 (CMP3IF) 比较器状态改变标志, 比较器1的输出CO3状态改变时置1, 需通过软件清零.

Bit5 (CMP2IF) 比较器状态改变标志, 比较器1的输出CO2状态改变时置1, 需通过软件清零.

Bit4 (CMP1IF) 比较器状态改变标志，比较器1的输出CO1状态改变时置1，需通过软件清零。

Bit3 未使用，读出为 '0'；

Bit2 (EXIF) 外部中断标志.由 /INT 下降沿置1, 需通过软件清零.

Bit1 (ICIF) Port 5 输入状态改变中断标志. 当 Port 5 输入状态改变时置1, 需通过软件清零.

Bit0 (TCIF) TCC 溢出中断标志. TCC 溢出时置1，需通过软件清零.

RF 可以被指令清零，但不能由指令置1.

IOCF0 是相关的中断屏蔽寄存器.

4.1.15 R10 ~ R3F

8-bit 通用寄存器.

4.2 特殊功能寄存器

4.2.1 A (累加器)

内部数据传送，指令操作数保持

不可被寻址.

4.2.2 CONT (控制寄存器)

7	6	5	4	3	2	1	0
INTE	INT	TS	TE	-	PSR2	PSR1	PSR0

Bit 7 (INTE) : INT信号沿选择位

0: INT 引脚信号上升沿产生中断

1: INT 引脚信号下降沿产生中断

Bit 6 (INT) : 中断使能

0: 表示已由 DISI 指令或硬件屏蔽中断

1: 表示已由 ENI 指令或 RETI 指令允许中断

Bit 5 (TS) : TCC 信号源选择位

0: 内部指令周期时钟

1: TCC 引脚变化

Bit 4 (TE) : TCC 信号沿选择位

0: TCC 脚信号由低到高变化时，TCC加1

1: TCC 脚信号由高到低变化时，TCC加1

Bit3 未用

Bit2 (PSR0) ~ Bit0 (PSR2) : TCC 预除器位.

PSR2	PSR1	PSR0	TCC Rate
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

CONT 寄存器是可读可写的.

Bit6 是只读的.

4.2.3 IOC50 ~ IOC70 (I/O 控制寄存器)

“1” 定义对应I/O引脚为高阻状态输入口，“0” 定义其为输出.

IOC50 仅有高两位可被定义.(仅对EM78P257B)

IOC70 仅有低两位可被定义, 其它位无效.

IOC50,IOC60 和IOC70 是可读写的.

4.2.4 IOC80 (TCC 控制寄存器)

7	6	5	4	3	2	1	0
TCC2E	TCC4E	TCC6E	TCCBE	-	-	-	-

Bit 7 (TCC2E) : 计数器第二输入使能控制位

对于EM78P257A

1 = 如果 MOUSEN 等于‘1’,12脚定义为TCCA的另一个输入脚. 如果 MOUSEN 为‘0’,12 脚定义为双向 I/O 口.

0 = 定义P66为一个双向I/O口.

对于EM78P257B

1 = 如果 MOUSEN 为‘1’,13脚定义为TCCA的另一个输入脚. 如果 MOUSEN 为‘0’,13 脚定义为双向 I/O 口.

0 = 定义 P66 为 一个双向 I/O 口.

Bit 6 (TCC4E): 计数器第二输入使能控制位

对于EM78P257A

1 = 如果 MOUSEN 为‘1’,17脚定义为TCCB的另一个输入脚. 如果 MOUSEN 为‘0’,17 脚定义为双向 I/O 口.

0 = 定义 P50 为 一个双向 I/O 口.

对于EM78P257B

1 = 如果 MOUSEN 为 '1',18脚定义为 TCCB 的另一个输入脚. 如果 MOUSEN 为 '0',18脚定义为双向 I/O 口.

0 = 定义 P50 为一个双向 I/O 口.

Bit 5 (TCC6E): 计数器第二输入使能控制位

对于EM78P257B

1 = 如果 MOUSEN 为 '1',20脚定义为 TCCC 的另一个输入脚. 如果 MOUSEN 为 '0',20脚定义为双向 I/O 口.

0 = 定义 P57 为一个双向 I/O 口.

Bit 4 (TCCBE): 计数器高字节使能位

1 = 使能 TCCBH 的高字节. TCCB 是一个 16 位计数器.

0 = 禁止 TCCBH 的高字节(缺省值). TCCB 是一个 8 位计数器.

Bit3~Bit0 未使用.

4.2.5 IOC90 (比较 (CMP) 控制寄存器)

7	6	5	4	3	2	1	0
COIE4	COIE3	COIE2	COIE1	CE4	CE3	CE2	CE1

Bit7 (COIE4): 设定 P64 为比较器 CO4 的输出(CE4 必须被使能)

1 = 比较器输出使能;

0 = 比较器输出禁止,做为 P64 使用。

Bit6 (COIE3): 设定 P63 为比较器 CO3 的输出(CE3 必须被使能)

1 = 比较器输出使能;

0 = 比较器输出禁止,做为 P63 使用.

Bit5 (COIE2): 设定 P52 为比较器 CO2 的输出(CE2 必须被使能)

1 = 比较器输出使能;

0 = 比较器输出禁止,做为 P52 使用

Bit4 (COIE1): 设定 P51 为比较器 CO1 的输出(CE1 必须被使能)

1 = 比较器输出使能;

0 = 比较器输出禁止,做为 P51 使用.

Bit 3 (CE4): 比较器(CO4)使能位

0 = 比较器 CO4 关闭(缺省值).

对于EM78P257A

脚10仅可选择为P64 .

脚11仅可选择为P65 .

脚12仅可选择为P66 或 TCC2 . 如果 MOUSEN = '1' , 同时IOC80的 TCC2E位也为 '1' , 则设定为TCC2, 否则设定为P66.

对于EM78P257B

脚 11 仅可选择 P64 .

脚 12 仅可选择 P65 .

脚 13 仅可选择为 P66 或 TCC2 . 如果 MOUSEN = '1' , 同时IOC80的 TCC2E位也为 '1' , 则设定为 TCC2, 否则设定为P66.

1 = 比较器 CO4 打开.

对于EM78P257A

脚 10 仅可选择为P64或CO4,由IOC90的COIE4位决定.

脚 11 仅可选择为CIN4+ .

脚 12 可选择为P66,CIN4- 或 TCC2, 由 IOCA0决定.如果CIN4-未作为比较器1的负输入端,当 MOUSEN = '1' 并且IOC80的TCC2E位同是为 '1' , 则设置为 TCC2, 否则设定为 P66.

对于EM78P257B

脚 11 仅可选择为 P64 或 CO4 , 由IOC90的COIE4位决定.

脚 12 仅可选择为 CIN4+ .

脚 13 可选择为 P66 ,CIN4- 或 TCC2, 由 IOCA0决定.如果 CIN4-未作为比较器1的负输入端,当 MOUSEN = '1' , 并且IOC80的TCC2E位同是为 '1' , 则设置为TCC2, 否则设定为 P66.

Bit2(CE3) : 比较器 (CO3) 使能位

0 = 比较器CO3关闭(缺省值).

对于EM78P257A

脚9仅可选择为 P63.

脚8仅可做为 P62 .

脚7仅可做为 P61 或 TCC1. 如果 MOUSEN = '1' , 定义脚做为TCCA (TCC1)的输入.如果 MOUSEN = '0' , 则由RA 的TCCATS决定.

对于EM78P257B

脚10仅可选择为 P52 或 CO2 , 由IOC90的COIE2位决定.

脚 9 仅可选择做为 CIN2+ .

脚8仅可选择做为 P61 或 TCC1, 如果 MOUSEN = '1', 定义脚做为 TCCA (TCC1)的输入. 如果 MOUSEN = '0', 则由 RA 的 TCCATS 决定.

1 = 比较器 CO3 打开.

对于EM78P257A

脚 9 仅可选择为 P63 或 CO3 , 由IOC90的 COIE3 决定.

脚 8 仅可选择为 CIN3+ .

脚 7 可选择为 P61 ,CIN3- 或 TCC1, 由 IOCA0决定. 如果CIN3- 未做为比较器1的负输入端, 则该脚的状态将由 RA的 TCCATS 决定. 当 TCCATS = '1', 则脚 7 定义为 TCC1, 否则定义为 P61.

对于EM78P257B

脚 10 仅可选择为 P63 或 CO3 , 由IOC90的 COIE3 决定.

脚 9 仅可选择为 CIN3+ .

脚 8 可选择为 P61 ,CIN3- 或 TCC1, 由 IOCA0决定. 如果CIN3- 未做为比较器1 的负输入端, 则该脚的状态将由 RA的 TCCATS 决定. 当 TCCATS = '1', 则脚 7 定义为 TCC1, 否则定义为 P61.

Bit1 (CE2) : 比较器 (CO2) 使能位

0 = 比较器 CO2 关闭off (缺省值).

对于EM78P257A

脚1仅能做为 P52 .

脚2仅能做为 P53.

脚3 可选择为 P54 或 TCC , 是由控制寄存器的Bit5 (CONT-5)决定的. 当 TS = '1', 则 3 脚定义为 TCC, 否则定义为 P54.

对于EM78P257B

脚2仅能做为 P52 .

脚3仅能做为 P53.

脚4 可选择为 P54 或 TCC , 是由控制寄存器(CONT)的Bit5 (CONT-5)决定的. 当 TS = '1', 则3脚定义为 TCC, 否则定义为 P54.

1 = 比较器 CO2 打开.

对于EM78P257A

脚1仅可选择为 P52 或 CO2 , 由IOC90的COIE2位决定.

脚2仅可选择做为 CIN2+ .

脚3 可选择做为 P54 ,CIN2- 或 TCC, 是由IOCA0决定的. 如果 CIN2- 未作为比较器1的负输入端, 同该脚将由控制寄存器(CONT)的Bit5 (CONT-5)决定. 当 TS = '1', 则3脚做为 TCC , 否则做为 P54.

对于EM78P257B

脚2仅可选择为 P52 或 CO2 , 由IOC90的COIE2位决定.

脚3仅可选择做为 CIN2+ .

脚4可选择做为 P54 ,CIN2- 或 TCC, 是由IOCA0决定的. 如果 CIN2- 未作为比较器1的负输入端, 同该脚将由控制寄存器(CONT)的Bit5 (CONT-5)决定. 当 TS = '1', 则3脚做为 TCC, 否则做为 P54.

Bit0 (CE1) : 比较器 (CO1) 使能位

0 = 比较器输出 CO1 禁止 (缺省值).

对于EM78P257A

脚18可选择作为 P51 或 TCC3. 如果 MOUSEN = '1', 定义为输入 TCCB (TCC3). 如果 MOUSEN = '0', 则由RB的TCCBTS位决定.

脚17可选择为 P50 或 TCC4 . 如果 MOUSEN = '1'同时IOC80的 TCC4E 位也为'1', 则选择 TCC4, 否则选择 P50.

脚16可选择为 P55 或 OSCI, 由Code Option 的Bit9、8、7定义, 当选择为 '1, 1, 1' 时, 则 16 脚定义为 P55, 否则定义为 OSCI.

对于EM78P257B

脚19可选择作为 P51 或 TCC3. 如果 MOUSEN = '1', 定义为输入 TCCB (TCC3). 如果 MOUSEN = '0', 则由RB的TCCBTS位决定.

脚18可选择为 P50 或 TCC4 . 如果 MOUSEN = '1' 同时IOC80的 TCC4E 位也为'1', 则选择 TCC4, 否则选择 P50.

脚17可选择为 P55 或 OSCI, 由CODE option 的 Bit 9、8、7定义, 当选择为'1,1,1'时, 则 17 脚定义为 P55, 否则定义为 OSCI..

1 = 比较器 CO1 打开.

对于EM78P257A

脚18可选择为 P51 或 CO1, 由IOC90的COIE1位决定.

脚17只可选择为 CIN1+ .

脚16可选择为 P55 ,CIN1- 或 OSCI, 由IOCA1来决定. 如果 CIN1- 未作为比较器的输入端, 则该脚的状态将由Code Option 的 Bit 9、8、7 决定, 当选择为'1,1,1'时,则 16 脚定义为 P55, 否则定义为 OSCI.

对于EM78P257B

脚19可选择为 P51 或 CO1, 由IOC90的COIE1位决定.

脚18只可选择为 CIN1+ .

脚17可选择为 P55 ,CIN1- 或 OSCI, 由IOCA0来决定. 如果 CIN1- 未作为比较器的负输入端, 则该脚的状态将由Code Option 的 Bit 9、8、7 决定, 当选择为'1,1,1'时,则 17 脚定义为 P55, 否则定义为 OSCI.

4.2.6 IOCA0 (比较器负输入端组合)

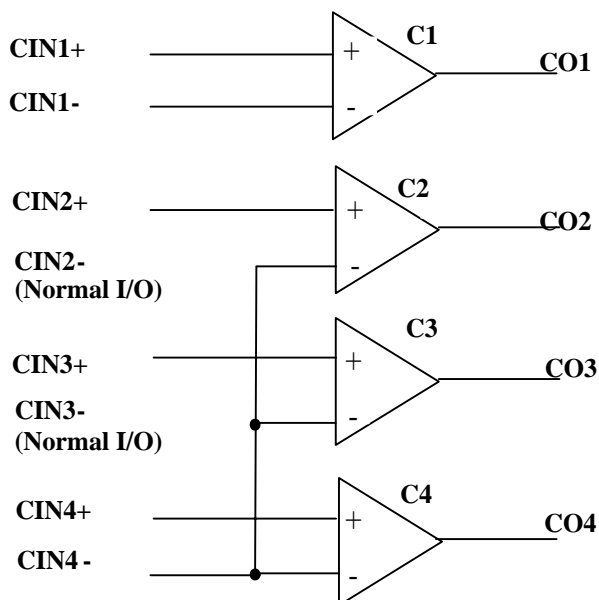
四组比较器共有16种负输入端组合。

7	6	5	4	3	2	1	0
-	-	-	-	CI3	CI2	CI1	CI0

表3 负输入端连接组合列表

CI3	CI2	CI1	CI0	CO- Input combine status	Comment
0	0	0	0	N/A	1,2,3, and 4 -> negative inputs,
0	0	0	1	1,2	CIN2- -> negative input; CIN1- -> normal I/O pin;
0	0	1	0	1,3	CIN3- -> negative input; CIN1- -> normal I/O pin;
0	0	1	1	1,4	CIN4- -> negative input; CIN1- -> normal I/O pin;
0	1	0	0	2,3	CIN3- -> negative input; CIN2- -> normal I/O pin;
0	1	0	1	2,4	CIN4- -> negative input; CIN2- -> normal I/O pin;
0	1	1	0	3,4	CIN4- -> negative input; CIN3- -> normal I/O pin;
0	1	1	1	1,2,3	CIN3- -> negative input; CIN(1,2)- -> normal I/O pin;
1	0	0	0	1,2,4	CIN4- -> negative input; CIN(1,2)- -> normal I/O pin;
1	0	0	1	1,3,4	CIN4- -> negative input; CIN(1,3)- -> normal I/O pin;
1	0	1	0	2,3,4	CIN4- -> negative input; CIN(2,3)- -> normal I/O pin;
1	0	1	1	1,2,3,4	CIN4- -> negative input; CIN(1,2,3)- -> normal I/O pin;
1	1	0	0	3,2	CIN2- -> negative input; CIN3- -> normal I/O pin;
1	1	0	1	4,2	CIN2- -> negative input; CIN4- -> normal I/O pin;
1	1	1	0	4,3,2	CIN2- -> negative input; CIN(3,4)- -> normal I/O pin;
1	1	1	1	1,4,3	CIN3- -> negative input; CIN(1,4)- -> normal I/O pin;

例: (CI3,CI2,CI1,CI0)=(1010) => 比较器 4(-)、比较器 3(-)、比较器 2(-)连接在一起，CIN2- 和 CIN3- 都做为标准 I/O 口使用。如下图所示：



4.2.7 IOCB0 (Pull-down Control Register 下拉控制寄存器)

7	6	5	4	3	2	1	0
/PD57	/PD56	/PD55	/PD54	/PD53	/PD52	/PD51	/PD50

Bit7(/PD57) P57下拉使能控制位(仅用于 EM78P257B).

0: 使能内部下拉

1: 禁止内部下拉

Bit 6 (/PD56) P56下拉使能控制位(仅用于 EM78P257B).

Bit 5 (/PD55) P55下拉使能控制位.

Bit 4 (/PD54) P54下拉使能控制位.

Bit 3 (/PD53) P53下拉使能控制位.

Bit 2 (/PD52) P52下拉使能控制位.

Bit 1 (/PD51) P51下拉使能控制位.

Bit 0 (/PD50) P50下拉使能控制位.

IOCB0 寄存器有可擦写的.

4.2.8 IOCC0 (Open-drain Control Register 漏极开路控制寄存器)

7	6	5	4	3	2	1	0
OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60

Bit 7 (OD67) P67 漏极开路使能控制位.

0: 禁止漏极开路输出

1: 使能漏极开路输出

Bit 6 (OD66) P66 漏极开路使能控制位.

Bit 5 (OD65) P65 漏极开路使能控制位.

Bit 4 (OD64) P64 漏极开路使能控制位.

Bit 3 (OD61) P63 漏极开路使能控制位.

Bit 2 (OD62) P62 漏极开路使能控制位.

Bit 1 (OD63) P61 漏极开路使能控制位.

Bit 0 (OD60) P60 漏极开路使能控制位.

IOCC0 寄存器是可擦写的.

4.2.9 IOCD0 (Pull-high Control Register 上拉控制寄存器)

7	6	5	4	3	2	1	0
/PH57	/PH56	/PH55	/PH54	/PH53	/PH52	/PH51	/PH50

Bit 7 (/PH57) P57上拉使能控制位(仅用于EM78P257B).

0: 使能内部上拉

1: 禁止内部上拉

Bit 6 (/PH51) P56上拉使能控制位(仅用于EM78P257B).

Bit 5 (/PH52) P55上拉使能控制位.

Bit 4 (/PH53) P54上拉使能控制位.

Bit 3 (/PH54) P53上拉使能控制位.

Bit 2 (/PH55) P52上拉使能控制位.

Bit 1 (/PH56) P51上拉使能控制位.

Bit 0 (/PH57) P50上拉使能控制位.

IOCD0 寄存器是可擦写的.

4.2.10 IOCE0 (WDT Control Register 看门狗控制寄存器)

7	6	5	4	3	2	1	0
WDTE	EIS	-	-	-	PSW2	PSW1	PSW0

Bit 7 (WDTE) : 看门狗定时器使能控制位.

0: 禁止 WDT.

1: 使能 WDT.

WDTE 是可读写的.

Bit 6 (EIS) : P60(/INT) 定义控制位.

0: P60, 双向 I/O 口.

1: /INT, 外部中断口. 这种情况下, P60 的 I/O 控制位 (IOC6 的 bit 0) 必须设置为 “1” .

当 EIS = “0”, /INT 输入的路径被屏蔽. 当 EIS = “1”, /INT 输入脚的状态可以由 Port6 (R6) 读取. 参见图 8.

EIS 是可读写的.

Bit3~5 未使用.

Bit 2 (PSW2) ~ Bit 0 (PSW0) WDT 预除器位。

PSW2	PSW1	PSW0	WDT Rate
0	0	0	1:1
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:32
1	1	0	1:64
1	1	1	1:128

4.2.11 IOCF0 (Interrupt Mask Register 中断屏蔽寄存器)

7	6	5	4	3	2	1	0
CMP4IE	CMP3IE	CMP2IE	CMP1IE	PPC/CMP	EXIE	ICIE	TCIE

Bit 7 (CMP4IE) CMP4IF 中断使能位。

- 0: 禁止 CMP4IF 中断
- 1: 使能 CMP4IF 中断

Bit 6 (CMP3IE) CMP3IF 中断使能位。

- 0: 禁止 CMP3IF 中断
- 1: 使能 CMP3IF 中断

Bit 5 (CMP2IE) CMP2IF 中断使能位。

- 0: 禁止 CMP2IF 中断
- 1: 使能 CMP2IF 中断

Bit 4 (CMP1IE) CMP1IF 中断使能位。

- 0: 禁止 CMP1IF 中断
- 1: 使能 CMP1IF 中断

Bit 3 (PPC/CMP) 唤醒中断源。

- 0: PPC 由 Port 5 输入状态改变唤醒(若使能)
- 1: CMP, 由比较器状态改变唤醒(若使能)

Bit 2 (EXIE) EXIF 中断使能位

- 0: 禁止 EXIF 中断
- 1: 使能 EXIF 中断

Bit 1 (ICIE) ICIF 中断使能位

- 0: 禁止 ICIF 中断
- 1: 使能 ICIF 中断

Bit 0 (TCIE) TCIF 中断使能位.

0: 禁止 TCIF 中断

1: 使能 TCIF 中断

通过设定 IOCF0 相应位为 “1” 可以分别使能相关单个中断.

总的中断使能通过执行 ENI 指令进行, 总的中断禁止通过执行 DISI 指令进行. 参见图 10.

IOCF0 可读写.

4.2.12 IOC51 (TCCA 计数器)

一个 8 位时钟计数器. 在任何复位条件下可读可写可清除. 在 Mouse 模式下, 它是加减计数器, 在其它模式下是加计数器.

4.2.13 IOC61 (TCCBL 计数器) / LSB 计数器

TCCBL 是一个 8 位时钟计数器, 它是 TCCBX 的低位字节. 在任何复位条件下可读可写可清除. 在 Mouse 模式, 它是加减计数器; 在 IR 模式, 它是减计数器, 在其它模式下它是加计数器.

4.2.14 IOC71 (TCCBH 计数器) / MSB 计数器

TCCBH 是一个 8 位时钟计数器, 它是 TCCBX 的高位字节. 在任何复位条件下可读可写可清除. 当 TCCBE (IOC80) 是 “0” 则 TCCBH 被禁止, 当 TCCBE 是 “1” 则 TCCB 是一个 16 位长的计数器. 在 IR 模式下, 它是减计数器, 在其它模式下它是加计数器.

4.2.15 IOC81 (TCCC 计数器)

一个 8 位时钟计数器. 在任何复位条件下可读可写可清除. 在 Mouse 模式下, 它是增减计数器, 在其它模式下是加计数器.

4.2.16 IOC91 (低电平时间寄存器)

8 位低电平时间寄存器控制脉冲的启动时间或低电平时间长度.

保持在寄存器中的十进制值决定了振荡周期的数目并且检验红外输出脚是启动的. 红外输出启动的时间长度可按下式计算:

$$t_{Low} = (\text{低电平时间寄存器保持的十进制值}) / f_{osc}$$

4.2.17 IOCA1 (高电平时间寄存器)

8 位高电平时间寄存器控制脉冲的不启动时间或高电平时间长度.

保持在寄存器中的十进制值决定了振荡周期的数目并且检验红外输出脚是不启动的. 红外输出不启动的时间长度可按下式计算:

$$t_{High} = (\text{高电平时间寄存器保持的十进制值}) / f_{osc}$$

4.2.18 IOCB1 (脉冲时间寄存器)

低电平时间寄存器和高电平时间寄存器的值被交替调入到脉冲定时器. 当一个寄存器的值被调入后, 每个振荡周期脉冲定时器的值减一, 减到脉冲定时器为‘0’时, 则脉冲定时器将调入另一个寄存器的值.

4.3 TCC/WDT & Prescaler

有两个8位计数器分别做为 TCC 和 WDT 的预除器. CONT 的 PSR0~PSR2 位决定 TCC 预除器的比率. 同样地, IOCE0 寄存器的 PWR0~PWR2 位决定 WDT 预除器的比率. 预除器 (PSR0~PSR2) 的清除是通过每次写入数据至 TCC, WDT 预除器的清除是通过执行“WDTC”和“SLEP”指令. 图6 描绘 TCC/WDT 的电路图.

- R1(TCC) 是一个8位定时器/计数器. TCC计数的时钟源可以是内部时钟或从TCC引脚来的边沿可选择的外部信号输入. 如果TCC信号源是内部时钟, 则每个指令周期TCC将会加1(没有预除器时). 如图6所示, 由Code Option 位 <CLKS> 选择 $CLK=Fosc/2$ 或 $CLK=Fosc/4$. 如果CLKS是“0”, 则 $CLK=Fosc/2$, 如果CLKS是“1”, 则 $CLK=Fosc/4$. 如果TCC信号源是外部时钟输入, 则TCC引脚的每个上升沿或下降沿TCC将会加1.
- 看门狗定时器是一个片内的自由运行的RC振荡器. 即使控制器的振荡器被停止, WDT也会继续运行(比如在睡眠模式). 在正常运行或在睡眠模式下, 一个WDT溢出信号将导致控制器重新复位(如果允许). 在标准模式下, 通过软件编程, WDT可以随时被使能或禁止. 参见IOCE0寄存器的WDTE位描述. 如没有预除器, WDT溢出时间大约为 18ms¹或1ms²(一个振荡启动定时器周期)。

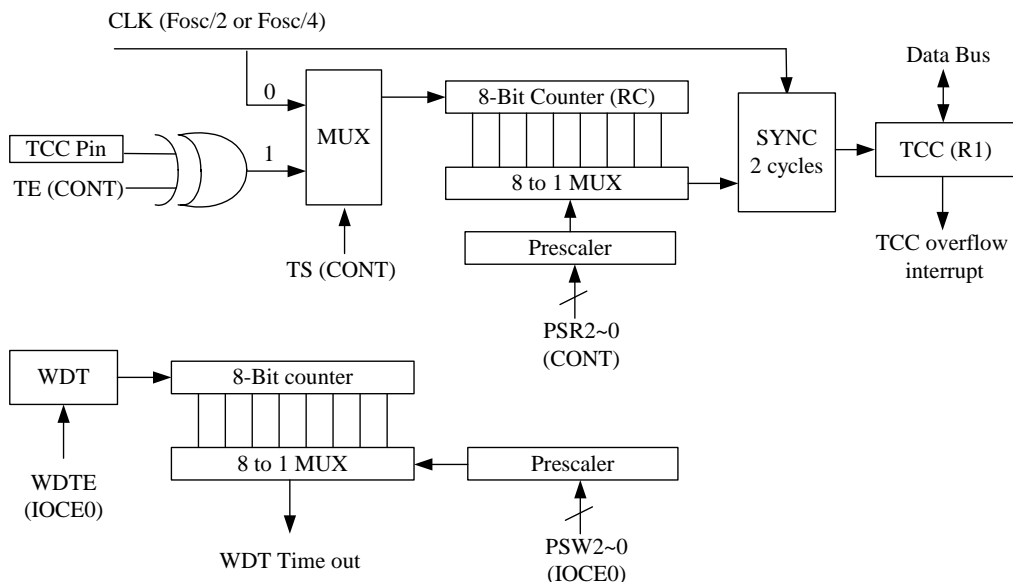


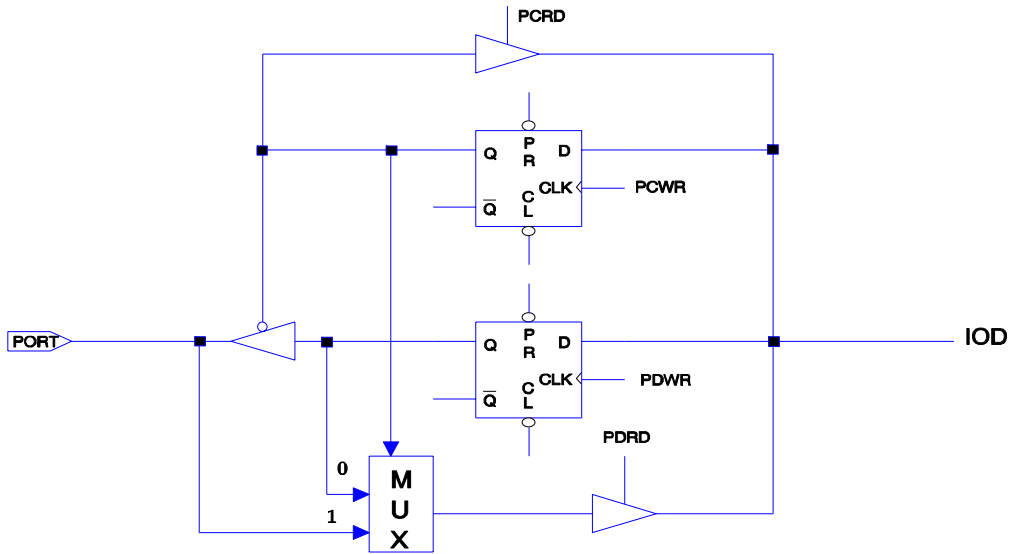
图6 TCC 和 WDT 方块图

¹ 注: VDD=5V, 设置时间周期= 15.4ms ± 30%.
VDD=3V, 设置时间周期= 17.6ms ± 30%.

² 注: VDD=5V, 设置时间周期= 1.07ms ± 30%.
VDD=3V, 设置时间周期= 1.22ms ± 30%.

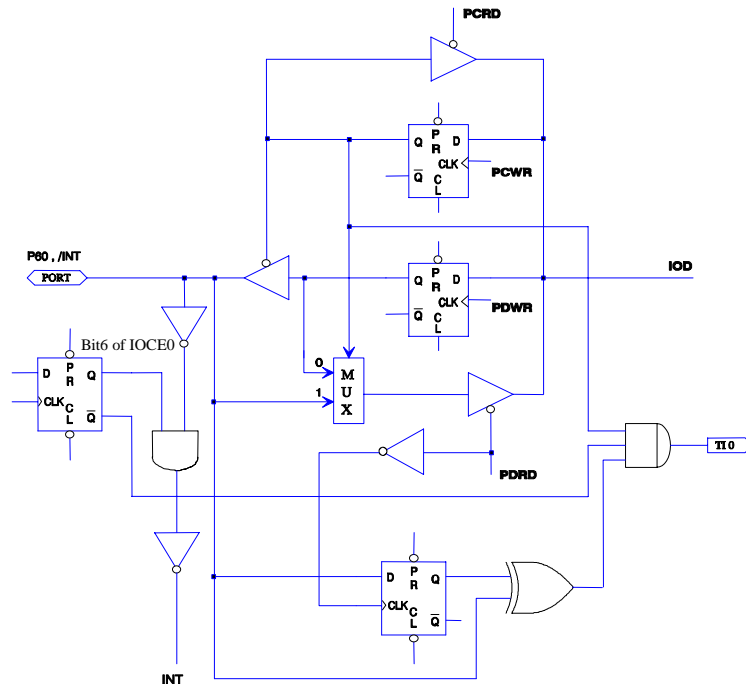
4.4 I/O Ports

I/O寄存器(Port5、Port6和Port7),是双向三态I/O口。Port5具有软件控制的内部上拉。同样的,Port6具有软件控制的漏极开路输出。Port5特别具有一个输入状态改变中断(或唤醒)功能并且具有软件控制的内部下拉。每个I/O引脚可以通过I/O控制寄存器(IOC5~IOC7)被定义为输入或输出。I/O寄存器和I/O控制寄存器都是可读写的。Port5、Port6和Port7的I/O接口电路示意图如图7、图8和图9所示。



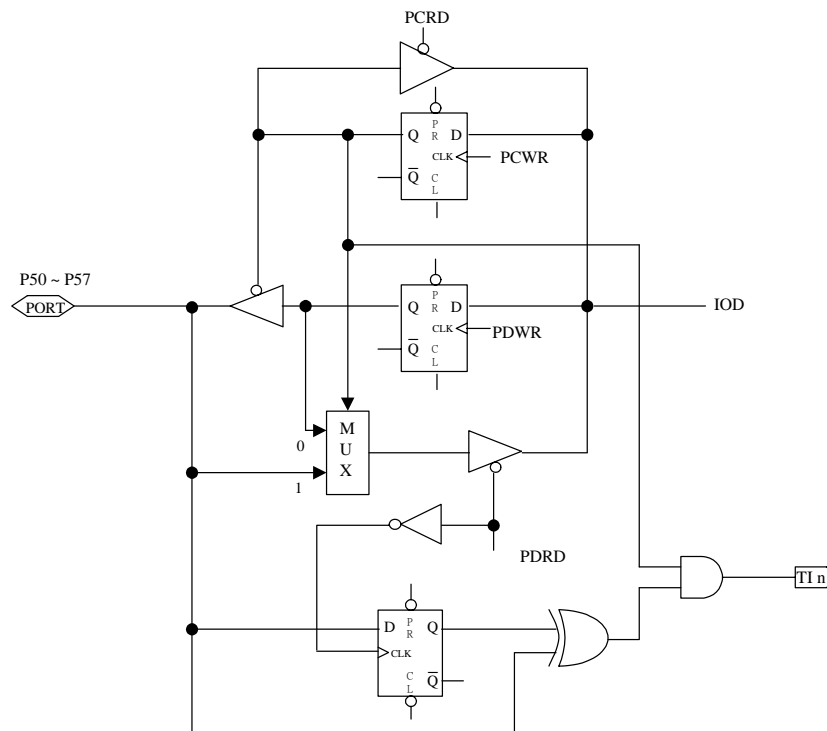
注：漏极开路电路没有表示在图中。

图7 Port 6 和 Port7 的 I/O 口电路及 I/O 控制寄存器



注：漏极开路电路没有表示在图中。

图8 P60(/INT)的 I/O 口电路及 I/O 控制寄存器



注：内部上拉内部下拉电路没有表示在图中。

图9 P50~P57的I/O口电路及I/O控制寄存器

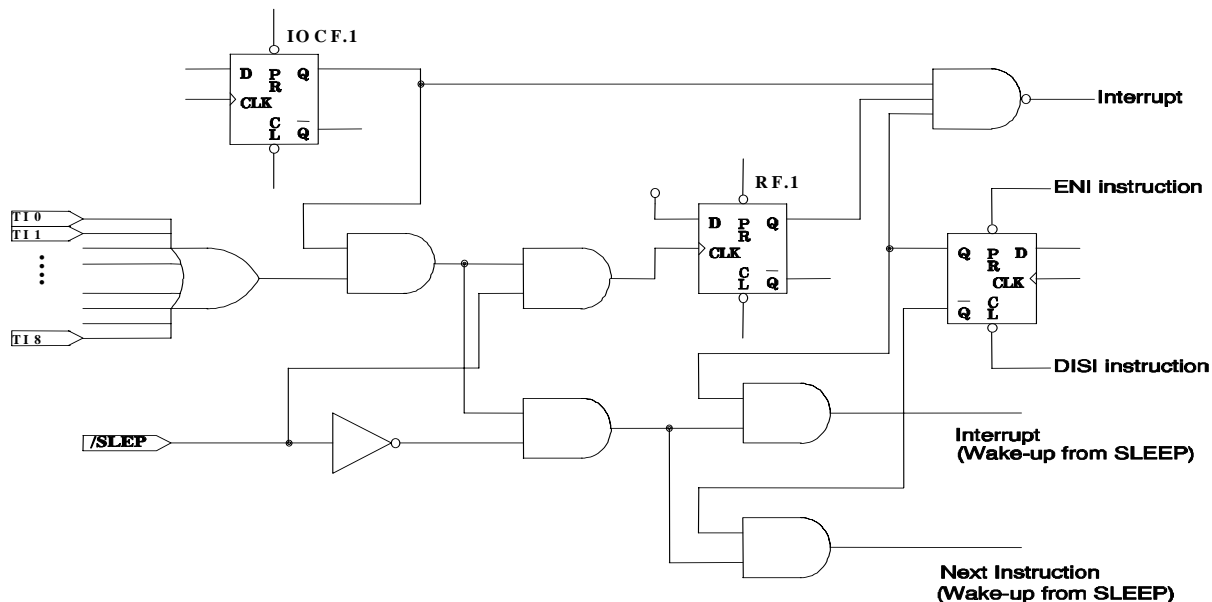


图10 Port 5输入状态改变中断/唤醒功能方块图

表5 Port5输入状态改变唤醒/中断功能用法

Port 5输入状态改变唤醒/中断功能用法	
(I) Port5输入状态改变唤醒用法 (a) Before SLEEP 1. Disable WDT 2. Read I/O Port 5 (MOV R5,R5) 3. Execute "ENI" or "DISI" 4. Enable interrupt (Set IOCF0.1) 5. Execute "SLEP" instruction (b) After Wake-up 1. IF "ENI" → Interrupt vector (3FEH) 2. IF "DISI" → Next instruction	(II) Port 5输入状态改变中断用法 1. Read I/O Port 5 (MOV R5,R5) 2. Execute "ENI" 3. Enable interrupt (Set IOCF0.1) 4. IF Port 5 change (interrupt) → Interrupt vector (3FEH)

4.5 复位和唤醒

4.5.1 复位

复位由下面的情况引起：

- (1) 上电复位；
- (2) /RESET 引脚电压为低
- (3) 看门狗定时器溢出(如果已使能).

检测到复位后，控制器将保持在复位状态18ms¹或1ms² (一个振荡建立时间). 初始地址为 000h.每次复位发生，将会执行下面的动作.

- 振荡器运行或开始运行.
- 程序计数器(R2)设置全为 "0".
- 所有的 I/O 引脚设定为输入模式 (高阻状态).
- 看门狗定时器及其预除器被清零.
- 当电源打开, R3的高3位被清零.
- CONT寄存器除第6位 (INT 标志位)以外所有位被置"1".
- IOCB0寄存器所有位被置"1".
- IOCC0寄存器被清零.
- IOCD0寄存器所有位被置"1".
- IOCE0寄存器第7位被置"1", 其余位被清零.
- RF 和 IOCF0 寄存器被清零.

睡眠(省电)模式由执行“SLEP”指令进入. 当进入睡眠模式, WDT(若使能)被清除但仍保持运行. 控制器可以由下面几种情况唤醒

- (1) /RESET 引脚有外部复位信号输入.

(2) WDT 溢出 (若使能).

(3) Port 5 输入状态改变 (若使能).

(4) 比较器输出状态改变.

头两个条件将导致 EM78P257A/B 复位. R3 的 T 和 P 标志位可用来判断复位(唤醒)来源. 第三种条件下程序将会继续执行, 由总的中断情况(“ENI”或“DISI”被执行)决定在唤醒后程序是否转到中断向量地址. 如果在 SLEP 之前执行了 ENI, 唤醒后程序将从地址 3FEH 开始执行. 如果在 SLEP 之前执行了 DISI, 唤醒后程序将从紧接着 SLEP 的下一条指令开始执行.

在进入 SLEEP 模式之前, 在条件 2 和条件 3 之中仅有一种可以被使能. 这就是说,

[a] 如果在 SLEP 之前 Port 5 输入状态改变中断被使能, WDT 必须被软件禁止. 然而, 在选项寄存器 (Code Option) 的 WDT 位仍然保持使能, EM78P257A/B 仅可被条件 1 或条件 3 唤醒. 类似地, 如果比较器输出中断被使能也要进行相同的处理. 控制器仅可被条件 1 或条件 4 唤醒.

[b] 如果在 SLEP 之前 WDT 被使能, Port 5 输入状态改变中断必须被禁止. 因此, EM78P257A/B 仅可被条件 1 或条件 2 唤醒. 参见中断部份.

如果 Port 5 输入状态改变中断被用来唤醒 EM78P257A/B, 下列的指令应当在 SLEP 之前执行:

```

MOV A, @xx000110b           ; 选择内部TCC时钟
CONTW                       ;
CLR R1                       ; 清除TCC和预除器
MOV A, @xxxxx1110b         ; 设定WDT预除器
CONTW                       ;
WDTC                        ; 清除WDT及预除器
MOV A, @0xxxxxxxxb         ; 禁止WDT
IOW RE                      ;
MOV R5, R5                  ; 读Port 5
MOV A, @00000x1xb          ; 使能Port 5输入状态改变中断
IOW RF                      ;
ENI (or DISI)              ; 中断总使能 (或禁止)
SLEP                        ; 睡眠
NOP                          ; 空操作

```

以类似的方式, 如果比较器输出状态改变中断被用来唤醒 EM78P257A/B, 下列的指令应当在 SLEP 之前执行:

```

MOV A, @0bxx000110         ; 选择内部TCC时钟
CONTW                       ;
CLR R1                       ; 清除TCC和预除器
MOV A, @0bxxxxx1110       ; 设定WDT预除器
CONTW                       ;
WDTC                        ; 清除WDT和预除器
MOV A, @0b0xxxxxxxx        ; 禁止WDT
IOW RE                      ;
MOV A, @0b1111xxxx        ; 使能比较器中断
IOW RF                      ;
ENI (or DISI)              ; 中断总使能 (或禁止)
SLEP                        ; 睡眠
NOP                          ; 空操作

```



有一个用户必须注意到问题是,从睡眠模式唤醒之后,WDT将被自动使能.所以唤醒后WDT的操作(是使能还是禁止)应当由软件进行适当的处理.

表4 寄存器的初始化值

地址	寄存器名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC50	Bit Name	C57	C76	C55	C54	C53	C52	C51	C50
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC60	Bit Name	C67	C66	C65	C64	C63	C62	C61	C60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC70	Bit Name	X	X	X	X	X	X	C71	C70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC80 (TCCCR)	Bit Name	TCC2E	TCC4E	TCC6E	TCCBE	X	X	X	X
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC90 (CMPCR)	Bit Name	COIE4	COIE3	COIE2	COIE1	CE4	CE3	CE2	CE1
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA0 (COICS)	Bit Name	X	X	X	X	CI3	CI2	CI1	CI0
		Power-On	1	1	1	1	0	0	0	0
		/RESET and WDT	1	1	1	1	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCB0 (PDCR)	Bit Name	/PD57	/PD56	/PD55	/PD54	/PD53	/PD52	/PD51	/PD50
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCC0 (ODCR)	Bit Name	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCD0	Bit Name	/PH57	/PH56	/PH55	/PH54	/PH53	/PH52	/PH51	/PH50

地址	寄存器名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
	(PHCR)	Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCE0	Bit Name	WDTC	EIS	X	X	X	PSW2	PSW1	PSW0
		Power-On	0	0	1	1	1	1	1	1
		/RESET and WDT	0	0	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	1	1	1	P	P	P
N/A	IOCF0	Bit Name	CMP4IE	CMP3IE	CMP2IE	CPM1IE	PPC/CMP	EXIE	ICIE	TCIE
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC51 (TCCA)	Bit Name	TCCA7	TCCA6	TCCA5	TCCA4	TCCA3	TCCA2	TCCA1	TCCA0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC61 (TCCBL)	Bit Name	TCCBL7	TCCBL6	TCCBL5	TCCBL4	TCCBL3	TCCBL2	TCCBL1	TCCBL0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC71 (TCCBH)	Bit Name	TCCBH7	TCCBH6	TCCBH5	TCCBH4	TCCBH3	TCCBH2	TCCBH1	TCCBH0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC81 (TCCC)	Bit Name	TCCC7	TCCC6	TCCC5	TCCC4	TCCC3	TCCC2	TCCC1	TCCC0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC91 (LTR)	Bit Name	LTR7	LTR6	LTR5	LTR4	LTR3	LTR2	LTR1	LTR0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA1 (HTR)	Bit Name	HTR7	HTR6	HTR5	HTR4	HTR3	HTR2	HTR1	HTR0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P



地址	寄存器名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOCB1 (PTR)	Bit Name	PTR7	PTR6	PTR5	PTR4	PTR3	PTR2	PTR1	PTR0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	CONT	Bit Name	INTE	INT	TS	TE	X	PSR2	PSR1	PSR0
		Power-On	1	0	1	1	1	1	1	1
		/RESET and WDT	1	0	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x00	R0(IAR)	Bit Name	-	-	-	-	-	-	-	-
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x01	R1(TCC)	Bit Name	-	-	-	-	-	-	-	-
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	00	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x02	R2(PC)	Bit Name	-	-	-	-	-	-	-	-
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	Jump to address 0x08 or continue to execute next instruction							
0x03	R3(SR)	Bit Name	RST	IOCS	PS0	T	P	Z	DC	C
		Power-On	0	0	0	1	1	U	U	U
		/RESET and WDT	P	0	0	t	t	P	P	P
		Wake-Up from Pin Change	P	P	P	t	t	P	P	P
0x04	R4(RSR)	Bit Name	GP1	BS	X	X	X	X	X	X
		Power-On	U	0	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x05	R5	Bit Name	P57	P56	P55	P54	P53	P52	P51	P50
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x06	R6	Bit Name	P67	P66	P65	P64	P63	P62	P61	P60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1

地址	寄存器名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x7	R7	Bit Name	-	-	-	-	-	-	P71	P70
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x8	R8	Bit Name	-	-	-	-	-	-	-	-
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x9	R9	Bit Name	CMPO UT4	CMPO UT3	CMPO UT2	CMPO UT1	-	TCCCIF	TCCBIF	TCCAIF
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xA	RA (TCC CR1)	Bit Name	-	-	-	-	-	TCCAIE	-	-
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xB	RB (TCC CR2)	Bit Name	-	TCCBIE	-	-	-	TCCCIE	-	-
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xC	RC (TCCPR)	Bit Name	-	-	-	-	-	-	-	-
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xD	RD (TMR2H)	Bit Name	DP1	DP0	MF1	MF0	IRE	HF	LGP	PWM
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xE	RE (TMR2L)	Bit Name	MOUSEN	-	-	-	-	-	-	-
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xF	RF	Bit Name	CMP4IF	CMP3IF	CMP2IF	CMP1IF	-	EXIF	ICIF	TCIF

地址	寄存器名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
	(ISR)	Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	0	0	0	0	0	0	0	0
0x10 ~0x3 F	R10~R3F	Bit Name	-	-	-	-	-	-	-	-
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P

X: 未用. U: 未知或无关 P: 复位前的值 T: 见表7

4.5.2 /RESET 配置

参见图11,当选项寄存器 (Code Option) 的RESET位被编程到0,外部/RESET是使能的.当编程到1,内部 /RESET是使能的并连接到内部 Vdd ,该引脚被定义为 P71.

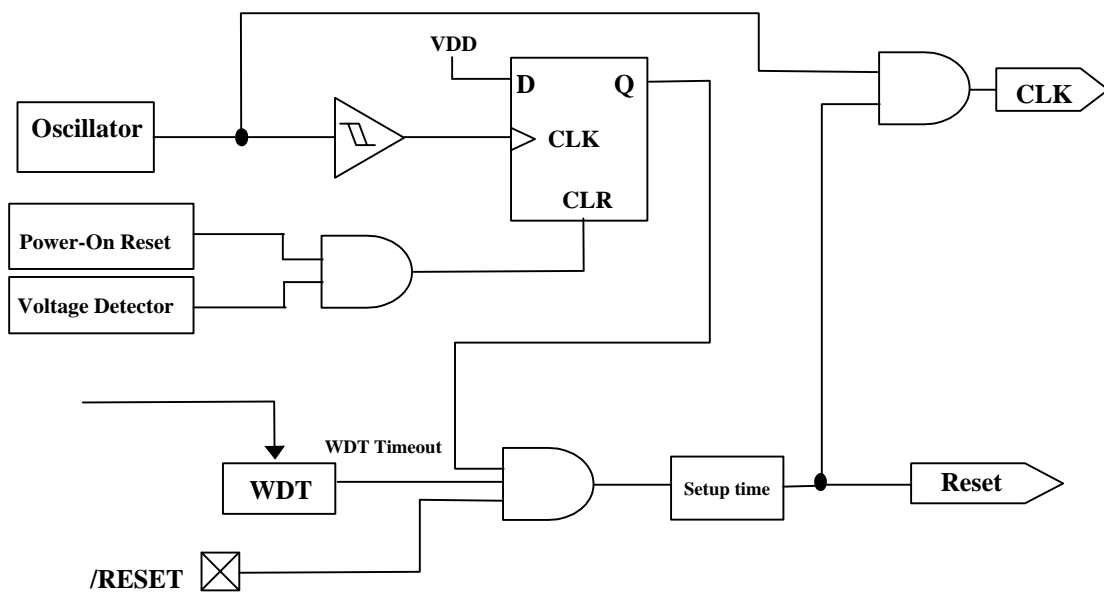


图 11 控制器重定功能方块图

4.5.3 状态寄存器的 RST、T和 P 的状态

复位条件可由下面任一种情况引起:

1. 一个上电条件.
2. 在/RESET引脚上的一个高-低-高的脉冲,
3. 看门狗定时器溢出.

以下表5列出RST, T, 和 P的值, 常用来检查控制器是怎样唤醒的.

表5 表示可能影响到 RST、T和 P状态的各种情况.

表7 复位后 RST、T 和 P 状态

复位类型	RST	T	P
上电	0	1	1
运行模式下/RESET引脚复位	0	*P	*P
睡眠模式下/RESET引脚复位	0	1	0
运行模式下WDT溢出复位	0	0	1
睡眠模式下WDT溢出唤醒	0	0	0
睡眠模式下引脚状态改变唤醒	1	1	0

* P: 复位前状态

表8 事件对 RST、T 和 P 状态的影响

Event	RST	T	P
上电	0	1	1
WDTC 指令	*P	1	1
WDT 溢出	0	0	*P
SLEP 指令	*P	1	0
睡眠模式下引脚状态改变唤醒	1	1	0

* P: 复位前状态

4.6 中断

如下所列 EM78P257A/B 有五个中断源:

- (1) TCC 溢出中断.
- (2) Port 5 输入状态改变中断.
- (3) 外部中断[(P60, /INT) 引脚].
- (4) 比较器状态改变中断.
- (5) 红外输出中断.

在Port5输入状态改变中断使能之前,必须先读入Port5(例如“MOV R5,R5”). 每个Port5引脚都有这种特征,在执行SLEP指令进入睡眠模式之前,如果Port 5输入状态改变中断被使能,Port 5输入状态改变会将 EM78P257A/B从睡眠模式唤醒.如果总的中断被禁止,唤醒后控制器将向下连续逐行地执行程序,如果总的中断使能,程序将转到中断向量地址3FEH.

RF 是中断状态寄存器,它的相关标志位记录了中断请求状态.IOCF0是中断屏蔽寄存器.通过执行指令ENI使能总的中断,通过执行DISI禁止总的中断.在中断服务程序中,通过轮流查询RF标志位来确定中断源.在离开中断服务程序之前,必须用指令清除中断标志以免发生重复中断.

中断状态寄存器(RF)的标志位(除ICIF位以外)的设置与中断屏蔽寄存器状态或者是否执行了ENI指令无关. 注意读RF的输出得到的是RF和IOCF0的逻辑与的结果(参见图12), RETI指令结束中断程序并使能总的中断(自动执行ENI).

当一个中断由定时器时钟/计数器产生(若使能),下一条指令将从地址3FA、3F8、3F6或3F4H(TCC、TCCA、TCCB或TCCC)获取. 当一个中断由比较器产生(若使能),下一条指令将从地址3F2、3F0、3EE或3ECH(CO1、CO2、CO3或CO4)获取. 在中断子程序被执行之前,ACC和R3寄存器的内容将被硬件保存.如果有另一个中断产生,所保存的ACC和R3寄存器的内容将被新的中断替换.中断服务程序完成之后,所保存的内容将返回到ACC和R3中.

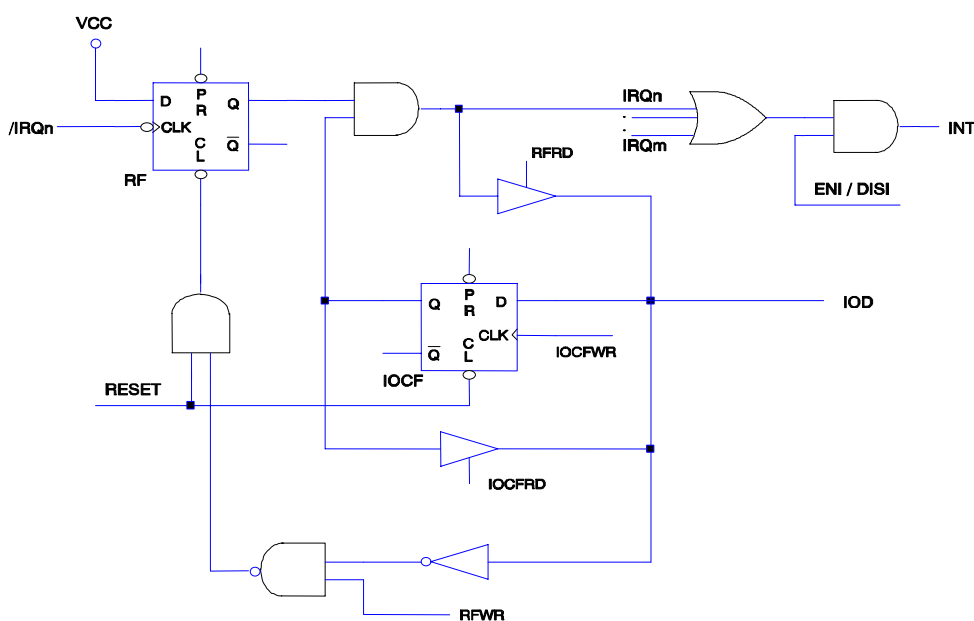


图 12 中断输入电路

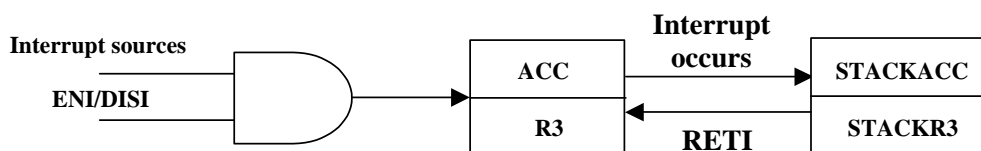


图 13 中断备份图

如表9所示，在EM78P257A/B中,每个不同的中断源都有自己的中断向量地址.

表9 中断向量

中断向量	中断状态
3EC	比较器CO4中断
3EE	比较器CO3中断
3F0	比较器CO2中断
3F2	比较器CO1中断
3F4	TCCC溢出中断
3F6	TCCB溢出中断
3F8	TCCA溢出中断
3FA	TCC溢出中断
3FC	外部中断
3FE	Port 5状态引脚变化中断

4.7 定时器/计数器

4.7.1 概述

定时器1 (TCCA) 和定时器3 (TCCC) 是具有可编程预除的8位时钟计数器. 定时器2 (TCCB) 是具有可编程预除的16位时钟计数器. TCCA、TCCB和 TCCC均可读写,并且在每种复位条件下会被清零.

4.7.2 功能描述

图14 表示定时器方块图.每个信号和方块描述如下:

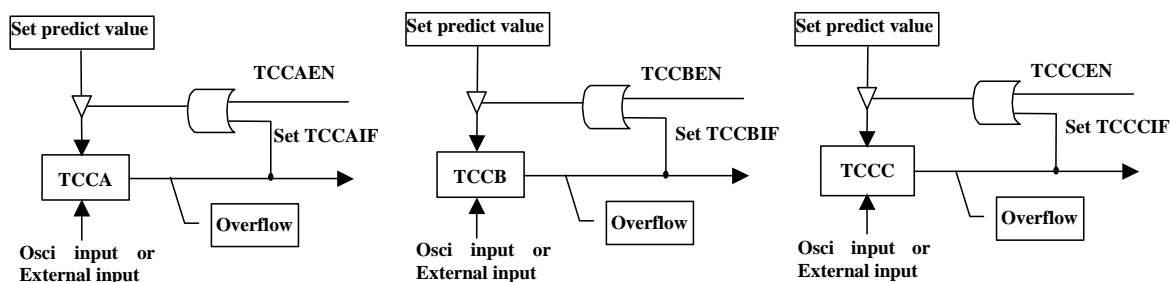


图 14 定时器方块图

Osci input :输入时钟.

TCCX: 定时器寄存器1~3; TCCX增加计数直到它的值变为 0时,重新加载以前的值. 如果TCCXIE 被使能, TCCXIF将被同时置位.

4.7.3 相关寄存器编程

以下表10和表11表示当定义TCCX时,对相关寄存器的操作.

表10 TCCX相关寄存器

地址	寄存器名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0A	TCR(1)/RA	0	0	0	0	0	TCCAIE/0	TCCATS/0	TCCATE/0
0x0B	TCR(2)/RB	0	TCCBIE/0	TCCBTS/0	TCCBTE/0	0	TCCCIE/0	TCCCTS/0	TCCCTE/0
0x08	TCCCR/IOC80	TCC2E	TCC4E	TCC6E	TCCBE	0	0	0	0

表11 TCCX相关状态/数据寄存器

地址	寄存器名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x09	TCCSR/R9	CMPOUT4	CMPOUT3	CMPOUT2	CMPOUT1	0	TCCCIF	TCCBIF	TCCAIF
0x05	TCCA/IOC51	TCCA7	TCCA6	TCCA5	TCCA4	TCCA3	TCCA2	TCCA1	TCCA0
0x06	TCCBL/IOC61	TCCBL7	TCCBL6	TCCBL5	TCCBL4	TCCBL3	TCCBL2	TCCBL1	TCCBL0
0x07	TCCBH/IOC71	TCCBH7	TCCBH6	TCCBH5	TCCBH4	TCCBH3	TCCBH2	TCCBH1	TCCBH0
0x08	TCCC/IOC81	TCCC7	TCCC6	TCCC5	TCCC4	TCCC3	TCCC2	TCCC1	TCCC0
0x09	LTR/IOC91	LTR7	LTR6	LTR5	LTR4	LTR3	LTR2	LTR1	LTR0
0x0A	HTR/IOCA1	HTR7	HTR6	HTR5	HTR4	HTR3	HTR2	HTR1	HTR0
0x0B	PTR/IOCB1	PTR7	PTR6	PTR5	PTR4	PTR3	PTR2	PTR1	PTR0

4.8 比较器

EM78P257A/B 有四个比较器,每个比较器有两个模拟输入和一个输出.比较器可以将控制器从睡眠模式唤醒.图15和图16表示比较器电路.

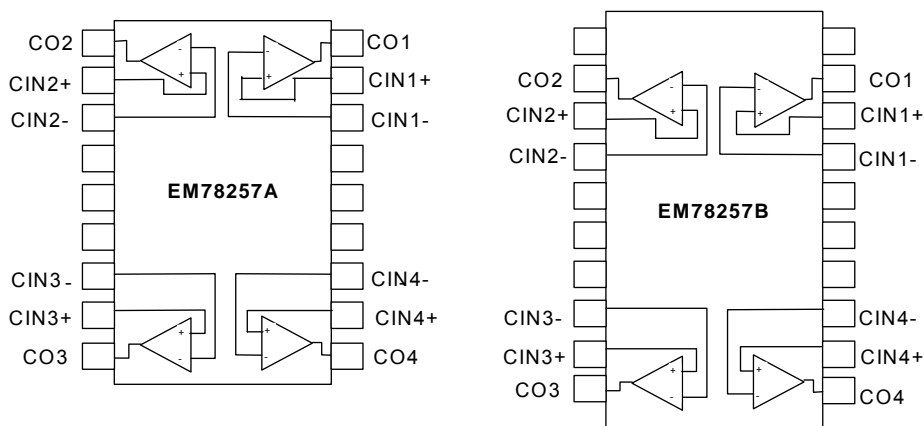


图15 比较器引脚配置图

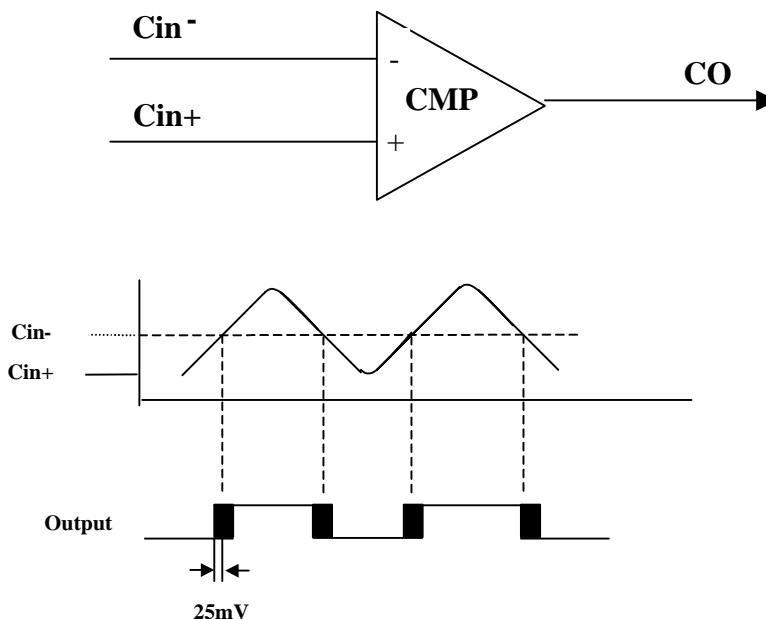


图 16 比较器操作模式

4.8.1 外部参考信号

模拟信号是加在比较器的Cin-或Cin+端，比较器的输出端（CO）也会作相应的调整。

- 参考信号电压必须在Vss和Vdd之间
- 参考电压可加在比较器的任何一端
- 开始侦察器可用同一参考信号
- 比较器可用相同或不同的参考源
- 四个比较器的负极输入有16种不同的组合方式

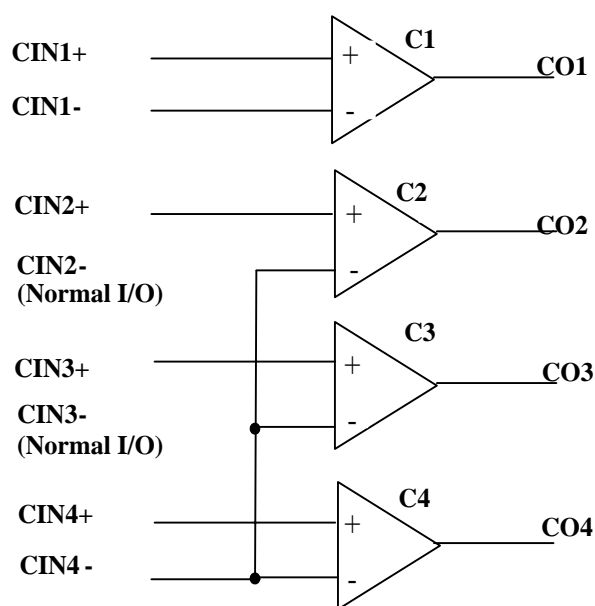
Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CMPCR/IOC90	-	-	-	-	CI3	CI2	CI1	CI0

表5 The List of CO-INPUT Combine Sequence

CI3	CI2	CI1	CI0	CO- Input combine status	Comment
0	0	0	0	N/A	1,2,3, and 4 -> negative inputs,
0	0	0	1	1,2	CIN2- -> negative input; CIN1- -> normal I/O pin;
0	0	1	0	1,3	CIN3- -> negative input; CIN1- -> normal I/O pin;
0	0	1	1	1,4	CIN4- -> negative input; CIN1- -> normal I/O pin;
0	1	0	0	2,3	CIN3- -> negative input; CIN2- -> normal I/O pin;
0	1	0	1	2,4	CIN4- -> negative input; CIN2- -> normal I/O pin;
0	1	1	0	3,4	CIN4- -> negative input; CIN3- -> normal I/O pin;
0	1	1	1	1,2,3	CIN3- -> negative input; CIN(1,2)- -> normal I/O pin;
1	0	0	0	1,2,4	CIN4- -> negative input; CIN(1,2)- -> normal I/O pin;
1	0	0	1	1,3,4	CIN4- -> negative input; CIN(1,3)- -> normal I/O pin;

CI3	CI2	CI1	CI0	CO- Input combine status	Comment
1	0	1	0	2,3,4	CIN4- -> negative input; CIN(2,3)- -> normal I/O pin;
1	0	1	1	1,2,3,4	CIN4- -> negative input; CIN(1,2,3)- -> normal I/O pin;
1	1	0	0	3,2	CIN2- -> negative input; CIN3- -> normal I/O pin;
1	1	0	1	4,2	CIN2- -> negative input; CIN4- -> normal I/O pin;
1	1	1	0	4,3,2	CIN2- -> negative input; CIN(3,4)- -> normal I/O pin;
1	1	1	1	1,4,3	CIN3- -> negative input; CIN(1,4)- -> normal I/O pin;

例如: (CI3,CI2,CI1,CI0)= (1010) => 比较器4(-) 作为负极输入端, 比较器3(-)和比较器2(-)在内部和比较器4(-)连在一起,CIN3- 和CIN2-作为通用I/O口使用, 如下图示: .



4.8.2 比较器的输出

比较器的比较结果贮存在R9的CMPOUT位

可通过比较器控制寄存器<IOC90>的Bit4、5、6、7设置为‘1’来使P51、P52、P63、P64作为比较器的输出。

图17为比较器的输出方块图

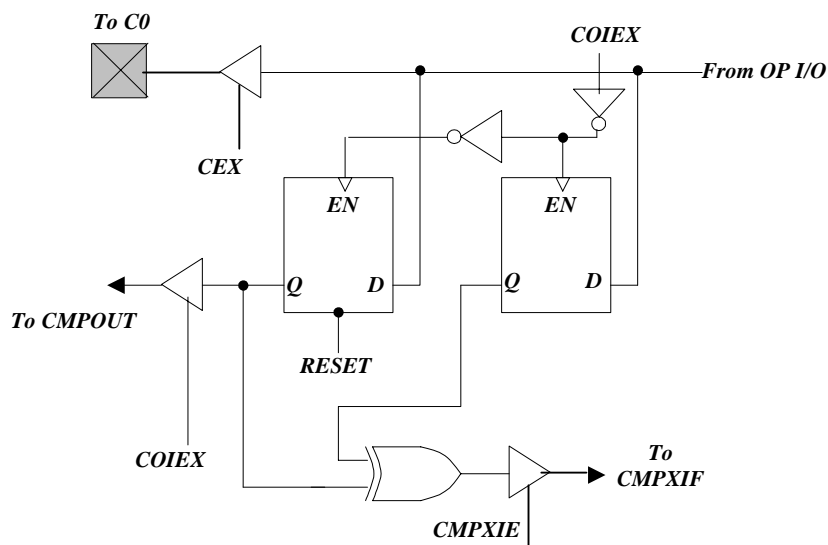


图 17 比较器的输出结构图

4.8.3 相关寄存器的编程

当定义比较器时，参考下列表11和表12所列相关寄存器的操作。

表6 比较器的相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x09	CMPCR/IOC90	COIE4/0	COIE3/0	COIE2/0	COIE1/0	CE4/0	CE3/0	CE2/0	CE1/0
0x0A	COICS/IOCA0	0	0	0	0	CI3/0	CI2/0	CI1/0	CI0/0
0x0F	IMR/IOCF0	CMP4IE/0	CMP3IE/0	CMP2IE/0	CMP1IE/0	PPC/CMP	EXIE/0	ICIE/0	TCIE/0

表7 比较器的相关状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x09	CMPOUT/R9	CMPOUT4/0	CMPOUT3/0	CMPOUT2/0	CMPOUT1/0	0	TCCCIF/0	TCCBIF/0	TCCAIF/0
0x0F	ISR/RF	CMP4IF/0	CMP3IF/0	CMP2IF/0	CMP1IF/0	0	EXIF/0	ICIF/0	TCIF/0

4.8.4 中断

- INT和CMPXIE必须使能
- 当比较器的输出发生变化时则发生中断
- 可通过读取R9的Bit4 ~ Bit7 (CMPOUTX) 知道比较器的输出值
- 比较器的中断标志位CMPXIF只能通过软件来清零。

4.8.5 从SLEEP模式唤醒

- 如果比较器使能，在SLEEP模式中比较器仍然启动并且可引起中断。
- 如果有信号发生变化，中断将把芯片从SLEEP模式中唤醒。
- 从节省电源方面考虑，比较器的功耗应该考虑进去。
- 在SLEEP模式中，如果没有用到比较器的功能，在进入SLEEP之前应将比较器的功能关闭。

4.9 振荡器

4.9.1 振荡器模式

EM78P257A/B可在5种不同的振荡模式下运行，例如内部RC振荡器模式（IRC）、内部电容的RC振荡器模式（IC）、外部RC振荡器模式（ERC）、高频晶体振荡模式（HXT）和低频晶体振荡模式（LXT）。用户可通过编程CODE Option寄存器的OSC2、OSC1、OSC0来选择某一种振荡方式。表15描述如何选择这五种模式。

在不同的电源电压VDD下，晶振或陶瓷振荡的最大操作频率列于表16中

表15 通过OSC2、OSC1、OSC0选择振荡模式

Mode	OSC2	OSC1	OSC0
IRC(内部RC振荡模式)	1	1	1
IC(内部电容振荡模式)	1	1	0
ERC(外部阻容振荡模式)	1	0	1
HXT(高频XHTL模式)	0	0	1
LXT(低频XHTL模式)	0	0	0

注意

在HXT和LXT之间的系统频率转折点大约为400 KHz.

表16 最大操作频率表

Conditions	VDD	Fxt max.(MHz)
Two clocks	2.3	4
	3.0	8
	5.0	20

4.9.2 晶体振荡/陶瓷谐振 (XTAL)

EM78257A/B可通过OSCI管脚用外部时钟信号源，如图18示

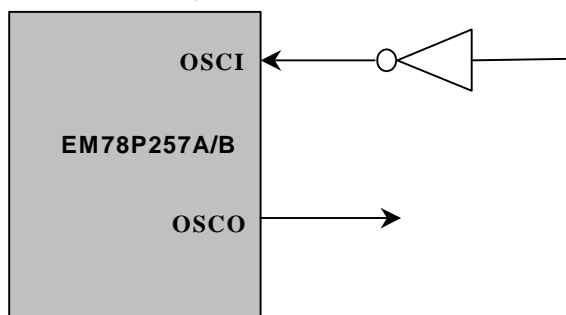


图 18 外部时钟输入电路

在大多数的应用场所，通过在OSCI和OSCO管脚连接晶振或陶瓷振荡器来产生振荡。如图19电路所示。无论在HXT或LXT振荡模式，都可以应用这种电路。表17列出建议的电容C1和C2的值。由于每一种谐振器都有自己的特性，用户应根据它们的特性选择合适的C1和C2的值。串联电阻RS在AT切片的晶振或低频模式是必要的。

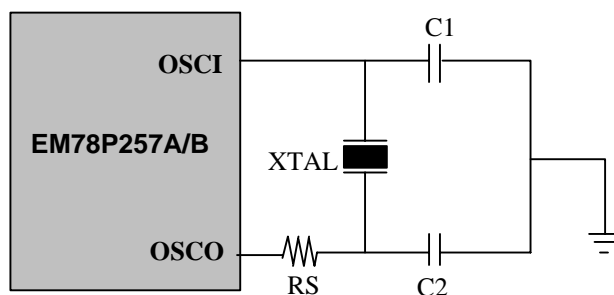


图 19 晶振/陶瓷振荡电路

表17 晶振或陶瓷振荡选择电容参考值

振荡器类型	频率模式	频率	C1(pF)	C2(pF)
Ceramic Resonators	HXT	455 kHz	100~150	100~150
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30
Crystal Oscillator	LXT	32.768kHz	25	15
		100KHz	25	25
		200KHz	25	25
	HXT	455KHz	20~40	20~150
		1.0MHz	15~30	15~30
		2.0MHz	15	15
		4.0MHz	15	15

4.9.3 外部RC振荡模式

在一些对时序要求不太严格的地方，RC振荡可节省许多成本。然而，应当注意到RC振荡器的振荡频率会受到电源电压、电阻阻值（ R_{ext} ）的大小、电容大小（ C_{ext} ）甚至环境温度的影响。而且，由于制造工艺的不同，不同芯片的频率也会有微小的差异。

为了维持一个比较稳定的系统频率，建议电容值不要小于20pF，电阻值不要大于1MΩ。如果不能保证在该范围内，频率就会很容易受到噪音、湿度、漏电流的影响。

在RC振荡模式中， R_{ext} 越小，振荡频率越高。但是， R_{ext} 的值越低，例如，1KΩ，由于NMOS不能准确的通过电容放电，所以振荡器将变的不稳定。

基于以上原因，必须牢记操作电压、构成RC振荡器的组件、封装形式、PCB的布线等都将影响系统的振荡频率。

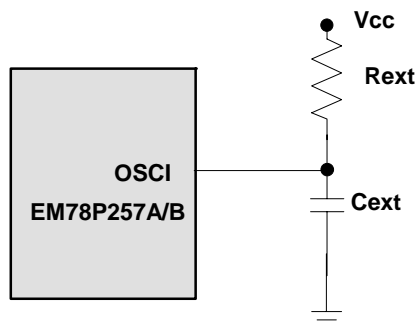


图 20 外部 RC 振荡器模式

表18 RC振荡频率

Cext	Rext	Average Fosc 5V,25°C	Average Fosc 3V,25°C
20 pF	3.3k	3.18 MHz	2.75MHz
	5.1k	2.1 MHz	2.0MHz
	10k	1.14 MHz	1.12 MHz
	100k	118 KHz	121 KHz
100 pF	3.3k	1.25 MHz	1.20 KHz
	5.1k	830 KHz	815 KHz
	10k	435 KHz	440 KHz
	100k	46KHz	48 KHz
300 pF	3.3k	560 KHz	545 KHz
	5.1k	370 KHz	360 KHz
	10k	195 KHz	195 KHz
	100k	20 KHz	21 KHz

注意

1. 以DIP封装测量
2. 仅供参考
3. 频率飘移约±30%

4.9.4 用内部C的RC振荡模式

如果把精度和成本都考虑进去，EM78257A/B还提供一个特殊的振荡模式，就是用内部的电容和外部一个上拉到VCC的电阻，内部电容的功能起温度补偿作用。为了得到更高的精确度，建议要用精度较高的电阻。

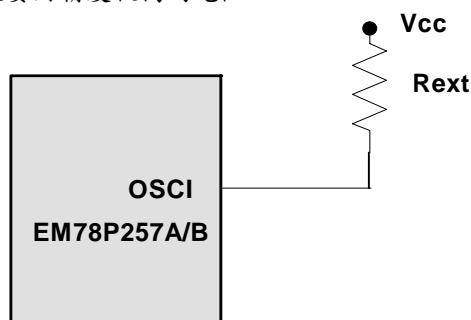


图 21 内部 C 的振荡模式

表19 外部R 振荡器模式

Rext	Average Fosc 5V,25°C	Average Fosc 3V,25°C
51k	4.3 MHz	4.3 MHz
100k	2.5 MHz	2.4 MHz
300k	800KHz	800 KHz

注意

1. 以DIP封装测量
2. 仅供参考
3. 频率飘移约±30%

4.9.5 内部RC振荡模式

EM78P257A/B提供一个可变的内部RC模式，默认值为4MHz,频率可通过Code Option的RCM0和RCM1来设置，表20为内部RC的频率选择表

表20 内部RC的频率选择

RCM 1	RCM 0	Frequency(MHz)
1	1	4
1	0	1
0	1	455kHz
0\	0	32.768kHz

注意

1. 以DIP封装测量
2. 仅供参考，频率会随温度、VDD和工艺的不同而不同
3. 频率漂移大约为 $\pm 35\%$

4.10 上电方面

任何微控制器在电源达到稳定之前，都不能保证正确的执行程序。

EM78P257A/BP的电压范围是1.2V~1.8V。在使用的过程中，当关断电源并重新上电前，Vdd必需降低到1.2V以下并至少保持10us以上。在这种情况下，EM78P257A/B的内部复位电路就会正常工作。如果电源VDD上升的足够快（50ms或更少），外部复位电路会具有更好的性能。然而，在许多应用要求严格的情况下，在解决上电复位问题时，仍然需要其它器件辅助。

4.10.1 可编程的振荡器建立时间

选择字(SUT)用来定义振荡器的建立时间(18ms到1ms)，理论上，范围从1ms到18ms。对大多

晶振和陶瓷振荡器来说，工作频率越低，要求的建立时间越长。

4.10.2 外部上电复位电路

图22中的电路用外部RC产生一个复位脉冲。脉冲的宽度（时间常数）应保持足够长的时间以使Vdd电源达到最小的操作电压。该电路应用在电源电压上升比较慢的情况下。因为/RESET脚的漏电流大约在 $\pm 5\mu A$ ，所以建议R应小于40K Ω 。按照这种方法，在/RESET脚上的电压将在0.2V之下。二极管(D)在掉电时为短路状态，电容C将快速彻底的放电，限流电阻Rin防止大电流放电或ESD（静电放电）对/RESET脚的冲击。

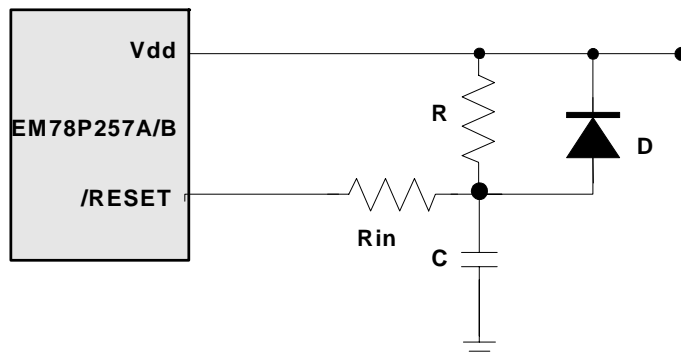


图 22 扩展上电复位电路

4.10.3 残留电压保护

当更换电池时，芯片的电源（Vdd）已被拿走但残留电压仍然存在。残留电压可能低于VDD的最小工作电压，但又不为零，在这种情况下有可能引起复位不良。图23和图24表示如何建立一个残留电压保护电路。

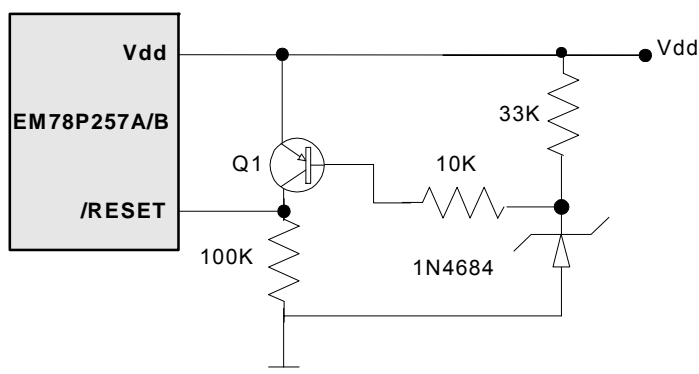


图 23 残留电压保护电路 1

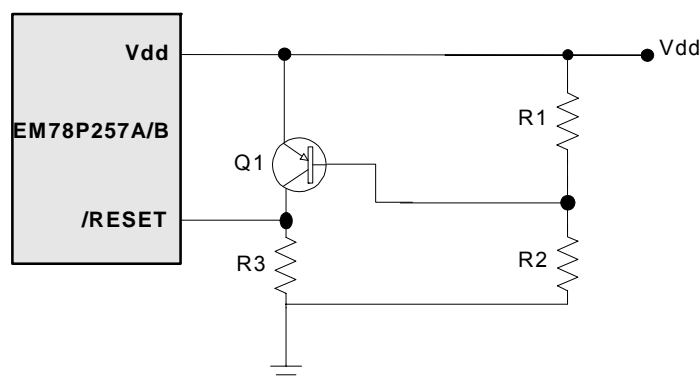


图 24 残留电压保护电路 2

4.11 鼠标应用模式

4.11.1 概述及特性

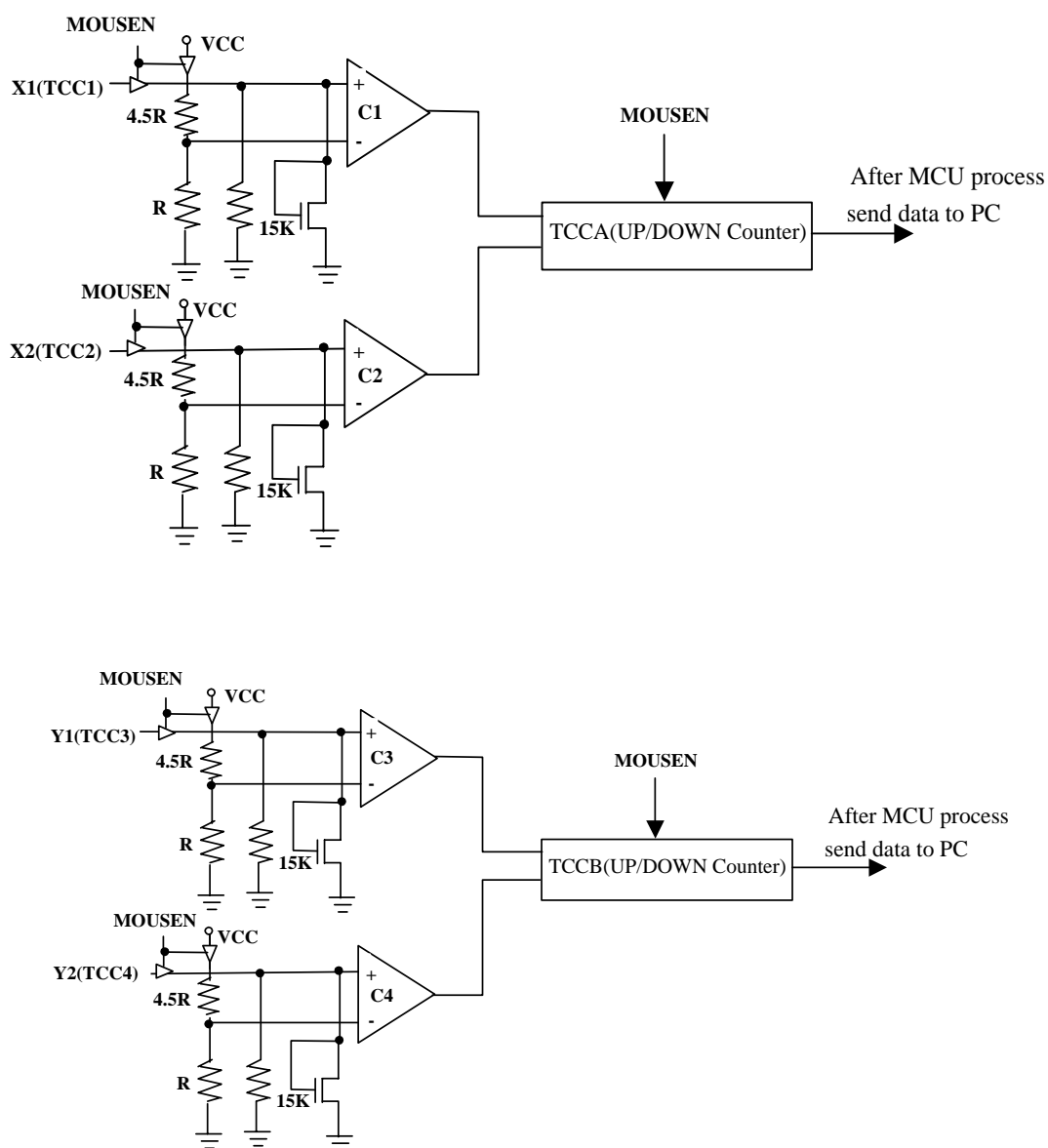
概述

图25 表示EM78P257A/B怎样和用PS/2与PC通信的示意图。

特性

RC振荡

六个光电耦合输入



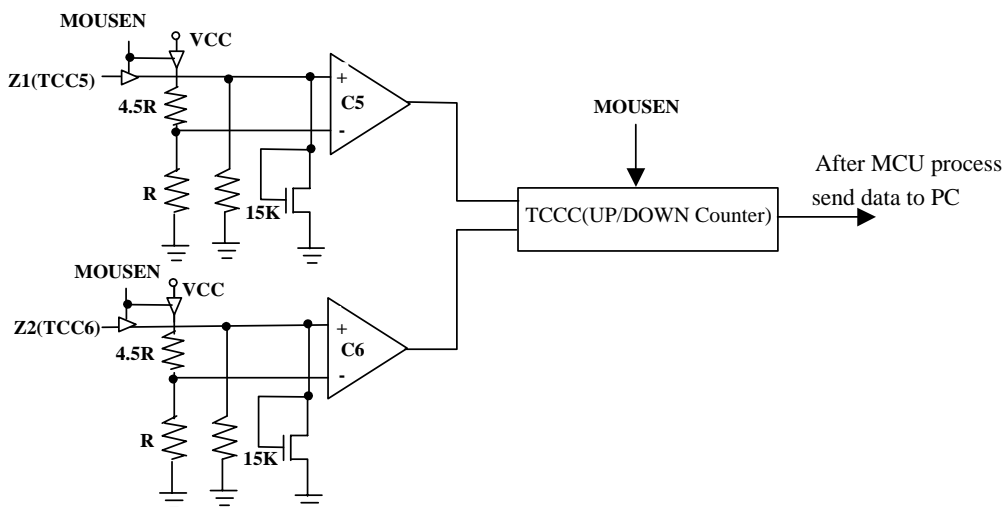


图 25 鼠标功能框图

4.11.2 功能描述

下面描述了图25的各框图及信号的功能和怎样完成一个鼠标功能。

P61/X1 P66/X2 P51/Y1 P50/Y2	用电流比较器来测光电耦合的“开”或“关” 四个光电耦合信号指示上、下、左、右的状态 在扫描期间，光电耦合器的状态一发生变化，水平方向或垂直方向的计数器就会相应的增加或减少
P56/Z1 P57/Z2	Z-轴 方向输入。 光电模式:电流比较器输入
比较器	输出的电压幅度由比较器的两个(+,-)脚来决定.
计数器	记录了水平、垂直方向或滚动移动的值

4.11.3 可编程的相关寄存器

当定义为MOUSE 模式时，参考表21和表22所列的相关寄存器的操作

表21 MOUSE 模式的相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit1	Bit 0
	CONT	INTE/0	INT/0	TS/0	TE/0	0	PSR2/0	PSR1/0	PSR0/0
0X08	*INTC/IOC80	TCC2E/0	TCC4E/0	TCC6E/0	TCCBE/0	0	0	0	0
0x0A	TCR(1)/RA	0	0	0	0	0	TCCAIE/0	TCCATS/0	TCCATE/0
0X0B	TCR(2)/RB	0	TCCBIE/0	TCCBTS/0	TCCBTE/0	0	TCCIE/0	TCCCTS/0	TCCCTE/0
0X0E	MCR/RE	MOUSEN/0	0	0	0	0	0	0	0

注意
* Bit name/initial value

表22 MOUSE 模式的相关状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit1	Bit 0
0x01	TCC/R1	TCC7	TCC6	TCC5	TCC4	TCC3	TCC2	TCC1	TCC0
0x09	TCCSR/R9	CMPOUT4	CMPOUT3	CMPOUT2	CMPOUT1	0	TCCCIF	TCCBIF	TCCAIF
0x05	TCCA/IOC51	TCCA7	TCCA6	TCCA5	TCCA4	TCCA3	TCCA2	TCCA1	TCCA0
0x06	TCCBL/IOC61	TCCB7	TCCB6	TCCB5	TCCB4	TCCB3	TCCB2	TCCB1	TCCB0

TCCA: 一个8BIT的时钟/计数器 A. 在MOUSE模式中, 它把X-轴的数据装进TCCA, 它可以被定义成增加/减少计数器。

TCCB: 一个8BIT的时钟/计数器 B. 在MOUSE模式中, 它把Y-轴的数据装进TCCB, 它可以被定义成增加/减少计数器

TCCC: 一个8BIT的时钟/计数器 C. 在MOUSE模式中, 它把Z-轴的数据装进TCCC, 它可以被定义成增加/减少计数器

表23 TCCX状态寄存器 (1)

7	6	5	4	3	2	1	0
-	-	-	-	-	TCCAIE	TCCATS	TCCATE

Bit3 ~ Bit7 没有用, 读时为'0'.

Bit 2(TCCAIE) TCCAIF 中断使能位

0: 禁止 TCCAIF 中断

1: 使能 TCCAIF 中断

Bit 1(TCCATS) TCCA 信号源

0: 内部指令时钟周期

1: 在TCC1管脚上的信号

Bit 0(TCCATE) TCCA 信号边沿

0: 在TCC2管脚上有上升沿 (边沿) 信号时增加1

1: 在TCC2管脚上有下降沿 (边沿) 信号时增加1

表24 TCCX 状态寄存器 (2)

7	6	5	4	3	2	1	0
-	TCCBIE	TCCBTS	TCCBTE	-	TCCCIE	TCCCTS	TCCCTE

Bit7 没有用

Bit6(TCCBIE) TCCBIF 中断使能位

0: 禁止 TCCBIF 中断

1: 使能 TCCBIF 中断

Bit 5(TCCBTS) TCCB 信号源

0: 内部指令时钟周期

1: 在TCC3管脚上的信号

Bit4(TCCBTE) TCCB 信号边沿

0: 在TCC4管脚上有上升沿（边沿）信号时增加1

1: 在TCC4管脚上有下降沿（边沿）信号时增加1

Bit3 没有用

Bit 2(TCCCIE) TCCCIF 中断使能位

0: 禁止 TCCCIF 中断

1: 使能 TCCCIF 中断

Bit1(TCCCTS) TCCC信号源

0: 内部指令时钟周期

1: 在TCC5管脚上的信号

Bit0(TCCCTE) TCCC信号边沿

0: 在TCC6管脚上有上升沿（边沿）信号时增加1

1: 在TCC6管脚上有下降沿（边沿）信号时增加1

表25 MOUSE 控制寄存器

7	6	5	4	3	2	1	0
MOUSEN	-	-	-	-	-	-	-

Bit 7 (MOUSEN) Mouse 应用使能位

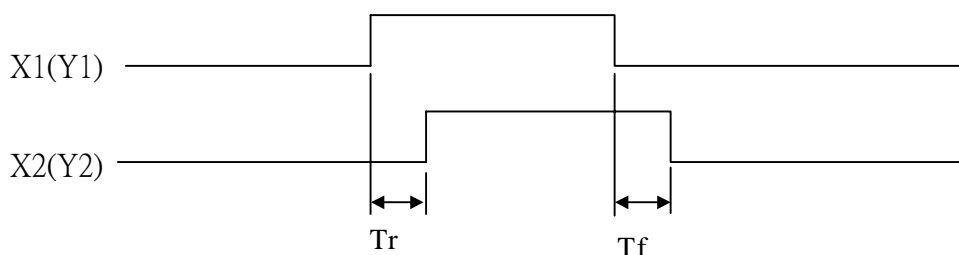
0: 禁止 MOUSEN. TCCA,TCCB and TCCC 作为增加计数器.

1: 使能 MOUSEN. RA(禁止Bit0(TCCATE), Bit1(TCCATS) is '1', Bit2(TCCAIE) is '0'), RB(禁止Bit0(TCCCTE), Bit1(TCCCTS) is '1', Bit2(TCCCIE) is '0', 禁止Bit4(TCCBTE), Bit5(TCCBTS) is '1', Bit6(TCCBIE) is '0'), and TCCA, TCCBL and TCCC 工作在向上/向下计数器方式, 别的管脚的设置参看IOC80.

Bit 0 ~ Bit 6 没有用

4.11.4 MOUSE 模式时序

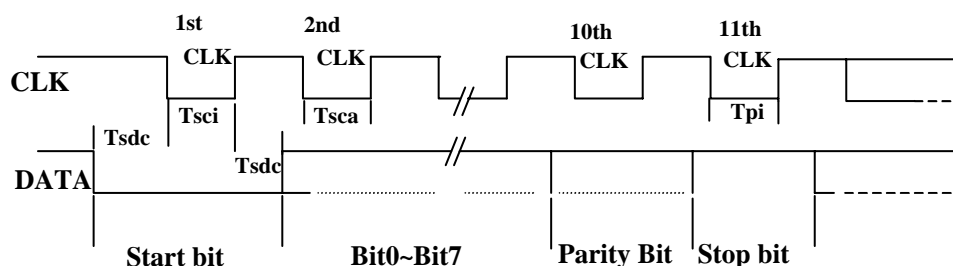
(1) 光电耦合脉冲宽度:



如果X1的上升/下降沿领先X2一个边沿, 计数器将增加一

如果X1的上升/下降沿落后X2一个边沿，计数器将减少一

(2) 发送DATA (数据从 EM78P257A/B到系统)

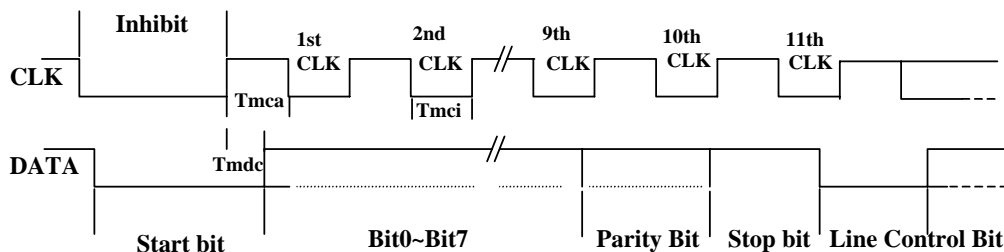


如果 CLK 是低电平 (禁止状态),将没有数据传送

如果CLK是高电平 DATA是低电平 (请求发送), 数据会被更新.将从系统接收数据直到 CLK 和 DATA 都为高电平。如果CLK 和 DATA 都为高电平表示已准备好传输.DATA 在 CLK 的下降沿有效而非CLK的上升沿。在传输期间, EM78P257A/B通过检查CLK线的电平来检查是否有传输的冲突, 检查间隔时间不会超过100 μ S。当EM78P257A/B已经开始传输数据时, 但系统把CLK线拉低禁止EM78P257的输出, 这样冲突就会发生。如果冲突发生在第十个CLOCK的上升沿之前, EM78P257A/B内部贮存将要发送的数据, 把 DATA和CLK返回到有效电平。如果在第十个CLOCK冲突没有发生, 传输数据就会完成。

为了传输, 系统通过拉低CLK的电平来禁止EM78P257A/B传输数据, 直到它能作为输入或系统收到EM78P257A/B发送的回应请求为止。

(3) 接收数据 (DATA) (从系统到 EM78P257A/B)



系统首先检查EM78P257A/B是否正在传输数据。如果正在传输, 在第十个时钟 (clock) 之前将强行把CLK拉低而不管数据的输出。如果EN78P257A/B传输超过第十个时钟 (clock), 系统则收到该数据。如果EM78P257A/B 没有传输或系统不理睬输出的数据, 为准备输出数据, 系统将强制CLK拉低一段不小于100 μ S的时间。当系统准备输出开始位bit(0)时,它将允许CLK变回高电平。如果探测到发送请求, EM78P257A/B 将送出11个clocks。在第十个clock之后, EM78P257A/B 检查 DATA线是否有效, 如果有效, 将强制DATA拉低, 送出多于一次clock。如果帧发生错误, EM78P257A/B 继续传送clock直到DATA为高, 然后送线控制位请求重新发送。当系统送出一个需要回复的命令或数据时, 系统在送出下一帧之前要等到EM78P257A/B 的回应。

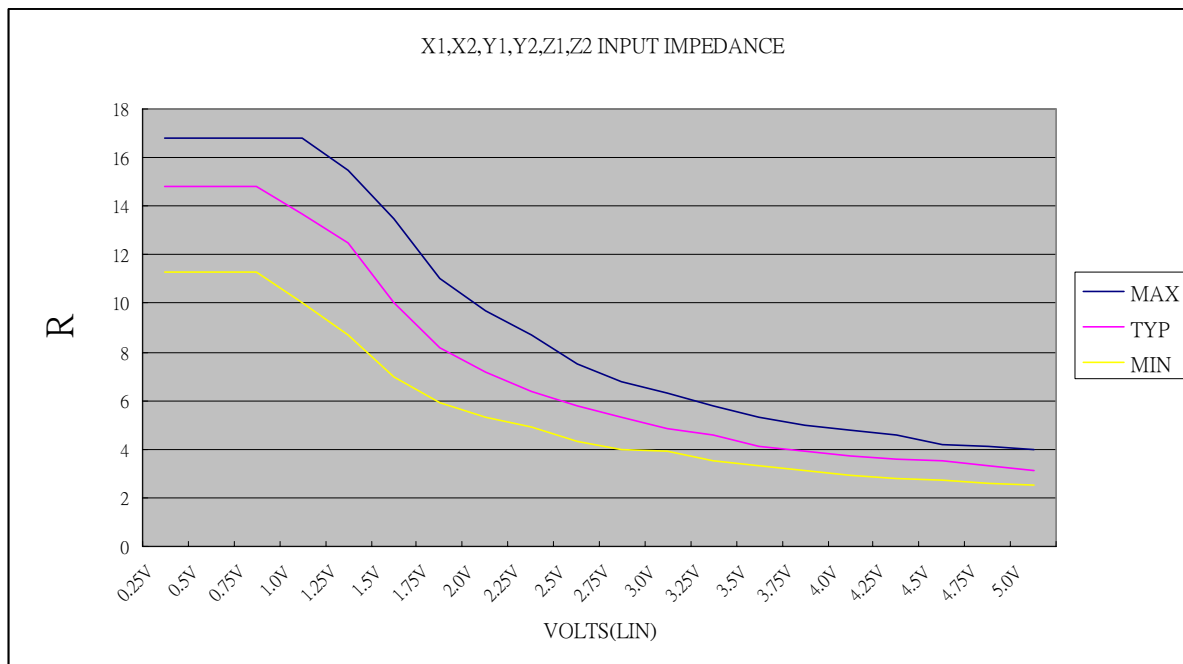


表26 MOUSE 交流电器特性 (TA = 0°C to 70°C)

Parameters	Sym.	Min.	Typ.	Max.	Unit
Key Debounce	Tkd	-	12	-	ms
Rising Edge Crossed Width Fosc=35 KHz	Tr	14.3	-	-	us
Falling Edge Crossed Width Fosc=35 KHz	Tf	14.3	-	-	us
Mouse CLK Active Time	Tmca	-	42.9	-	us
Mouse CLK Inactive Time	Tmci	-	42.9	-	us
Mouse Sample DATA from CLK rising Edge	Tmdc	-	14.3	-	us
System CLK Active Time	Tsca	-	42.9	-	us
System CLK Inactive Time	Tsci	-	42.9	-	us
Time from DATA Transition to Falling Edge of CLK	Tsdc	-	14.3	-	us
Time from rising Edge of CLK to DATA Transition	Tscd	-	28.6	-	us
Time to mouse Inhibit after the 11th CLK to ensure mouse does not start another Transmission	Tpi	0	-	50	us

振荡频率 = 34.3 KHz.

4.12 红外遥控应用模式

4.12.1 概述和特性

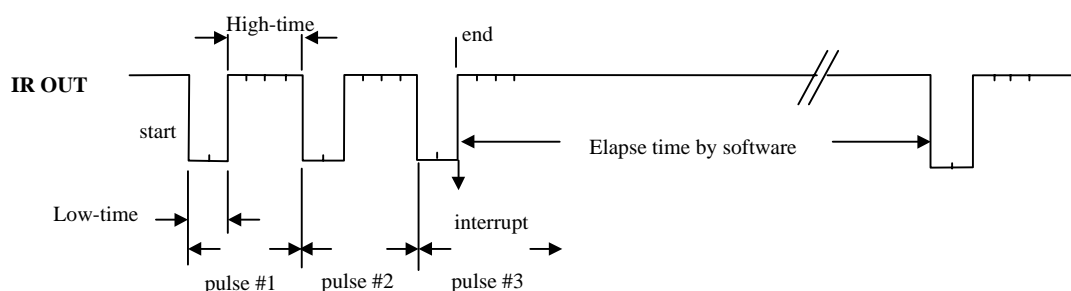
概述:

EM78P257A/B 可应用在通用的遥控场所。图27画出了 EM78P257A/B的硬件模块图。它能产生可编程脉冲序列以驱动红外LED。

特性:

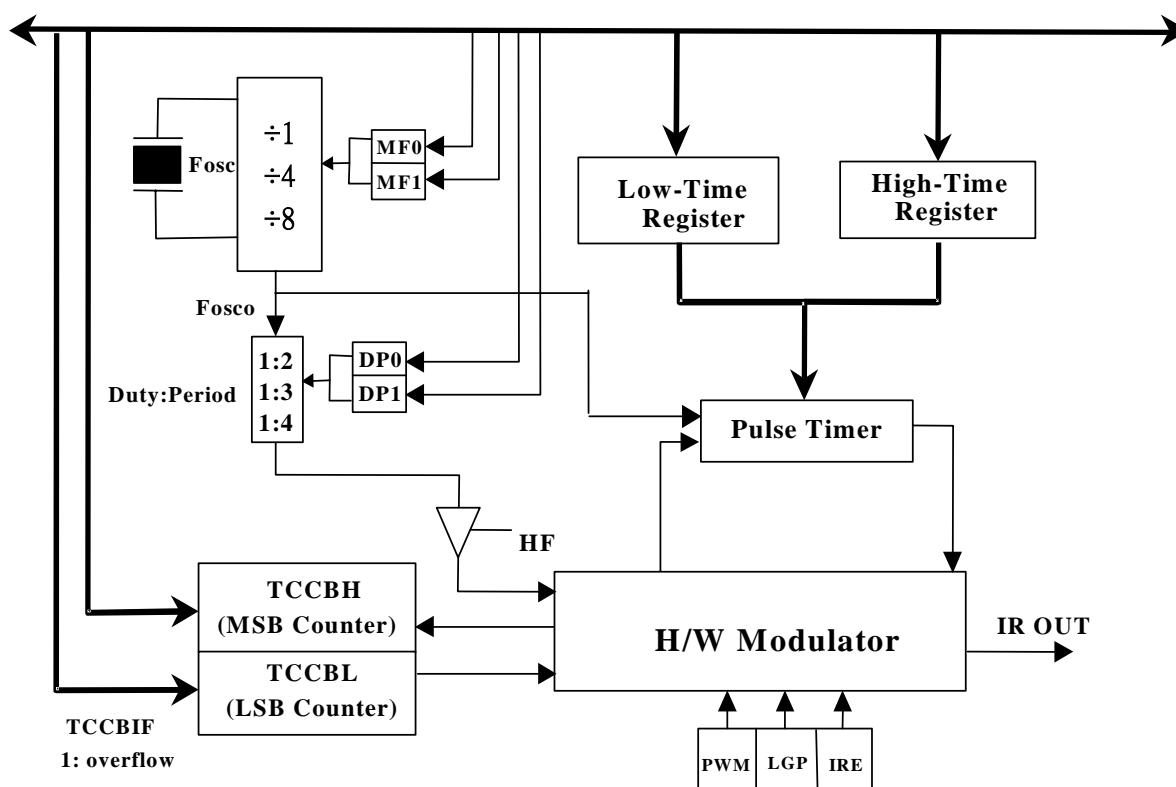
- 省电：提供空闲及停止模式

- 硬件模块提供的脉冲具用：
 - 每一个脉冲的占空比可调
 - 脉冲的数目可编程
- 在死机或有故障时WDT 定时器继续运行
- 片上的振荡器：455kHz 到 24MHz



Low-time = 2 (Low-time register = 2) High-time = 4 (High-time register = 4) number of pulse = 3

图 26 从 IR 输出脚输出的脉冲序列实例



<注意>在软件设计时，Low-time 和 High-time 寄存器在初始化时不能被设置为'0'

图 27 硬件模块图

4.12.2 功能描述

下面描述图27的信号和各框图的功能及怎样完成IR的功能(硬件模块).

Low-time Register	8 位 Low-time 寄存器，控制启动 IR 输出 或脉冲的低电平时间。 它里面的十进制数值决定了振荡时钟的数目，也就是 IR 输出管脚在启动状态（低电平）的时间。IR 输出管脚在启动状态的时间按以下公式计算： $t_{Low}=(\text{在 Low-time 寄存器的十进制值})/f_{osco}$
High-time Register	8 位 high-time 寄存器，控制禁止 IR 输出或脉冲的高电平时间。 它里面的十进制数值决定了振荡时钟的数目，也就是 IR 输出管脚在禁止 IR 输出（高电平）的时间。IR 输出管脚禁止 IR 输出的时间按以下公式计算： $t_{High}=(\text{在 High-time 寄存器的十进制值})/f_{osco}$
Pulse Timer	Low-time 寄存器和 High-time 寄存器的内容交替的装进 Pulse timer。当装载后，Pulse timer 的内容将在每一个振荡周期减一至零，Pulse timer 再重新装入另一个寄存器的值

IR 控制寄存器	包含输出不同脉冲的控制位
LSB Counter MSB Counter	在一个 pulse burst 期间，由软件装载所需脉冲数目 不允许置入零。
IRE	红外遥控使能位
IR OUT	IR 输出端口，在 Vdd = 5V，当输出电压降至 2.4V 时 IIROUT = 20mA

硬件模块的操作

1. 使能 IRE，为 IR (RD)设置参数
2. 置 Low-time 寄存器 (IOC91)
3. 置 High-time 寄存器 (IOCA1)
4. 置 MSB 和 LSB 计数器寄存器 (IOC61, IOC71)

Low-time、High-time、MSB 和 LSB 计数器寄存器由软件装入。下面的指令是产生五个脉冲

序列的实例：

```

MOV A,@0B00001000
MOV 0x0D,A           ;(Enable IR)
MOV A, @0x10
IOW 0x08             ;(Enable TCCBH)
BS 0x03,6           ;(Select control register segment 1)
MOV A,@0x10
IOW 0x09             ;(Set Low-Time Register=10h)
MOV A,@0x20
IOW 0x0A             ;(Set High-Time Register=20h)

MOV A,@0x5           ;(Set pulse number = 5 => LSB=5, MSB=0)

IOW 0x06             ;LSB=5
MOV A,@0x00
IOW 0x07             ;MSB=0
    
```

一旦 LSB 计数器寄存器被装入，硬件模块将开始工作，IR 输出端变为有效 (低)。同时 Low-time 寄存器的值被装入 Pulse Timer，Pulse Timer 的值在每一个振荡时钟周期减一。当 Pulse Timer 的值变为零时 LSB & MSB 计数器的值将减一，IR 输出端变为无效 (高)。

现在 High-time 寄存器的值被装入 Pulse Timer，Pulse Timer 的值在每一个振荡时钟周期减一。当 Pulse Timer 的值变为零时，IR 输出端变为有效 (低)。一个脉冲周期现在已完成。

交替的把 Low-time 寄存器和 High-time 寄存器的值装入 Pulse Timer 直到 LSB & MSB 计数器的值变为零，此时就会产生 TCCBIF；CPU 产生一个中断，中断标志被置位，硬件模块的操作停止 (如果想清除 TCCIF，首先得把 IR 禁止)。编程的脉冲现在已经产生了。如果想让硬件模块重新开始，我们必须先禁止 IR 然后再重新使能 IR。在两个脉冲之间的延迟时间由软件决定。

4.12.3 管脚描述

SYMBOL	PIN	DESCRIPTION
P60 to P66	7~13	标准的 I/O 口线，通常用做键盘扫描
P50 to P57	1~4, 17~20	标准的 I/O 口线，通常用做键盘扫描
P67(IR OUT)	14	脉冲序列输出脚，最大灌电流为 30mA
OSCO	16	外部 clock 信号输入
OSCI	17	外部 clock 信号输入
Vdd	15	电源
Vss	6	地

4.12.4 相关寄存器的编程

当定义为 IR 模式时，参考表 27 和表 28 的相关寄存器的操作

表 26 IR 模式的相关控制寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0B	TCR(2)/RB	0	TCCBIE/0	TCCBTS/0	TCCBTE/0	0	TCCIE/0	TCCCTS/0	TCCCTE/0
0x08	TCCCR/IOC80	TCC2E	TCC4E	TCC6E	TCCBE	-	-	-	-
0x0D	IRCR/RD	DP1/0	DP0/0	MF1/0	MF0/0	IRE/0	HF/0	LGP/0	PWM/0

* Bit name/initial value

表 27 IR 模式的相关状态/数据寄存器

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x06	TCCBL/IOC61	TCCBL7	TCCBL6	TCCBL5	TCCBL4	TCCBL3	TCCBL2	TCCBL1	TCCBL0
0x07	TCCBH/IOC71	TCCBH7	TCCBH6	TCCBH5	TCCBH4	TCCBH3	TCCBH2	TCCBH1	TCCBH0
0x09	LTR/IOC91	LTR7	LTR6	LTR5	LTR4	LTR3	LTR2	LTR1	LTR0
0x0A	HTR/IOCA1	HTR7	HTR6	HTR5	HTR4	HTR3	HTR2	HTR1	HTR0
0X0B	PTR/IOCB1	PTR7	PTR6	PTR5	PTR4	PTR3	PTR2	PTR1	PTR0

TCCBL : 8-bit 时钟计数器，TCCBX 的低位，在任何复位状态下它可读、可写、可清除。

TCCBH : 8-bit 时钟计数器，TCCBX 的高位，在任何复位状态下它可读、可写、可清除。

Low-time 寄存器：8位 Low-time 寄存器控制启动IR输出 或脉冲的低电平时间。

它里面的十进制数值决定了振荡时钟的数目，也就是IR输出管脚在启动状态（低电平）的时间。IR输出管脚在启动状态的时间按以下公式计算：

$$t_{Low} = (\text{在Low-time 寄存器的十进制值}) / f_{osco}$$

8位 high-time 寄存器控制禁止IR输出或脉冲的高电平时间。

它里面的十进制值决定了振荡时钟的数目，也就是IR输出管脚在禁止IR输出（高电平）的时间。IR输出管脚禁止IR输出的时间按以下公式计算：

$$t_{High} = (\text{在High-time寄存器的十进制值}) / f_{osco}$$

Pulse timer 寄存器：Low-time 寄存器和High-time寄存器的内容交替的装入Pulse timer。当装载后，Pulse timer 的内容将在每一个振荡周期减一，直到达到零，Pulse timer 再重新装入另一个寄存器的值

表29 TCCX 状态寄存器 (2)

7	6	5	4	3	2	1	0
-	TCCBIE	TCCBTS	TCCBTE	-	TCCIE	TCCCTS	TCCCTE

Bit 6(TCCBIE) TCCBIF 中断使能位

0: 禁止 TCCBIF 中断

1: 使能TCCBIF 中断

表30 TCCX控制寄存器

7	6	5	4	3	2	1	0
TCC2E	TCC4E	TCC6E	TCCBE	-	-	-	-

Bit 4 (TCCBE): 控制位，常用来使能计数器的高8位字节

1 =使能高8位TCCBH.

0 =禁止高8位TCCBH (默认值).

表31 IR 控制寄存器

7	6	5	4	3	2	1	0
DP1	DP0	MF1	MF0	IRE	HF	LGP	PWM

Bit6:Bit7 (DP0:DP1) : 占空比

DP1	DP0	Ratio
0	0	1:2(default)
0	1	1:3
1	0	1:4
1	1	-

Bit 4:Bit 5 (MF0:MF1) : 调制频率

MF1	MF0	Fosco
0	0	Fosc/1
0	1	-
1	0	Fosc/4
1	1	Fosc/8

Bit 3(IRE) : 红外遥控使能位

0: 禁止 IRE. 禁止H/W 模块功能

1: 使能IRE. 忽略 RB(Bit4(TCCBTE); Bit5(TCCBTS)), TCCBX 设为减法计数器。使能 H/W模块功能

Bit 2(HF) : 高频。当 HF = 1，产生脉冲的低电平的部分将被Fosco调制。

Bit 1(LGP) 长脉冲。当 LGP = 1; High-time 寄存器的内容被忽略，将产生一个单脉冲。它的脉冲宽度由下面公式决定：

$$\text{脉冲宽度} = (\text{Low-time寄存器的内容}) \times (\text{脉冲数}) \times (1/\text{Fosco})$$

当 HF = 1，脉冲被Fosco 调制 (通过M1,M0选择)。

Bit 0(PWM) : 脉冲宽度调制。当 PWM = 1 和LGP = 0, LSB 计数器 & MSB 计数器是被禁止的，将会产生一个连续的脉冲序列，输出信号实际是一个PWM格式的PWM波形

4.12.5 IR 模式时序

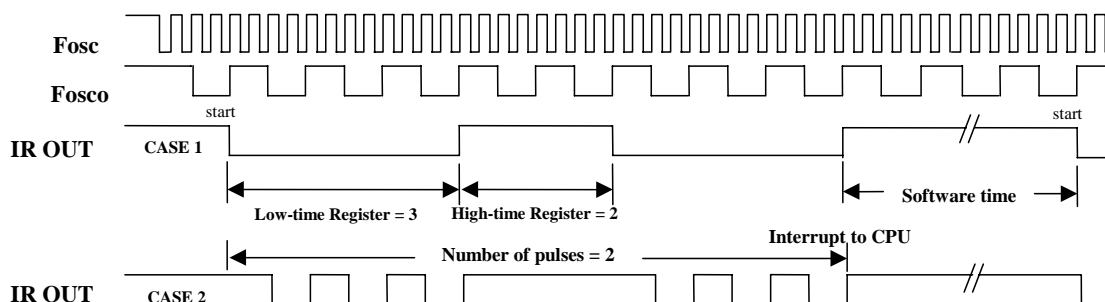


图 28 CASE 1 为一个典型的脉冲序列 (DP=00;MF=10;HF=0;LGP=0;PWM=0);
CASE 2 为经过 1/4Fosc 频率调制的相同脉冲序列(DP=00 ;MF=10 ;HF=1;LGP=0;PWM=0).

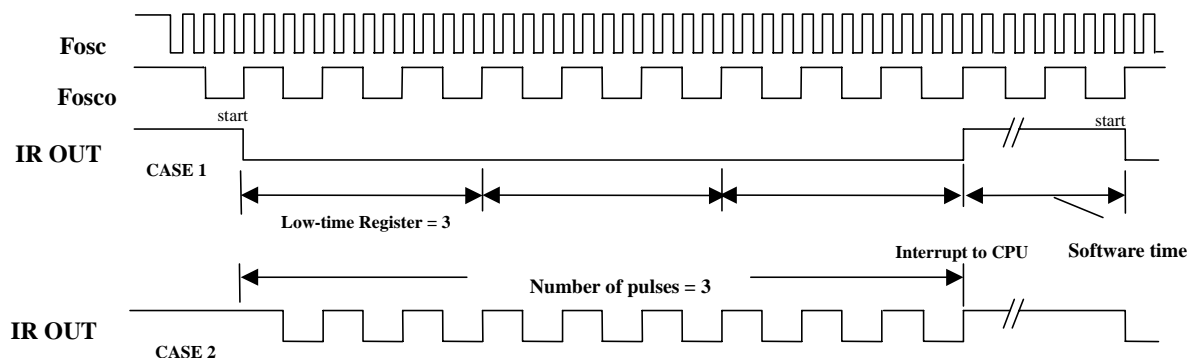


图 29 CASE 1 为一个典型的长脉冲(DP=00;MF=10;HF=1;LGP=1;PWM=0);
CASE 2 为经过 1/4Fosc 频率调制的相同长脉冲(DP=00;MF=10;HF=1;LGP=1;PWM=0).

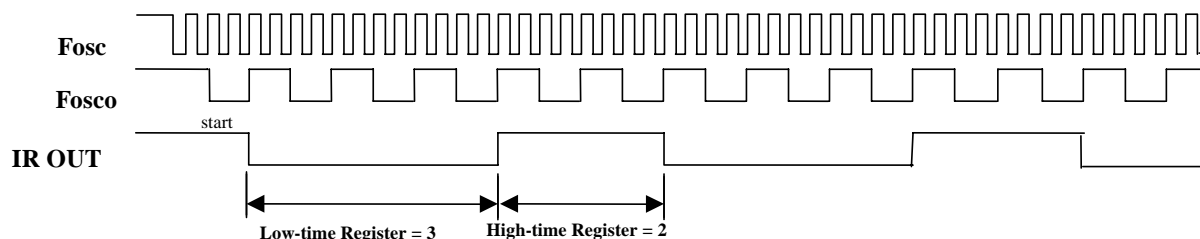


图 30 连续脉冲序列 (DP=00;MF=10;HF=0;LGP=0;PWM=1).

4.13 CODE OPTION

EM78P257A/B 有一个代码选择项 (CODE option word) 和一个用户 ID号 (ID word), 它们不是程序内存的一部分。

Word 0	Word 1
Bit12~Bit0	Bit12~Bit0
Code option12~0	Customer's ID

4.13.1 Code Option 寄存器 (Word 0)

Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
/RESETE N	/ENWTD T	CLK S	OSC 2	OSC 1	OSC 0	/PT B	SU T	TY P	RCOU T	RCM 1	RCM 0	-

Bit 12 (/RESETE N): 定义 pin4(EM78P257A)或 Pin5(EM78P257B) 作为reset 脚

0: /RESET 使能

1: /RESET 禁止

Bit 11 (/ENWTD T): WDT使能位

0: 使能

1: 禁止

Bit 10 (CLKS): 指令周期选择位

0: 2个clocks

1: 4个 clocks

参考指令设置部分

Bit 9, 8 and 7 (OSC2, OSC1 and OSC0): 振荡模式选择位

表31 振荡模式由 OSC2, OSC1和 OSC0定义

Mode	OSC2	OSC1	OSC0
IRC(内部RC 振荡模式)	1	1	1
IC(内部C 振荡模式)	1	1	0
ERC(外部RC 振荡模式)	1	0	1
HXT(高频 XTAL振荡模式)	0	0	1
LXT(低频XTAL振荡模式)	0	0	0

注意

在HXT 与 LXT 之间的频率分界点大约为400 KHz.

Bit 6 (/PTB): 加密位

0: 使能

1: 禁止

Bit 5 (SUT) : 器件的建立时间位

SUT	*Set-Up Time
1	18 ms
0	1 ms

* 理论值，仅供参考

Bit 4 (TYP): 选择 EM78P257A 或 EM78P257B

TYPE	Series
0	EM78P257B
1	EM78P257A

Bit 3 (RCOUT) : 振荡输出定义

RCOUT	Pin Function
0	P70
1	OSCO

Bit 2, and Bit 1 (RCM1, RCM0): RC模式选择位

RCM 1	RCM 0	*Frequency(MHz)
1	1	4
1	0	1
0	1	455kHz
0	0	32.768kHz

注意
**理论值，仅供参考。实际上，以上的值有大约±35%的误差。*

Bit0 : 没用

4.13.2 用户 ID 寄存器 (Word 1)



Bit 12~ 0: 用户的 ID 代码

4.14 指令集

指令集的每条指令为13-bit，由操作代码和一个或一个之上的操作数组成。在一般情况下，如果PC的值在没有被改变的情况下，所有的指令花费一个指令周期（一个指令周期由两个振荡周期组成）；如果PC的值被“MOV R2,A”，“ADD R2,A”指令改变，或对R2进行算术、逻辑运算时(如“SUB R2,A”，“BS(C) R2,6”，“CLR R2”，……)，在这种情况下，指令执行将花费两个指令周期。如果由于其它的原因，对某一个应用场所指令周期的特性不适合的话，试着按照以下方法修改：

- (A) 指令周期由4个振荡周期组成。
- (B) 执行花费2个指令周期的“JMP”，“CALL”，“RET”，“RETL”，“RETI”指令，或结果为真的条件转移指令(“JBS”，“JBC”，“JZ”，“JZA”，“DJZ”，“DJZA”)。有关写PC的指令，都将花费2个指令周期
- (C) 种的情况由CODE Option的CLKS位控制。如果CLKS设为‘0’，指令周期将由两个振荡周期构成，如果CLKS设为‘1’，指令周期将由四个振荡周期构成。
- (D) 种的情况由CODE Option的CYES位控制。如果CYES设为‘0’，执行(B)种情况中所列的指令将花费一个指令周期，如果CYES设为‘1’，执行(B)种情况中所列的指令将花费两个指令周期，(A)种的情况和(B)种的情况是相互独立的选择位，既就是说，它们可以分开选择。请注意如果在(A)种情况中选择指令周期将由四个振荡周期构成，那么内部TCC的时钟源将是 $CLK = Fosc/4$ (不是 $Fosc/2$) 如图6所示：

另外，指令集有以下特性：

- (1) 任何寄存器的每一个 bit 位置 ‘1’、清零或直接测试。
- (2) I/O 寄存器可当作通用寄存器来对待。也就是，相同的指令可用于I/O 寄存器。

符号“R”表示寄存器（包括操作寄存器和通用寄存器）中的某一个指定的寄存器，符号“b”表示当前寄存器R的一指定bit位。符号“k”表示一个8或10-bit的常数或立即数。

表 33 The List of the Instruction Set of EM78P257A/B

INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0000 0000 0000	0000	NOP	No Operation	None
0 0000 0000 0001	0001	DAA	Decimal Adjust A	C
0 0000 0000 0010	0002	CONTW	A → CONT	None
0 0000 0000 0011	0003	SLEP	0 → WDT, Stop oscillator	T,P
0 0000 0000 0100	0004	WDTC	0 → WDT	T,P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	None <Note1>
0 0000 0001 0000	0010	ENI	Enable Interrupt	None
0 0000 0001 0001	0011	DISI	Disable Interrupt	None
0 0000 0001 0010	0012	RET	[Top of Stack] → PC	None
0 0000 0001 0011	0013	RETI	[Top of Stack] → PC, Enable Interrupt	None
0 0000 0001 0100	0014	CONTR	CONT → A	None
0 0000 0001 rrrr	001r	IOR R	IOCR → A	None <Note1>
0 0000 0010 0000	0020	TBL	R2+A → R2 Bit8,9 do not clear	Z,C,DC
0 0000 01rr rrrr	00rr	MOV R,A	A → R	None
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A,R	R-A → A	Z,C,DC
0 0001 01rr rrrr	01rr	SUB R,A	R-A → R	Z,C,DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z
0 0010 00rr rrrr	02rr	OR A,R	A ∨ VR → A	Z
0 0010 01rr rrrr	02rr	OR R,A	A ∨ VR → R	Z
0 0010 10rr rrrr	02rr	AND A,R	A & R → A	Z
0 0010 11rr rrrr	02rr	AND R,A	A & R → R	Z
0 0011 00rr rrrr	03rr	XOR A,R	A ⊕ R → A	Z
0 0011 01rr rrrr	03rr	XOR R,A	A ⊕ R → R	Z
0 0011 10rr rrrr	03rr	ADD A,R	A + R → A	Z,C,DC
0 0011 11rr rrrr	03rr	ADD R,A	A + R → R	Z,C,DC
0 0100 00rr rrrr	04rr	MOV A,R	R → A	Z
0 0100 01rr rrrr	04rr	MOV R,R	R → R	Z
0 0100 10rr rrrr	04rr	COMA R	/R → A	Z
0 0100 11rr rrrr	04rr	COM R	/R → R	Z
0 0101 00rr rrrr	05rr	INCA R	R+1 → A	Z
0 0101 01rr rrrr	05rr	INC R	R+1 → R	Z
0 0101 10rr rrrr	05rr	DJZA R	R-1 → A, skip if zero	None
0 0101 11rr rrrr	05rr	DJZ R	R-1 → R, skip if zero	None
0 0110 00rr rrrr	06rr	RRCA R	R(n) → A(n-1), R(0) → C, C → A(7)	C
0 0110 01rr rrrr	06rr	RRC R	R(n) → R(n-1), R(0) → C, C → R(7)	C



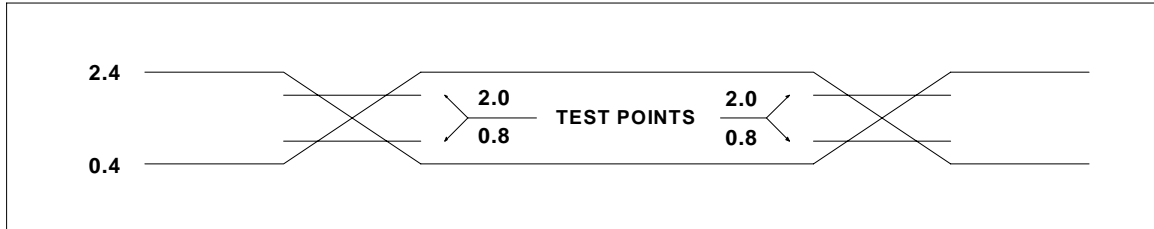
INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0110 10rr rrrr	06rr	RLCA R	$R(n) \rightarrow A(n+1)$, $R(7) \rightarrow C, C \rightarrow A(0)$	C
0 0110 11rr rrrr	06rr	RLC R	$R(n) \rightarrow R(n+1)$, $R(7) \rightarrow C, C \rightarrow R(0)$	C
0 0111 00rr rrrr	07rr	SWAPA R	$R(0-3) \rightarrow A(4-7)$, $R(4-7) \rightarrow A(0-3)$	None
0 0111 01rr rrrr	07rr	SWAP R	$R(0-3) \leftrightarrow R(4-7)$	None
0 0111 10rr rrrr	07rr	JZA R	$R+1 \rightarrow A$, skip if zero	None
0 0111 11rr rrrr	07rr	JZ R	$R+1 \rightarrow R$, skip if zero	None
0 100b brrr rrrr	0xxx	BC R,b	$0 \rightarrow R(b)$	None <Note2>
0 101b brrr rrrr	0xxx	BS R,b	$1 \rightarrow R(b)$	None <Note3>
0 110b brrr rrrr	0xxx	JBC R,b	if $R(b)=0$, skip	None
0 111b brrr rrrr	0xxx	JBS R,b	if $R(b)=1$, skip	None
1 00kk kkkk kkkk	1kkk	CALL k	$PC+1 \rightarrow [SP]$, (Page, k) $\rightarrow PC$	None
1 01kk kkkk kkkk	1kkk	JMP k	(Page, k) $\rightarrow PC$	None
1 1000 kkkk kkkk	18kk	MOV A,k	$k \rightarrow A$	None
1 1001 kkkk kkkk	19kk	OR A,k	$A \vee k \rightarrow A$	Z
1 1010 kkkk kkkk	1Akk	AND A,k	$A \& k \rightarrow A$	Z
1 1011 kkkk kkkk	1Bkk	XOR A,k	$A \oplus k \rightarrow A$	Z
1 1100 kkkk kkkk	1Ckk	RETL k	$k \rightarrow A$, [Top of Stack] $\rightarrow PC$	None
1 1101 kkkk kkkk	1Dkk	SUB A,k	$k-A \rightarrow A$	Z,C,DC
1 1110 0000 0001	1E01	INT	$PC+1 \rightarrow [SP]$, 001H $\rightarrow PC$	None
1 1111 kkkk kkkk	1Fkk	ADD A,k	$k+A \rightarrow A$	Z,C,DC

注意

1. 这条指令仅适用于IOC50~IOC60, IOCBO~IOCF0
2. 这条指令不推荐用于RF寄存器的操作。
3. 这条指令不能用于RF寄存器的操作。

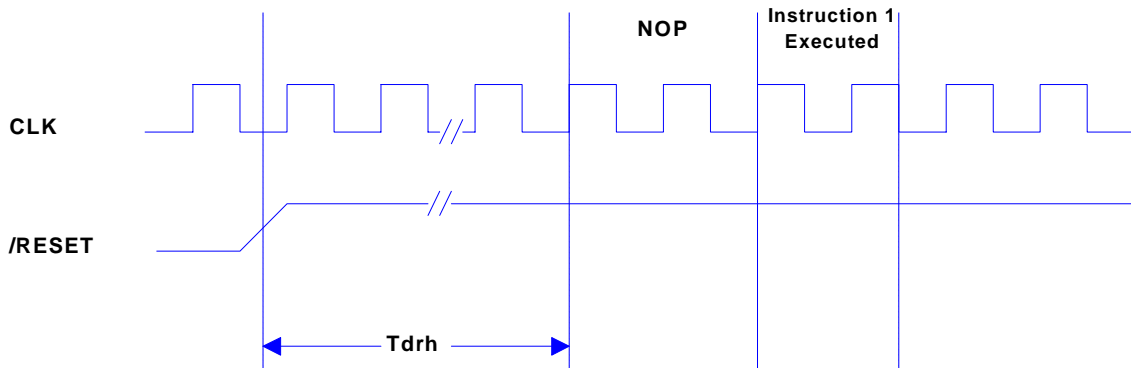
4.15 时序图表

AC Test Input/Output Waveform

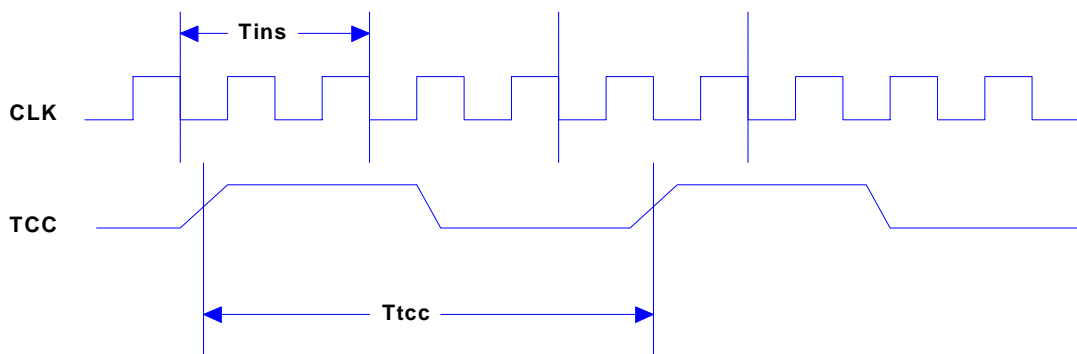


AC Testing : Input is driven at 2.4V for logic "1",and 0.4V for logic "0".Timing measurements are made at 2.0V for logic "1",and 0.8V for logic "0".

RESET Timing (CLK="0")



TCC Input Timing (CLKS="0")





5 极限参数

Items	Rating		
Temperature under bias	0°C	to	70°C
Storage temperature	-65°C	to	150°C
Input voltage	-0.3V	to	+6.0V
Output voltage	-0.3V	to	+6.0V

6 电气特性

6.1 直流电气特性

(Ta=0°C ~ 70 °C, VDD=5.0V±5%, VSS=0V)

Symbol	Parameter	Condition	Min	Typ	Max	Unit
Fxt	XTAL (VDD to 2.3V)	Two cycle with two clocks	DC		4	MHz
	XTAL (VDD to 3V)		DC		8	MHz
	XTAL (VDD to 5V)		DC		20	MHz
	ERC (VDD to 5V)	R: 5.1KΩ, C: 100 pF	F±30%	830	F±30%	KHz
	IRC (VDD to 5 V)	4MHz, 1MHz, 455KHz, 32.768KHz	F±35%	F	F±35%	Hz
	IC, ER (VDD to 5V)	R: 51KΩ	F±30%	4.3	F±30%	MHz
IIL	Input Leakage Current for input pins	VIN = VDD, VSS			±1	μA
VIH1	Input High Voltage (VDD=5V)	Ports 5, 6	2.0			V
VIL1	Input Low Voltage (VDD=5V)	Ports 5, 6			0.8	V
VIHT1	Input High Threshold Voltage (VDD=5V)	/RESET, TCC	2.0			V
VILT1	Input Low Threshold Voltage (VDD=5V)	/RESET, TCC			0.8	V
VIHX1	Clock Input High Voltage ,(VDD=5V)	OSCI	2.5			V
VILX1	Clock Input Low Voltage(VDD=5V)	OSCI			1.0	V
VIH2	Input High Voltage (VDD=3V)	Ports 5, 6	1.5			V
VIL2	Input Low Voltage (VDD=3V)	Ports 5, 6			0.4	V
VIHT2	Input High Threshold Voltage (VDD=3V)	/RESET, TCC	1.5			V
VILT2	Input Low Threshold Voltage (VDD=3V)	/RESET, TCC			0.4	V
VIHX2	Clock Input High Voltage (VDD=3V)	OSCI	1.5			V
VILX2	Clock Input Low Voltage (VDD=3V)	OSCI			0.6	V
VOH1	Output High Voltage (Ports 5, 6)	IOH = -9.0 mA	2.4			V
VOL1	Output Low Voltage (Ports 5, 6)	IOL = 9.0 mA			0.4	V
VOH2	Output High Voltage (P67 set to IR OUT)	IOH = -20.0 mA	2.4			V
VOL2	Output Low Voltage (P67 set to IR OUT)	IOL = 20.0 mA			0.4	V
IPH	Pull-high current	Pull-high active, input pin at VSS	-50	-100	-240	μA
IPD	Pull-down current	Pull-down active, input pin at VDD	25	50	120	μA

Symbol	Parameter	Condition	Min	Typ	Max	Unit
ISB1	Power down current	All input and I/O pins at VDD, output pin floating, WDT disabled			1	μA
ISB2	Power down current	All input and I/O pins at VDD, output pin floating, WDT enabled		1	10	μA
ICC1	Operating supply current (VDD=3V) at two clocks	/RESET= 'High', Fosc=32KHz (Crystal type, two clocks), output pin floating, WDT disabled		15	30	μA
ICC2	Operating supply current (VDD=3V) at two clocks	/RESET= 'High', Fosc=32KHz (Crystal type, two clocks), output pin floating, WDT enabled		19	35	μA
ICC3	Operating supply current (VDD=5.0V) at two clocks	/RESET= 'High', Fosc=2MHz (Crystal type, two clocks), output pin floating			2.0	mA
ICC4	Operating supply current (VDD=5.0V) at two clocks	/RESET= 'High', Fosc=4MHz (Crystal type, two clocks), output pin floating			4.0	mA

* These parameters are characterizes and tested.

* Data in the Minimum, Typical, Maximum(“Min”, “Typ”, “Max”) column are based on characterization results at 25°C. This data is for design guidance and is tested.

6.2 交流电器特性

(Ta=0°C ~ 70 °C, VDD=5V±5%, VSS=0V)

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Dclk	Input CLK duty cycle		45	50	55	%
Tins	Instruction cycle time (CLKS="0")	Crystal type RC type	100 500		DC DC	ns ns
Ttcc	TCC input period		(Tins+20)/N*			ns
Tdrh	Device reset hold time	Ta = 25°C	10.78	15.4	20.2	ms
Trst	/RESET pulse width	Ta = 25°C	2000			ns
Twdt1*	Watchdog timer period	Ta = 25°C	10.78	15.4	20.2	ms
Twdt2*	Watchdog timer period	Ta = 25°C	0.75	1.07	1.39	ms
Tset	Input pin setup time			0		ms
Thold	Input pin hold time			20		ms
Tdelay	Output pin delay time	Cload=20pF		50		ms

* Twdt1：这个选项字(SUT)是用来定义振荡器设置时间的。WDT的超时时间长度也是同样的设置时间(18ms).

* Twdt2:：这个选项字(SUT)是用来定义振荡器设置时间的。WDT的超时时间长度也是同样的设置时间(1ms).

* 这些特性参数，但不测试。

* 在最小、典型、最大(“Min”，“Typ”，“Max”)栏中的数据是在25°C的条件下测试的结果。这些数据仅作参考，不测试。

* N= 选择的预除器因子。

* WDT的持续时间由Code Option(bit5)确定。

6.3 装置特性

以下记录的曲线图是基于少量样品测得的，它们仅作参考，不能保证在此列出的装置特性。在部分曲线图中，数据缺乏详细的操作说明。

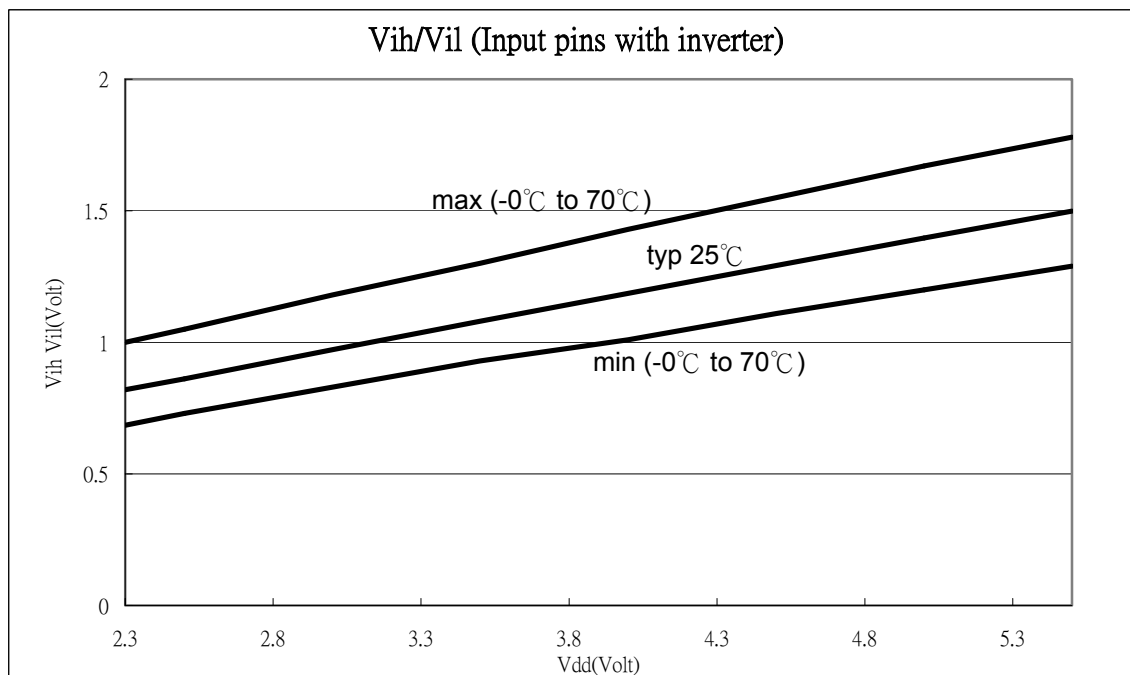


图 31 Port5、Port6、Port7 的 Voh (极限电压) 与 VDD 的对比

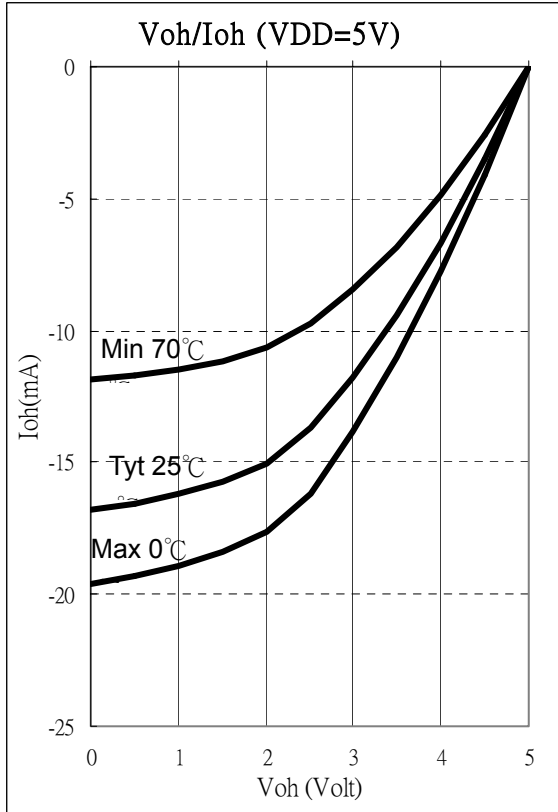


图 32 Port5、Port6、Port7 的 Voh、Ioh

VDD=5V

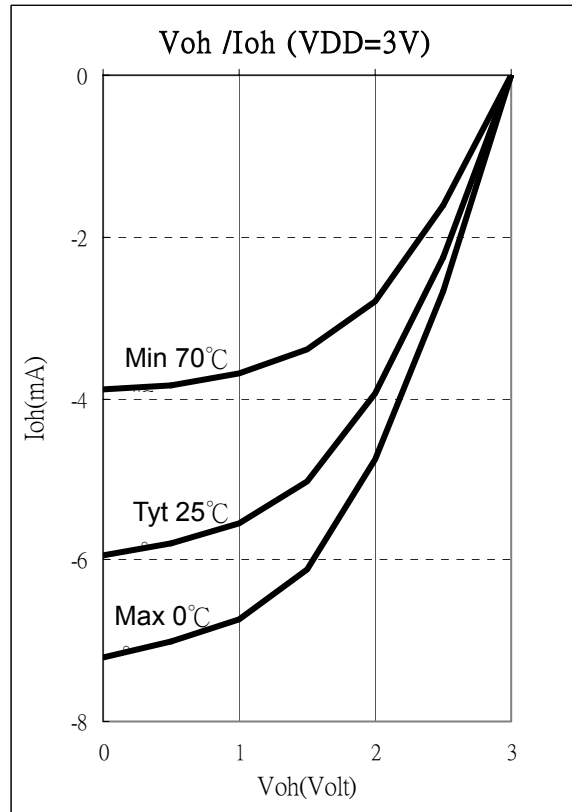


图 33 Port5、Port6、Port7 的 Voh

VDD=3V

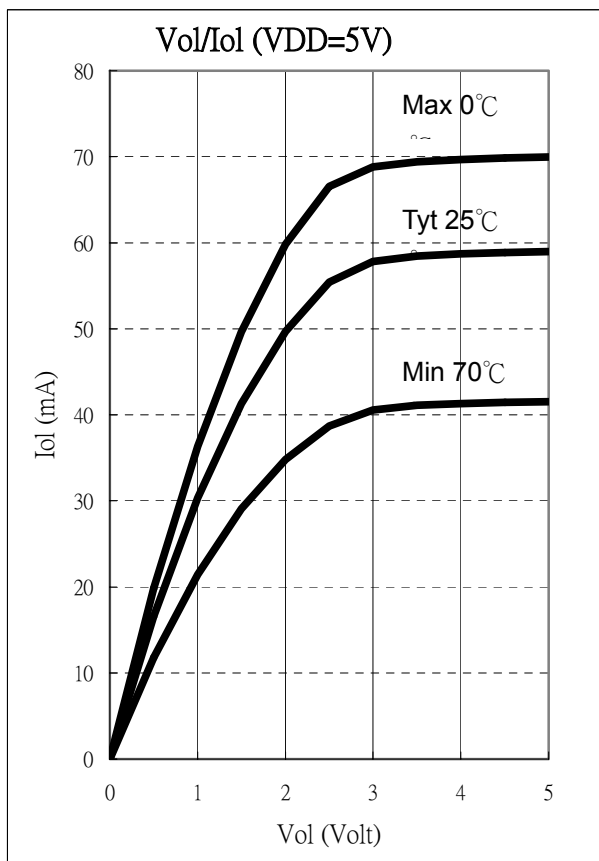


图 34 Port5、Port6、Port7 的 Vol、Iol

VDD=5V

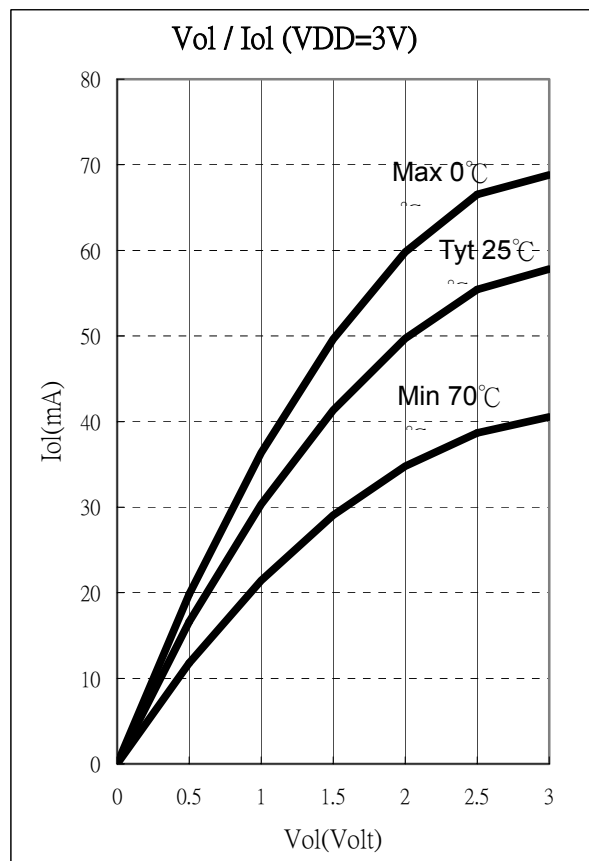


图 35 Port5、Port6、Port7 的 Vol、Iol

VDD=3V

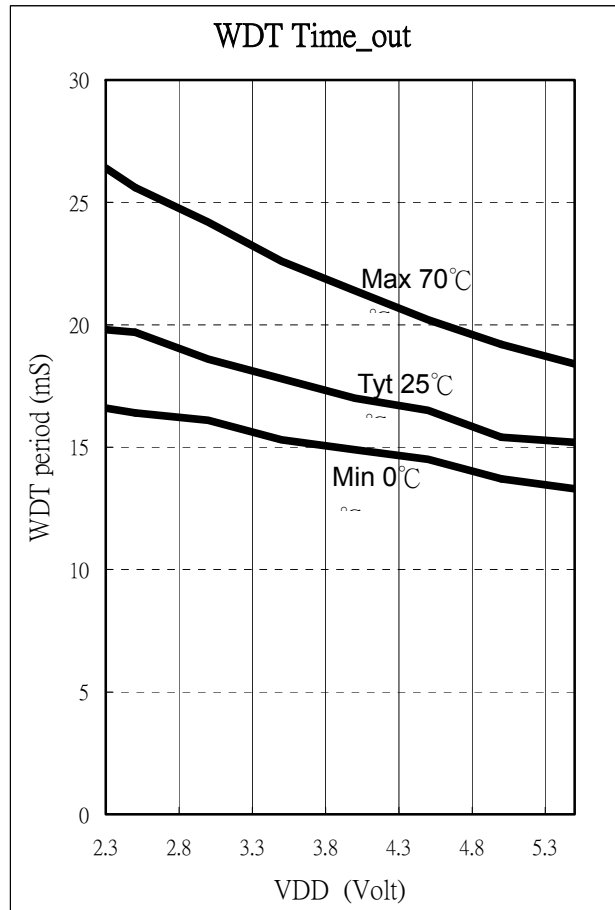


图 36 WDT time out period vs. VDD

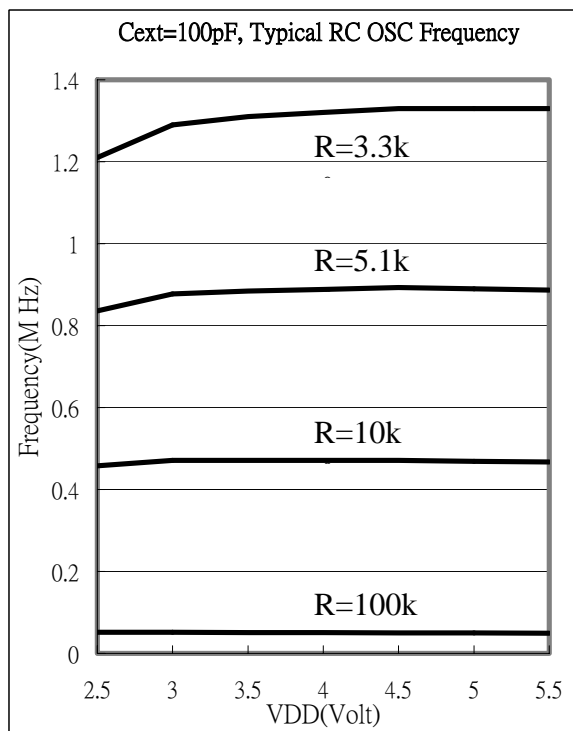


图 37 典型的 RC 振荡频率与 VDD 的对比 (Cext=100pF, 温度: 25°C)

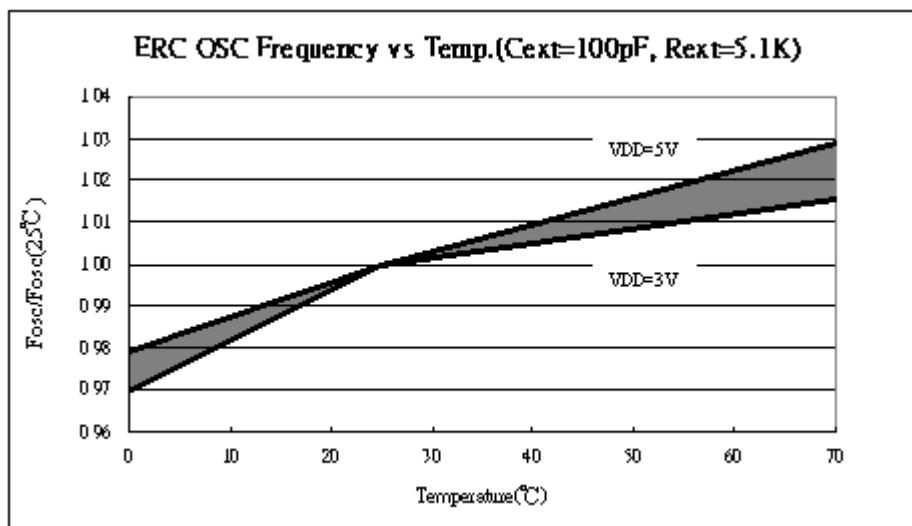


图 38 典型的 RC 振荡频率与温度的对比 (R 与 C 都是理想状态)

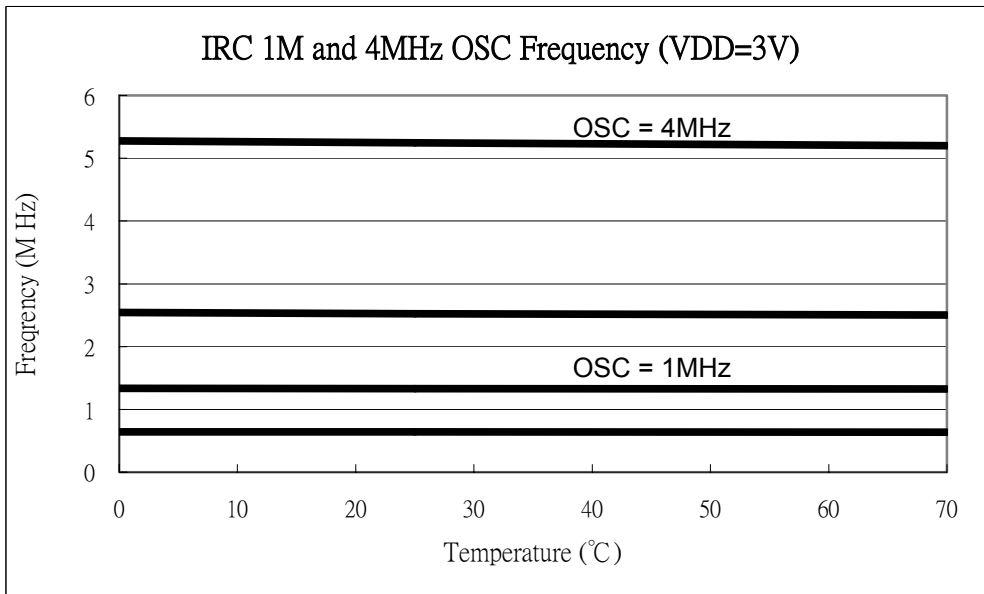


图 39 1MHz、4MHz 内部 RC 振荡频率与温度产生的飘移的对比，VDD=3V

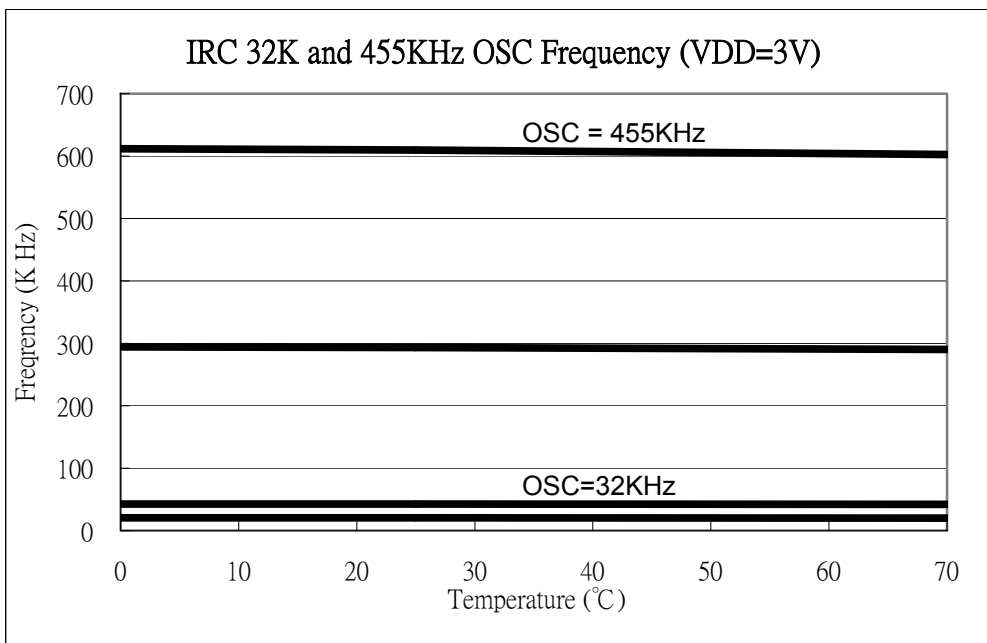


图 40 32KHz 及 455KHz 内部 RC 振荡频率与温度产生的漂移对比，VDD=3V

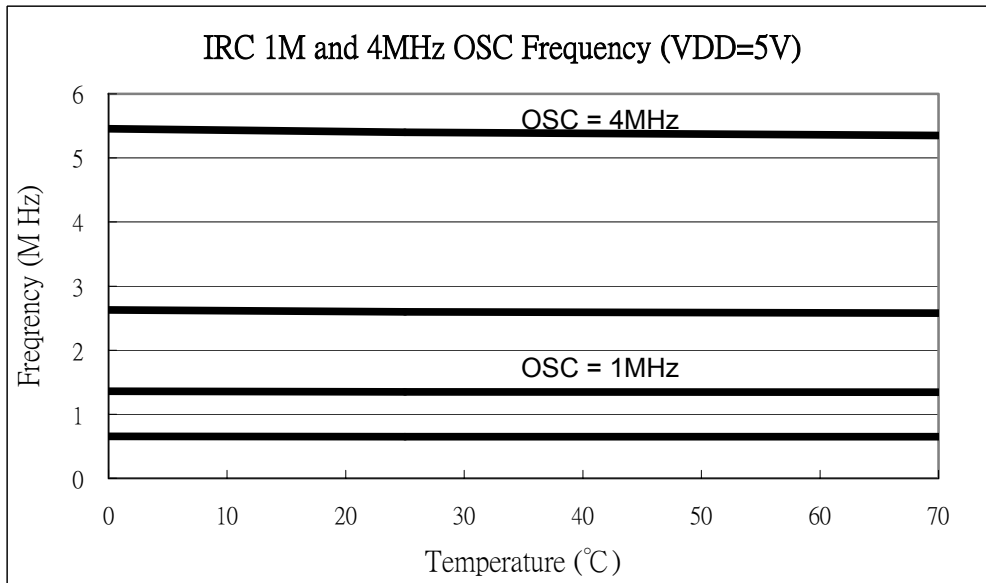


图 41 1MHz 及 4MHz 内部 RC 振荡频率与温度产生的漂移对比，VDD=5V

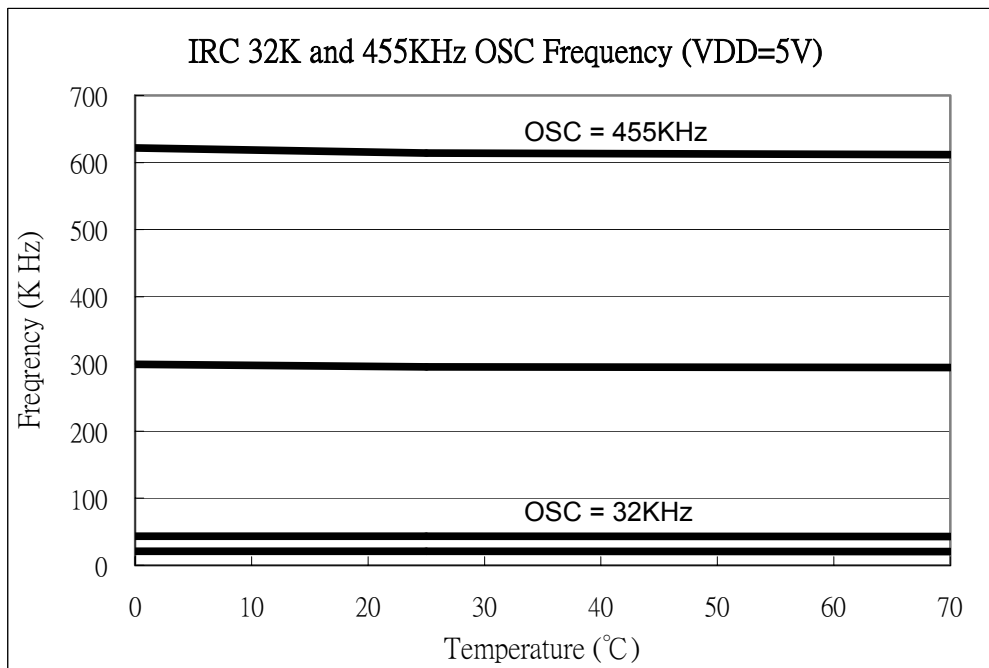


图 42 32KHz 及 455KHz 内部 RC 振荡频率与温度产生的漂移对比，VDD=5V

从ICC1到ICC4吸收电流有4种情况存在。下面分别列出这4种情况：

ICC1: VDD=3V, Fosc=32KHz, 2 clocks, WDT 禁止

ICC2: VDD=3V, Fosc=32KHz, 2 clocks, WDT 使能

ICC3: VDD=5V, Fosc=2MHz, 2 clocks, WDT 使能

ICC4: VDD=5V, Fosc=4MHz, 2 clocks, WDT使能

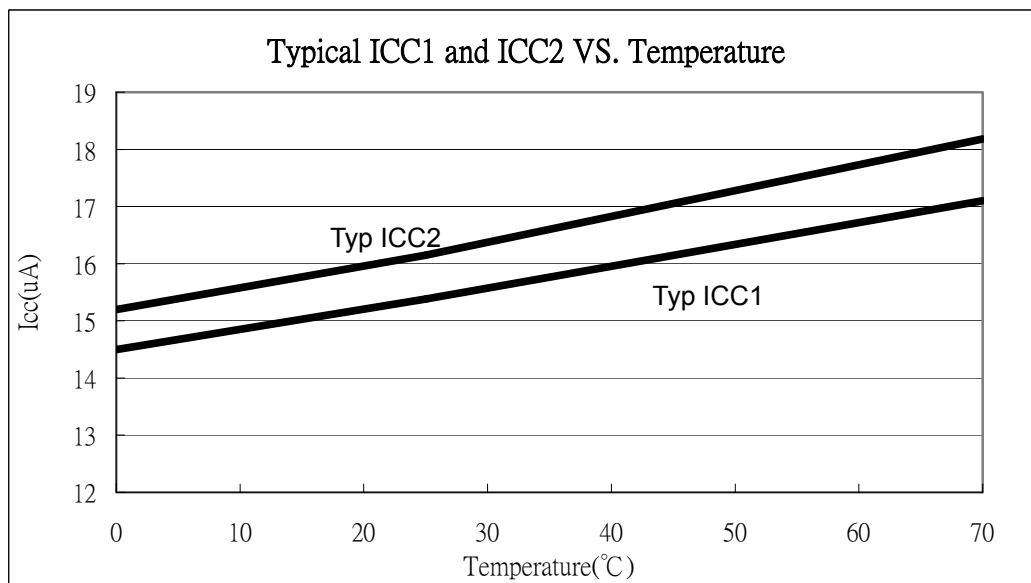


图 43 典型的吸收电流 (ICC1、ICC2) 与温度的对比

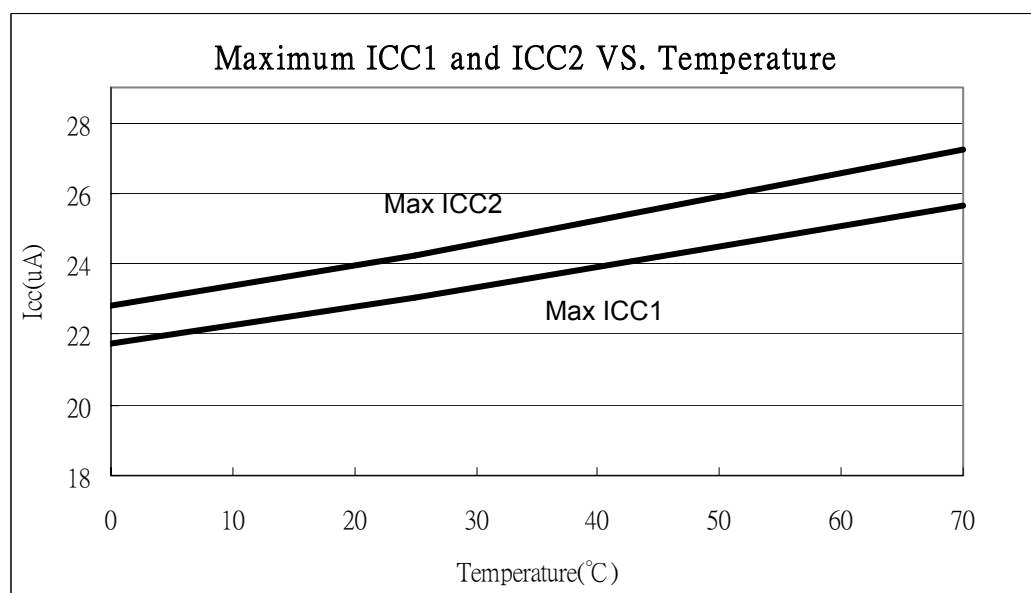


图 44 最大吸收电流 (ICC1、ICC2) 与温度的对比

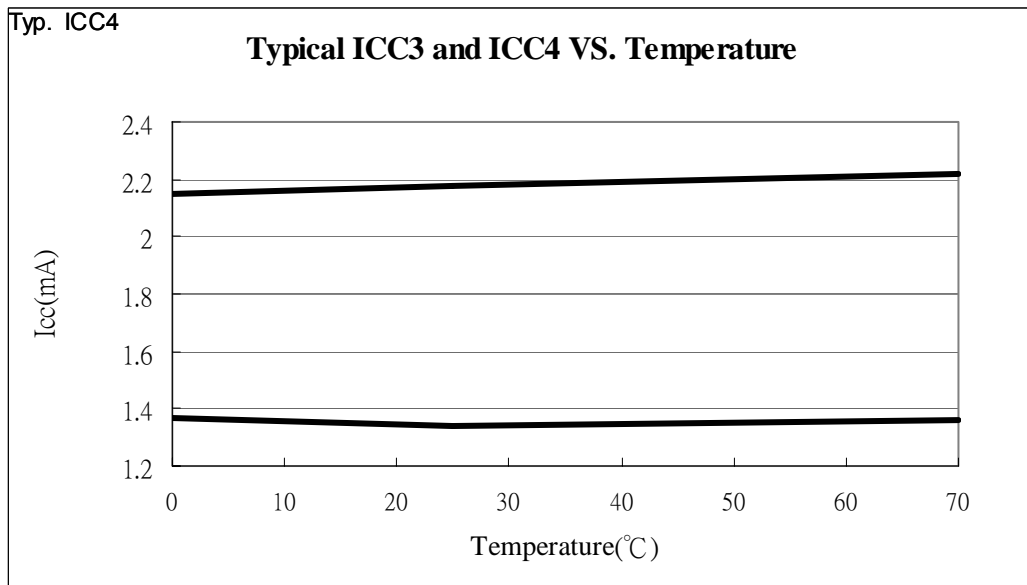


图 45 典型吸收电流 (ICC3、ICC4) 与温度的对比

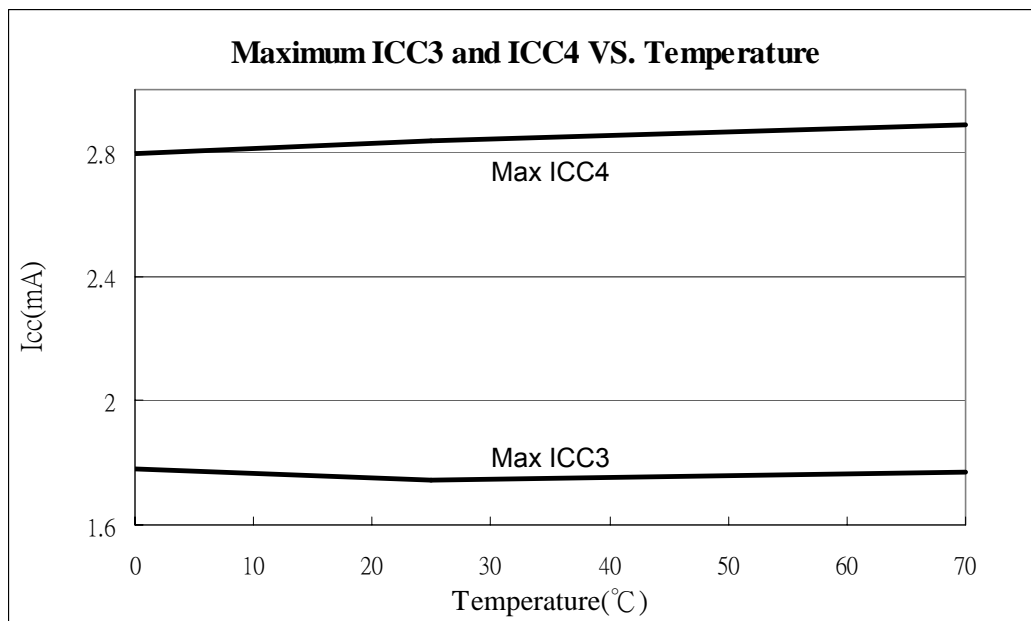


图 46 最大吸收电流 (ICC3、ICC4) 与温度的对比

对于备用电流ISB1及ISB2有2种情形存在，具体如下：

ISB1: VDD=5V, WDT 禁止

ISB2: VDD=5V, WDT 使能

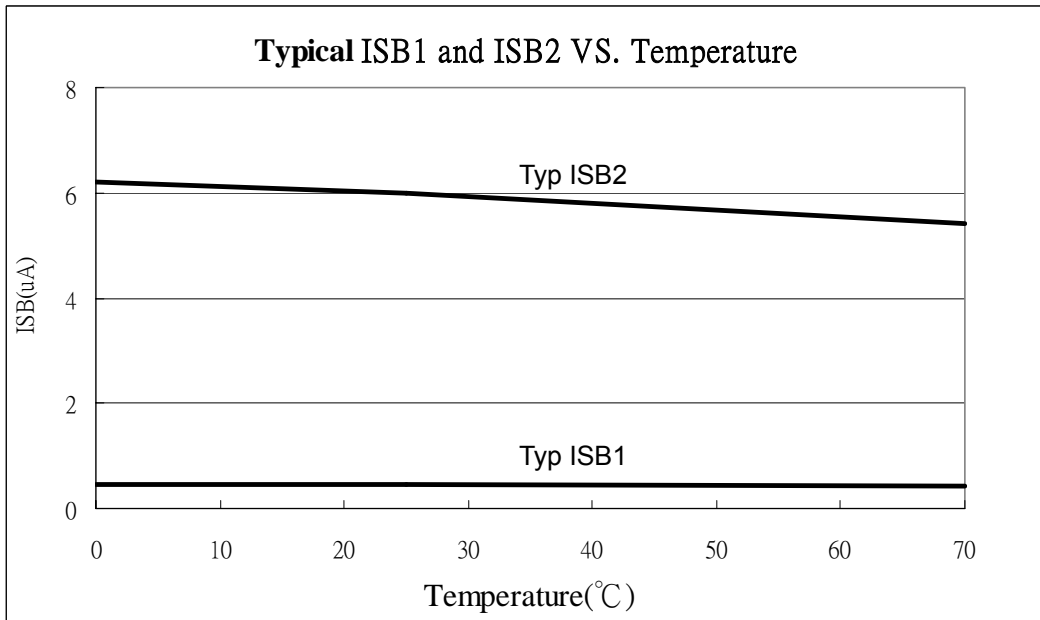


图 47 典型的备用电流 (ISB1 与 ISB2) 与温度的对比

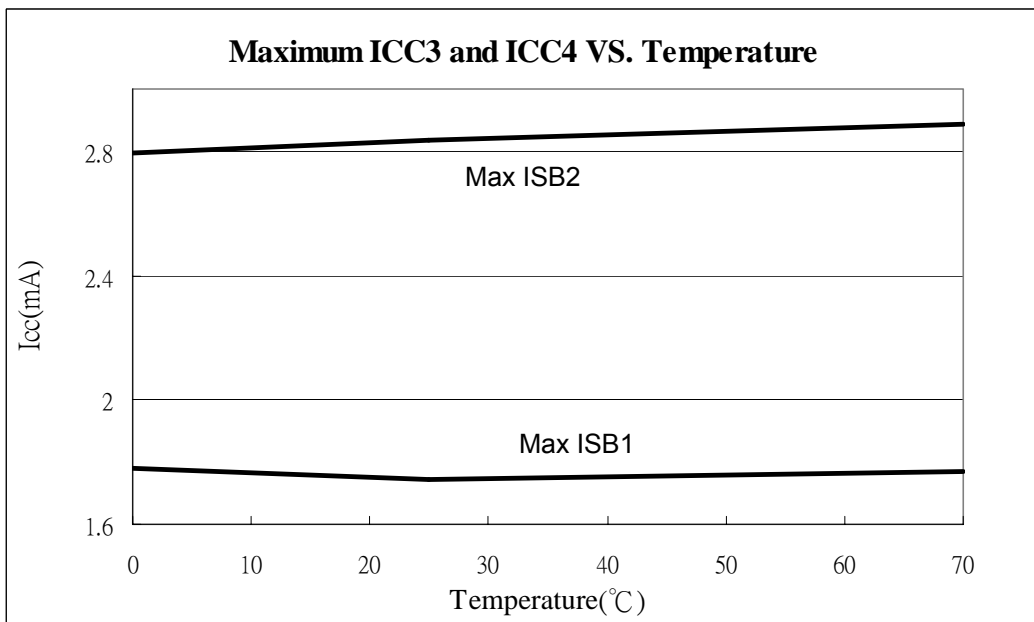


图 48 最大吸收电流 (ISB1 与 ISB2) 与温度的对比

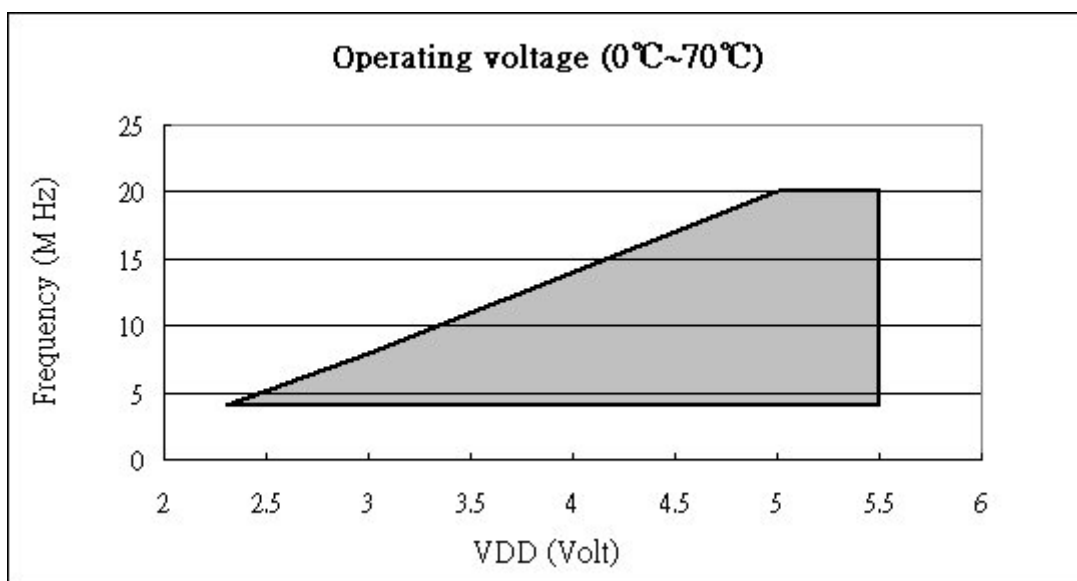


图 49 在 0°C~70°C 温度范围内的工作电压

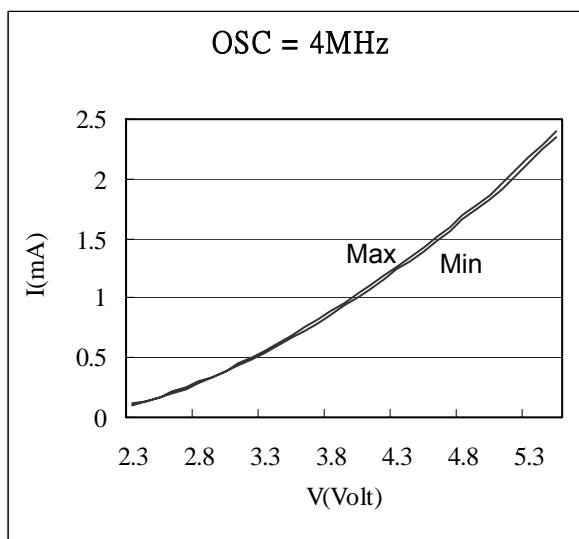


图 50 在频率为 4MHz 时运行模式下的 V-I 曲线

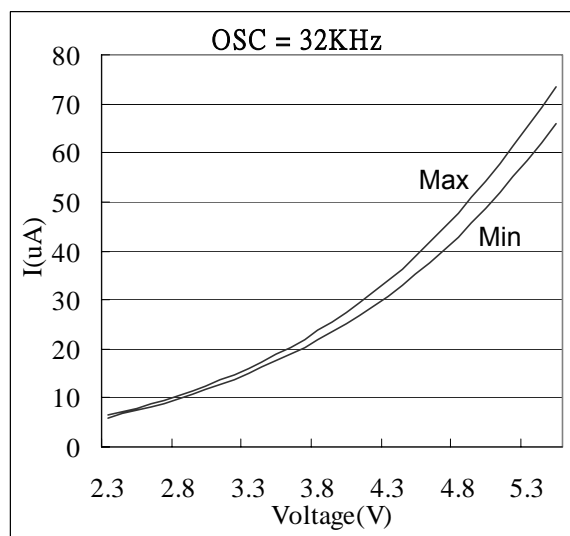


图 51 在频率为 32KHz 时运行模式下的 V-I 曲线

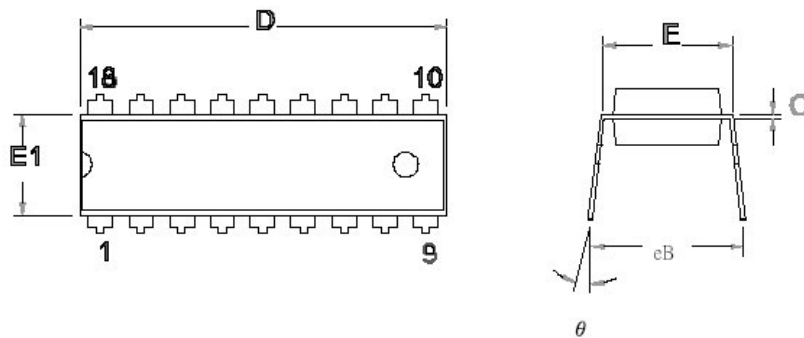
附录

A 封装类型

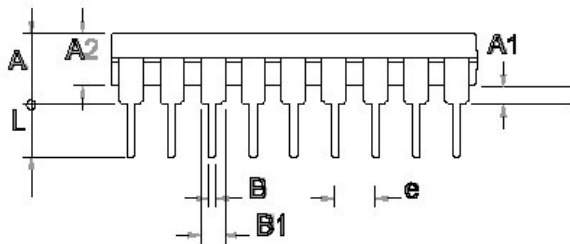
OTP MCU	Package Type	Pin Count	Package Size
EM78P257AP	DIP	18	300mil
EM78P257AM	SOP	18	300mil
EM78P257AKM	SSOP	20	209mil
EM78P257BP	DIP	20	300mil
EM78P257BM	SOP	20	300mil


B 封装资料

B.1 18-Lead Plastic Dual in line (PDIP) — 300 mil

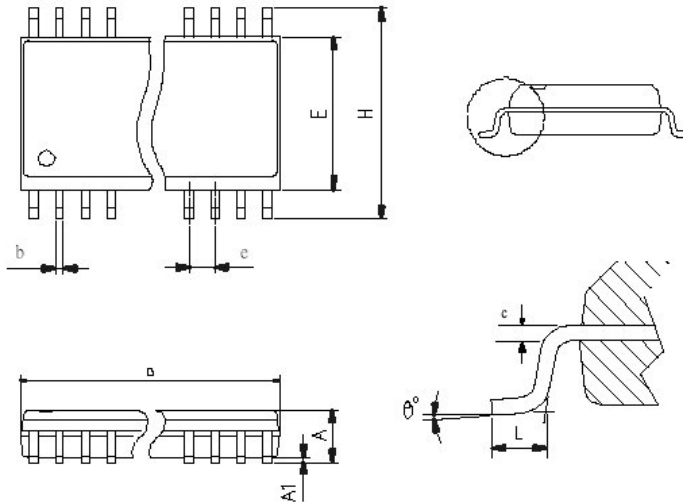


Symbol	Min	Normal	Max
A			4.450
A1	0.381		
A2	3.175	3.302	3.429
c	0.203	0.254	0.356
D	22.610	22.860	23.110
E1	6.220	6.438	6.655
E	7.370	7.620	7.870
eB	8.510	9.020	9.530
B	0.356	0.457	0.559
B1	1.143	1.524	1.778
L	3.048	3.302	3.556
e	2.540(TYP)		
θ	0		15




TITLE: PDIP-18L 300MIL PACKAGE OUTLINE DIMENSION	
File: D18	Edition: A
	Unit: mm
	Scale: Free
	Material:
Sheet: 1 of 1	

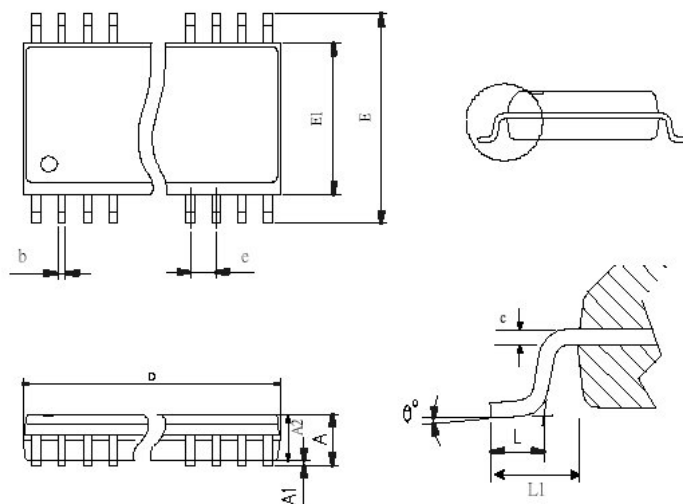
B.2 18-Lead Plastic Small Outline (SOP) — 300 mil




Symbol	Min	Normal	Max
A	2.350		2.650
A1	0.102		0.300
b	0.406(TYP)		
c	0.230		0.320
E	7.400		7.600
H	10.000		10.650
D	11.350		11.750
L	0.406	0.838	1.270
e	1.27(TYP)		
θ°	0		8

TITLE: SOP-18(300MIL) PACKAGE OUTLINE DIMENSION	
File : SO18	Edition: A
	Unit : mm
	Scale: Free
	Material:
	Sheet: 1 of 1

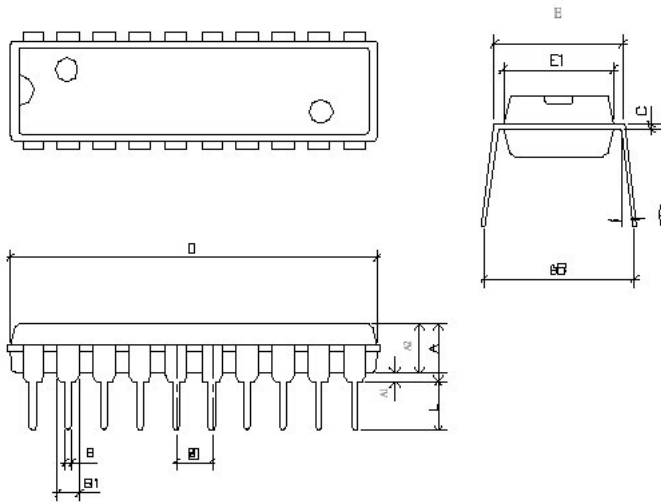
B.3 20-Lead Plastic Shrink Small Outline (SSOP) — 209 mil



Symbol	Min	Normal	Max
A			2.130
A1	0.050		0.250
A2	1.620	1.750	1.880
b	0.220		0.380
c	0.090		0.200
E	7.400	7.800	8.200
E1	5.000	5.300	5.600
D	6.900	7.200	7.500
L	0.650	0.750	0.850
L1	1.250(REF)		
e	0.650(TYP)		
θ°	0	4	8

TITLE: SSOP-20(209MIL) OUTLINE PACKAGE PACKAGE OUTLINE DIMENSION	
File : SSOP20	Edition: A
	Unit : mm
	Scale: Free
	Material:
	Sheet: 1 of 1

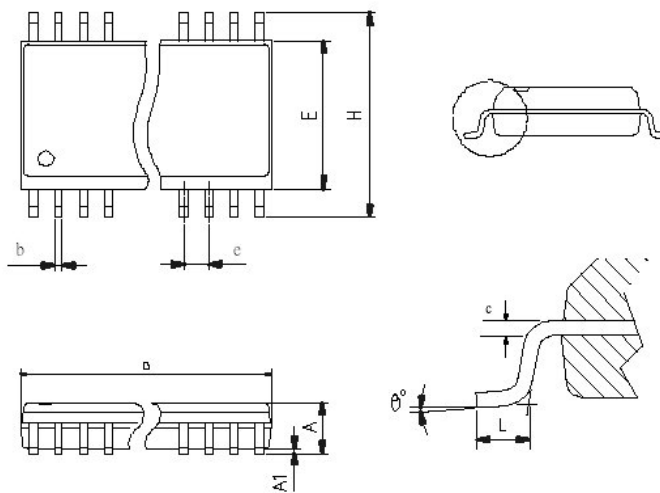
B.4 20-Lead Plastic Dual in line (PDIP) — 300 mil



Symbol	Min	Normal	Max
A			4.450
A1	0.381		
A2	3.175	3.302	3.429
c	0.203	0.254	0.356
D	25.883	26.060	26.237
E1	6.220	6.438	6.655
E	7.370	7.620	7.870
eB	8.510	9.020	9.530
B	0.356	0.457	0.559
B1	1.143	1.524	1.778
L	3.048	3.302	3.556
e	2.540(TYP)		
θ	0		15

TITLE: PDIP-20L 300MIL PACKAGE OUTLINE DIMENSION	
File : D20	Edition: A
	Unit : mm
	Scale: Free
	Material:
Sheet:1 of 1	

B.5 20-Lead Plastic Small Outline (SOP) — 300 mil



Symbol	Min	Normal	Max
A	2.350		2.650
A1	0.102		0.300
b	0.406(TYP)		
c	0.230		0.320
E	7.400		7.600
H	10.000		10.650
D	12.600		12.900
L	0.630	0.838	1.100
e	1.27(TYP)		
θ	0		8

TITLE: SOP-20L(300MIL) PACKAGE OUTLINE DIMENSION	
File : SO20	Edition: A
	Unit : mm
	Scale: Free
	Material:
Sheet:1 of 1	