
EM78P417/8/9N

**8-Bit
Microcontroller**

**Product
Specification**

DOC. VERSION 1.0


ELAN MICROELECTRONICS CORP.



Trademark Acknowledgments:

IBM is a registered trademark and PS/2 is a trademark of IBM.

Windows is a trademark of Microsoft Corporation.

ELAN and ELAN logo  are trademarks of ELAN Microelectronics Corporation.

Copyright © 2005 by **ELAN Microelectronics Corporation**

All Rights Reserved

Printed in Taiwan

The contents of this specification are subject to change without further notice. ELAN Microelectronics assumes no responsibility concerning the accuracy, adequacy, or completeness of this specification. ELAN Microelectronics makes no commitment to update, or to keep current the information and material contained in this specification. Such information and material may change to conform to each confirmed order.

In no event shall ELAN Microelectronics be made responsible for any claims attributed to errors, omissions, or other inaccuracies in the information or material contained in this specification. ELAN Microelectronics shall not be liable for direct, indirect, special incidental, or consequential damages arising from the use of such information or material.

The software (if any) described in this specification is furnished under a license or nondisclosure agreement, and may be used or copied only in accordance with the terms of such agreement.

ELAN Microelectronics products are not intended for use in life support appliances, devices, or systems. Use of ELAN Microelectronics product in such applications is not supported and is prohibited.

NO PART OF THIS SPECIFICATION MAY BE REPRODUCED OR TRANSMITTED IN ANY FORM OR BY ANY MEANS WITHOUT THE EXPRESSED WRITTEN PERMISSION OF ELAN MICROELECTRONICS.



ELAN MICROELECTRONICS CORPORATION

Headquarters:

No. 12, Innovation Road 1
Hsinchu Science Park
Hsinchu, Taiwan 30077
Tel: +886 3 563-9977
Fax: +886 3 563-9966
<http://www.emc.com.tw>

Hong Kong:

Elan (HK) Microelectronics Corporation, Ltd.
Rm. 1005B, 10/F Empire Centre
68 Mody Road, Tsimshatsui
Kowloon, HONG KONG
Tel: +852 2723-3376
Fax: +852 2723-7780
elanhk@emc.com.hk

USA:

Elan Information Technology Group
1821 Saratoga Ave., Suite 250
Saratoga, CA 95070
USA
Tel: +1 408 366-8223
Fax: +1 408 366-8220

Europe:

Elan Microelectronics Corp. (Europe)
Siewerdtstrasse 105
8050 Zurich, SWITZERLAND
Tel: +41 43 299-4060
Fax: +41 43 299-4079
<http://www.elan-europe.com>

Shenzhen:

Elan Microelectronics Shenzhen, Ltd.
SSMEC Bldg., 3F, Gaoxin S. Ave.
Shenzhen Hi-Tech Industrial Park
Shenzhen, Guandong, CHINA
Tel: +86 755 2601-0565
Fax: +86 755 2601-0500

Shanghai:

Elan Microelectronics Shanghai Corporation, Ltd.
23/Bldg. #115 Lane 572, Bibo Road
Zhangjiang Hi-Tech Park
Shanghai, CHINA
Tel: +86 021 5080-3866
Fax: +86 021 5080-4600

Contents

1	概括描述	1
2	功能特点	1
3	引脚分配 (封装)	2
3.1	EM78P417NP/M Pin Description	2
3.2	EM78P418NP/M Pin Description	3
3.3	EM78P419NK/M Pin Description	3
4	功能框图	4
5	引脚说明	4
5.1	EM78P417NP/M 引脚说明	4
5.2	EM78P418NP/M 引脚说明	5
5.3	EM78P419NP/M Pin Description	6
6	功能说明	7
6.1	操作寄存器	7
6.1.1	R0(间接寻址寄存器)	7
6.1.2	R1 (时钟/计数器)	7
6.1.3	R2 (程序计数器) 和堆栈	7
6.1.4	R3 (状态寄存器)	10
6.1.5	R4 (RAM 存储器选器寄存器)	11
6.1.6	R5~R7 (Port5~Port7)	11
6.1.7	R8 (AOSR : ADC 输出选择寄存器)	11
6.1.8	R9 (ADCON : A/D 控制寄存器)	12
6.1.9	A(ADOC: A/D 偏移量寄存器)	14
6.1.10	RB (ADDATA : ADC 转换值)	14
6.1.11	RC (ADDATA1H : ADC 转换值)	14
6.1.12	RD (ADDATA1L : ADC 转换值)	14
6.1.13	RE (WUCR : 唤醒控制寄存器)	15
6.1.14	RF (中断状态寄存器)	16
6.1.15	R10~R3F	16
6.2	特殊功能寄存器	17
6.2.1	A (累加器)	17
6.2.2	CONT (控制寄存器)	17
6.2.3	IOC50~IOC70 (I/O 端口控制寄存器)	18
6.2.4	IOC80 (PWMCON : PWM 控制寄存器)	18
6.2.5	IOC90 (TMRCON : 定时器控制寄存器)	19
6.2.6	IOCA0 (CMPCON : 比较器控制寄存器)	20
6.2.7	IOCB0 (下拉控制寄存器)	20
6.2.8	IOCC0 (漏极开路控制寄存器)	21

6.2.9	IOCD0 (上拉控制寄存器)	21
6.2.10	IOCE0 (WDT 控制寄存器)	22
6.2.11	IOCF0 (中断屏蔽寄存器)	22
6.2.12	IOC51 (PRD1 : PWM1 的周期)	24
6.2.13	IOC61 (PRD2 : PWM2 的周期)	24
6.2.14	IOC71 (PRD3 : PWM3 的周期)	24
6.2.15	IOC81 (DT1L : PWN1 占空比低 8 位 (Bit 7~Bit 0))	24
6.2.16	IOC91 (DT2L : PWN1 占空比低 8 位 (Bit 7~Bit 0))	24
6.2.17	IOCA1 (DT3L : PWN1 占空比低 8 位 (Bit 7~Bit 0))	24
6.2.18	IOCB1 (DTH : PWM 占空比最高位)	24
6.2.19	IOCC1 (TMR1L : PWM1 定时器低 8 位 (Bit 7~Bit 0))	24
6.2.20	IOCD1 (TMR2L : PWM2 定时器低 8 位 (Bit 7~Bit 0))	24
6.2.21	IOCE1 (TMR3L : PWM3 定时器低 8 位 (Bit 7~Bit 0))	24
6.2.22	IOCF1 (TMRH : PWM 定时器最高位)	25
6.3	TCC/WDT 和预分频器	25
6.4	I/O 端口	26
6.4.1	Port6 输入变化唤醒/中断功能用法	29
6.5	复位和唤醒	29
6.5.1	复位和唤醒功能	29
6.5.2	状态寄存器的 T、P 标志	40
6.6	中断	40
6.7	A/D 转换器 (ADC)	41
6.7.1	ADC 控制寄存器 (AOSR/R8, ADCON/R9, ADOC/RA)	42
6.7.2	ADC 数据寄存器 (ADDATA/RB, ADDATA1H/RC, ADDATA1L/RD)	45
6.7.3	A/D 采样时间	45
6.7.4	A/D 转换时间	45
6.7.5	休眠模式时的 AD 转换	46
6.7.6	编程步骤/事项	46
6.8	双 PWM (双脉宽调制器)	49
6.8.1	概述	49
6.8.2	增量定时器/计数器 (TMRX : RMR1H/TWR1L, TMR2H/TWR2L 或者 TMR3H/TWR3L)	50
6.8.3	PWM 周期 (PRDX : PRD1 或者 PRD2)	50
6.8.4	PWM 占空比 (DTX: DT1H/ DT1L, DT2H/ DT2L 和 DT3H/ DT3L; DLX: DL1H/DL1L, DL2H/DL2L 和 DL3H/DL3L)	51
6.8.5	比较器 X	51
6.8.6	PWM 编程步骤	51
6.9	定时器	51
6.9.1	概述	51
6.9.2	功能描述	52
6.9.3	相关寄存器编程	53

6.9.4	定时器编程步骤	53
6.10	比较器	53
6.10.1	外部参考信号	54
6.10.2	比较器输出	54
6.10.3	作为运算放大器使用	55
6.10.4	中断	55
6.10.5	由休眠模式唤醒	55
6.11	振荡器	55
6.11.1	振荡器模式	55
6.11.2	晶体振荡器/陶瓷谐振器 (XTAL)	56
6.11.3	外部 RC 振荡模式	57
6.11.4	内部 RC 振荡模式	58
6.12	上电事项	58
6.12.1	外部上电复位电路	59
6.12.2	残存电压保护	59
6.13	代码选项	60
6.13.1	代码选项寄存器 (Word0)	60
6.13.2	代码选项寄存器 (Word1)	62
6.13.3	客户 ID 寄存器 (Word2)	62
6.14	指令系统	63
7	最大绝对值范围	65
8	直流电气特性	65
8.1	AD 转换器特性	66
8.2	比较仪(OP) 特性	67
8.3	装置特性	68
9	交流电气特性	69
10	时序图	70

附录

A	封状类型	71
B	封装构造	71
B.1	18-Lead Plastic Dual in line (PDIP) — 300 mil	71
B.2	18-Lead Plastic Small Outline (SOP) — 300 mil	72
B.3	20-Lead Plastic Dual in line (PDIP) — 300 mil	72
B.4	20-Lead Plastic Small Outline (SOP) — 300 mil	73
B.5	24-Lead Plastic Dual in line (PDIP) — 300 mil	73
B.6	24-Lead Plastic Small Outline (SOP) — 300 mil	74
C	品质的保证和可靠性	75
C.1	地址误差侦测	75



Specification Revision History

Doc. Version	Revision Description	Date
1.0		

1 概括描述

EM78P417N, EM78P418N和EM78P419N是采用低功率、高速CMOS工艺制造的8位单片机。其内部有4K×13位一次性只读ROM (OTP-ROM)。因此,能够为客户提供开发和校验程序的便利。此外,它还提供一个保护位避免用户存在OTP的程序被读取,3个选择位完全可以满足用户的需要。同时,用户可以使用ELAN烧写器轻松开发程序。

2 功能特点

- 工作电压范围: 2.3V~5.5V 基于0°C ~ 70°C (商规)
2.5V~5.5V 基于-40°C ~ 85°C (工规)
- 工作频率范围 (基于双时钟信号): 石英晶振: DC ~ 20MHz/2clks, 5V; DC ~ 8MHz/2clks, 3V
RC振荡: DC ~ 4MHz/2clks, 5V; DC ~ 4MHz/2clks, 3V
- 低功耗: 5V/4MHz 工作条件下电流小于2.2mA
3V/32KHz 条件下电流典型值为15 μA
休眠模式下电流典型值为1 μA
- 4K×13位片内ROM
- 144×8位片内寄存器 (SRAM)
- 3个双向I/O 端口
- 8级堆栈供子程序嵌套
- 8位实时定时/计数器 (TCC), 其信号源、触发沿可编程选择, 溢出产生中断
- 8位多路A/D转换器, 精度达12位
- 3个脉冲宽度调制器 (PWM), 精度达10位
- 1对比较器 (可作为OP使用)
- 省电 (SLEEP) 模式
- 6个中断源: TCC溢出中断
输入状态变化中断 (可从SLEEP模式唤醒)
外部中断
ADC转换结束中断
PWM周期匹配结束中断
比较器输出高/低电平中断

- 可编程自由运行看门狗定时器 (WDT)
- 8个I/O引脚可编程设置为下拉
- 8个I/O引脚可编程设置为上拉
- 8个I/O引脚可编程设置为漏极开路
- 每个指令周期为2个时钟周期
- 封装类型：18 pin DIP 300mil： EM78P417NP
18 pin SOP 300mil： EM78P417NM
20 pin DIP 300mil： EM78P418NP
20 pin SOP 300mil： EM78P418NM
24 pin skinny DIP 300mil： EM78P419NK
24 pin SOP 300mil： EM78P419NM
- 电压检测器检测范围：(2.0V±0.1V)

3 引脚分配 (封装)

3.1 EM78P417NP/M Pin Description

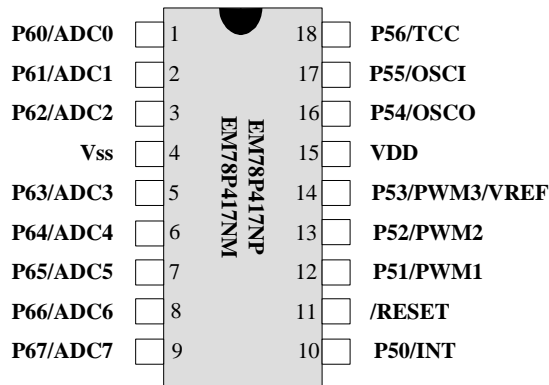


图3-1 EM78P417NP/M引脚分配图

3.2 EM78P418NP/M Pin Description

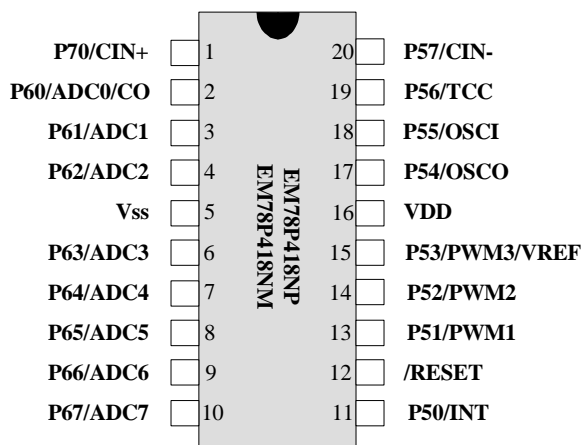


图3-2 EM78P418NP/M引脚分配图

3.3 EM78P419NK/M Pin Description

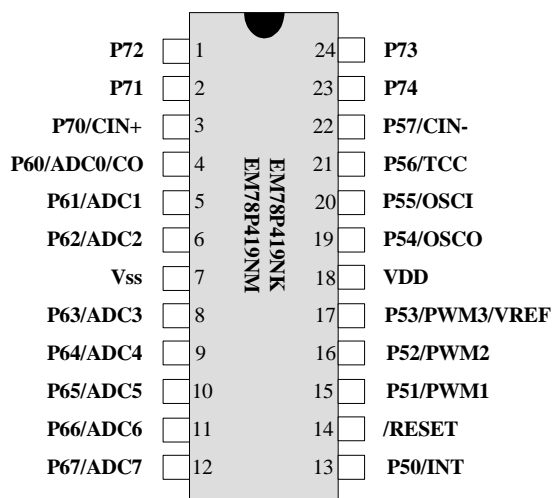


图3-2 EM78P419NP/M引脚分配图

4 功能框图

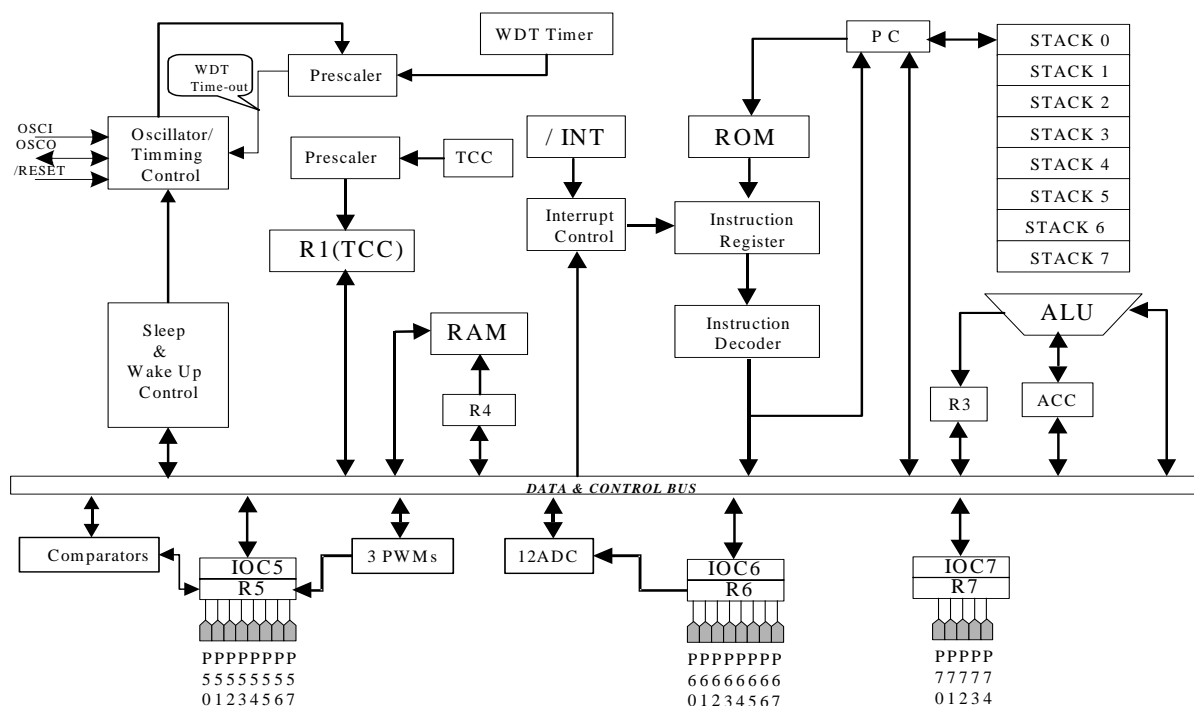


图4-1 EM78P417/8/9N功能图框

5 引脚说明

5.1 EM78P417NP/M引脚说明

符号	引脚编号	类型	功能
VDD	15	--	电源
OSCI	17	I	<ul style="list-style-type: none"> XTAL 模式: 晶体或外部时钟输入 RC 模式: RC 振荡器输入
OSCO	16	O	<ul style="list-style-type: none"> XTAL 模式: 晶振输出或外部时钟输入 RC 模式: 周期为 1 个指令周期的时钟输出 外部时钟信号输入
P50 ~ P56	10,12~14, 16 ~ 18	I/O	<ul style="list-style-type: none"> 通用 I/O 引脚 上电复位后设置为默认值
P60 ~ P67	1 ~ 3, 5 ~ 9	I/O	<ul style="list-style-type: none"> 通用 I/O 引脚 上电复位后设置为默认值
INT	10	I	<ul style="list-style-type: none"> 下降沿触发的外部中断引脚
ADC0~ADC7	1 ~ 3, 5 ~ 9	I	<ul style="list-style-type: none"> AD 转换器 由 ADCON (R9)<0:2>设置
PWM1, PWM2 PWM3	12, 13, 14	O	<ul style="list-style-type: none"> 脉宽调制输出 由 PWMCON (IOC80)<5 : 7>设置
VREF	14	I	<ul style="list-style-type: none"> ADC 外部参考电压

符号	引脚编号	类型	功能
			■ 由 ADCON (R9)<7>设置
/RESET	11	I	<ul style="list-style-type: none"> ■ 通常只用于输入 ■ 若持续在逻辑低，系统复位 ■ 当引脚的状态改变时系统可以从休眠模式中唤醒 ■ 通常情况下 /RESET 引脚的电压必须不高于 Vdd
TCC	18	I	■ 斯密特触发的时钟/计数器输入，如果不用必须接 VDD 或 VSS
VSS	4	--	电源的地

5.2 EM78P418NP/M引脚说明

符号	引脚编号	类型	功能
VDD	16	--	电源
OSCI	18	I	<ul style="list-style-type: none"> ■ XTAL 模式: 晶体或外部时钟输入 ■ RC 模式: RC 振荡器输入
OSCO	17	O	<ul style="list-style-type: none"> ■ XTAL 模式: 晶振输出或外部时钟输入 ■ RC 模式: 周期为 1 个指令周期的时钟输出 ■ 外部时钟信号输入
P50 ~ P57	11,13~15 17 ~ 20,	I/O	<ul style="list-style-type: none"> ■ 通用 I/O 引脚 ■ 上电复位后设置为默认值
P60 ~ P67	2 ~ 4, 6 ~ 10	I/O	<ul style="list-style-type: none"> ■ 通用 I/O 引脚 ■ 上电复位后设置为默认值
P70	1	I/O	<ul style="list-style-type: none"> ■ 通用 I/O 引脚 ■ 上电复位后设置为默认值
INT	11	I	■ 下降沿触发的外部中断引脚
ADC0~ADC7	2 ~ 4, 6 ~ 10	I	<ul style="list-style-type: none"> ■ AD 转换器 ■ 由 ADCON (R9)<0:2>设置
PWM1 PWM2 PWM3	13, 14, 15	O	<ul style="list-style-type: none"> ■ 脉宽调制输出 ■ 由 PWMCON (IOC80)<5 : 7>设置
VREF	15	I	<ul style="list-style-type: none"> ■ ADC 外部参考电压 ■ 由 ADCON (R9)<7>设置
CIN-, CIN+, CO	20, 1, 2	I I O	<ul style="list-style-type: none"> ■ “-” -> 比较器的输入引脚 Vin- ■ “+” -> 比较器的输入引脚 Vin+ ■ 比较器的输出引脚 CO ■ 由 CMPCON (IOCA0) <0 : 1>设置
/RESET	12	I	<ul style="list-style-type: none"> ■ 通常只用于输入 ■ 若持续在逻辑低，系统复位 ■ 当引脚的状态改变时系统可以从休眠模式中唤醒 ■ 通常情况下 /RESET 引脚的电压必须不高于 Vdd
TCC	19	I	■ 斯密特触发的时钟/计数器输入，如果不用必须接 VDD 或 VSS
VSS	5	--	电源的地

5.3 EM78P419NP/M Pin Description

符号	引脚编号	类型	功能
VDD	18	--	电源
OSCI	20	I	<ul style="list-style-type: none"> ■ XTAL 模式: 晶体或外部时钟输入 ■ RC 模式: RC 振荡器输入
OSCO	19	O	<ul style="list-style-type: none"> ■ XTAL 模式: 晶振输出或外部时钟输入 ■ RC type: 周期为 1 个指令周期的时钟输出 ■ 外部时钟信号输入
P50 ~ P57	13, 15 ~ 17 19 ~ 22,	I/O	<ul style="list-style-type: none"> ■ 通用 I/O 引脚 ■ 上电复位后设置为默认值
P60 ~ P67	4 ~ 6, 8 ~ 12	I/O	<ul style="list-style-type: none"> ■ 通用 I/O 引脚 ■ 上电复位后设置为默认值
P70 ~ P74	3, 2, 1, 24, 23	I/O	<ul style="list-style-type: none"> ■ 通用 I/O 引脚 ■ 上电复位后设置为默认值
INT	13	I	<ul style="list-style-type: none"> ■ 下降沿触发的外部中断引脚
1ADC0 ~ADC7	4 ~ 6, 8 ~ 12	I	<ul style="list-style-type: none"> ■ AD 转换器 ■ 由 ADCON (R9)<0:2>设置
PWM1, PWM2, PWM3	15, 16, 17	O	<ul style="list-style-type: none"> ■ 脉宽调制输出 ■ 由 PWMCON (IOC80)<5 : 7>设置
VREF	17	I	<ul style="list-style-type: none"> ■ ADC 外部参考电压 ■ 由 ADCON (R9)<7>设置
CIN-, CIN+, CO	22, 3, 4	I I O	<ul style="list-style-type: none"> ■ “-” ->比较器的输入引脚 Vin- ■ “+” -> 比较器的输入引脚 Vin+ ■ 比较器的输出引脚 CO ■ 由 CMPCON (IOCA0) <0 : 1>设置
/RESET	14	I	<ul style="list-style-type: none"> ■ 通常只用于输入 ■ 若持续在逻辑低，系统复位 ■ 当引脚的状态改变时系统可以从休眠模式中唤醒 ■ 通常情况下 /RESET 引脚的电压必须不高于 Vdd
TCC	21	I	<ul style="list-style-type: none"> ■ 斯密特触发的时钟/计数器输入，如果不用必须接 VDD 或 VSS
VSS	7	--	电源的地

6 功能说明

6.1 操作寄存器

6.1.1 R0(间接寻址寄存器)

- R0不是一个实际存在的寄存器，它的主要功能是做为一个间接寻址的指针。
- 任何使用R0作为指针的指令实际上操作的是由RAM选择寄存器（R4）所指向数据。

6.1.2 R1 (时钟/计数器)

- 对来自TCC引脚的外部信号边沿或对内部指令周期时钟进行加计数。
- TCC触发脉冲宽度的外部信号必须多于一个指令。
- 加计数信号由CONT寄存器的第4位和第5位决定。
- 和其他寄存器一样是可读可写的。

6.1.3 R2 (程序计数器) 和堆栈

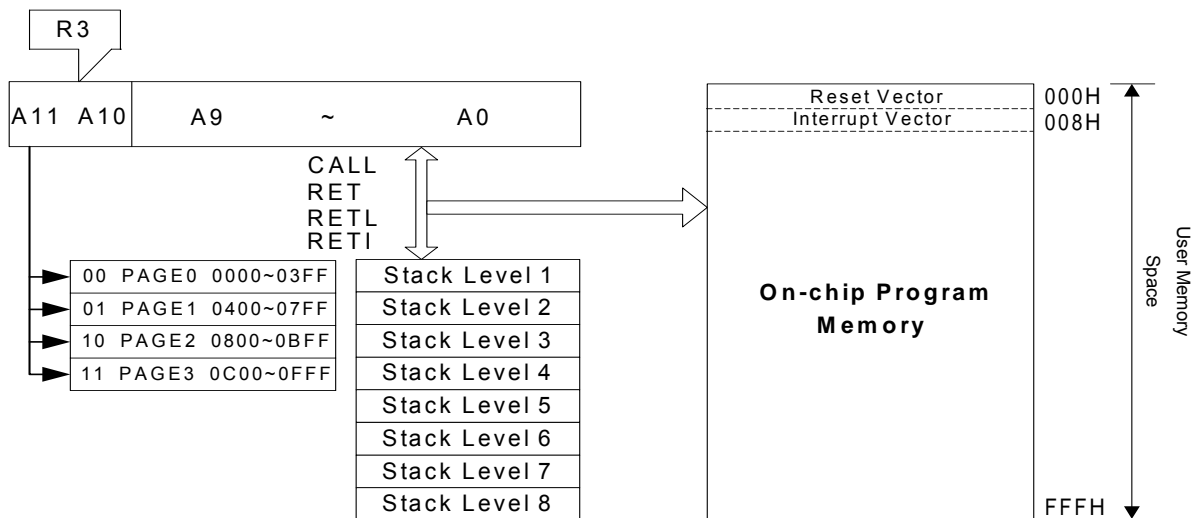


图6-1 程序计数器结构

- R2与硬件堆栈为12位宽，结构如图4所示。
- 产生4×13位片内ROM地址以获取对应程序指令代码。一个程序页为1024字长。
- 复位后R2所有位均清0。
- “JMP”指令直接装载R2低10位值，因此，JMP指令跳转范围为一个程序页面内。
- “CALL”指令先装载PC低10位值，而后PC+1入栈，因此，子程序入口地址可以在一页的任何地方。
- “RET”（“RETLK”，“RETI”）指令将程序计数器的值加载到堆栈的栈顶。
- “ADD R2, A”允许相对地址被装入当前PC，同时PC的第9及其以上位日益增多。
- “MOV R2, A”允许将寄存器“A”中的地址加载到PC的低8位，同时PC的第9和第10位（A8~A9）将不会被改变。
- 任何指令除了“ADD R2, A”（例如：“MOV R2, A”，“BC R2, 6”，……）都将导致PC的第9位和第10位（A8~A9）不被改变。
- 对于EM78P418/9N，在执行指令“JMP”、“CALL”或者任何改变R2值的指令时，最高两位（A10~A11）将由状态寄存器（R3）的PS0~PS1的内容装入。
- 除了改变R2内容指令需要一个以上指令周期外（fclk/2或fclk/4），其余指令只要一个指令周期。这些指令需要由代码寄存器的CYES位决定的一个或两个指令周期。

6.1.3.1 数据存储配置

Address	PAGE Registers				IOC PAGE Registers				IOC PAGE Registers			
00	R0 (Indirect Addressing Register)				Reserve				Reserve			
01	R1 (Time Clock Counter)				Reserve				Reserve			
02	R2 (Program Counter)				Reserve				Reserve			
03	R3 (Status Register)				Reserve				Reserve			
04	R4 (RAM Select Register)				Reserve				Reserve			
05	R5 (Port5)				IOC50 (I/O Port Control Register)				IOC51 (PRD1: PWM1 time period)			
06	R6 (Port6)				IOC60 (I/O Port Control Register)				IOC61 (PRD2: PWM2 time period)			
07	R7 (Port7)				IOC70 (I/O Port Control Register)				IOC71 (PRD3: PWM3 time period)			
08	R8 (ADC Input Select Register)				IOC80 (PWM Control Register)				IOC81 (DT1L: Duty cycle of PWM1)			
09	R9 (ADC Control Register)				IOC90 (TIMER Control Register)				IOC91 (DT2L: Duty cycle of PWM2)			
0A	RA (ADC Offset Calibration Register)				IOCA0 (Comparator Control Register)				IOCA1 (DT3L: Duty cycle of PWM3)			
0B	RB (ADDATA: ADC data bit11~bit4)				IOCB0 (Pull-down Control Register)				IOCB1 (DTH: Duty cycle of PWM)			
0C	RC (ADDATA1H: ADC data bit11~bit8)				IOCC0 (Open-drain Control Register)				IOCC1 (TIMER1L: PWM1 timer)			
0D	RD (ADDATA1L: ADC data bit7~bit0)				IOCD0 (Pull-high Control Register)				IOCD1 (TIMER2L: PWM2 timer)			
0E	RE (Wake-up Control Register)				IOCE0 (WDT Control Register)				IOCE1 (TIMER3L: PWM3 timer)			
0F	RF (Interrupt Status Register)				IOCF0 (Interrupt Mask Register)				IOCF1 (TMRH: PWM timer)			
10 : 1F	General Registers											
20 : 3F	Bank 0	Bank 1	Bank 2	Bank 3								

6.1.4 R3 (状态寄存器)

7	6	5	4	3	2	1	0
IOCS	PS1	PS0	T	P	Z	DC	C

Bit7 (IOCS) : 控制寄存器段选择位。

1=选择1段 (IOC51~IOCF1)

0=选择0段 (IOC50~IOCF0)

Bit6~5 (PS1~PS0) : 页面选择位。

PS0~PS1用于选择一个程序内存页。当执行“JMP”，“CALL”或者其他导致程序计数器改变的指令（例如：MOV R2, A）时，PS0~PS1将装入程序计数器的第11位和第12位，从而选择一个可用的程序存储页。注意RET (RETL, RETI) 指令不改变PS0~PS1位，也就是说，不管PS0~PS1位的当前设置，都会返回到子程序被调用的页面地址。

PS1	PS0	程序存储页[地址]
0	0	Page 0 [000-3FF]
0	1	Page 1 [400-7FF]
1	0	Page 2 [800-BFF]
1	1	Page 3 [C00-FFF]

Bit4 (T) : 时间溢出位。

当执行“SLEP”或“WDTC”指令时置1，当WDT溢出时上电复位或清0。

Bit3 (P) : 低功耗标志位。

当上电或执行一个“WDTC”指令后设置为1，当执行“SLEP”指令时清0。

注意

Bit 4 和 Bit 3 (T & P) 为只读

Bit2 (Z) : 零标志。

当一个算术或逻辑运算的结果为零设置为1。

Bit1 (DC) : 辅助进位标志。

Bit0 (C) : 进位标志。

6.1.5 R4 (RAM存储器选器寄存器)

Bit7,6: 用于选择存储区0~3。

Bits5~0: 用于在直接地址模式下选择寄存器(地址:00~3F)。

图4描述数据内存的配置。

6.1.6 R5~R7 (Port5~Port7)

R5和R6是I/O寄存器。

R7是I/O寄存器。R7以上的3位被置为0。

6.1.7 R8 (AOSR : ADC输出选择寄存器)

AOSR寄存器定义Ports6的引脚,分别作为模拟输入或者作为数字I/O。

7	6	5	4	3	2	1	0
ADC7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0

Bit7(ADE7): AD转换器作用于P67引脚。

0 = ADC7不起作用, P67作为 I/O引脚。

1 = ADC7作为模拟输入引脚起作用。

Bit6 (ADE6): AD转换器作用于P66引脚。

0 = ADC6不起作用, P66作为 I/O引脚。

1 = ADC6作为模拟输入引脚起作用。

Bit5 (ADE5): AD转换器作用于P65引脚。

0 = ADC5不起作用, P65作为 I/O引脚。

1 = ADC5作为模拟输入引脚起作用。

Bit4 (ADE4): AD转换器作用于P64引脚。

0 = ADC4不起作用, P64作为 I/O引脚。

1 = ADC4作为模拟输入引脚起作用。

Bit3 (ADE3): AD转换器作用于P63引脚。

0 = ADC3不起作用, P63作为 I/O引脚。

1 = ADC3作为模拟输入引脚起作用。

Bit2 (ADE2): AD转换器作用于P62引脚。

0 = ADC2不起作用, P62作为 I/O引脚。

1 = ADC2作为模拟输入引脚起作用。



Bit1 (ADE1) : AD转换器作用于P61引脚。

0 = ADC1不起作用，P61作为 I/O 引脚。

1 = ADC1作为模拟输入引脚起作用。

Bit0 (ADE0) : AD转换器作用于P60引脚。

0 = ADC0不起作用，P60作为 I/O 引脚。

1 = ADC0作为模拟输入引脚起作用。

当P60/ADE0作为模拟输入或数字I/O起作用时，请注意IOCA0控制寄存器的COS1和COS0位。

比较器/OP选择位如图3所示。

P60/ADE0/CO引脚优先级：

优先	高	中	低
P60/ADE0/CO	CO	ADE0	P60

6.1.8 R9 (ADCON : A/D控制寄存器)

7	6	5	4	3	2	1	0
VREFS	CKR1	CKR0	ADRUN	ADPD	ADIS2	ADIS1	ADIS0

Bit 7(VREFS) : ADC中VREF的输入源。

0 = ADC中VREF与VDD（缺省值）相连，P53/VREF完成P53的功能。

1 = ADC中VREF与P53/VREF相连。

请注意P53/PWM3/VREF引脚。它不能同时被用作PWM3HE和VREF。如果P53/PWM3/VREF作为VRDF模拟输入引脚，那么PWM3E必须为“0”

P53/PWM3/VREF的优先级：

优先	高	中	低
P53/PWM3/VREF	VREF	PWM3	P53

Bit 6: Bit 5 (CKR1: CKR0):ADC振荡时钟频率的预分频器

00 = 1 : 4 (缺省值)

01 = 1 : 16

10 = 1 : 64

11 = 1 : WDT环型振荡电路频率

CKR0 : CKR1	Operation Mode	Max.operation frequency
00	Fsco/16	4MHz
01	Fsco/4	1MHz
10	Fsco/64	16MHz
11	Internal RC	—

Bit 4(ADRUN) : ADC开始运行位。

1 = 一个A/D转换开始。这个位可以由软件来设置

0 = 转换的复位完成。这个位不可以通过软件来复位。

Bit3(ADPD) : ADC低功耗模式。

1 = ADC处于工作状态。

0 = 关闭ADC参考电阻，使其进入低功耗状态尽管此时CPU可能仍在工作。

Bit 2:Bit 0 (ADIS2:ADIS0):模拟输入选择。

000 = ADN0/P60 ;

001 = ADN1/P61 ;

010 = ADN2/P62 ;

011 = ADN3/P63 ;

100 = ADN4/P64 ;

101 = ADN5/P65 ;

110 = ADN6/P66 ;

111 = ADN7/P67 ;

只有当ADIF位和ADRUN位都处于低状态时，才能被改变。

6.1.9 A(ADOC: A/D 偏移量寄存器)

7	6	5	4	3	2	1	0
CALI	SIGN	VOF[2]	VOF[1]	VOF[0]	"0"	"0"	"0"

Bit7 (CALI) : A/D偏移校准使能位

0 = 校准禁止;

1 = 校准使能.

Bit6 (SIGN): 偏移电压的极性位

0 = 负极电压

1 = 正极电压

Bit5:Bit3 (VOF[2]:VOF[0]): 偏移电压位

Bit2:Bit0: 未使用, 作 "0" 。

6.1.10 RB (ADDATA : ADC转换值)

7	6	5	4	3	2	1	0
AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4

当A/D转换结束, 结果装载入ADDATA。ADRUN位被清0, ADIF置1。

RB只读。

6.1.11 RC (ADDATA1H : ADC转换值)

7	6	5	4	3	2	1	0
"0"	"0"	"0"	"0"	AD11	AD10	AD9	AD8

当A/D转换结束, 结果装载入ADDATA1H。ADRUN位被清0, ADIF置1。

RC只读。

6.1.12 RD (ADDATA1L : ADC转换值)

7	6	5	4	3	2	1	0
AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD1

当A/D转换结束, 结果装载入ADDATA1L。ADRUN位被清0, ADIF置1。

RD只读。

6.1.13 RE (WUCR : 唤醒控制寄存器)

7	6	5	4	3	2	1	0
"0"	"0"	"0"	"0"	ADWE	CMPWE	ICWE	"0"

Bit7:Bit4:

[With EM78P417/8/9N]: 未使用，作“0”。

[With Simulator (C3~C0)]: 在IRC晶振模式的标准位，在ICE418N模拟器的IRC晶振模式下r, 这些是IRC晶振模式的IRC标准位。

C3	C2	C1	C0	频率(MHz)
0	0	0	0	(1-36%) x F
0	0	0	1	(1-31.5%) x F
0	0	1	0	(1-27%) x F
0	0	1	1	(1-22.5%) x F
0	1	0	0	(1-18%) x F
0	1	0	1	(1-13.5%) x F
0	1	1	0	(1-9%) x F
0	1	1	1	(1-4.5%) x F
1	1	1	1	F (default)
1	1	1	0	(1+4.5%) x F
1	1	0	1	(1+9%) x F
1	1	0	0	(1+13.5%) x F
1	0	1	1	(1+18%) x F
1	0	1	0	(1+22.5%) x F
1	0	0	1	(1+27%) x F
1	0	0	0	(1+31.5%) x F

1. 列出的频率估值是理论上的，是取自在高频率模式下的有一个实例。因此，仅供参考用。数据将按照实际的情况发生改变。
2. 低频下也可以参考类似的计算方法。

Bit 3 (ADWE): ADC唤醒允许位

0 = 不允许ADC唤醒。

1 = 允许ADC唤醒。

当带有AD转换完成被用作进入中断向量或者将EM78P418/9N从睡眠状态唤醒，ADWE位必须置为“允许”。

Bit2 (CMPWE) : 比较器唤醒允许位。

0 = 不允许比较器唤醒。

1 = 允许比较器唤醒。

当比较器输出状态改变被用作进入中断向量将EM78P418/9N从睡眠状态唤醒，CMPWE位必须置为“允许”。



Bit1 (ICWE) : Port6输入状态改变唤醒允许位。

0 = 不允许Port6输入状态改变唤醒。

1 = 允许Port6输入状态改变唤醒。

当Port6输入状态改变被用作进入中断向量将EM78P418/9N从睡眠状态唤醒，ICWE位必须置为“允许”。

Bit0 : 未使用，作“0”。

6.1.14 RF (中断状态寄存器)

7	6	5	4	3	2	1	0
CMPIF	PWM3IF	PWM2IF	PWM1IF	ADIF	EXIF	ICIF	TCIF

注意

1表示有中断请求，0表示没有中断请求，RF可以被清零，但是不可以被设置，IOCF0是掩模寄存器，读取RF将会导致RF和IOCF0的逻辑与。

Bit7 (CMPIF) : 比较器中断标志。比较器输出发生变化则置“1”，软件清0。

Bit6 (PWM3IF) : PWM3 (脉冲宽度调制器) 中断标志。达到设定周期则置“1”，软件清0。

Bit5 (PWM2IF) : PWM2 (脉冲宽度调制器) 中断标志。达到设定周期则置“1”，软件清0。

Bit1 (PWM1IF) : PWM2 (脉冲宽度调制器) 中断标志。达到设定周期则置“1”，软件清0。

Bit3 (ADIF): 模拟到数字转换的中断标志。AD转换完成则置“1”，软件清0。

Bit2 (EXIF) : 外部中断标志。当/INT引脚发生下降沿时置“1”，软件清0。

Bit1 (ICIF) : Port6口输入变化中断标志。Port6口输入变化时置“1”，软件清0。

Bit0 (TCIF) : TCC溢出中断标志。TCC溢出时置“1”，软件清0。

RF可软件清0，但不能软件置1。

IOCF0位中断屏蔽寄存器。

注意读RF的结果为RF和IOCF0“相与”的结果。

6.1.15 R10~R3F

所有都是8位通用寄存器。

6.2 特殊功能寄存器

6.2.1 A (累加器)

内部数据传输，或指令操作数保持。

不可寻址。

6.2.2 CONT (控制寄存器)

7	6	5	4	3	2	1	0
INTE	INT	TS	TE	PSTE	PST2	PST1	PST0

Bit7 (INTE) : INT信号边沿选择位

0 = 由INT引脚信号上升沿引起中断

1 = 由INT引脚信号下降沿引起中断

Bit6 (INT) : 中断允许标志

0 = 已由DISI指令或硬件中断屏蔽中断

1 = 已由ENI指令或RETI指令允许中断

Bit6 (INT) 只读

Bit5 (TS) : TCC信号源选择位

0 = 内部指令周期时钟，如果P56当I/O口用时，TS必须为0

1 = TCC引脚转换

Bit4 (TE) : TCC信号边沿选择位

0 = TCC引脚信号发生由低到高变化时TCC加1

1 = TCC引脚信号发生由高到低变化时TCC加1

Bit3 (PSTE) : TCC预分频器允许位

0 = 预分频器不允许位，TCC比率为1:1

1 = 预分频器允许位，TCC比率设置为Bit 2~Bit 0.

Bit2(PST2)~Bit0(PST0):TCC预分频位

PST2	PST1	PST0	TCC比率
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

Tcc timeout period $[1/F_{osc} \times \text{prescaler} \times 256(\text{Tcc cnt}) \times 1(\text{CLK}=2)]$

Tcc timeout period $[1/F_{osc} \times \text{prescaler} \times 256(\text{Tcc cnt}) \times 2(\text{CLK}=4)]$



6.2.3 IOC50~IOC70 (I/O端口控制寄存器)

1定义对I/O引脚高电阻状态，0定义其输出。

IOC50，IOC60和IOC70寄存器可读写。

注意

在用EM78P417N和EM78P418N时，编码选项寄存器(word0)的BIT9必须设置为“1” 在用EM78P417N时，必须再把IOC50的BIT7和IOC70的BIT0设置为“0”，引脚状态设置为“0”，按照这样的规则，将不会有额外的消耗。

6.2.4 IOC80 (PWMCON : PWM控制寄存器)

7	6	5	4	3	2	1	0
PWM3E	PWM2E	PWM1E	“0”	T1EN	T1P2	T1P1	T1P0

Bit7 (PWM3D) : PWM3允许位

0 = PWM3关闭 (缺省值)，其相关端口完成P53功能。

1 = PWM3开启，其相关端口将被设置成自动输出。

请注意P53/PWM3/VREF端口，它不能同时被用作PWM3和VREF。如果P53/PWM3/VREF作为VREF的模拟输入端口，那么PEM3D必须置“0”。

P53/PWM3/VREF端口优先级：

优先	高	中	低
P53/PWM3/VREF	VREF	PWM3	P53

Bit6 (PWM2E) : PWM2允许位

0 = PWM2关闭 (缺省值)，其相关端口完成P52功能

1 = PWM2开启，其相关端口将被设置成自动输出

Bit5 (PWM1E) : PWM1允许位

0 = PWM1关闭 (缺省值)，其相关端口完成P51功能

1 = PWM1开启，其相关端口将被设置成自动输出

Bit4 : 未使用，作“0”。

Bit3 (TIEN) : TMR1允许位

0 = TMR1关闭 (缺省值)

1 = TMR1开启

Bit 2: Bit 0 (T1P2:T1P0):TMR1时钟预分频器选项位

T1P2	T1P1	T1P0	预分频
0	0	0	1:2 (缺省值)
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.2.5 IOC90 (TMRCON : 定时器控制寄存器)

7	6	5	4	3	2	1	0
T3EN	T2EN	T3P2	T3P1	T3P0	T2P2	T2P1	T2P0

Bit7 (T3EN) : TMR3允许位

0 = TMR3关闭 (缺省值)

1 = TMR3开启

Bit6 (T2EN) : TMR2允许位

0 = TMR2关闭 (缺省值)

1 = TMR2开启

Bit5: Bit3 (T3P2:T3P0):TMR3时钟预分频选项位

T3P2	T3P1	T3P0	预分频
0	0	0	1:2 (缺省值)
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

Bit 2: Bit 0 (T2P2:T2P0):TMR2时钟预分频选项位

T2P2	T2P1	T2P0	预分频
0	0	0	1:2 (缺省值)
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.2.6 IOCA0 (CMPCON : 比较器控制寄存器)

7	6	5	4	3	2	1	0
"0"	"0"	"0"	"0"	"0"	CPOUT	COS1	COS0

Bit7:Bit3: 未使用，作“0”。

Bit2 (CPOUT) : 比较器输出结果

Bit1:Bit0 (COS1 : COS0) : 比较器/OP选择位

COS1	COS0	功能说明
0	0	比较器和OP没有使用，P60作为常规I/O端口
0	1	作为比较器，P60作为常规I/O端口
1	0	作为比较器，P60作为比较器输出端口 (CO)
1	1	作为OP，P60作为OP输出端口 (CO)

请注意P60/ADE0/CO端口，它不能同时被用作CO和ADE0。

P60/ADE0/CO端口优先级：

优先	高	中	低
P60/ADE0/CO	CO	ADE0	P60

6.2.7 IOCB0 (下拉控制寄存器)

7	6	5	4	3	2	1	0
PD7	PD6	PD5	PD4	PD3	PD2	PD1	PD0

Bit7 (/PD7) : P67端口的下拉控制位

0 = 允许内部下拉

1 = 不允许内部下拉

Bit6 (/PD6) : P66端口的下拉控制位

Bit5 (/PD5) : P65端口的下拉控制位

Bit4 (/PD4) : P64端口的下拉控制位

Bit3 (/PD3) : P63端口的下拉控制位

Bit2 (/PD2) : P62端口的下拉控制位

Bit1 (/PD1) : P61端口的下拉控制位

Bit0 (/PD0) : P60端口的下拉控制位

IOCB0寄存器可读可写

6.2.8 IOCC0 (漏极开路控制寄存器)

7	6	5	4	3	2	1	0
/OD7	/OD6	/OD5	/OD4	/OD3	/OD2	/OD1	/OD0

Bit7 (OD7) : P57端口的漏极开路控制位

0 = 允许漏极开路输出

1 = 不允许漏极开路输出

Bit6 (OD6) : P56端口的漏极开路控制位。

Bit5 (OD5) : P55端口的漏极开路控制位。

Bit4 (OD4) : P54端口的漏极开路控制位。

Bit3 (OD3) : P53端口的漏极开路控制位。

Bit2 (OD2) : P52端口的漏极开路控制位。

Bit1 (OD1) : P51端口的漏极开路控制位。

Bit0 (OD0) : P50端口的漏极开路控制位。

IOCC0寄存器可读可写

6.2.9 IOCD0 (上拉控制寄存器)

7	6	5	4	3	2	1	0
/PH7	/PH6	/PH5	/PH4	/PH3	/PH2	/PH1	/PH0

Bit7 (PH7) : P67端口的上拉控制位

0 = 允许内部上拉

1 = 不允许内部上拉

Bit6 (PH6) : P66端口的上拉控制位

Bit5 (PH5) : P65端口的上拉控制位

Bit4 (PH4) : P64端口的上拉控制位

Bit3 (PH3) : P63端口的上拉控制位

Bit2 (PH2) : P62端口的上拉控制位

Bit1 (PH1) : P61端口的上拉控制位

Bit0 (PH0) : P60端口的上拉控制位

IOCD0寄存器可读可写

6.2.10 IOCE0 (WDT控制寄存器)

7	6	5	4	3	2	1	0
WDTE	EIS	PSWE	PSW2	PSW1	PSW0	"0"	"0"

Bit 7 (WDTE) : 看门狗定时器控制位

0 = 不允许WDT

1 = 允许WDT

WDT可读可写

Bit6 (EIS) : P50 (/INT) 引脚功能定义位

0 = P50, 常规I/O端口

1 = 外部中断输入引脚/INT, 此时P50的引脚输入输出控制位必须设置为“1”。当EIS为0时, /INT通道被屏蔽。当EIS为1时, /INT引脚的状态也可由P5端口读取。查阅图7

IOCE0可读可写。

Bit5 (PSWE) : 预分频器控制WDT位

0 = 预控制器不允许位, WDT比率为1:1

1 = 预控制器允许位, WDT比率设置为Bit4~Bit2

Bit 4 (PSW2)~Bit 2 (PSW0):WDT预分频器位

PSW2	PSW1	PSW0	WDT比率
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

Bit1 : Bit0 : 未使用, 作“0”。

6.2.11 IOCF0 (中断屏蔽寄存器)

7	6	5	4	3	2	1	0
CMPIE	PWM3IE	PWM2IE	PWM1IE	ADIE	EXIE	ICIE	TCIE

Bit7 (CMPIE) : CMPIE 中断使能位

0 = 不允许CMPPIF 中断

1 = 允许CMPPIF 中断

当比较器输出状态改变用来进入中断向量或者进入下一条指令, CMPIE位必须置为“允许”。

Bit 6 (PWM3IE) : PWM3IF 中断使能位

0 = 不允许PWM3中断

1 = 允许PWM3中断

Bit 5 (PWM2IE) : PWM2IE 中断使能位

0 = 不允许PWM2中断

1 = 允许PWM2中断

Bit 4 (PWM1IE) : PWM1IE 中断使能

0 = 不允许PWM1中断

1 = 允许PWM1中断

Bit 3 (ADIE) : ADIF 中断使能位

0 = 不允许ADIF中断

1 = 允许ADIF中断

当ADC完成被用作进入中断向量或者进入下一条指令，ADIE位必须设置为“允许”。

Bit 2 (EXIE) : EXIF 中断使能位

0 = 不允许EXIF中断

1 = 允许EXIF中断

Bit 1 (ICIE) : ICIF 中断使能位

0 = 不允许ICIF中断

1 = 允许ICIF中断

如果Port6端口状态改变中断用于进入中断向量或者进入下一条指令，ICIE位必须设置为“允许”。

Bit 0 (TCIE) : TCIF 中断使能位

0 = 不允许TCIF中断

1 = 允许TCIF中断

个别中断通过在IOCF0中将与之相关的控制位设置成“1”来允许。

总的中断允许，由ENI指令来完成，中断禁止，由DISI指令完成。

请查阅图11。

IOCF0寄存器可读可写。

6.2.12 IOC51 (PRD1 : PWM1的周期)

其内容为PWM1的周期(时基)。PWM1的频率为此周期的倒数。

6.2.13 IOC61 (PRD2 : PWM2的周期)

其内容为PWM2的周期(时基)。PWM2的频率为此周期的倒数。

6.2.14 IOC71 (PRD3 : PWM3的周期)

其内容为PWM3的周期(时基)。PWM3的频率为此周期的倒数。

6.2.15 IOC81 (DT1L : PWN1 占空比低8位 (Bit 7~Bit 0))

保持PWM1输出为高电平的一特殊值,当TMR1的值与其相等时输出才变为低。

6.2.16 IOC91 (DT2L : PWN1 占空比低8位 (Bit 7~Bit 0))

保持PWM2输出为高电平的一特殊值,当TMR2的值与其相等时输出才变为低。

6.2.17 IOCA1 (DT3L : PWN1 占空比低8位 (Bit 7~Bit 0))

保持PWM3输出为高电平的一特殊值,当TMR3的值与其相等时输出才变为低。

6.2.18 IOCB1 (DTH : PWM 占空比最高位)

7	6	5	4	3	2	1	0
"0"	"0"	PWM3[9]	PWM3[8]	PWM2[9]	PWM2[8]	PWM1[9]	PWM1[8]

Bit,Bit6 : 未使用,读作"0"

Bit5,Bit4 (PWM3[9], PWM3[8]) : PWM3 占空比最高位。

Bit3,Bit2 (PWM2[9], PWM2[8]) : PWM2 占空比最高位。

Bit1,Bit0 (PWM1[9], PWM1[8]) : PWM1 占空比最高位。

6.2.19 IOCC1 (TMR1L : PWM1 定时器低8位 (Bit 7~Bit 0))

其内容为只读。

6.2.20 IOCD1 (TMR2L : PWM2 定时器低8位 (Bit 7~Bit 0))

其内容为只读。

6.2.21 IOCE1 (TMR3L : PWM3 定时器低8位 (Bit 7~Bit 0))

其内容为只读。

6.2.22 IOCF1 (TMRH : PWM定时器最高位)

7	6	5	4	3	2	1	0
"0"	"0"	TMR3[9]	TMR3[8]	TMR2[9]	TMR2[8]	TMR1[9]	TMR1[8]

Bit, Bit6 : 未使用，读作“0”

Bit5, Bit4 (TMR3[9], TMR3[8]) : PWM3定时器最高位。

Bit3, Bit2 (TMR2[9], TMR2[8]) : PWM2定时器最高位。

Bit1, Bit0 (TMR1[9], TMR1[8]) : PWM1定时器最高位。

IOCF1的内容为只读。

6.3 TCC/WDT和预分频器

对于TCC或WDT分别有一个8位寄存器做预分频器。TCC的预分频系数由CONT寄存器的PST0~PST2位决定。WDT的预分频系数由IOCE0寄存器的PWR0~PWR2位决定。若分配给TCC，则每次写TCC操作均将预分频器清0。若分配给WDT和预分频器均在执行“WDTC”和“SLEP”指令时清0。TCC/WDT电路框图如图6所示。

- R1 (TCC) 为8位定时器/计数器。TCC时钟源可为内部时钟或外部时钟（由TCC引脚输入，触发沿可选择）。由图5可知， $CLK = F_{osc}/2$ 或者 $CLK = F_{osc}/4$ 是由CODE选项位<CLKS>决定。若CLKS=0则 $CLK = F_{osc}/2$ ，CLKS=1则 $CLK = F_{osc}/4$ 。如果是外部时钟，每当TCC引脚下降边沿或上升边沿，TCC将加1。TCC引脚输入时间长度（保持高或低标准）必须大于1CLK。当休眠模式时，内部TCC将停止运行，但是在A/D转换期间设置“SLEP”指令，如果RE寄存器的ADWE位时使能，TCC将继续运行。
- 看门狗定时器是一个自由运行片内振荡器。即使振荡器驱动程序关闭（例如：在休眠模式下），WDT也会保持运行。在普通操作或者休眠模式下，WDT时间溢出（如果使能）将引起复位。WDT溢出将引起复位（若WDT使能）。在正常工作时，WDT可由软件设置IOCE0的WDTE位来使能或禁止。在没有预分频情况下，WDT溢出时间约为18ms。

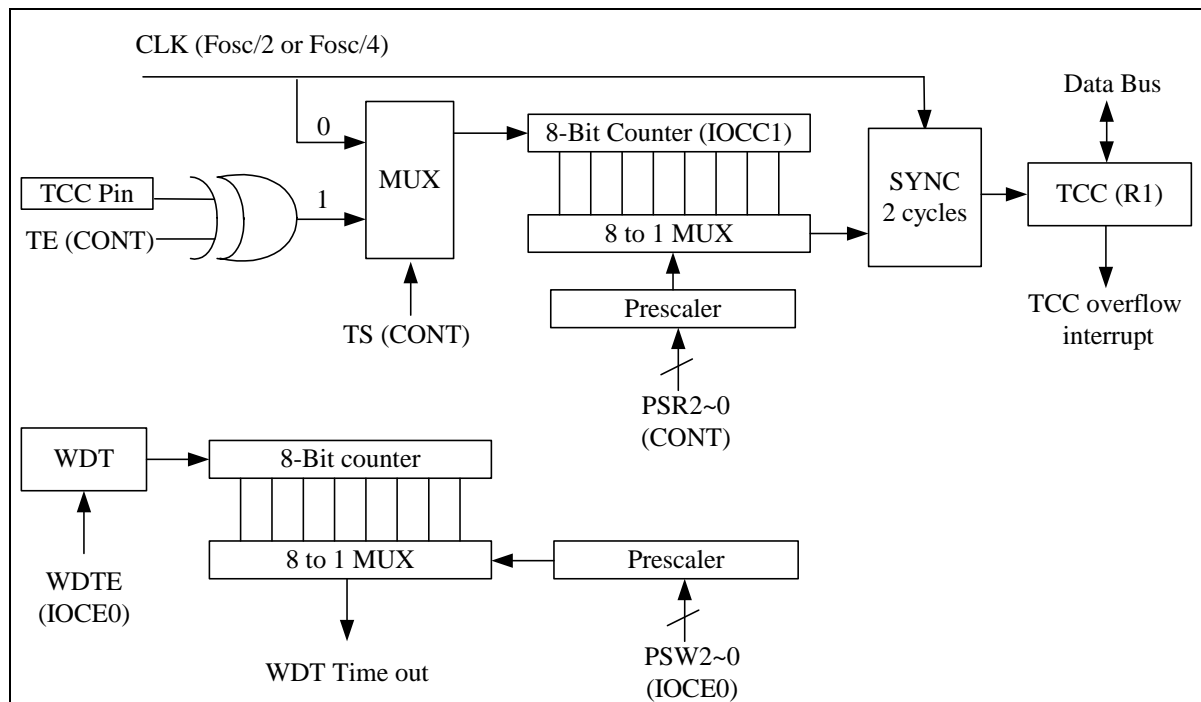
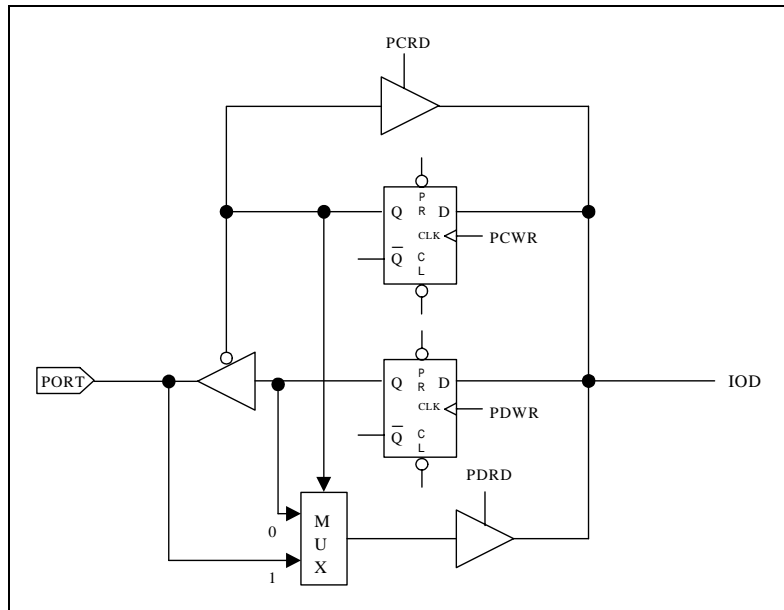


图6-2 TCC和WDT的结构图

注意
 VDD=5V, 设置时间周期= 16.5ms ± 5%.
 VDD=3V, 设置时间周期= 18ms ± 5%.

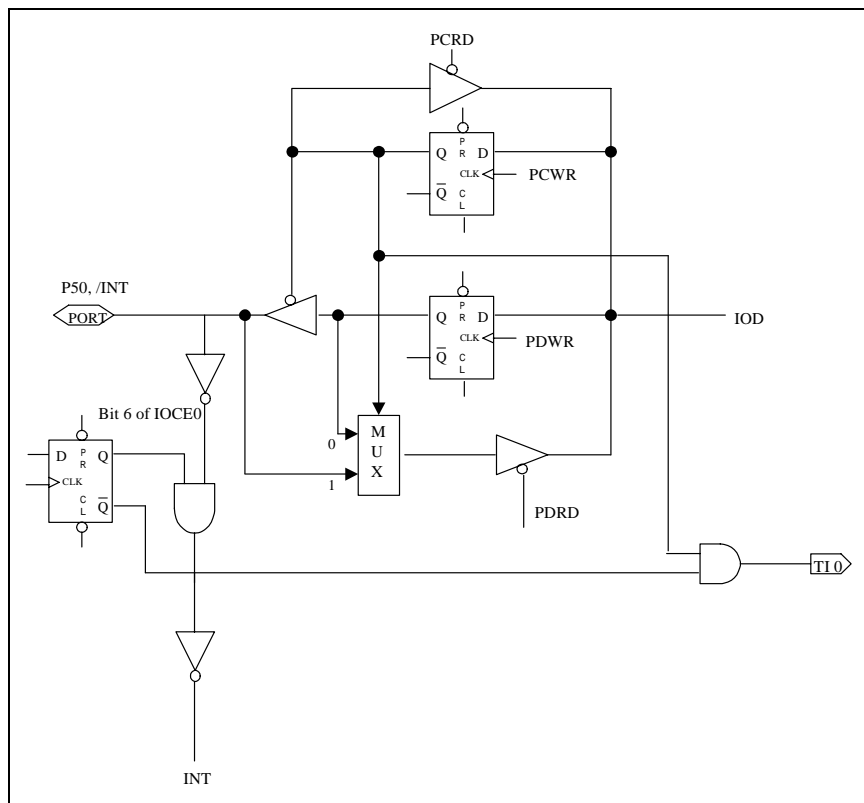
6.4 I/O端口

PORT5、PORT6、PORT7为双向三态I/O端口。可IOCB0、IOCC0和IOCD0单独设置各引脚的上拉、下拉、漏极开路功能。PORT6具有输入状态改变中断（或唤醒）功能。每个I/O引脚均可由I/O控制寄存器（IOC50~IOC70）设置为“输入”或“输出”，除了P50端口，P50端口只能定义为“输入”引脚。I/O寄存器和I/O控制寄存器均可读写。PORT5、PORT6和PORT7的I/O接口电路如图6、7、8所示



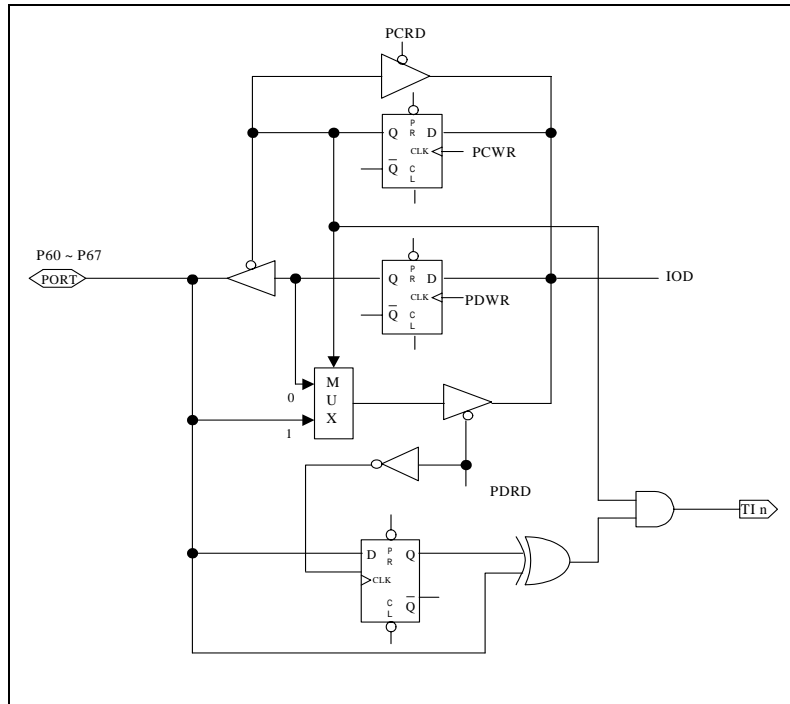
注：上拉和漏极开路没有在此图中显示

图6-3 Port5和Port7 I/O引脚和I/O寄存器电路



注：上拉和漏极开路没有在此图中显示

图6-4 P50 (/INT) I/O引脚和I/O寄存器电路



注：上（下）拉和漏极开路没有在此图中显示
图6-5 P60~P67 I/O引脚和I/O寄存器电路

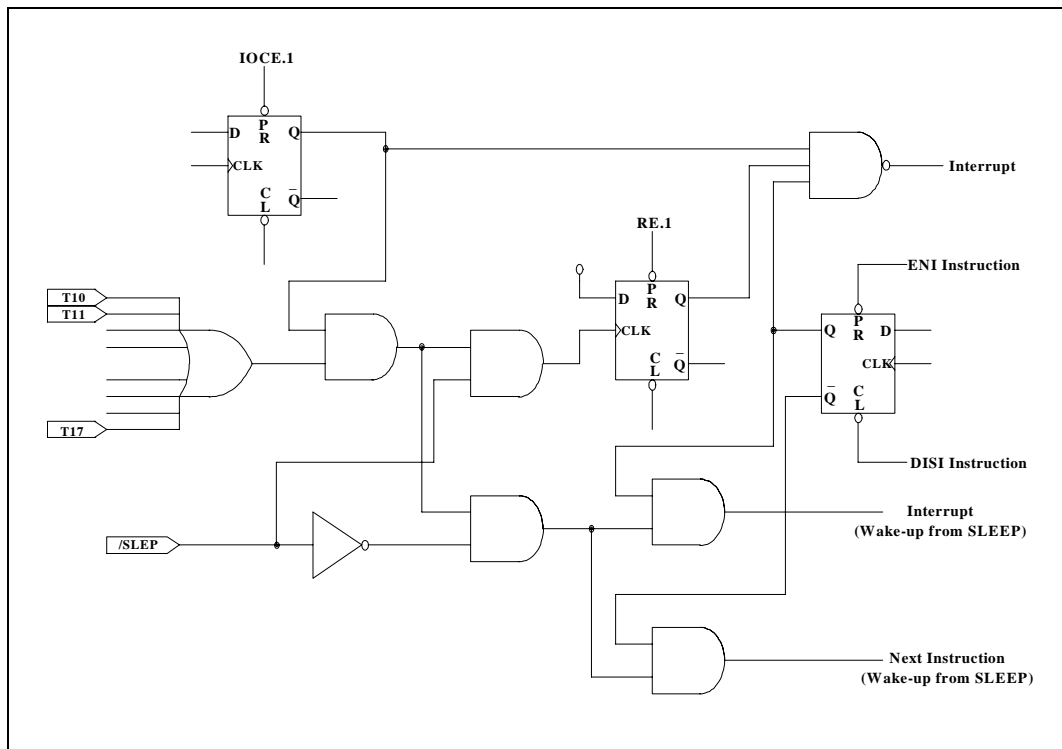


图6-6 带有输入变化中断/唤醒的Port6框图

6.4.1 Port6 输入变化唤醒/中断功能用法

(1) Wake-up	(2) Wake-up and Interrupt
(a) Before SLEEP	(a) Before SLEEP
1. Disable WDT	1. Disable WDT
2. Read I/O Port 6 (MOV R6,R6)	2. Read I/O Port 6 (MOV R6,R6)
3. Execute "ENI" or "DISI"	3. Execute "ENI" or "DISI"
4. Enable wake-up bit (Set RE ICWE =1)	4. Enable wake-up bit (Set RE ICWE =1)
5. Execute "SLEP" instruction	5. Enable interrupt (Set IOCF0 ICIE =1)
(b) After wake-up	6. Execute "SLEP" instruction
→ Next instruction	(b) After wake-up
	1. IF "ENI" → Interrupt vector (008H)
	2. IF "DISI" → Next instruction
(3) Interrupt	
(a) Before Port 6 pin change	
1. Read I/O Port 6 (MOV R6,R6)	
2. Execute "ENI" or "DISI"	
3. Enable interrupt (Set IOCF0 ICIE =1)	
(b) After Port 6 pin changed (interrupt)	
1. IF "ENI" → Interrupt vector (008H)	
2. IF "DISI" → Next instruction	

6.5 复位和唤醒

6.5.1 复位和唤醒功能

复位由下面情况引起：

- (1) 上电复位
- (2) /RESET引脚输入为“低”
- (3) WDT溢出（若使能）

检测到复位后，系统将保持复位状态18ms（振荡器起振时间）。当/RRESET引脚为“低”或者WDT溢出时，复位就发生了。在RC模式下，复位时间为34clocks。在高XTAL模式下，复位时间为2ms和32clocks。在低XTAL模式下，复位时间为500ms。一旦发生复位，单片机系统处于如下状态：

- 振荡器运行，或者起振。
- 程序计数器（R2）清为“0”。
- 所有I/O引脚定义为输入模式（高阻状态）。
- WDT和预分频器清0。
- 上电时，R3高3位清0。
- 上电时，R4高2位清0。
- CONT寄存器除第6位（INT标志）外，全置为1。
- IOCB0寄存器全置为1。
- IOCC0寄存器全置为1。



- IOCD0寄存器全置为1。
- IOCE0寄存器第7位置1，第0~6位清0。
- RF、IOCF0寄存器第0~6位清0。

执行“SLEP”指令可进入休眠模式（低功耗模式）。进入休眠模式时，振荡器、TCC、TIMER1、TIMER2和TIMER3停止工作。WDT（若使能）清0但继续运行。单片机可被如下情况唤醒：

- (1) 引脚上输入的外部复位信号。
- (2) WDT溢出（若使能）。
- (3) PORT 6端口输入引脚状态变化（若ICWE使能）。
- (4) 比较器输出状态变化（若MCPWE使能）。
- (5) A/D转换完成（若ADWE使能）。

前两种情况将引起EM78P418/9N复位。R3的T、P标志可用于确定复位源（唤醒）。第3、4、5种情况下唤醒后程序继续执行，由中断状态来决定程序是否转入中断处理程序。如果在SLEP指令执行前执行ENI指令，程序将从地址0X08处执行中断处理。如果在执行SLEP指令前执行DISI指令，程序将从SLEP指令后继续执行。无论哪种振荡模式，所有休眠模式的唤醒时间为150us（除了低XTAL模式）。在低XTAL模式下，唤醒时间为500ms。

在进入休眠模式之前，第2-5种情况中只有一种可能被使能，那就是说：

- [a] 如果休眼前WDT使能，则所有RE位被禁止。因此，EM78P418/9N只有在1或2情况下才能被唤醒。需要了解更多细节，请查阅中断的相关部分内容。
- [b] 如果通过PORT6输入变化中断被用于唤醒EM78P418/9N，并且在休眼前RE寄存器的ICWE位使能，那么WDT必须被禁止。因此，EM78P418/9N只有在第3种情况下才能被唤醒。
- [c] 如果通过比较器输出状态变化被用于唤醒EM78P418/9N，并且在休眼前RE寄存器的CMPWE位使能，那么WDT必须由软件禁止。因此，EM78P418/9N只有在第4种情况下才能被唤醒。
- [d] 如果通过AD转换完成被用于唤醒EM78P418/9N，并且在休眼前RE寄存器的ADWE位使能，那么WDT必须由软件禁止。因此，EM78P418/9N只有在第5种情况下才能被唤醒。

如果PORT6输入变化中断被用于唤醒EM78P418/9N（例如以上的[b]），那么如下的指令

必须在SLEP指令前执行：

```
BC R3, 7 ;          选择0段
MOV A, @001110xxb ;  设定WDT预分频器和禁止WDT
IOW IOCE0
WDTC ;              清除WDT和预分频器
MOV R6, R6 ;        读取Port 6
ENI (or DISI) ;     中断总使能（或禁止）
MOV A, @00000x1xb ;  Port 6输入变化唤醒位使能
MOV RE
MOV A, @00000x1xb ;  Port 6输入变化中断使能
IOW IOCF0
SLEP ;             休眠
```

类似的，如果比较器中断被用于唤醒EM78P418/9N（例如以上的[c]），那么如下的指令必须在SLEP指令前执行：

```
BC R3, 7 ;          选择0段
MOV A, @xxxxxx10b ;  选择一个比较器，P60作为CO引脚
IOW RA
MOV A, @001110xxb ;  设定WDT预分频器，WDT禁止
IOW RE
WDTC ;              清除WDT和预分频器
ENI (or DISI) ;     中断总使能（或禁止）
MOV A, @000001xxb ;  比较器输出变化唤醒位使能
MOV RE
MOV A, @000001xxb ;  比较器输出变化中断使能
IOW IOCF0
SLEP ;             休眠
```



6.5.1.1 唤醒和中断模式操作摘要

所有类型的唤醒模式和中断模式如下所示：

Signal	Sleep Mode	Normal Mode	
TCC Over Flow	N/A	DISI + IOCF0 (TCIE) bit0=1	
		Next Instruction+ Set RF (TCIF)=1	
		ENI + IOCF0 (TCIE) bit0=1 Interrupt Vector (0x08)+ Set RF (TCIF)=1	
Port 6 Input Status Change	RE (ICWE) bit1=0, IOCF0 (ICIE) bit1=0 Oscillator, TCC and TIMERX are stopped. Port6 input status changed wake-up is invalid.	IOCF0 (ICIE) bit1=0 Port6 input status change interrupted is invalid	
	RE (ICWE) bit1=0, IOCF0 (ICIE) bit1=1 Set RF (ICIF)=1, Oscillator, TCC and TIMERX are stopped. Port6 input status changed wake-up is invalid.		
	RE (ICWE) bit1=1, IOCF0 (ICIE) bit1=0 Wake-up+ Next Instruction Oscillator, TCC and TIMERX are stopped.		
	RE (ICWE) bit1=1, DISI + IOCF0 (ICIE) bit1=1 Wake-up+ Next Instruction+ Set RF (ICIF)=1 Oscillator, TCC and TIMERX are stopped.	DISI + IOCF0 (ICIE) bit1=1 Next Instruction+ Set RF (ICIF)=1	
	RE (ICWE) bit1=1, ENI + IOCF0 (ICIE) bit1=1 Wake-up+ Interrupt Vector (0x08)+ Set RF (ICIF)=1 Oscillator, TCC and TIMERX are stopped.	ENI + IOCF0 (ICIE) bit1=1 Interrupt Vector (0x08)+ Set RF (ICIF)=1	
	INT Pin	N/A	DISI + IOCF0 (EXIE) bit2=1
			Next Instruction+ Set RF (EXIF)=1
ENI + IOCF0 (EXIE) bit2=1			
Interrupt Vector (0x08)+ Set RF (EXIF)=1			
AD Conversion	RE (ADWE) bit3=0, IOCF0 (ADIE) bit3=0 Clear R9 (ADRUN)=0, ADC is stopped, AD conversion wake-up is invalid. Oscillator, TCC and TIMERX are stopped.	IOCF0 (ADIE) bit1=0 AD conversion interrupted is invalid	
	RE (ADWE) bit3=0, IOCF0 (ADIE) bit3=1 Set RF (ADIF)=1, R9 (ADRUN)=0, ADC is stopped, AD conversion wake-up is invalid. Oscillator, TCC and TIMERX are stopped.		
	RE (ADWE) bit3=1, IOCF0 (ADIE) bit3=0 Wake-up+ Next Instruction, Oscillator, TCC and TIMERX keep on running. Wake-up when ADC completed.		

Signal	Sleep Mode	Normal Mode	
	RE (ADWE) bit3=1, DISI + IOCF0 (ADIE) bit3=1 Wake-up+ Next Instruction+ RF (ADIF)=1, Oscillator, TCC and TIMERX keep on running. Wake-up when ADC completed.	DISI + IOCF0 (ADIE) bit3=1 Next Instruction+ RF (ADIF)=1	
	RE (ADWE) bit3=1, ENI + IOCF0 (ADIE) bit3=1 Wake-up+ Interrupt Vector (0x08)+ RF (ADIF)=1, Oscillator, TCC and TIMERX keep on running. Wake-up when ADC completed.	ENI + IOCF0 (ADIE) bit3=1 Interrupt Vector (0x08)+ Set RF (ADIF)=1	
PWMX (PWM1,PWM2,PWM3) (When TimerX matches PRDX)	N/A	DISI + IOCF0 (PWMXIE)=1 Next Instruction+ Set RF (PWMXIF)=1 ENI + IOCF0 (PWMXIE)=1 Interrupt Vector (0x08)+ Set RF (PWMXIF)=1	
Comparator (Comparator Output Status Change)	RE (CMPWE) bit2=0, IOCF0 (CMPIE) bit7=0 Comparator output status changed wake-up is invalid. Oscillator, TCC and TIMERX are stopped.	IOCF0 (CMPIE) bit7=0 Comparator output status change interrupted is invalid.	
	RE (CMPWE) bit2=0, IOCF0 (CMPIE) bit7=1 Set RF (CMPIF)=1, Comparator output status changed wake-up is invalid. Oscillator, TCC and TIMERX are stopped.		
	RE (CMPWE) bit2=1, IOCF0 (CMPIE) bit7=0 Wake-up+ Next Instruction, Oscillator, TCC and TIMERX are stopped.		
	RE (CMPWE) bit2=1, DISI + IOCF0 (CMPIE) bit7=1 Wake-up+ Next Instruction+ Set RF (CMPIF)=1, Oscillator, TCC and TIMERX are stopped.	DISI + IOCF0 (CMPIE) bit7=1 Next Instruction+ Set RF (CMPIF)=1	
	RE (CMPWE) bit2=1, ENI + IOCF0 (CMPIE) bit7=1 Wake-up+ Interrupt Vector (0x08)+ Set RF (CMPIF)=1, Oscillator, TCC and TIMERX are stopped.	ENI + IOCF0 (CMPIE) bit7=1 Interrupt Vector (0x08)+ Set RF (CMPIF)=1	
	WDT Time Out IOCE (WDTE) Bit7=1	Wake-up+ Reset (address 0x00)	Reset (address 0x00)

6.5.1.2 复位后寄存器初始值

以下为寄存器初始值摘要

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC50	Bit Name	C57	C56	C55	C54	C53	C52	C51	C50
		Power-on	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC60	Bit Name	C67	C66	C65	C64	C63	C62	C61	C60
		Power-on	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC70	Bit Name	-	-	-	C74	C73	C72	C71	C70
		Power-on	0	0	0	1	1	1	1	1
		/RESET & WDT	0	0	0	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC80 (PWMCN)	Bit Name	PWM3E	PWM2E	PWM1E	-	T1EN	T1P2	T1P1	T1P0
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC90 (TMRCON)	Bit Name	T3EN	T2EN	T3P2	T3P1	T3P0	T2P2	T2P1	T2P0
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA0 (CMPCN)	Bit Name	-	-	-	-	-	CPOUT	COS1	COS0
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCB0	Bit Name	/PD7	/PD6	/PD5	/PD4	/PD3	/PD2	/PD1	/PD0
		Power-on	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P



Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOCC0	Bit Name	/OD7	/OD6	/OD5	/OD4	/OD3	/OD2	/OD1	/OD0
		Power-on	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCD0	Bit Name	/PH7	/PH6	/PH5	/PH4	/PH3	/PH2	/PH1	/PH0
		Power-on	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCE0	Bit Name	WDTE	EIS	PSWE	PSW2	PSW1	PSW0	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCF0	Bit Name	CMPIE	PMW3IE	PMW2IE	PWM1IE	ADIE	EXIE	ICIE	TCIE
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC51 (PRD1)	Bit Name	PRD1[7]	PRD1[6]	PRD1[5]	PRD1[4]	PRD1[3]	PRD1[2]	PRD1[1]	PRD1[0]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC61 (PRD2)	Bit Name	PRD2[7]	PRD2[6]	PRD2[5]	PRD2[4]	PRD2[3]	PRD2[2]	PRD2[1]	PRD2[0]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC71 (PRD3)	Bit Name	PRD3[7]	PRD3[6]	PRD3[5]	PRD3[4]	PRD3[3]	PRD3[2]	PRD3[1]	PRD3[0]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC81 (DT1L)	Bit Name	DT1[7]	DT1[6]	DT1[5]	DT1[4]	DT1[3]	DT1[2]	DT1[1]	DT1[0]
		Power-on	0	0	0	0	0	0	0	0



Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC91 (DT2L)	Bit Name	DT2[7]	DT2[6]	DT2[5]	DT2[4]	DT2[3]	DT2[2]	DT2[1]	DT2[0]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA1 (DT3L)	Bit Name	DT3[7]	DT3[6]	DT3[5]	DT3[4]	DT3[3]	DT3[2]	DT3[1]	DT3[0]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	0	P	P
N/A	IOCB1 (DT1H, 2H, 3H)	Bit Name	-	-	DT3[9]	DT3[8]	DT2[9]	DT2[8]	DT1[9]	DT1[8]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCC1 (TMR1L)	Bit Name	TMR1[7]	TMR1[6]	TMR1[5]	TMR1[4]	TMR1[3]	TMR1[2]	TMR1[1]	TMR1[0]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCD1 (TMR2L)	Bit Name	TMR2[7]	TMR2[6]	TMR2[5]	TMR2[4]	TMR2[3]	TMR2[2]	TMR2[1]	TMR2[0]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCE1 (TMR3L)	Bit Name	TMR3[7]	TMR3[6]	TMR3[5]	TMR3[4]	TMR3[3]	TMR3[2]	TMR3[1]	TMR3[0]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCF1 (TMR1H, 2H, 3H)	Bit Name	-	-	TMR3[9]	TMR3[8]	TMR2[9]	TMR2[8]	TMR1[9]	TMR1[8]
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P



Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	CONT	Bit Name	INTE	INT	TS	TE	PSTE	PST2	PST1	PST0
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x00	R0(IAR)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	U	U	U	U	U	U	U	U
		/RESET & WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x01	R1(TCC)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x02	R2(PC)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	Jump to address 0x08 or continue to execute next instruction							
0x03	R3(SR)	Bit Name	IOCS	PS1	PS0	T	P	Z	DC	C
		Power-on	0	0	0	1	1	U	U	U
		/RESET & WDT	0	0	0	t	t	P	P	P
		Wake-up from Pin Change	P	P	P	t	t	P	P	P
0x04	R4(RSR)	Bit Name	BS7	BS6	-	-	-	-	-	-
		Power-on	0	0	U	U	U	U	U	U
		/RESET & WDT	0	0	P	P	P	P	P	P
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x05	R5	Bit Name	P57	P56	P55	P54	P53	P52	P51	P50
		Power-on	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x06	P6	Bit Name	P67	P66	P65	P64	P63	P62	P61	P60
		Power-on	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x07	R7	Bit Name	-	-	-	P74	P73	P72	P71	P70
		Power-on	0	0	0	1	1	1	1	1



Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET & WDT	0	0	0	1	1	1	1	1
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x8	R8 (AISR)	Bit Name	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
		Power-on	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x9	R9 (ADCON)	Bit Name	VREFS	CKR1	CKR0	ADRUN	ADPD	ADIS2	ADIS1	ADIS0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0xA	RA (ADOC)	Bit Name	CALI	SIGN	VOF[2]	VOF[1]	VOF[0]	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0xB	RB (ADDDATA)	Bit Name	AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4
		Power-on	U	U	U	U	U	U	U	U
		/RESET and WDT	U	U	U	U	U	U	U	U
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0xC	RC (ADDDATA1H)	Bit Name	-	-	-	-	AD11	AD10	AD9	AD8
		Power-on	0	0	0	0	U	U	U	U
		/RESET and WDT	0	0	0	0	U	U	U	U
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0xD	RD (ADDDATA1L)	Bit Name	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
		Power-on	U	U	U	U	U	U	U	U
		/RESET and WDT	U	U	U	U	U	U	U	U
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0xE	RE (WUCR)	Bit Name	-	-	-	-	ADWE	CMPWE	ICWE	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0xF	RF (ISR)	Bit Name	CMPIF	PWM3IF	PWM2IF	PWM1IF	ADIF	EXIF	ICIF	TCIF
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Change	P	P	P	P	P	P	P	P
0x10 ~ 0x3F	R10 ~ R3F	Bit Name	-	-	-	-	-	-	-	-
		Power-on	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Change	P	P	P	P	P	P	P	P

LEGEND - : 未使用

U : 未知

t : 请参阅6.5.2中“复位类型”表

P : 复位前值

6.5.1.3 控制器复位框图

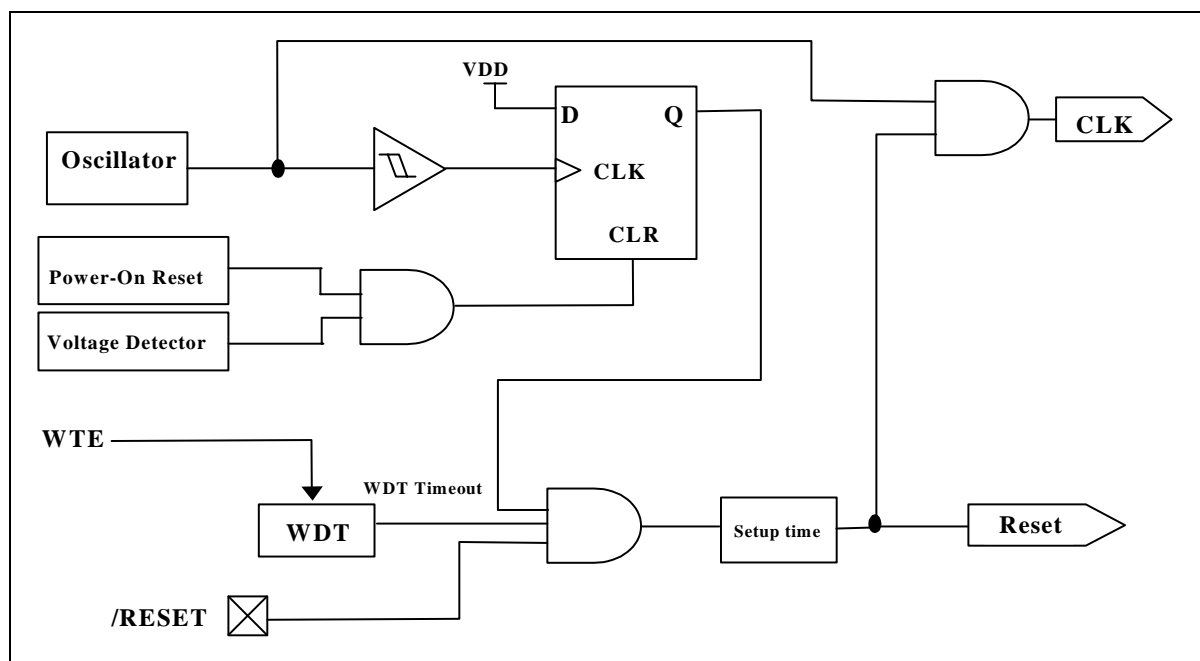


图6-7 控制器复位框图

6.5.2 状态寄存器的T、P标志

复位初始化的触发时间：

- (1) 单片机上电
- (2) RESET引脚有高-低-高的脉冲
- (3) 看门狗溢出

P、T标志值，如表5所示，可用于判断单片机由什么唤醒或复位。表6列出了可改变T、P值

的事件。

表5 复位后的T、P值

复位类型	T	P
上电	1	1
运行模式下的/RESET引脚复位	*P	*P
休眠模式下的/RESET引脚唤醒	1	0
运行模式下WDT溢出	0	*P
休眠模式下WDT溢出唤醒	0	0
休眠模式下引脚状态改变唤醒	1	0

* P：复位前状态

表6 事件对T和P状态的影响

事件	T	P
上电	1	1
WDTC指令	1	1
WDT溢出	0	*P
SLEP指令	1	0
休眠模式下引脚状态改变唤醒	1	0

* P：复位前状态

6.6 中断

EM78P417/8/9N有如下6种情况可引起中断：

- (1) TCC溢出中断
- (2) PORT 6端口输入状态变化中断
- (3) 外部中断 [(P50, /INT) pin].
- (4) AD转换结束
- (5) PWM中TMR1/TMR2/TMR3与PRD1/PRD2/PDR3分别相等
- (6) 比较器输出变化

在PORT 6输入变化中断使能前，必须先读入R6寄存器（例如“MOV R6，R6”）。如果它的状态改变，PORT6的每一个引脚均可具有这个功能，处于输出状态的引脚或者P50引脚处于/INT状态除外。如果优先进入休眠模式执行SLEP使能，PORT 6输入状态变化中断将把EM78P418N/419N从休眠模式唤醒。如果总的中断被禁止，当控制器被唤醒后它将继续执行随后的程序，如果总的中断使能，程序将分支到中断向量地址008H。

外部中断带有数字噪声抑制电路（输入脉冲小于8系统时钟时间消除了噪声）。边沿选择可能带有/INT引脚。请查阅代码选项字1数字噪音防止的bit7~8详细说明

RF，中断标志寄存器，在相应位记录了中断请求情况。IOCF0位中断屏蔽寄存器。整体的中断使能或者禁止由ENI或DISI指令完成。当中断发生时（如果使能），下一指令由地址0X08取出。一旦进入中断处理程序，可轮流检测RF寄存器来确定中断源。推出中断处理子程序前，必须清中断标志并使能中断以免重复中断。

不管其屏蔽位的状态或者ENI的执行，RF寄存器的相应标志位（ICIF位除外）会由中断设置。注意读RF的结果使RF和IOCF0的逻辑与（参见图11）。RET1指令结束中断子程序并使能整体中断。

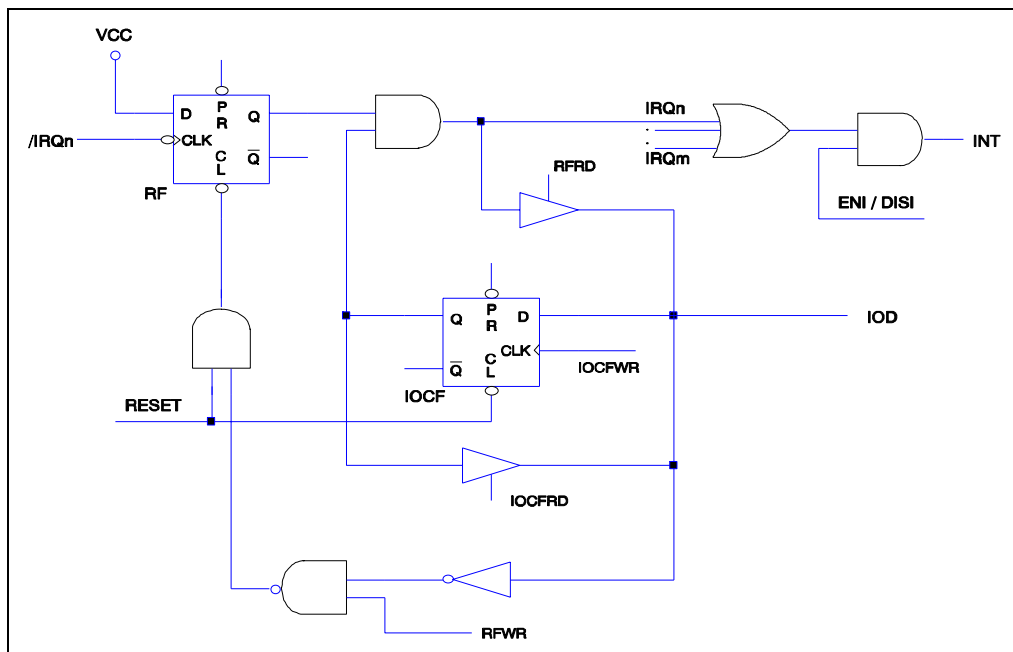


图6-8 中断输入电路

6.7 A/D转换器（ADC）

AD转换电路包括一个8位模拟转换器，3个控制寄存器（AOSR/R8，ADCON/R9，ADOC/RA），3个数据寄存器（ADDATA1/RB，ADDATAH/RC，ADDATA1L/RD）和12位分辨率的AD转换器。其功能框图入图12所示。模拟参考电压（Vref）和模拟地由不同引脚接入。

AD转换器是逐次逼近的。结果存入ADDATA，ADDATA1H和ADDATA1L。经ADCON寄存器的ADIS0、ADIS1、ADIS2设置后，输入通道由模拟输入转换器选择。

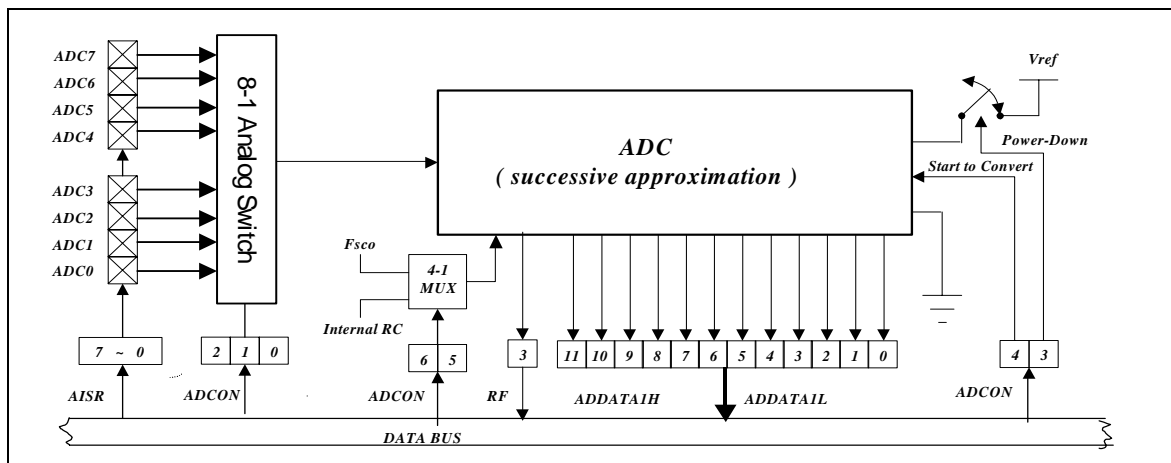


图6-9 A/D转换功能图框

6.7.1 ADC控制寄存器 (AOSR/R8, ADCON/R9, ADOC/RA)

6.7.1.1 R8 (AOSR: ADC输出选择寄存器)

AOSR寄存器定义PORT 6引脚分别作为模拟输入或者作为数字I/O。

BIT	7	6	5	4	3	2	1	0
SYMBOL	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
*Init_Value	0	0	0	0	0	0	0	0

Bit 7 (ADE7): P67引脚AD转换器使能位。

0 = ADC7禁止，P67作为I/O引脚。

1 = ADC7使能作为模拟输入引脚。

Bit 6 (ADE6): P66引脚AD转换器使能位。

0 = ADC6禁止，P66作为I/O引脚。

1 = ADC6使能作为模拟输入引脚。

Bit 5 (ADE5): P65引脚AD转换器使能位。

0 = ADC5禁止，P65作为I/O引脚。

1 = ADC5使能作为模拟输入引脚。

Bit 4 (ADE4): P64引脚AD转换器使能位。

0 = ADC4禁止，P64作为I/O引脚。

1 = ADC4使能作为模拟输入引脚。

Bit 3 (ADE3): P63引脚AD转换器使能位。

0 = ADC3禁止，P63作为I/O引脚。

1 = ADC3使能作为模拟输入引脚。

Bit 2 (ADE2): P62引脚AD转换器使能位。

0 = ADC2禁止，P62作为I/O引脚。

1 = ADC2使能作为模拟输入引脚。

Bit 1 (ADE1): P61引脚AD转换器使能位。

0 = ADC1禁止，P61作为I/O引脚。

1 = ADC1使能作为模拟输入引脚。

Bit 0 (ADE0): P60引脚AD转换器使能位。

0 = ADC0禁止，P60作为I/O引脚。

1 = ADC0使能作为模拟输入引脚。

当P60/ADE0作为模拟输入或者数字I/O的时候，请注意IOCA0控制寄存器的COS1和COS0位。比较器/OP选择位如图3所示。

P60/ADE0/CO引脚优先级：

优先	高	中	低
P60/ADE0/CO	CO	ADE0	P60

6.7.1.2 R9 (ADCON : A/D 控制寄存器)

ADCON寄存器控制ADC操作，确定当前哪一引脚有效。

BIT	7	6	5	4	3	2	1	0
SYMBOL	VREFS	CKR1	CKR0	ADRUN	ADPD	ADIS2	ADIS1	ADIS0
*Init_Value	0	0	0	0	0	0	0	0

Init_Value：上电复位后的初始值

Bit 7 (VREFS): ADC的Vref的输入源。

0 = ADC的Vref与Vdd连接（缺省值），P53/VREF引脚的功能为P53。

1 = ADC的Vref与P53/VREF连接。

请注意P53/PWM3/VREF引脚。它不能同时被用作PWM3和VREF。

如果P53/PWM3/VREF作为VREF模拟输入引脚，那么PWM3E必须为“0”。

P53/PWM3/VREF引脚优先级：

优先	高	中	低
P53/PWM3/VREF	VREF	PWM3	P53



Bit 6 : Bit 5 (CKR1 : CKR0): ADC的振荡时钟预分频器的比率。

00 = 1 : 4 (缺省值)

01 = 1 : 16

10 = 1 : 64

11 = 1 : WDT环形电路振荡器频率

CKR0:CKR1 工作模式最大工作频率

00 $F_{sco}/16$ 4 MHz

01 $F_{sco}/4$ 1 MHz

10 $F_{sco}/64$ 16MHz

11 内部 RC 1 MHz

Bit 4 (ADRUN): ADC开始运行。

1 = 一个A/D转换开始。此位可以由软件设定；

0 = 转换完成复位。此位不可以由软件设定；

Bit 3 (ADPD): ADC低功耗模式。

1 = ADC工作状态；

0 = 在CPU工作时关闭参考电阻以省电；

Bit 2 : Bit 0 (ADIS2 : ADIS0): 模拟输入选择

000 = AN0/P60 ;

001 = AN1/P61 ;

010 = AN2/P62 ;

011 = AN3/P63 ;

100 = AN4/P64 ;

101 = AN5/P65 ;

110 = AN6/P66 ;

111 = AN7/P67 ;

只有在ADIF位和ADRUN位都为低电平的时候，这几位才能改变。

6.7.1.3 RA (ADOC : A/D 偏移量寄存器)

7	6	5	4	3	2	1	0
CALL	SIGN	VOF[2]	VOF[1]	VOF[0]	"0"	"0"	"0"

Bit 7 (CALI): A/D偏移校准使能位

0 = 校准禁止；

1 = 校准使能。

Bit 6 (SIGN): 偏移电压极性位

0 = 负极电压；

1 = 正极电压。

Bit 5~Bit 3 (VOF[2]:VOF[0]): 偏移电压位

VOF[2]	VOF[1]	VOF[0]	EM78P417/8/9N	ICE418N
0	0	0	0LSB	0LSB
0	0	1	2LSB	1LSB
0	1	0	4LSB	2LSB
0	1	1	6LSB	3LSB
1	0	0	8LSB	4LSB
1	0	1	10LSB	5LSB
1	1	0	12LSB	6LSB
1	1	1	14LSB	7LSB

Bit 2~Bit 0: 未使用，读作“0”。

6.7.2 ADC数据寄存器 (ADDATA/RB, ADDATA1H/RC, ADDATA1L/RD)

AD转换结束，结果送入ADDATA，ADDATA1H和ADDATA1L。ADRUN位清0，ADIF被置1。

6.7.3 A/D采样时间

逐次逼近式AD转换的准确性、线性、速度跟ADC和比较器特性相关。源电阻和内部采样电阻直接影响采样保持电容充电所需时间。应用程序控制采样时间长短以满足特定精度需要。总的来说，对于每千欧姆源电阻，程序应等待 $2\mu\text{S}$ 。对于低阻源至少等待 $2\mu\text{S}$ 。模拟源的最高推荐电阻是 $10\text{K}\Omega$ at $V_{\text{dd}}=5\text{V}$ 。模拟通道选定后，在转换开始前，所需等待时间应先满足。

6.7.4 A/D转换时间

CKR0、CKR1根据指令周期选择转换时间 (Tct)，这允许主控制器以最高频率运行但不影响AD转换精度。对于EM78P418/9N，每位转换时间为 $4\mu\text{S}$ 。表7给出了Tct与最高工作频率的关系。

表7 Tct与最大工作频率

CKR0 : CKR1	工作模式	最大工作频率	每位最大转换比率	最大转换比率
00	Fsco/16	4MHz	250KHz(4 μS)	14*4us=56us(17.9KHz)
01	Fsco/4	1MHz	250KHz(4 μS)	14*4us=56us(17.9KHz)
10	Fsco/64	16MHz	250KHz(4 μS)	14*4us=56us(17.9KHz)
11	内部RC	1MHz	14KHz(71 μS)	14*71us=994us(1.0064KHz)

注意

没有被用作模拟输入引脚的引脚可以被用作常规输入或输出引脚。
在转换的时候，请不要执行输出指令以保证所有引脚的精确度。

6.7.5 休眠模式时的AD转换

为了得到更精确的ADC值和降低功耗，AD转换可以在休眠模式下进行。当执行SLEP指令时，主控制器停止工作，但振荡器，TCC，TIMER1，TIMER2，TIMER3和A/D转换继续工作。

决定AD转换结束：

1. R9寄存器的ADRUN位清“0”。
2. 在休眠模式下从A/D转换唤醒保持工作。

转换结束后，结果送入ADDATA，ADDATA1H，和ADDATA1L，若ADWE使能，系统将被唤醒。否则，A/D转换器将关闭，不论ADPD位是什么状态。

6.7.6 编程步骤/事项

1. 编程步骤

遵循以下步骤完成AD转换：

- (1) 在RA8 (AOSR) 寄存器写入8位 (ADE7 : ADE0) 以定义R6的特性：数字I/O、模拟通道和参考电压引脚；
- (2) 写入R9/ADCON寄存器以配置AD模块；
 - (a) 选择A/D输入通道 (ADIS2 : ADIS0) ；
 - (b) 定义A/D转换时钟比率 (CKR1 : CKR0) ；
 - (c) 选择ADC的VREFS的输入源；
 - (d) ADPD置1开始采样。
- (3) 如果启动唤醒功能，设置ADWE位；
- (4) 如果启动中断功能，设置ADIE位；
- (5) 如果启动中断功能，执行“ENI”指令；
- (6) 设置ADRUN位为1；

- (7) 等待唤醒或者ADRUN位清“0”；
- (8) 从转换数据寄存器读取ADDATA或者ADDATA1H和ADDATA1L。
- (9) 当A/D中断功能发生，清除中断标志位（ADIF）；
- (10) 下一次转换，必须至步骤1或步骤2。下一次采样之前至少等待2Tct时间。

注意：为了获得准确的结果，在转换过程中需要避免在I/O端口上传输数据。

2. 程序示例

```

; To define the general registers
R_0 == 0 ;      Indirect addressing register
PSW == 3 ;      Status register
PORT5 == 5
PORT6 == 6
RE == 0XE ;     wake-up control resister
RF == 0XF ;     Interrupt status register

; To define the control register
IOC50 == 0X5 ;   Control Register of Port 5
IOC60 == 0X6 ;   Control Register of Port 6
C_INT == 0XF ;   Interrupt Control Register

; ADC Control Registers
ADDATA == 0xB ;   The contents are the results of ADC
AOSR == 0x08 ;    ADC output select register
ADCON == 0x9 ;    7 6 5 4 3 2 1 0
                   VREFS CKR1 CKR0 ADRUN ADPD ADIS2 ADIS1 ADIS0

; To define bits
; In ADCON
ADRUN == 0x4 ;    ADC is executed as the bit is set
ADPD == 0x3 ;     Power Mode of ADC

ORG 0 ;           Initial address
JMP INITIAL ;

```



```
ORG 0x08 ;      Interrupt vector

(User program)

CLR RF ;        To clear the ADIF bit
BS ADCON, ADRUN ;  To start to execute the next AD conversion if necessary
RETI

INITIAL:
MOV A,@0B00000001 ; To define P60 as an analog input
MOV AOSR,A
MOV A,@0B00001000 ; To select P60 as an analog input channel, and AD power
on
MOV ADCON,A ;    To define P60 as an input pin and set clock rate at fosc/16

En_ADC:
MOV A, @0BXXXXXX1 ; To define P60 as an input pin, and the others are
dependent
IOW PORT6 ;      on applications
MOV A, @0BXXXX1XXX ; Enable the ADWE wake-up function of ADC, "X" by
application
MOV RE,A
MOV A, @0BXXXX1XXX ; Enable the ADIE interrupt function of ADC, "X" by
application
IOW C_INT

ENI ;           Enable the interrupt function
BS ADCON, ADRUN ;  Start to run the ADC
; If the interrupt function is employed, the following three lines may be ignored

POLLING:
JBC ADCON, ADRUN ;  To check the ADRUN bit continuously;
JMP POLLING ;     ADRUN bit will be reset as the AD conversion is completed
(User program)
```

6.8 双PMW (双脉宽调制器)

6.8.1 概述

在PMW模式，PWM1、PWM2和PWM3引脚产生最高10位精度的脉宽调制输出。(功能框图如图13) PWM输出有一个周期和占空比，它保持高输出。波特率为周期的倒数。图14描绘了周期与占空比的关系。

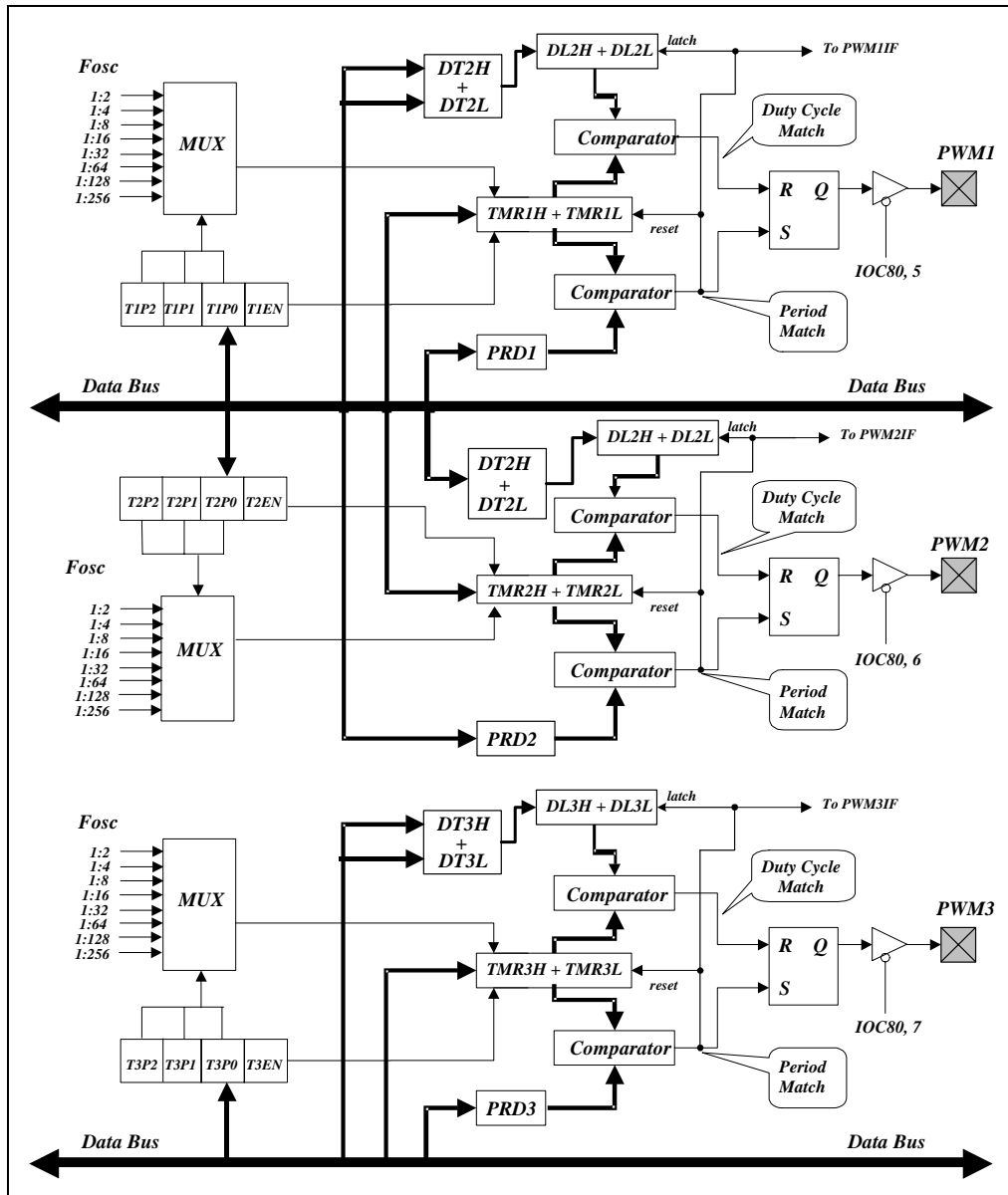


图6-10 3PWMS结构功能图

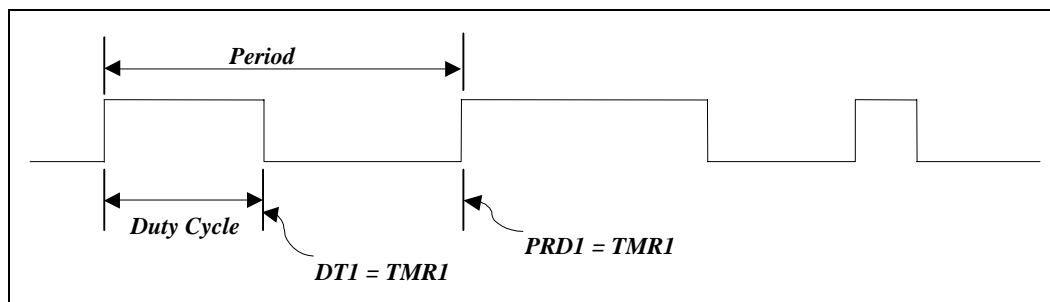


图. 6-11 PWM 输出定时器

6.8.2 增量定时器/计数器 (TMRX : RMR1H/TWR1L , TMR2H/TWR2L 或者 TMR3H/TWR3L)

TMRX为10位时钟计数器，预分频系数可编程。它们是作为PWM模式的波特率发生器。

TMRX只可读。将T1EN位 ([IOC80<3>])，T2EN位 [IOC90<6>]或者T3EN位 [IOC90<7>]

清0可把TMRX关闭以降低功耗。

6.8.3 PWM周期 (PRDX : PRD1或者PRD2)

写PRDX寄存器可确定PWM周期。当TMRX等于PRDX时，下一增量周期将有如下事件发生：

- TMRX清0；
- PWMX引脚设置为1；
- PWM占空比由DT1/DT2/DT3锁存至DL1/DL2/DL3。注意：若占空比为0，则PWM输出不能设置。
- PWMXIF引脚设置为1。

以下的公式描述了如何计算PWM周期：

$$\text{周期} = (\text{PRDX} + 1) * 4 * (1/\text{Fosc}) * \text{CLKS}/2 * (\text{TMRX 预分频系数})$$

例：PRDX = 49；Fosc = 4MHz；编码选择寄存器CLKS位 = 0（2个振荡器周期）；
TMRX (0, 0, 0) = 1:2

$$\text{那么：周期} = (49+1) * 4 * (1/4\text{M}) * 2/2 * 2 = 100 \mu\text{S}$$

6.8.4 PWM 占空比(DTX: DT1H/ DT1L, DT2H/ DT2L 和DT3H/ DT3L; DLX: DL1H/DL1L, DL2H/DL2L 和DL3H/DL3L)

写DTX寄存器以确定占空比。TMRX清0时，占空比由DTX载入DLX锁存。当DLX等于TMRX，PWMX引脚清0。DTX寄存器的值可随时写入，但只有在DLX值等于TMRX之后才可锁存进DLX。

以下的公式描述了如何计算PWM占空比：

$$\text{占空比} = (\text{DTX}) * (1/\text{Fosc}) * \text{CLKS}/2 * (\text{TMRX 预分频系数})$$

例：DTX=10; Fosc=4MHz; 编码选择寄存器CLKS位=0 (2个振荡器周期);
TMRX(0,0,0)=1:2

那么 占空比 = 10 * (1/4M) * 2/2 * 2 = 5us

6.8.5 比较器 X

匹配发生时，改变输出状态，同时TMRXIF标志置1。

6.8.6 PWM编程步骤

将PWM周期装入PRDX

- (1) 将PWM占空比装入DTX；
- (2) 如果需要，写IOCF0使能中断；
- (3) 将期望值写IOC80以设置PWMX引脚为输出；
- (4) 写IOC51，选择预分频系数，使能PWMX和TMRX。

6.9 定时器

6.9.1 概述

定时器1 (TMR1)，定时器2 (TMR2) 和定时器3 (TMR3) (TMRX) 是10位时钟计数器，预分频系数可分别编程。它们是设计给PWM模式做波特率发生器的。TMRX只读。在休眠模式下A/D转换不运行，定时器1，定时器2和定时器3会停止运行。在休眠模式下同时运行A/D转换，定时器1，定时器2和定时器3将继续运行。

6.9.2 功能描述

以下为功能框图。各信号和方框描述如下：

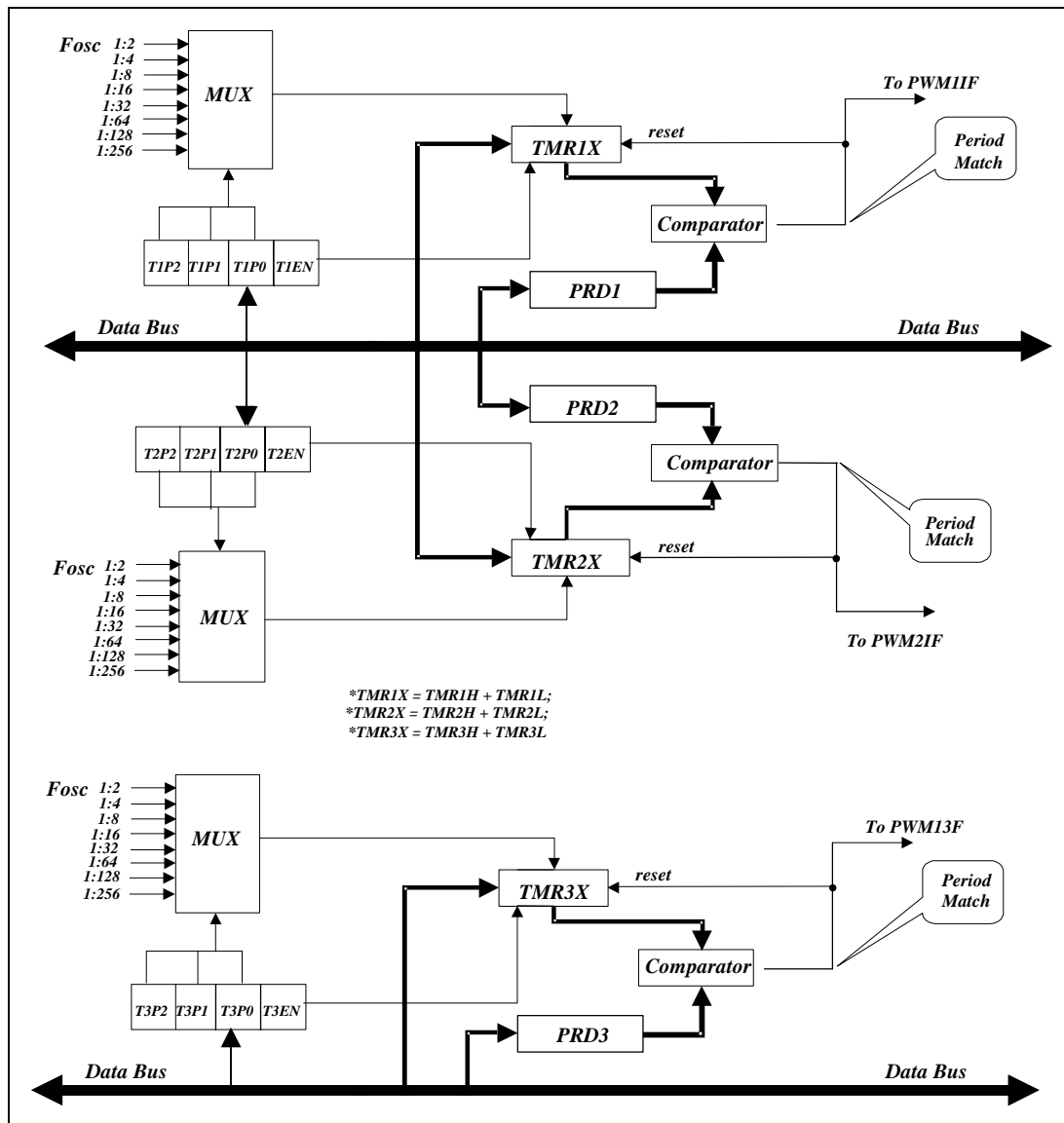


图6-12 TMRX结构框图

Fosc：输入时钟

预分频器 (T1P2, T1P1 and T1P0 / T2P2, T2P1 and T2P0 / T3P2, T3P1 and T3P0) : 1 : 2, 1 : 4, 1 : 8, 1 : 16, 1 : 32, 1 : 64, 1 : 128和 1 : 256的选项由TMRX确定。任何形式的复位发生，都会清0

TMR1X, TMR2X 和 TMR3X (TMR1H/TMR1L, TMR2H/TMR2L 和 TMR3H/TMR3L): 定时器X寄存器，TMRX自动加1，直至等于PRDX复位为1（缺省值）。

PRDX (PRD1, PRD2 and PRD3): PWM 周期寄存器。

比较器X (比较器1和比较器2): 匹配发生后复位TMRX，同时TMRXIF标志置1。

6.9.3 相关寄存器编程

相关寄存器操作如下表所示。必须注意的是，如果TMRX被使用，对应的PWMX要禁止。即PWMCON的Bit7：Bit5应清0。

6.9.3.1 TMR1, TMR2,和 TMR3 相关的控制寄存器

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC80	PWMCON/IOC80	PWM3E	PWM2E	PWM1E	"0"	T1EN	T1P2	T1P1	T1P0
IOC90	TMRCON/IOC90	T3EN	T2EN	T3P2	T3P1	T3P0	T2P2	T2P1	T2P0

6.9.4 定时器编程步骤

- (1) 将定时器周期载入PRDX；
- (2) 如果需要，写IOCF0使能中断；
- (3) 将带有TMRX预分频系数的期望值载入PWMCON和TMRCON，使能TMRX，禁止PWMX。

6.10 比较器

EM78P418/9N有一个比较器，它有2个模拟输入和1个输出。比较器可用于唤醒睡眠状态中

的单片机。图16为比较器的电路图。

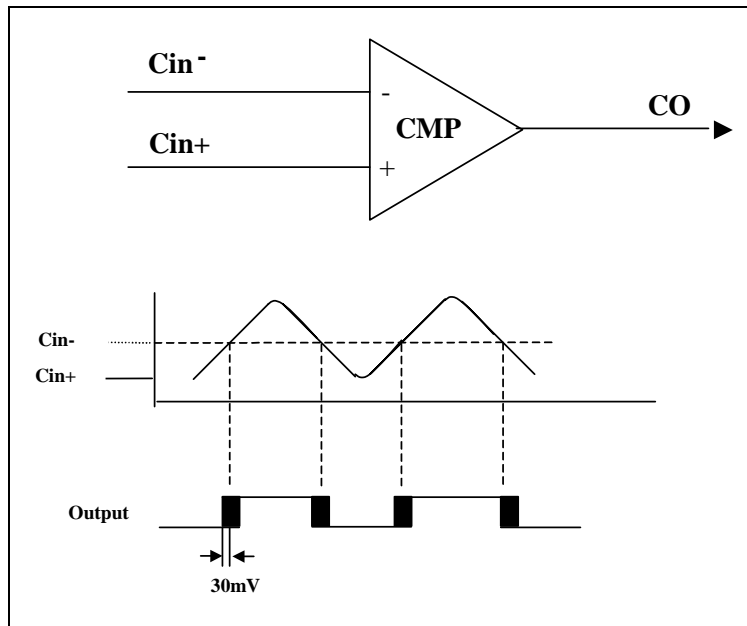


图6-13 比较器电路图和工作模式

6.10.1 外部参考信号

Cin+与Cin-的模拟信号相比较，比较器的数字输出（CO）信号相应变化。

- 参考信号应在Vss和Vdd之间；
- 参考电压可加在比较器任一引脚上；
- 极值检测应用可为同一个参考；
- 相同或不同参考，比较器均可工作。

6.10.2 比较器输出

- 比较结果存入IOCA0的CMPOUT位；
- 通过设置IOCA0寄存器的BIT1和BIT0<COS1和COS0>值为<1,0>使得比较器的输出到CO（P60脚）比较器/OP选择位如表3所示。

请注意P60/ADE0/CO引脚。它不能同时被用作CO和ADE0。

P60/ADE0/CO引脚优先级：

优先	高	中	低
P60/ADE0/CO	CO	ADE0	P60

- 下图显示了比较器输出框图。

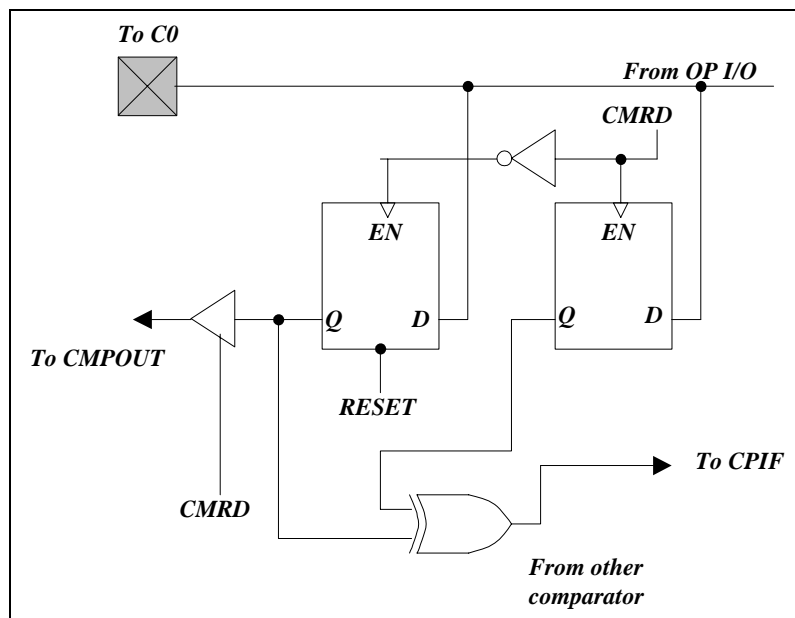


图6-14 比较器输出配置

6.10.3 作为运算放大器使用

如果在输入与输出之间外接一个反馈电阻则可做运算放大器使用。在这种情况下，为了降低功耗，设置IOCA0寄存器的bit1,bit0<COS1,COS0>为<1, 1>。比较器或者OP选择位如表3所示。

6.10.4 中断

- CMPIE (IOCF0.7) 和“ENI”指令必须使能；
- 任何时候的比较器输出变化均将引起中断；
- 引脚的具体变化可由读R3的COMPOUT位，IOCA0<2>确定；
- CMPIF (RF.7)，比较器中断标志，只可由软件清0。

6.10.5 由休眠模式唤醒

- 如果使能，即使在休眠模式，比较器和中断功能继续有效；
- 如果失去匹配，中断将单片机从休眠模式唤醒；
- 如有需要，功耗问题应考虑在内；
- 如果休眠模式时不需要该项功能，应在进入休眠模式前关闭比较器。

6.11 振荡器

6.11.1 振荡器模式

EM78P417/8/9N可工作在4种振荡器模式：高频晶振模式（HXT），低频晶振模式（LXT），外部RC振荡器模式（ERC），带有内部电容内部RC振荡器模式（IRC）。用户可通过对代码寄存器编程来选择.可以通过在CODE选择寄存器内对SOC2，OCS1和OSC0的编程来选择其中之一。

由OSC2, OCS1, 和 OSC0定义的振荡模式描述如下：

Oscillator Modes	OSC2	OSC1	OSC0
ERC ¹ (External RC oscillator mode); P54/OSCO acts as P54	0	0	0
ERC ¹ (External RC oscillator mode); P54/OSCO acts as OSCO	0	0	1
IRC ² (Internal RC oscillator mode); P54/OSCO acts as P54	0	1	0
IRC ² (Internal RC oscillator mode); P54/OSCO acts as OSCO	0	1	1
LXT ³ (Low XTAL oscillator mode)	1	1	0
HXT ³ High XTAL oscillator mode) (default)	1	1	1

1. Under ERC mode, OSC1 is used as oscillator pin. OSCO/P54 is defined by code option WORD0 Bit6 ~ Bit4.
2. Under IRC mode, P55 is normal I/O pin. OSCO/P54 is defined by code option WORD0 Bit6 ~ Bit4.

- Under LXT and HXT modes; OSCI and OSCO are used as oscillator pins. These pins cannot and should not be defined as normal I/O pins.

注意
在HXT和LXY之间系统的瞬间频率大概在400kHz

晶体/谐振器在不同的VDD下最大的工作频率如下表

条件	VDD	Fxt max.(MHz)
双时钟	2.3	4
	3.0	8
	5.0	20

6.11.2 晶体振荡器/陶瓷谐振器 (XTAL)

EM789417/8/9N可被OSCI引脚上的外部时钟驱动，如下图18所示。

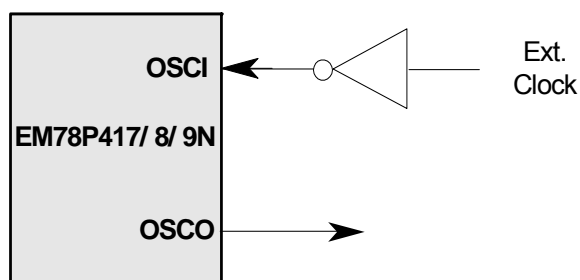


图6-15 外部时钟输入电路

在大多数应用中，引脚OSCI和OSCO上可接晶体或陶瓷谐振器来产生振荡。图19为电路。不论是HXT还是LXT模式都适用。表11为C1、C2的推荐值。由于各个谐振器特性不同，用户应参照其规格选择C1、C2的合适值。串联电阻RS对于低频模式和AT strip cut晶体是需要的。

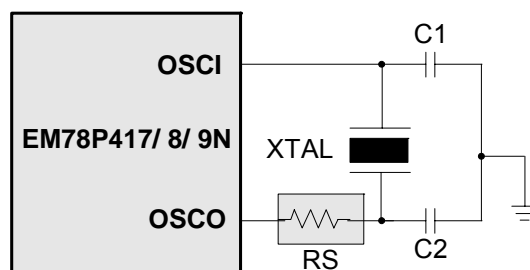


图6-16 晶体/共振器电路

表11 晶体振荡器/陶瓷谐振器的电容选择指南

Oscillator Type	Frequency Mode	Frequency	C1(pF)	C2(pF)
Ceramic Resonators	HXT	455kHz	100~150	100~150
		2.0MHz	20~40	20~40
		4.0MHz	10~30	10~30
Crystal Oscillator	LXT	32.768kHz	25	15
		100kHz	25	25
		200kHz	25	25
	HXT	455kHz	20~40	20~150
		4.0MHz	15~30	15~30
		2.0MHz	15	15
		4.0MHz	15	15

6.11.3 外部RC振荡模式

在一些不需要精确计时的应用中，使用RC振荡器（图22）可以节省部分费用。尽管如此，还是应该注意到，RC振荡器的频率与电压、电阻值(R_{ext})、电容值(C_{ext})、甚至工作温度均有关。并且各个芯片之间由于过程差别，频率也略有不同。

为了获得稳定的系统频率，电容值不能小于20pF，电阻值不能大于1MΩ。如果它们不在范围之内，频率将很容易受噪声、湿度、漏电的影响。

RC振荡器的电阻R越小频率越高。另一方面，对于很小的电阻值，如1KΩ，由于NMOS不能正确将电容放电，振荡器将变得不稳定。

基于上述原因，必须牢记电源电压、工作温度、RC振荡器部件、封装形式及PCB布线方式均会影响系统频率。

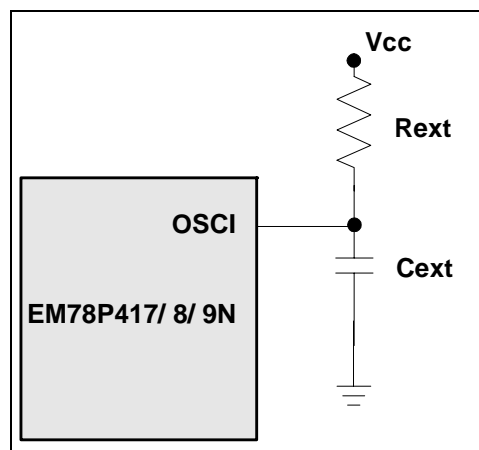


图6-17 外部RC振荡模式电路

RC振荡频率

Cext	Rext	Average Fosc 5V,25°C	Average Fosc 3V,25°C
20pF	3.3K	3.5MHz	3.2MHz
	5.1K	2.5MHz	2.3MHz
	10K	1.30MHz	1.25MHz
	100K	148kHz	140kHz
100pF	3.3K	1.48 MHz	1.42 MHz
	5.1K	980 kHz	930 kHz
	10K	520 kHz	500 kHz
	100K	55 kHz	55 kHz
300pF	3.3K	630 kHz	910 kHz
	5.1K	420 kHz	410 kHz
	10K	210 kHz	210 kHz
	100K	22 kHz	32 kHz

注意

1. 标准的DIP封装。
2. 尽供设计参考。
3. 频率浮动范围 $\pm 30\%$

6.11.4 内部RC振荡模式

EM78P417/8/9N提供一个通用的内部RC模式，频率的默认值在4MHz，内部RC晶振也可以有其他的频率(1MHz, 8MHz, and 455KHz)，频率是可以通过编码选择(WORD1), RCM1, 和 RCM0来设置的。下表描述了EM78P417/8/9N在不同电压、温度、和进程工作下产生的不同的内部RC频率。

内部RC变化速度 (Ta=25°C, VDD=5V \pm 5%, VSS=0V)

Internal RC Frequency	Drift Rate			
	Temperature (-40°C~+85°C)	Voltage (2.3V~5.5V)	Process	Total
4MHz	$\pm 10\%$	$\pm 5\%$	$\pm 4\%$	$\pm 19\%$
8MHz	$\pm 10\%$	$\pm 6\%$	$\pm 4\%$	$\pm 20\%$
1MHz	$\pm 10\%$	$\pm 5\%$	$\pm 4\%$	$\pm 19\%$
455MHz	$\pm 10\%$	$\pm 5\%$	$\pm 4\%$	$\pm 19\%$

理论值仅供参考，实际的值将会随着不同的情况改变。

6.12 上电事项

在电源稳定之前，任何单片机均不能保证开始正常工作。EM78P417/8/9N具有检测电压1.9V~2.1V的电压检测器(POVD)。这就免去了附加的外部复位电路。如果VDD上升的足够快(50ms或更快)，它将正常工作。然而，在许多要求严格的应用中，还是需要附加的外部电路来帮助解决问题。

6.12.1 外部上电复位电路

图22所示的电路使用了外部RC产生复位脉冲。脉冲宽度（时间常数）应足够长，直至V_{dd}达到最低工作电压。当电源上升慢时，可使用该电路。由于/RESET引脚的漏电流约为±5μA，建议R要大于40K。这样，引脚/RESET上电压将保持在0.2V以下。二极管D作用是在掉电时充当短路回路。电容C将快速充分放电。限流电阻R_{in}用来避免过大的放电电流或静电放电ESD流入引脚/RESET。

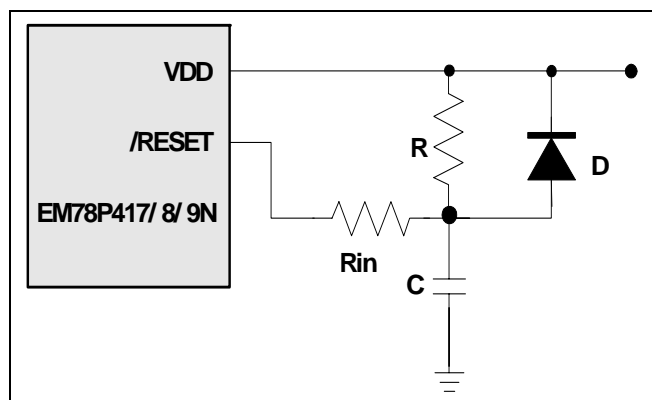


图6-18 外部上电复位电路

6.12.2 残存电压保护

有些应用中，如更换电池，V_{dd}断开后几秒钟内便恢复。这将有一个小于V_{dd}最小值但不为0的残存电压。这样将引起不正常复位。图25，26为残存电压保护电路。

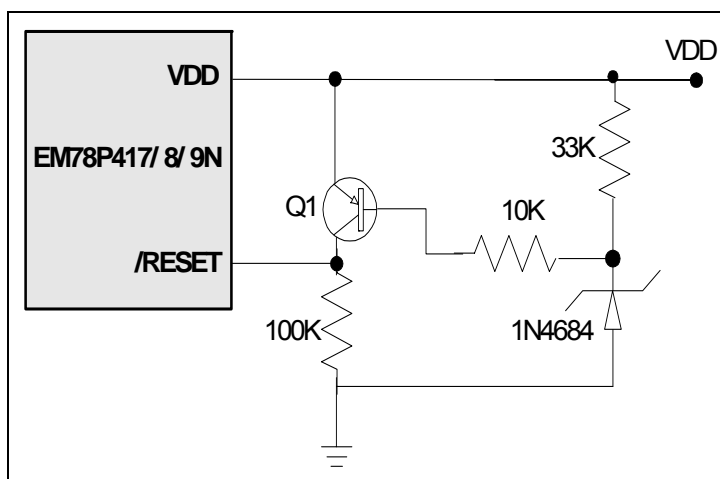


图6-19 残存电压保护电路1

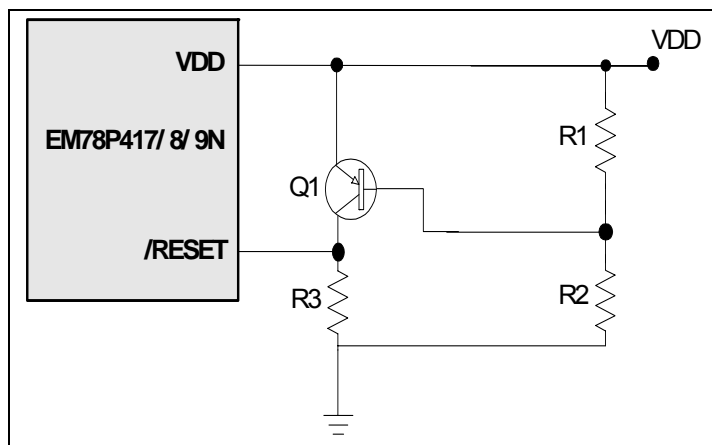


图6-20 残存电压保护电路2

6.13 代码选项

EM78P417/8/9N有2个代码选项字和1个客户ID字，他们并非一般程序存储器的一部分。

Word0	Word1	Word2
Bit12~Bit0	Bit8~Bit0	Bit12~Bit0

6.13.1 代码选项寄存器 (Word0)

Word0												
Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-	-	-	TYPE	CLKS	ENWDTB	OSC2	OSC1	OSC0	HLP	PR2	PR1	PR0

Bit 12 ~ 10 : 未使用，这一位始终设置为1

Bit 9 (TYPE) : EM78P419N or EM78P418N or EM78P417N类型选择

0 : EM78P419N

1 : EM78P417N/EM78P418N (缺省)

Bit 8 (CLKS) : 指令周期选项位

0 : 2个振荡周期。

1 : 4个振荡周期。(缺省)

参考指令表部分。

Bit 7 (ENWDTB) : 看门狗计时器使能位

0 : 使能

1 : 禁止 (缺省)

Bit 6, 5和4 (OSC2, OSC1和OSC0) : 振荡模式选项位

模式	OSC2	OSC1	OSC0
ERC (外部RC振荡模式) ; P54/OSCO作为P54	0	0	0
ERC (外部RC振荡模式) ; P54/OSCO作为OSCO	0	0	1
IRC (内部RC振荡模式) ; P54/OSCO作为P54	0	1	0
IRC (内部RC振荡模式) ; P54/OSCO作为OSCO	0	1	1
LXT (低XTAL振荡模式)	1	1	0
HXT (高XTAL振荡模式) (缺省)	1	1	1

在LXT, HXT和ERC模式下, OSC1和OSCO都被使用, 不能用作常规I/O引脚。

在IC模式, P54由代码选项字WORD0 bit6~bit4来定义。

在IRC模式, P55是常规I/O引脚, P54由代码选项WORD0 bit6~bit4来定义。

注意

HXT和LXY之间的瞬间系统频率在400 KHz左右。

Bit 3 (HLP) : 功耗选项

0 : 低功耗, 应用于工作频率在4MHz或者低于4MHz。

1 : 高功耗, 应用于工作频率高于4MHz。

Bit 2~0 (PR2~PR0) 保护位

PR2~PR0为保护位, 保护类型如下

PR2	PR1	PR0	保护
0	0	0	使能
0	0	1	使能
0	1	0	使能
0	1	1	使能
1	0	0	使能
1	0	1	使能
1	1	0	使能
1	1	1	禁止



6.13.2 代码选项寄存器 (Word1)

Word1											
Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
11	10	9	8	7	6	5	4	3	2	1	0
-	-	-	NRHL	NRE	CYES	C3	C2	C1	C0	RCM1	RCM0

Bit 8 (NRHL) : 防噪音高/低脉冲定义位。INT引脚下降沿触发。

0 : 当振荡器频率小于3.58MHz，脉冲小于 $4/fc$ [s]作为噪音被删除。脉冲等于 $12/fc$ [s]被视作为信号。

1 : 当振荡器频率大于3.58MHz (包含)，脉冲小于 $16/fc$ [s]作为噪音被删除。脉冲等于 $50/fc$ [s]被视作为信号。(缺省)

注意

在LXT和休眠模式时，防噪音功能被关闭。

Bit 7 (NRE) : 防噪音使能

0 : 禁止防噪音

1 : 防噪音使能。(缺省)但是在低XTAL振荡(LXT)模式下防噪音电路总是禁止。

Bit 6 (CYES) : 指令循环选项位。

0 : 1个指令循环。

1 : 2个指令循环。(缺省)

Bit 5,4, 3和Bit2 (C3, C2, C1, C0) : 内部RC振荡口径测量器(这一位必须设为“1”，自动测量)

Bit 1, and Bit 0 (RCM1, RCM0) : RC模式选择位

RCM1	RCM0	*频率 (MHz)
1	1	4
1	0	8
0	1	1
0	0	455kHz

6.13.3 客户ID寄存器 (Word2)

Bit 12~Bit 0
xxxxxxxxxxxx

Bit 12~Bit 0 : 客户ID代码

6.14 指令系统

每条指令为13位，包括一个操作码和一个或多个操作数。大多数指令只需一个指令周期（一个指令周期为两个振荡周期）。但改变程序计数器R2的指令（如MOV R2, A; ADD R2, A）和对R2进行算术和逻辑运算的指令（如SUB R2, A; BS (C) R2, 6; CLR R2; ...）则需要一个或两个指令周期，这个由代码寄存器的CYES位决定。此外，指令集还有以下特点：

(1) 任何寄存器的每一位均可直接置1，清0或测试。

(2) I/O口寄存器可视为一般的寄存器。即操作通用寄存器的指令同样可以用来操作I/O寄存器。

以下用符号“R”表示某个寄存器（包括工作寄存器和通用寄存器），符号“b”表示寄存器中的某一位，符号“k”表示一个8/10位的常数或立即数。

下表为EM78P417/8/9N指令列表

INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0000 0000 0000	0000	HLP	No Operation	None
0 0000 0000 0001	0001	DAA	Decimal Adjust A	C
0 0000 0000 0010	0002	CONTW	A→CONT	None
0 0000 0000 0011	0003	SLEP	0→WDT, stop oscillator	T,P
0 0000 0000 0100	0004	WDTC	0→WDT	T,P
0 0000 0000 rrrr	000r	IOW R	A→IOCR	None <Note1>
0 0000 0001 0000	0010	ENI	Enable interrupt	None
0 0000 0001 0001	0011	DISI	Disable interrupt	None
0 0000 0001 0010	0012	RET	[Top of Stack] →PC	None
0 0000 0001 0011	0013	RETI	[Top of Stack] →PC cha interrupt	None
0 0000 0001 0100	0014	CONTR	CONT→A	None
0 0000 0001 rrrr	001r	IOR R	IOCR→A	None <Note1>
0 0000 01rr rrrr	00rr	MOV R,A	A→R	None
0 0000 1000 0000	0080	CLRA	0→A	Z
0 0000 11rr rrrr	00rr	CLR R	0→R	Z
0 0001 00rr rrrr	01rr	SUB A,R	R-A→A	Z,C,DC
0 0001 01rr rrrr	01rr	SUB R,A	R-A→R	Z,C,DC
0 0001 10rr rrrr	01rr	DECA R	R-A→A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1→R	Z
0 0010 00rr rrrr	02rr	OR A,R	A ∨ VR→A	Z
0 0010 01rr rrrr	02rr	OR R,A	A ∨ VR→R	Z
0 0010 10rr rrrr	02rr	AND A,R	A & R→A	Z
0 0010 11rr rrrr	02rr	AND R,A	A & R→R	Z
0 0011 00rr rrrr	03rr	XOR A,R	A ⊕ R→A	Z
0 0011 01rr rrrr	03rr	XOR R,A	A ⊕ R→R	Z
0 0011 10rr rrrr	03rr	ADD A,R	A+R→A	Z,C,DC
0 0011 11rr rrrr	03rr	ADD R,A	A+R→R	Z,C,DC



INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0100 00rr rrrr	04rr	MOV A,R	R→A	Z
0 0100 01rr rrrr	04rr	MOV R,R	R→R	Z
0 0100 10rr rrrr	04rr	COMA R	/R→A	Z
0 0100 11rr rrrr	04rr	COM R	/R→R	Z
0 0101 00rr rrrr	05rr	INCA R	R+1→A	Z
0 0101 01rr rrrr	05rr	INC R	R+1→R	Z
0 0101 10rr rrrr	05rr	DJZA R	R-1→A,skip if zero	None
0 0101 11rr rrrr	05rr	DJZ R	R-1→R,skip if zero	None
0 0110 00rr rrrr	06rr	RCA R	R(n) →A(n-1),R(0) →C,C→A(7)	C
0 0110 01rr rrrr	06rr	RR R	R(n) →R(n-1),R(0) →C,C→R(7)	C
0 0110 10rr rrrr	06rr	RLCA R	R(n) →A(n+1),R(7) →C,C→A(0)	C
0 0110 11rr rrrr	06rr	RLC R	R(n) →R(n+1),R(7) →C,C→R(0)	C
0 0111 00rr rrrr	07rr	SWARA R	R(0-3) →A(4-7),R(4-7) →A(0-3)	None
0 0111 01rr rrrr	07rr	SWAR R	R(0-3) ↔R(4-7)	None
0 0111 10rr rrrr	07rr	JZA R	R+1→A,skip if zero	None
0 0111 11rr rrrr	07rr	JZ R	R+1→R,skip if zero	None
0 100b brrr rrrr	0xxx	BOR b	0→R(b)	None <Note2>
0 101b brrr rrrr	0xxx	BS R,b	1→R(b)	None <Note3>
0 110b brrr rrrr	0xxx	JBC R,b	If R(b)=0,skip	None
0 111b brrr rrrr	0xxx	JBS R,b	If R(b)=1,skip	None
1 00kk kkkk kkkk	1kkk	CALL k		None
1 01kk kkkk kkkk	1kkk	JMP k		None
1 1000 kkkk kkkk	18kk	MOV A,k	k→A	None
1 1001 kkkk kkkk	19kk	OR A,k	A ∨ K→A	Z
1 1010 kkkk kkkk	1Akk	AND A,k	A & K→A	Z
1 1011 kkkk kkkk	1Bkk	XOR A,k	A ⊕ K→A	Z
1 1100 kkkk kkkk	1Ckk	RETL k	k→A,[Top of Stack] →PC	None
1 1101 kkkk kkkk	1Dkk	SUB A,k	k-A→A	Z,C,DC
1 1111 kkkk kkkk	1Fkk	ADD A,k	k+A→A	Z,C,DC

注意

- 这条指令只能用于IOCF0~IOCF1, IOCF5~IOCF1。
- 建议这条指令不要用于寄存器RF
- 这条指令不能用于寄存器RF

7 最大绝对值范围

项目	范围		
偏移下温度	-40 °C	到	85 °C
储存温度	-65 °C	到	150 °C
输入电压	V _{ss} -0.3V	到	V _{dd} +0.5V
输出电压	V _{ss} -0.3V	到	V _{dd} +0.5V
工作电压	2.5V	到	5.5V
工作频率	DC	到	20MHz

8 直流电气特性

(T_a = 25 °C, V_{DD} = 5.0V, V_{SS} = 0V)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
FXT	XTAL: VDD to 5V	Two cycle with two clocks	DC		20	MHz
	XTAL: VDD to 3V		DC		8	MHz
	ERC: VDD to 5V	R: 5.1KΩ, C: 100 pF	F±30%	850	F±30%	KHz
IRC1	IRC:VDD to 5V	RCM0:RCM1=1:1	3.84	4.0	4.16	MHz
IRC2	IRC:VDD to 5V	RCM0:RCM1=1:0	7.68	8.0	8.32	MHz
IRC3	IRC:VDD to 5V	RCM0:RCM1=0:1	0.96	1.0	1.06	MHz
IRC4	IRC:VDD to 5V	RCM0:RCM1=0:0	436.8	455	473.2	KHz
VIHRC	Input High Threshold Voltage (Schmitt trigger)	OSCI in RC mode		3.5		V
VILRC	Input Low Threshold Voltage (Schmitt trigger)	OSCI in RC mode		1.5		V
IIL	Input Leakage Current for input pins	VIN = VDD, VSS	-1.0	0	1.0	μA
VIH1	Input High Voltage (Schmitt trigger)	Ports 5, 6, 7		3.75		V
VIL1	Input Low Voltage (Schmitt trigger)	Ports 5, 6, 7		1.25		V
VIHT1	Input High Threshold Voltage (Schmitt trigger)	/RESET		2.0		V
VILT1	Input Low Threshold Voltage (Schmitt trigger)	/RESET		1.0		V
VIHT2	Input High Threshold Voltage (Schmitt trigger)	TCC,INT		3.75		V
VILT2	Input Low Threshold Voltage (Schmitt trigger)	TCC,INT		1.25		V
VIHX1	Clock Input High Voltage	OSCI in crystal mode		3.5		V
VILX1	Clock Input Low Voltage	OSCI in crystal mode		1.5		V
IOH1	Output High Voltage (Ports 5, 6, 7)	VOH = VDD-0.5V (IOH = -6mA)		-6.0		mA

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
IOL1	Output Low Voltage (Ports 5, 6,7)	VOL = GND+0.5V (IOL =12mA)		12.0		mA
IPH	Pull-high current	Pull-high active, input pin at VSS	-50	-75	-240	μA
IPL	Pull-low current	Pull-low active, input pin at Vdd	25	40	120	μA
ISB1	Power down current	All input and I/O pins at VDD, output pin floating, WDT disabled		1.0	2.0	μA
ISB2	Power down current	All input and I/O pins at VDD, output pin floating, WDT enabled			15	μA
ICC1	Operating supply current at two clocks	/RESET= 'High', Fosc=32KHz (Crystal type,CLKS="0"), output pin floating, WDT disabled	15	20	35	μA
ICC2	Operating supply current at two clocks	/RESET= 'High', Fosc=32KHz (Crystal type,CLKS="0"), output pin floating, WDT enabled		25	35	μA
ICC3	Operating supply current at two clocks	/RESET= 'High', Fosc=4MHz (Crystal type, CLKS="0"), output pin floating, WDT enabled		1.7	2.2	mA
ICC4	Operating supply current at two clocks	/RESET= 'High', Fosc=10MHz (Crystal type, CLKS="0"), output pin floating, WDT enabled		3.0	3.5	mA

8.1 AD 转换器特性

(Vdd=2.5V to 5.5V, Vss=0V, Ta=25°C)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit	
VAREF	Analog reference voltage	VAREF - VASS ≥ 2.5V	2.5		Vdd	V	
VASS			Vss		Vss	V	
VAI	Analog input voltage		VASS		VAREF	V	
IAI1	Analog supply current	Vdd=VAREF=5.0V, VASS =0.0V(V reference from Vdd)	Ivdd	750	850	1000	μA
			Ivref	-10	0	+10	μA
IAI2	Analog supply current	Vdd=VAREF=5.0V, VASS =0.0V(V reference from VREF)	Ivdd	500	600	820	μA
			IVref	200	250	300	μA
IOP	OP current	Vdd=5.0V, OP used Output voltage swing 0.2V to 4.8V	450	550	650	μA	
RN	Resolution	Vdd=VAREF=5.0V, VASS =0.0V	10	11		Bits	
LN	Linearity error	Vdd = 2.5 to 5.5V Ta=25°C	0	±4	±8	LSB	
DNL	Differential nonlinear error	Vdd = 2.5 to 5.5V Ta=25°C	0	±0.5	±0.9	LSB	

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
FSE	Full scale error	Vdd=VAREF=5.0V, VASS=0.0V	±0	±4	±8	LSB
OE	Offset error	Vdd=VAREF=5.0V, VASS=0.0V	±0	±2	±4	LSB
ZAI	Recommended impedance of analog voltage source		0	8	10	KΩ
TAD	ADC clock duration	Vdd=VAREF=5.0V, VASS=0.0V	4			us
TCN	AD conversion time	Vdd=VAREF=5.0V, VASS=0.0V	15		15	TAD
ADIV	ADC OP input voltage range	Vdd=VAREF=5.0V, VASS=0.0V	0		VAREF	V
ADOV	ADC OP output voltage swing	Vdd=VAREF=5.0V, VASS=0.0V, RL=10KΩ	0 4.7	0.2 4.8	0.3 5	V
ADSR	ADC OP slew rate	Vdd=VAREF=5.0V, VASS=0.0V	0.1	0.3		V/us
PSR	Power Supply Rejection	Vdd=5.0V±0.5V	±0		±2	LSB

注意

1. 这些参数是特性而不是测试结果，这些参数仅供设计参考。
2. 与漏电电流不同，当A/D关闭，它不会消耗任何电流。
3. A/D转换结果不会减少输入电压，没有遗漏码
4. 规格书可能随时改变。

8.2 比较仪(OP) 特性

(Vdd = 5.0V, Vss=0V, Ta=25°C)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
SR	Slew rate		0.1	0.2		V/us
IVR	Input voltage range	Vdd =5.0V, VSS =0.0V	0		5	V
OVS	Output voltage swing	Vd =5.0V, VSS =0.0V, RL=10KΩ	0 4.7	0.2 4.8	0.3 5	V
Iop	Supply current of OP		250	350	500	uA
Ico	Supply current of Comparator			300		uA
PSRR	Power-supply Rejection Ration for OP	Vdd= 5.0V, VSS =0.0V	50	60	70	dB
Vs	Operating range		2.5		5.5	V

注意

1. 这些参数是特性而不是测试结果，这些参数仅供设计参考。
2. 规格书可能随时改变。

8.3 装置特性

以下的图表是通过一些抽样数据而导出的，数据仅供参考。因此，这里的设备特性并不能确保精确。在这个图表中，数据是不包括特定情况的。

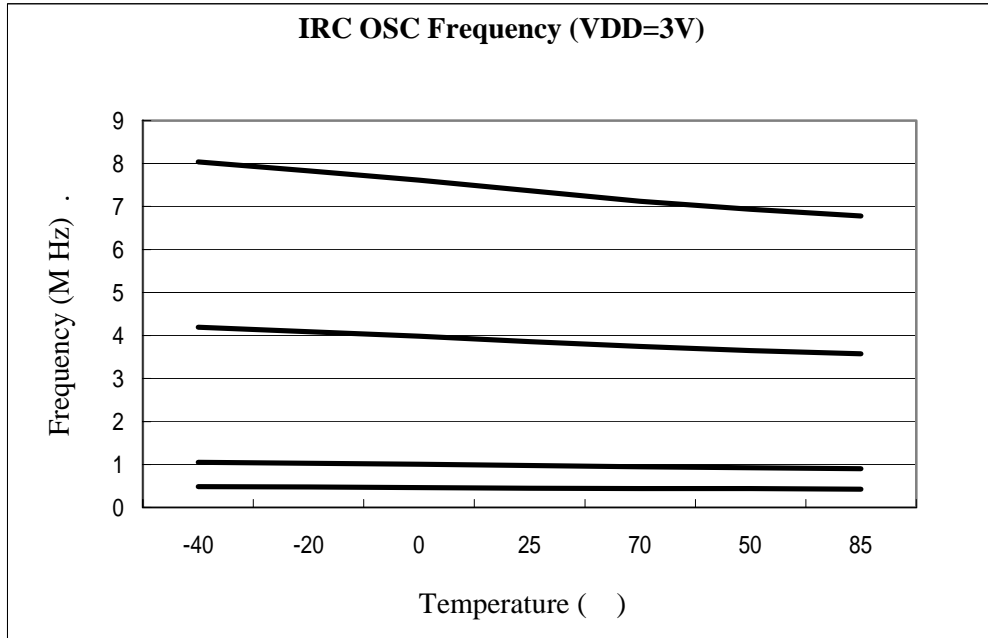


图. 8-1 内部RC 晶振频率 vs. 温度, VDD=3V

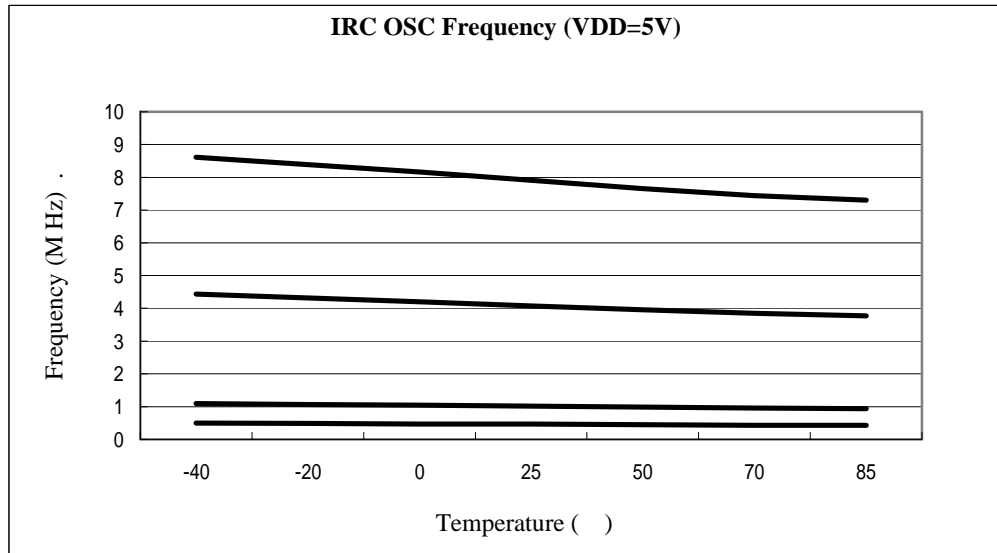


图. 8-2 内部 RC 晶振频率 vs. 温度, VDD=5V



9 交流电气特性

(Ta=25 °C, VDD=5V±5%, VSS=0V)

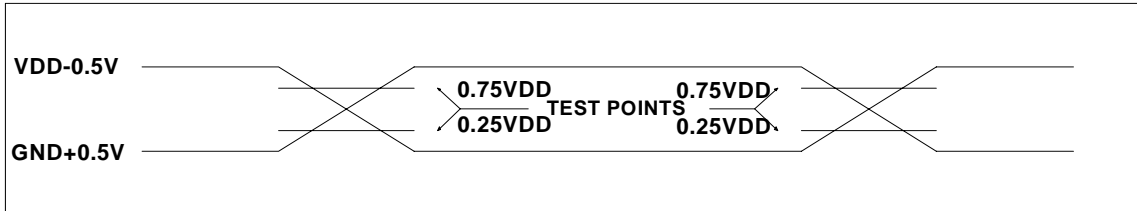
Symbol	Parameter	Conditions	Min	Type	Max	Unit
Dclk	Input CLK duty cycle		45	50	55	%
Tins	Instruction cycle time (CLKS="0")	Crystal type	100		DC	ns
		RC type	500		DC	ns
Ttcc	TCC input time period		(Tins+20)/N*			ns
Tdrh	Device reset hold time	Ta = 25°C	11.3	16.2	21.6	ms
Trst	/RESET pulse width	Ta = 25°C	2000			ns
Twdt	Watchdog timer duration	Ta = 25°C	11.3	16.2	21.6	ms
Tset	Input pin setup time			0		ns
Thold	Input pin hold time		15	20	25	ns
Tdelay	Output pin delay time	Cload=20pF	45	50	55	ns
Tdrc	ERC delay time	Ta = 25°C	1	3	5	ns

* N = selected prescaler ratio

* N = 选择的预分频比率

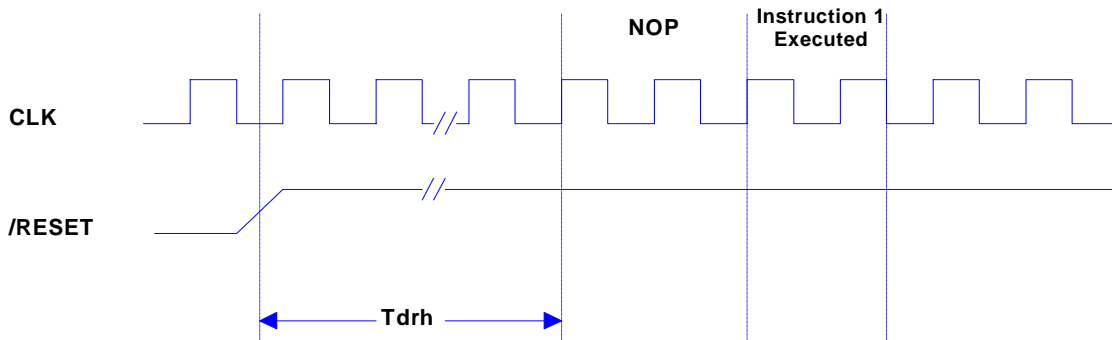
10 时序图

AC Test Input/Output Waveform

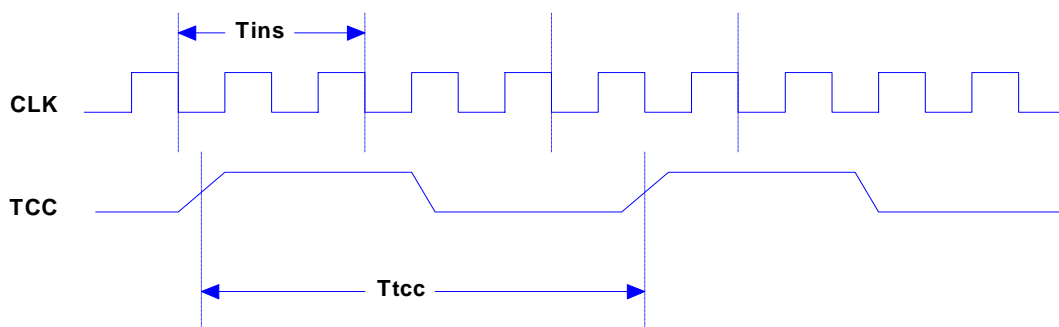


AC Testing : Input is driven at $VDD-0.5V$ for logic "1", and $GND+0.5V$ for logic "0". Timing measurements are made at $0.75VDD$ for logic "1", and $0.25VDD$ for logic "0".

RESET Timing (CLK="0")



TCC Input Timing (CLKS="0")



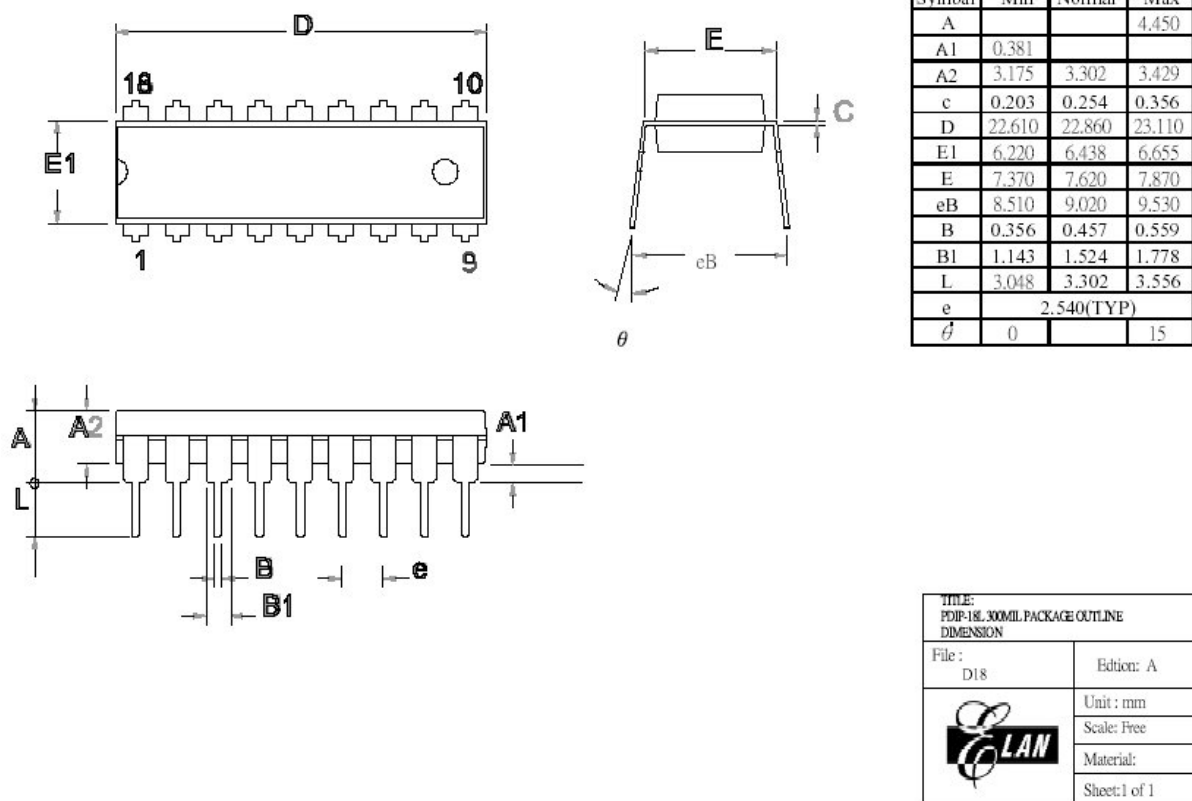
附录

A 封装类型

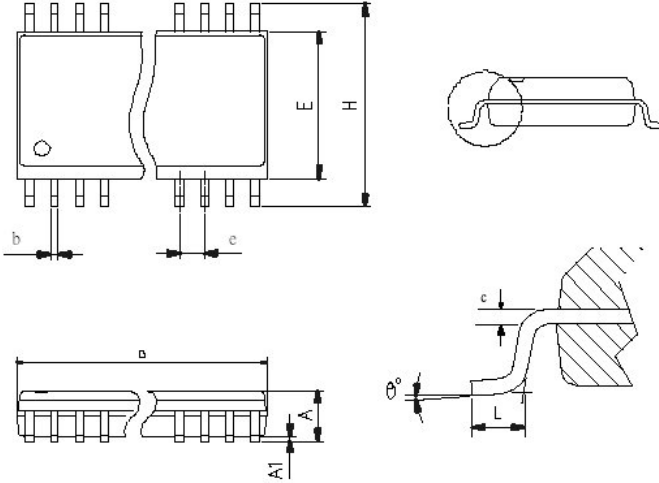
OTP MCU	封装类型	引脚数	封装尺寸
EM78P417NP	DIP	18 pin	300mil
EM78P417NM	SOP	18 pin	300mil
EM78P418NP	DIP	20pin	300mil
EM78P418NM	SOP	20pin	300mil
EM78P419NP	Skinny DIP	20pin	300mil
EM78P419NM	SOP	20pin	300mil

B 封装构造

B.1 18-Lead Plastic Dual in line (PDIP) — 300 mil



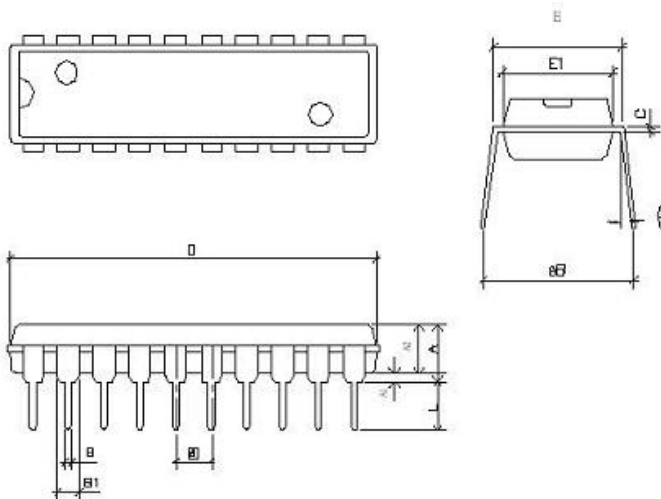
B.2 18-Lead Plastic Small Outline (SOP) — 300 mil



Symbol	Min	Normal	Max
A	2.350		2.650
A1	0.102		0.300
b	0.406(TYP)		
c	0.230		0.320
E	7.400		7.600
H	10.000		10.650
D	11.350		11.750
L	0.406	0.838	1.270
e	1.27(TYP)		
θ	0		8

TITLE: SOP-18L(300MIL) PACKAGE OUTLINE DIMENSION	
File: SO18	Edition: A
	Unit: mm
	Scale: Free
	Material:
	Sheet: 1 of 1

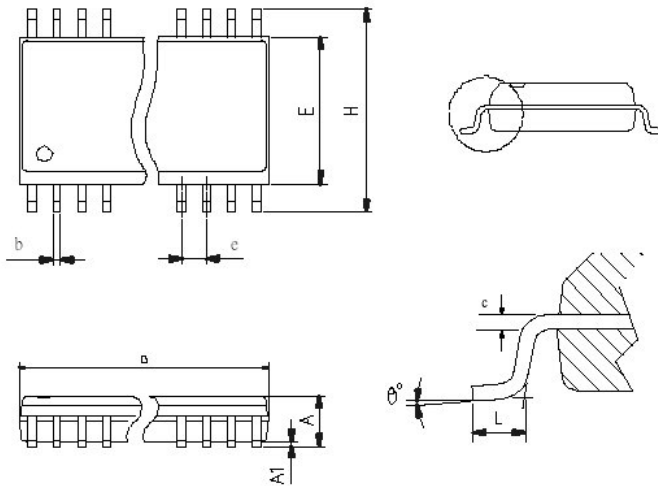
B.3 20-Lead Plastic Dual in line (PDIP) — 300 mil



Symbol	Min	Normal	Max
A			4.450
A1	0.381		
A2	3.175	3.302	3.429
c	0.203	0.254	0.356
D	25.883	26.060	26.237
E1	6.220	6.438	6.655
E	7.370	7.620	7.870
eB	8.510	9.020	9.530
B	0.356	0.457	0.559
B1	1.143	1.524	1.778
L	3.048	3.302	3.556
e	2.540(TYP)		
θ	0		15

TITLE: PDIP-20L(300MIL) PACKAGE OUTLINE DIMENSION	
File: D20	Edition: A
	Unit: mm
	Scale: Free
	Material:
	Sheet: 1 of 1

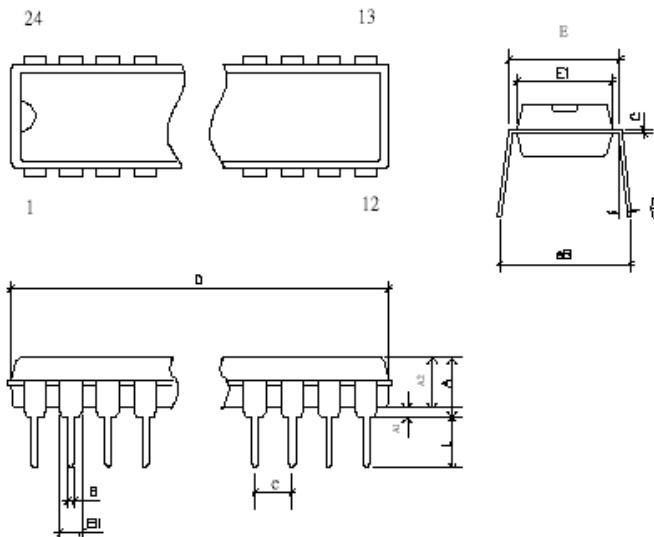
B.4 20-Lead Plastic Small Outline (SOP) — 300 mil



Symbol	Min	Normal	Max
A	2.350		2.650
A1	0.102		0.300
b	0.406(TYP)		
c	0.230		0.320
E	7.400		7.600
H	10.000		10.650
D	12.600		12.900
L	0.630	0.838	1.100
e	1.27(TYP)		
θ'	0		8

TITLE: SOP-20(300MIL) PACKAGE OUTLINE DIMENSION	
File : SO20	Edition: A
	Unit : mm
	Scale: Free
	Material:
	Sheet:1 of 1

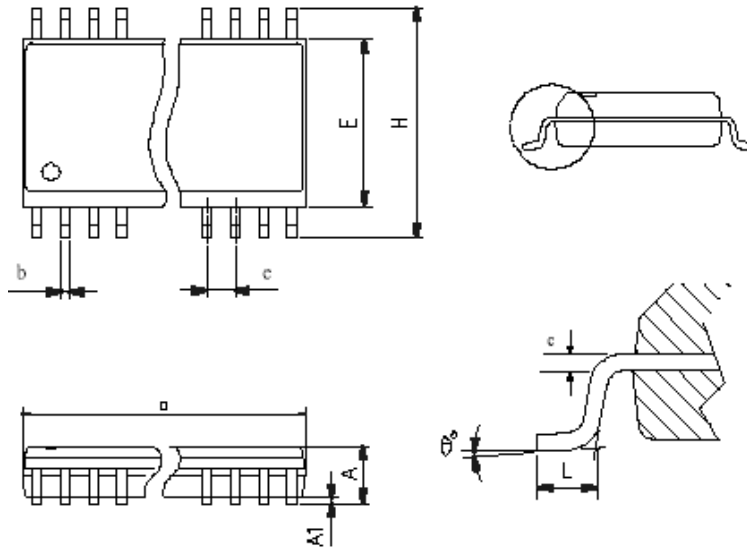
B.5 24-Lead Plastic Dual in line (PDIP) — 300 mil




Symbol	Min	Normal	Max
A			5.334
A1	0.381		
A2	3.175	3.302	3.429
c	0.203	0.254	0.356
D	31.750	31.801	31.852
E1	6.426	6.628	6.830
E	7.370	7.620	7.870
eB	8.380	8.950	9.520
B	0.356	0.457	0.559
B1	1.470	1.520	1.630
L	3.048	3.302	3.556
e	2.540(TYP)		
θ	0		15

TITLE: PDIP-24L SKINNY 300MIL PACKAGE OUTLINE DIMENSION	
File : K24	Edition: A
	Unit : mm
	Scale: Free
	Material:
	Sheet:1 of 1

B.6 24-Lead Plastic Small Outline (SOP) — 300 mil



Symbol	Min	Normal	Max
A	2.350		2.650
A1	0.102		0.300
b	0.406(TYP)		
c	0.230		0.320
E	7.400		7.600
H	10.000		10.650
D	15.200		15.600
L	0.630	0.838	1.100
e	1.27(TYP)		
θ^*	0		8

TITLE: SOP-30(300MIL) PACKAGE OUTLINE DIMENSION	
File : SO24	Edition: A
	Unit : mm
	Scale: Free
	Material:
	Sheet:1 of 1

C 品质的保证和可靠性

测试种类	测试环境	备注
Solderability	Solder temperature=245±5℃, for 5 seconds up to the stopper using a rosin-type flux	
Pre-condition	Step 1: TCT, 65℃ (15mins)~150℃ (15mins), 10 cycles	For SMD IC (such as SOP, QFP, SOJ, etc)
	Step 2: Bake at 125℃, TD (endurance)=24 hrs	
	Step 3: Soak at 30℃/60% , TD (endurance)=192 hrs	
	Step 4: IR flow 3 cycles (Pkg thickness ≥ 2.5mm or Pkg volume ≥ 350mm ³ ----225±5℃) (Pkg thickness ≤ 2.5mm or Pkg volume ≤ 350mm ³ ----240±5℃)	
Temperature cycle test	-65℃ (15mins)~150℃ (15mins), 200 cycles	
Pressure cooker test	TA =121℃, RH=100%, pressure=2 atm, TD (endurance)= 96 hrs	
High temperature / High humidity test	TA=85℃ , RH=85% , TD (endurance)=168 , 500 hrs	
High-temperature storage life	TA=150℃, TD (endurance)=500, 1000 hrs	
High-temperature operating life	TA=125℃, VCC=Max. operating voltage, TD (endurance) =168, 500, 1000 hrs	
Latch-up	TA=25℃, VCC=Max. operating voltage, 150mA/20V	
ESD (HBM)	TA=25℃, ≥ ± 3KV	IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS IP_PD,OP_PD,IO_PD,
ESD (MM)	TA=25℃, ≥ ± 300V	IP_PS,OP_PS,IO_PS, VDD-VSS(+),VDD_VSS (-)mode

C.1 地址误差侦测

地址误差检测是一种内在的安全检测功能，此功能是用来侦测MCU被噪音或者类似干扰引起的MCU故障，无论MCU何时在ROM的一部份取得一条指令，内部恢复电路都会自动触发。如果噪音引起的地址错误被侦测到，MCU将会重复执行进程直到噪音被清楚。然后MCU再继续执行下一个程序。

