

## 特性

### 1 64K位的非易失性铁电随机存储器

组织结构为8192\*8位  
 读写寿命为100亿次  
 掉电数据保存10年  
 写数据无延时

### 2 快速两线串行协议

总线速度可以达到1MHZ  
 硬件上可以直接替换EEPROM

### 3 低功耗操作

工作电压为5V  
 工作电流为150uA  
 待机电流10uA

### 4 工业标准

工业温度-40 到+80  
 8脚---DIP和SOIC

## 描述

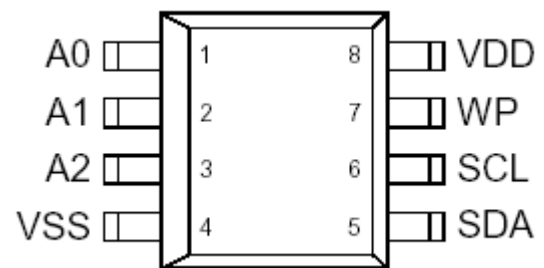
FM24C64是用先进的铁电技术制造的64K位的非易失性的记忆体 铁电随机存储器 FRAM 是一种具有非易失性 并且可以象RAM一样快速读写 数据在掉电可以保存10年 且比EEPROM或其他非易失性存储器可靠性更高 系统更简单

不象EEPROM FM24C64以总线速度进行写操作 无延时 数据送到FM24C64 直接写到具体的单元地址 下一个操作可以立即执行 FM24C64可以承受超过100亿次的读写或者是比EEPROM高一万倍的写操作

FM24C64的写能力使得它在需要对非易失性记忆体快速读写的状况下非常理想 举例说数据采集系统中对写入数据的频率要求高 即速度要求非常快 使用EEPROM可能丢失数据 这种优势合并使得系统可以更可靠的实时采集数据

FM24C64为使用串行EEPROM的用户提供了便利 它在硬件上可以直接替换EEPROM

## 引脚定义



Pin Names	Function
A0-A2	Device Select Address
SDA	Serial Data/address
SCL	Serial Clock
WP	Write Protect
VSS	Ground
VDD	Supply Voltage 5V

Ordering Information	
FM24C64-P	8-pin plastic DIP
FM24C64-S	8-pin SOIC

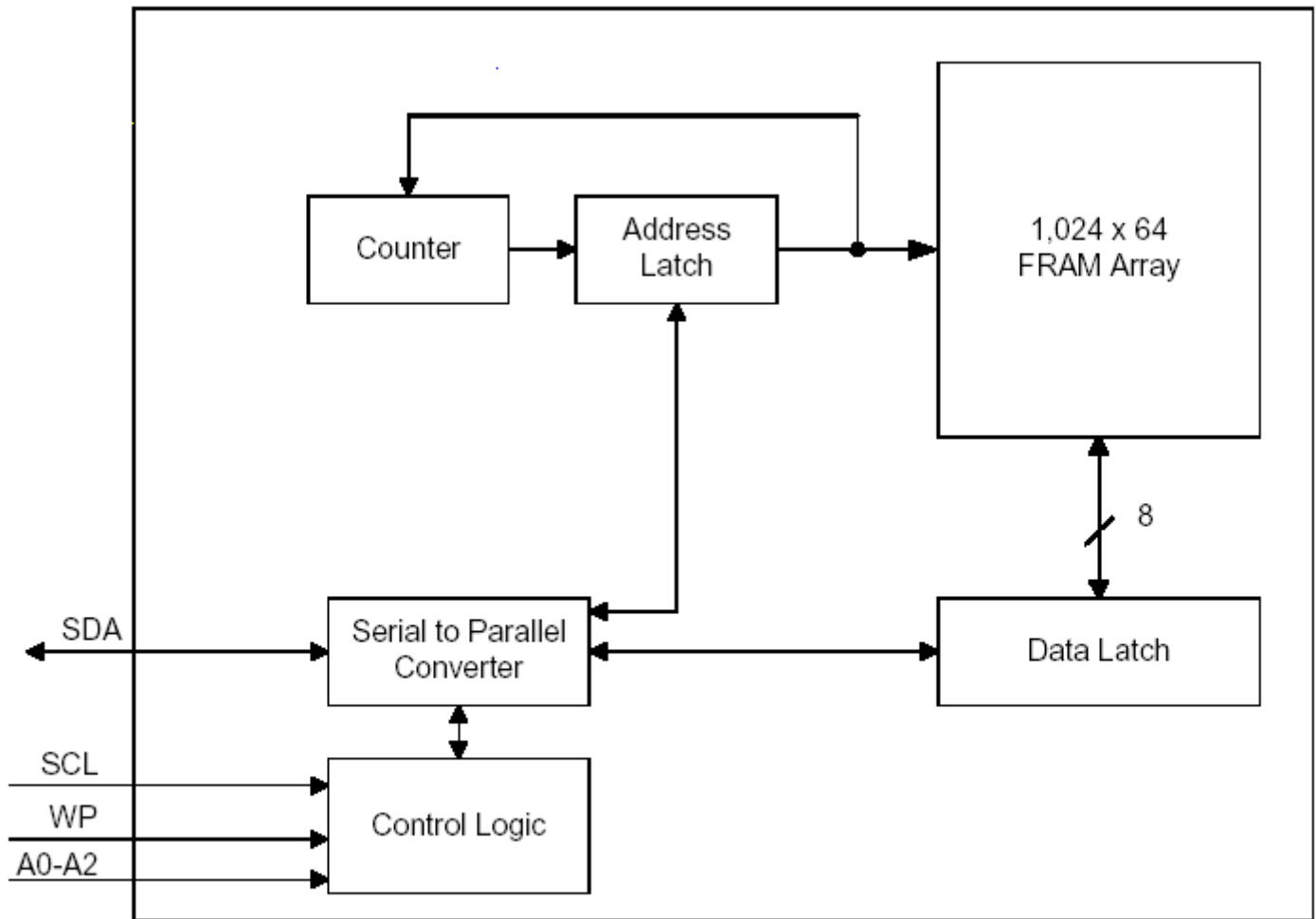


Figure 1. FM24C64 Block Diagram

引脚定义

名称	I/O	描述
A1-A2	输入	地址1-2: FM24C04物理地址。在两线协议中从地址的装置值应与这两脚的信号一样
SDA	I/O	串行数据/地址: 在两线协议中 这是一个双向数据线 用来送串行数据和地址 它为开漏输出 在两线总线上可和其它装置线或 需要加上拉电阻
SCL	输入	串行时钟: 两线接口串行时钟输入 数据在SCL的下降沿输出 数据在SCL的上升沿输入 需要加上拉电阻
WP	输入	写保护: 当WP为高电平时, 写保护地址从100H到1FFH FM24C04将不会应答写入被保护的地址的数据 WP拉低 这些特性不起作用 WP脚位不应悬空
NC	空脚	空脚
VDD	电源	电源电压: 5V

## 总体概述

FM24C64是一种串行非易失性记忆体。它的逻辑结构为8192\*8位。接口方式为工业标准的两线接口。与串行EEPROM的功能操作相似。不同之处在于。铁电存储器比EEPROM写的速度快的多。无延时。

## 记忆体架构

FM24C64内部地址可分为8192个字单元。每个字单元为8位。数据被串行移动。它使用两线协议。包括一个从地址。区别其他存储器或器件。一个页地址和一个字地址。每256个地址。被指定为一个8位的字地址。每256个地址为一页。FM24C64为32页。页地址。选择页位为5位。完全地址为13位。每个字节地址都是唯一的。

FM24C64大多数的功能是由两线协议或根据板上电路来操作。记忆体以两线总线速度来执行读/写操作。FM24C64不像EEPROM。它不必等写周期出现就可以把自身置在一个等待状态。一个新的数据交换周期来到时。另外一个操作已经完成。

与EEPROM相比较FM24C64的快速性与高擦写次数。EEPROM是无法比拟的。举个例子说。在一个高噪声环境下。EEPROM受干扰的可能性大。因为FM24C64完成得快。而EEPROM写数据需要几个毫秒。

需要指出的是FM24C64没有类似内部电源管理电路。上电复位。因此。用户应保证电源电压。

VDD。在数据表规定的范围内。防止误操作。

## 两线接口

FM24C64的通讯方式是双向两线协议。脚位少。占用线路板空间小。图2描述了FM24C64在微处理器系统中的典型配置。

为了便利。往总线上送数据的部件叫发送者。接受数据的叫接受者。控制总线的叫主机。主机为所有操作产生时钟。在总线上被控制的叫从机。FM24C64永远都是从机。

两线协议即是总线上的所有的操作都是由SDA和SCL两个脚位的状态来确定的。有四个状态。开始。停止。数据以及应答。图3描述了四个状态的时序图。

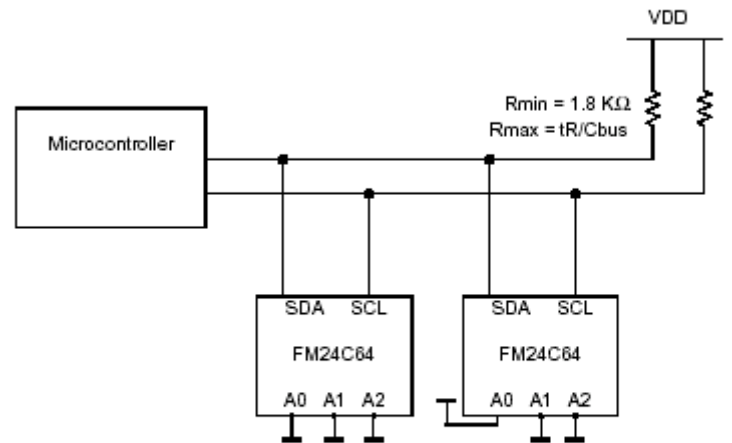


Figure 2. Typical System Configuration

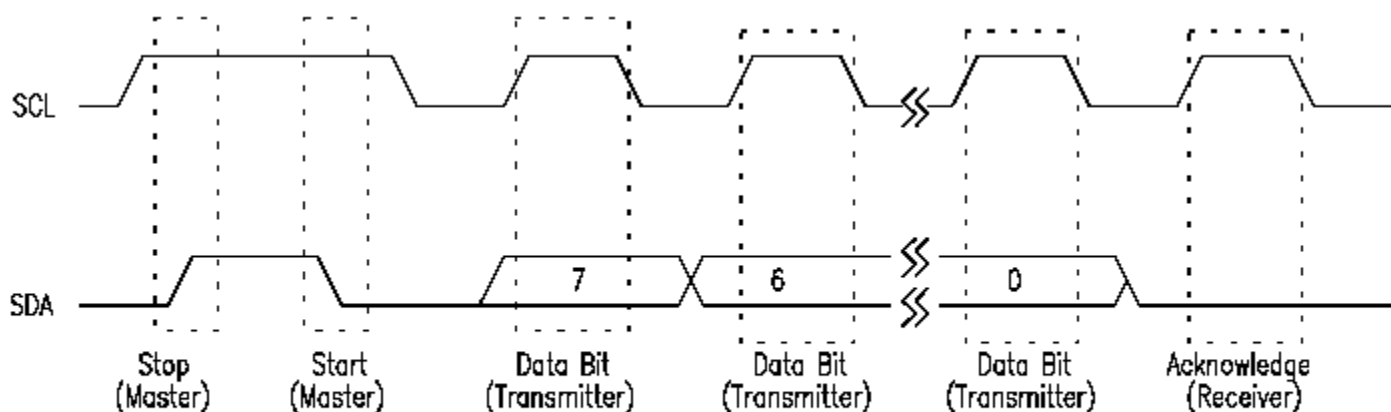


Figure 3. Data Transfer Protocol

### 停止

当主机把SDA从低电平拉高 同时SCL信号为高时为停止条件 所有的操作在此条件下退出 为了宣布停止 主机必须控制SDA

### 开始

当主机把SDA从高电平拉低 SCL信号为高电平为开始条件 所有的读写操作均由开始条件开始 任何时候的操作都可由开始条件退出 开始一个新操作

在操作过程中 电压降低到规定电压的最低值以下 系统会发出一个开始条件

### 数据/地址传送:

所有数据传送 包括地址 都应在SCL为高电平时 除了以上两种情况 SDA在SCL为高时不能改变

### 应答

应答出现在第8位数据位被传输之后 在传输期间SDA线被允许由接受者驱动 接受者驱动SDA为低电平 以确认收到一个字节数据 如果接受者没有把SDA拉低 即无应答 操作退出

接受者可能因为两个原因不做应答 1 如果一个字节传送失败 无应答 结束当前操作 可以对这个部件再次寻址 发生错误的上一个字节会被允许覆盖掉 2 接受者有意结束操作不做应答 举例说 在读操作中 FM24C64接受者应答后 就把数据送到总线上 读操作完成 不需要进行其他操作 接受者不做应答 如果接受者做出应答将导致FM24C64在当主机送新的操作命令时例如停止命令 试图在下一个时钟周期驱动总线

### 物理地址:

FM24C64在开始条件后接受的第一个字节是物理地址 就象图4列出的 物理地址包括部件类型 器件选择 被访问的页面 还有一位是读写控制位

位7—4是部件类型 FM24C64为1010B 部件类型用以区分挂在两线接口上各种功能部件

位3 1为页选择 位0为读写控

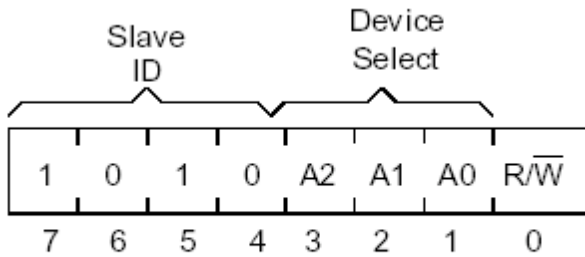


Figure 4. Slave Address

#### 字地址:

在FM24C64 接受者 应答装置地址后 主机将把记忆体地址送到总线上进行一个写操作 地址需要两个字节 第一个是高位字节 MSB 因为记忆体只使用了13位地址 高3位没有使用 第2个是低八位字节 LSB 保存8位地址 地址被内部锁存 每一次访问后 FM24C64内部地址锁存计数器递增 当前的地址是被锁存的值或是最写入的或是下一个要访问的地址 只要电源恒定或是没有新的数据写入 当前的地址不变 读总是使用当前地址 一个随机读操作可以由以下阐述的方式 先执行一个写操作即能开始

每一个字节传送后 在应答之前 FM24C64内部地址锁存计数器递增 这样在没有另外的寻址要求就可以访问下一个顺序地址 在最后一个地址 1FFFH 到达后 地址计数器的内容又回到0000H 在一个读写操作中 没有字节数的限制

#### 数据传送:

地址信息被传送后 主机和FM24C64之间的数据交换开始 进行一个读操作 FM24C64将把8位数据放到总线上 然后等待应答 应答出现 开始下一个传送 应答不出现 读操作退出 对于写操作 FM24C64接受8位数据后 给出应答 所有数据首先产生最高有效位

#### 记忆体操作:

FM24C64被设计成和其他2线接口记忆体产品相似的操作方式 最主要的不同是FRAM技术所生成的写能力 读写操作如下

#### 写操作:

所有写操作开始一个从机地址和一个字地址 主机通过设置从地址的最低有效位为0 来表示一个写操作 寻址后 主机送每个字节到记忆体 记忆体产生应答 任何数量的顺序字节可被写入 如果地址到最后一个字节 地址计数器从1FFFH翻转到0000H 不象其他的非易失性技术 FRAM 没有写延时 整个记忆体周期比单纯总线时钟还短 这样任何操作 包括读写 能跟随写操作 记忆体写操作出现在第8位数据被传送以后 在确认送出之前完成 那样如果用户需要退出写操作又不变更记忆体内容 应该在第8位数据之前用开始或停止条件

FM24C64不需要页缓冲

记忆体可以用WP脚作写保护 把WP拉高 VDD 写保护地址从1800H到1FFFH FM24C64将不会应答写入被保护的地址的数据 另外 地址计数器也不会递增 WP拉低 这些特性不起作用 WP脚位不应悬空 图5描述的是单字节和多字节的操作

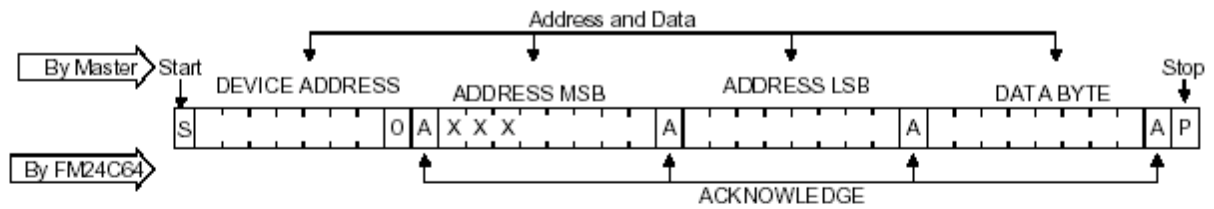


Figure 5. Byte Write

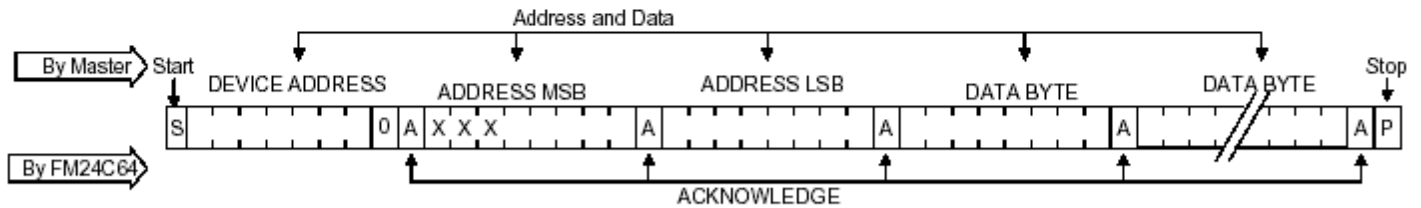


Figure 6. Multiple Byte Write

### 读操作:

有两种基本类型的读操作 当前地址读和可选地址读 在当前地址读FM24C64使用内部锁存器提供低八位地址 在可选地址读操作 用户执行一个步骤设置低位地址为指定值

#### 当前地址顺序读

FM24C64使用内部锁存器时低八位地址进行读操作 当前地址读使用在地址锁存器中的值作为读操作开始地址

执行当前读操作 主机提供从地址把LSB置为1 页选择位用于指定记忆体的页面 应答后 FM24C64将开始从当前地址移出 当前地址是从机地址位加上内部锁存器位合成的地址

由当前地址开始 主机能随意读写任意的字节数 这样顺序连读即是当前连读数据 在内部地址计数器将连续递增 每次主机确认一个字节 随后 FM24C64就可以读下一个连续的字节 有四种方式可以正确的终止读操作 失败地终止读操作就相当于

FM24C64试图在总线上读出另外的数据 四种可行方式如下

- 1)主机在第9个时钟周期不应答 在第十个时钟周期停止
- 2)主机在第9个时钟周期不应答 在第十个时钟周期开始
- 3)主机在第9个时钟周期停止 可能导致总线竞争
- 4)主机在第9个时钟周期开始 可能导致总线竞争

如果内部地址到1FFFH 下一个周期翻转到0000H 图7和8为当前地址读的正确操作

#### 选择 随机 读

一个单纯的技术允许用户选择随机地址作为读数据的起点 包括首先使用两个字节的写操作来设置内部地址字节

执行选择性读操作 主机送出从地址把LSB置0 这样就指定出一定写操作 根据写数据协议 然后主机送地址 调进内部地址锁存器 FM24C64应答字节地址后 主机发出开始命令 这同时退出写操作以及允许读命令被发出 从地址LSB置1 操作现在为当前读地址 这个操作说明在图9中

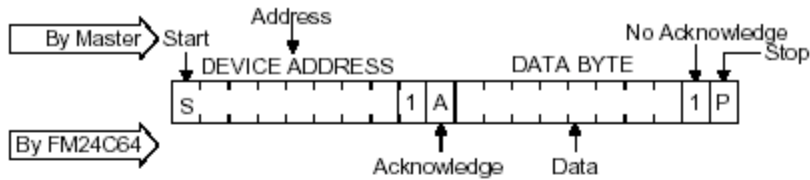


Figure 7. Current Address Read

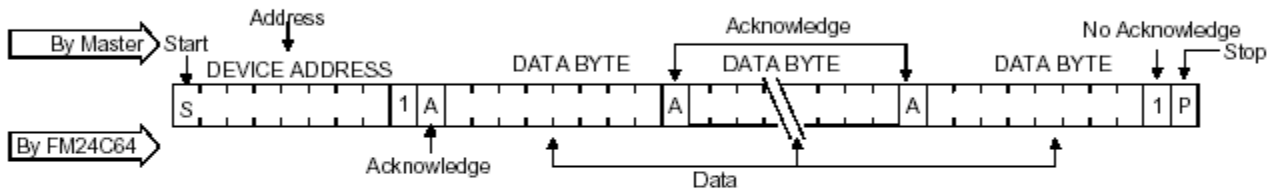


Figure 8. Sequential Read

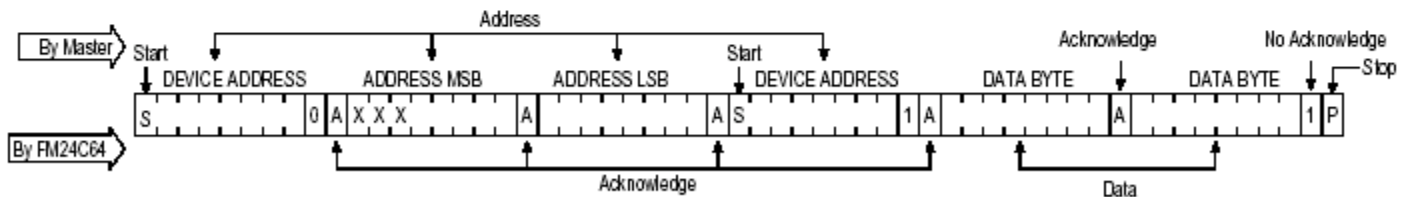


Figure 9. Selective (Random) Read

### 持久性和数据保存:

数据保存参数在以下的电参数规格书中 FRAM操作均有读和机械性存储 所以读写次数与每一次读写都有关系 FRAM结构是基于行与列的排布 行为A10—A3 每次访问,对每一行

都要减少一次寿命 在不同的行确保平均的访问记忆体可以优化记忆体的持久性 使其非易失性发挥到最大 不管怎样 FRAM读写次数在总线操作频率在400KHZ时无限制 即使每秒访问30次 100亿次的寿命到时 10年已过去了

## 应用:

铁电技术的优势可适用于广泛的领域 很明显 除了一次编程应用的其他所有领域 铁电记忆体在读写次数以及快速性均比EEPROM更具优势 最为明显的是在采集领域中 要求写的频率高且数据掉电不丢失

### 1) 数据采集

数据采集和存储领域中 FRAM 提供了一种极具优势的方案 这方案比SRAM加后备电池更经济 以及比EEPROM有更好的写性能

### 2)配置

非易失性记忆体能保留一些配置 但是FRAM的高写入次数使得其可以无限制的保持参数 不用为参数随时更改有更多的考虑 电源掉电时 FRAM的高速写入解决了数据丢失的烦恼

### 3)高噪声环境

噪声环境写数据对EEPROM来说极具挑战性 在噪声和电源波动环境中 EEPROM由于写入时间要几个毫秒 太容易受干扰 而FRAM写的速度非常快 噪声和电源波动来不及干扰

### 4)有快速要求的环境

一个复杂的系统中 多个软件需要访问非易失性记忆体 EEPROM的延时为这种环境中的软件开发增加了许多不适当的复杂性 每个软件例行访问下一个例行程序都必须等待一个完整的程序 当快速性要求很严格时 FRAM就减少了这种复杂性 FM24C64不需要等待

### 5)RF/ID

无接触记忆体领域 FRAM提供了完美的方案 因为RF/ID记忆是通过RF方式供电 EEPROM的长时间和大功耗使得它不太适合这个领域

### 6)保存轨迹

在一个高度复杂的系统中 系统状态和操作记录在系统失败时是很重要的数据 FRAM的高写入次数特点使数据记录得以实现 能做一个完美的系统日志 另外FM24C64 的两线协议可以少占用系统资源



## Electrical Specifications

### Absolute Maximum Ratings

Symbol	Description	Ratings
$V_{DD}$	Power Supply Voltage with respect to $V_{SS}$	-1.0V to +7.0V
$V_{IN}$	Voltage on any signal pin with respect to $V_{SS}$	-1.0V to +7.0V and $V_{IN} < V_{DD} + 1.0V$
$T_{STG}$	Storage temperature	-40°C to +85°C
$T_{LEAD}$	Lead temperature (Soldering, 10 seconds)	300° C

Stresses above those listed under Absolute Maximum Ratings may cause permanent damage to the device. This is a stress rating only, and the functional operation of the device at these or any other conditions above those listed in the operational section of this specification is not implied. Exposure to absolute maximum ratings conditions for extended periods may affect device reliability.

### DC Operating Conditions ( $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$ , $V_{DD} = 4.5\text{V}$ to $5.5\text{V}$ unless otherwise specified)

Symbol	Parameter	Min	Typ	Max	Units	Notes
$V_{DD}$	Main Power Supply	4.5	5.0	5.5	V	
$I_{DD}$	VDD Supply Current @ SCL = 100 kHz @ SCL = 400 kHz @ SCL = 1 MHz		115 400 1	150 500 1.2	$\mu\text{A}$ $\mu\text{A}$ mA	1
$I_{SB}$	Standby Current		1	10	$\mu\text{A}$	2
$I_{LI}$	Input Leakage Current			10	$\mu\text{A}$	3
$I_{LO}$	Output Leakage Current			10	$\mu\text{A}$	3
$V_{IL}$	Input Low Voltage	-0.3		$0.3 V_{DD}$	V	4
$V_{IH}$	Input High Voltage	$0.7 V_{DD}$		$V_{DD} + 0.5$	V	4
$V_{OL}$	Output Low Voltage @ $I_{OL} = 3\text{ mA}$			0.4	V	
$V_{HYS}$	Input Hysteresis	$0.05 V_{DD}$			V	4

### Notes

1. SCL toggling between  $V_{DD} - 0.3\text{V}$  and  $V_{SS}$ , other inputs  $V_{SS}$  or  $V_{DD} - 0.3\text{V}$
2. SCL = SDA =  $V_{DD}$ . All inputs  $V_{SS}$  or  $V_{DD}$ . Stop command issued.
3.  $V_{IN}$  or  $V_{OUT} = V_{SS}$  to  $V_{DD}$ .
4. This parameter is characterized but not tested.

**AC Parameters** ( $T_A = -40^\circ\text{C}$  to  $+85^\circ\text{C}$ ,  $V_{DD} = 4.5\text{V}$  to  $5.5\text{V}$ ,  $C_L = 100\text{pF}$  unless otherwise specified)

Symbol	Parameter	Min	Max	Min	Max	Min	Max	Units	Notes
$f_{SCL}$	SCL Clock Frequency	0	100	0	400	0	1000	kHz	
$t_{LOW}$	Clock Low Period	4.7		1.3		0.6		$\mu\text{s}$	
$t_{HIGH}$	Clock High Period	4.0		0.6		0.4		$\mu\text{s}$	
$t_{AA}$	SCL Low to SDA Data Out Valid		3		0.9		0.55	$\mu\text{s}$	
$t_{BUF}$	Bus Free Before New Transmission	4.7		1.3		0.5		$\mu\text{s}$	
$t_{HD:STA}$	Start Condition Hold Time	4.0		0.6		0.25		$\mu\text{s}$	
$t_{SU:STA}$	Start Condition Setup for Repeated Start	4.7		0.6		0.25		$\mu\text{s}$	
$t_{HD:DAT}$	Data In Hold	0		0		0		ns	
$t_{SU:DAT}$	Data In Setup	250		100		100		ns	
$t_R$	Input Rise Time		1000		300		300	ns	1
$t_F$	Input Fall Time		300		300		100	ns	1
$t_{SU:STO}$	Stop Condition Setup	4.0		0.6		0.25		$\mu\text{s}$	
$t_{DH}$	Data Output Hold (from SCL @ VIL)	0		0		0		ns	
$t_{SP}$	Noise Suppression Time Constant on SCL, SDA		50		50		50	ns	

**Notes :** All SCL specifications as well as start and stop conditions apply to both read and write operations.

1 This parameter is periodically sampled and not 100% tested.

**Data Retention** ( $V_{DD} = 4.5\text{V}$  to  $5.5\text{V}$  unless otherwise specified)

Parameter	Min	Units	Notes
Data Retention	10	Years	1

**Notes**

1. The relationship between retention, temperature, and the associated reliability level is characterized separately.

**Capacitance** ( $T_A = 25^\circ\text{C}$ ,  $f = 1.0\text{MHz}$ ,  $V_{DD} = 5\text{V}$ )

Symbol	Parameter	Max	Units	Notes
$C_{IO}$	Input/output capacitance (SDA)	8	pF	1
$C_{IN}$	Input capacitance	6	pF	1

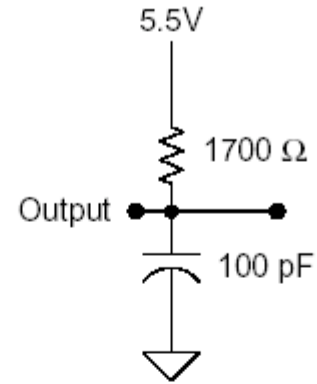
**Notes**

1 This parameter is periodically sampled and not 100% tested.

## AC Test Conditions

Input Pulse Levels	$0.1 V_{DD}$ to $0.9 V_{DD}$
Input rise and fall times	10 ns
Input and output timing levels	$0.5 V_{DD}$

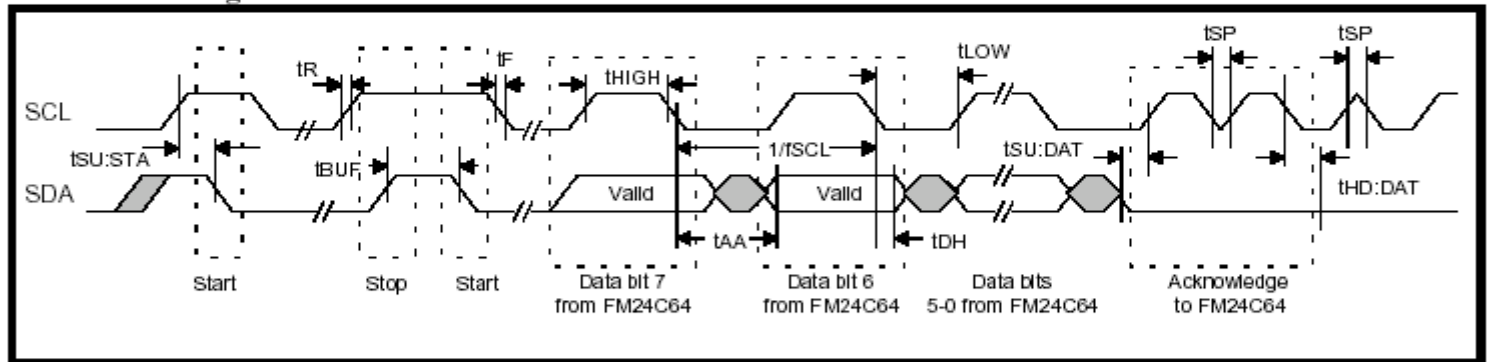
## Equivalent AC Load Circuit



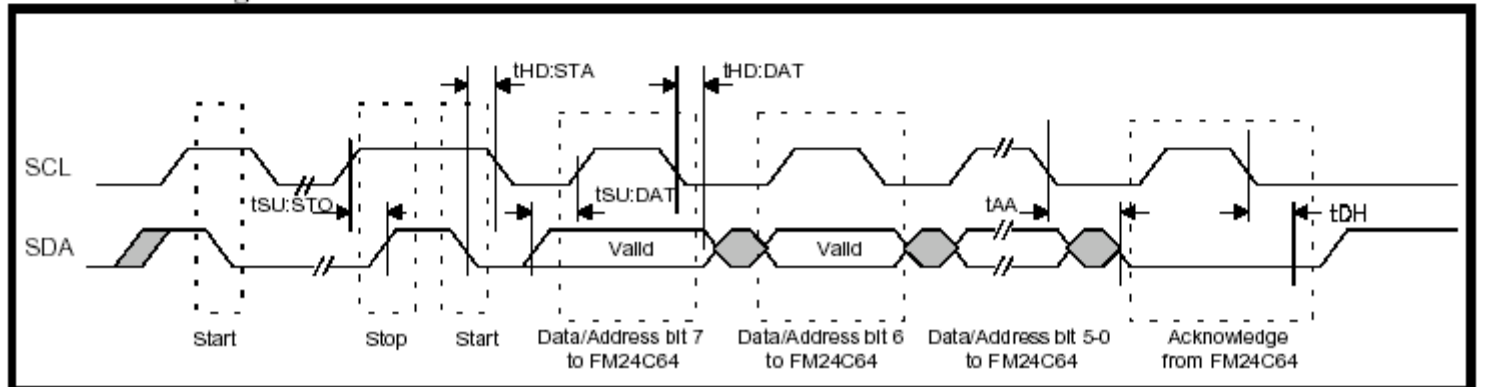
## Diagram Notes

All start and stop timing parameters apply to both read and write cycles. Clock specifications are identical for read and write cycles. Write timing parameters apply to slave address, word address, and write data bits. Functional relationships are illustrated in the relevant data sheet sections. These diagrams illustrate the timing parameters only.

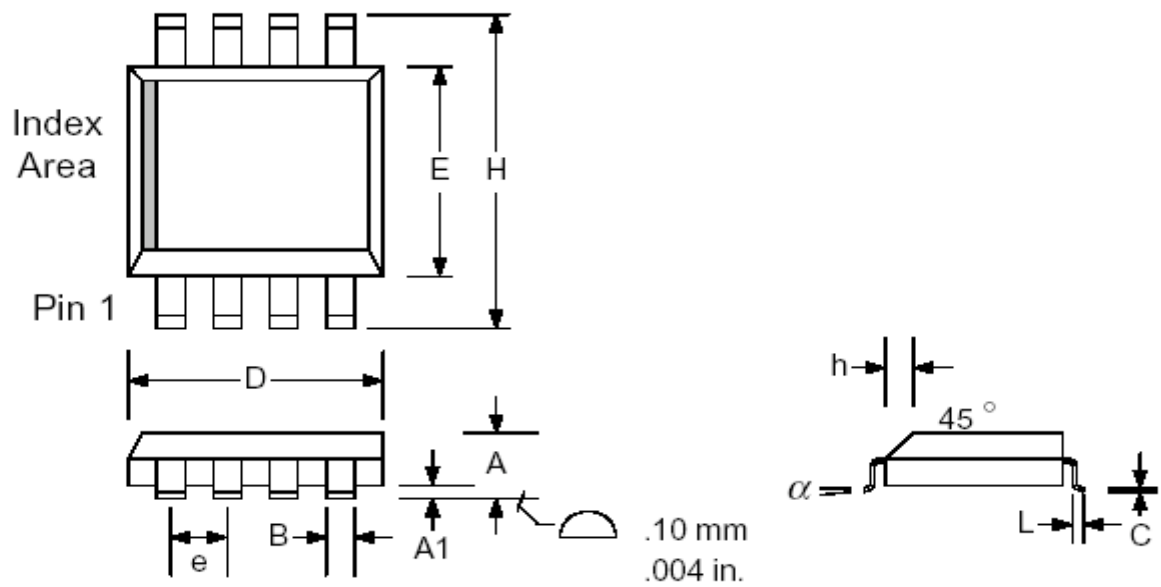
## Read Bus Timing



## Write Bus Timing



## 8-pin SOIC (JEDEC Standard MS-012 variation AA)

**Selected Dimensions**

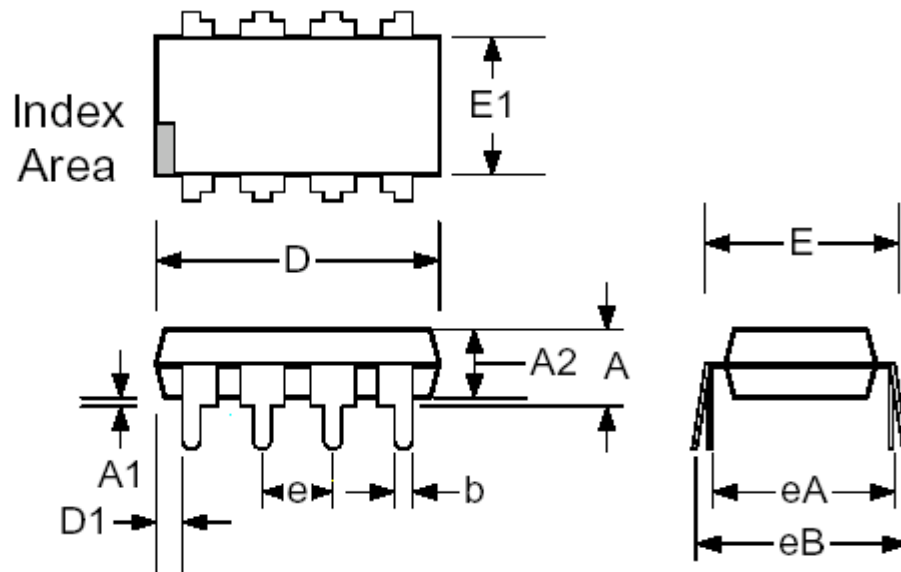
Refer to JEDEC MS-012 for complete dimensions and notes.

Controlling dimensions in millimeters.

Conversions to inches are not exact.

Symbol	Dim	Min	Nom.	Max
A	mm in.	1.35 0.053		1.75 0.069
A1	mm in.	0.10 0.004		0.25 0.010
B	mm in.	0.33 0.013		0.51 0.020
C	mm in.	0.19 0.007		0.25 0.010
D	mm in.	4.80 0.189		5.00 0.197
E	mm in.	3.80 0.150		4.00 0.157
e	mm in.		1.27 BSC 0.050 BSC	
H	mm in.	5.80 0.228		6.20 0.244
h	mm in.	0.25 0.010		0.50 0.197
L	mm in.	0.40 0.016		1.27 0.050
$\alpha$		0°		8°

## 8-pin DIP (JEDEC Standard MS-001)



### Selected Dimensions

Refer to JEDEC MS-001 for complete dimensions and notes.

Controlling dimensions in inches.

Conversions to millimeters are not exact.

Symbol	Dim	Min	Nom.	Max
A	in. mm			0.210 5.33
A1	in. mm	0.015 0.381		
A2	in. mm	0.115 2.92	0.130 3.30	0.195 4.95
b	in. mm	0.014 0.356	0.018 0.457	0.022 0.508
D	in. mm	0.355 9.02	0.365 9.27	0.400 10.2
D1	in. mm	0.005 0.127		
E	in. mm	0.300 7.62	0.310 7.87	0.325 8.26
E1	in. mm	0.240 6.10	0.250 6.35	0.280 7.11
e	in. mm		0.100 BSC 2.54 BSC	
eA	in. mm		0.300 BSC 7.62 BSC	
eB	in. mm			0.430 10.92
L	in. mm	0.115 2.92	0.130 3.30	0.150 3.81