



2/4/6/8通道、±30kV ESD保护器，μDFN封装

概述

MAX13202E/MAX13204E/MAX13206E/MAX13208E低电容±30kV ESD保护二极管阵列用于保护通信线路的敏感电子器件，其每一个通道包括一对儿二极管，用于将ESD电流脉冲旁路到V_{CC}或GND。

MAX13202E/MAX13204E/MAX13206E/MAX13208E能够承受高达±15kV人体模式(HBM)、±30kV IEC 61000-4-2气隙放电模式的ESD冲击。器件的每个通道的导通电容为6pF，可理想用于高速数据I/O接口。

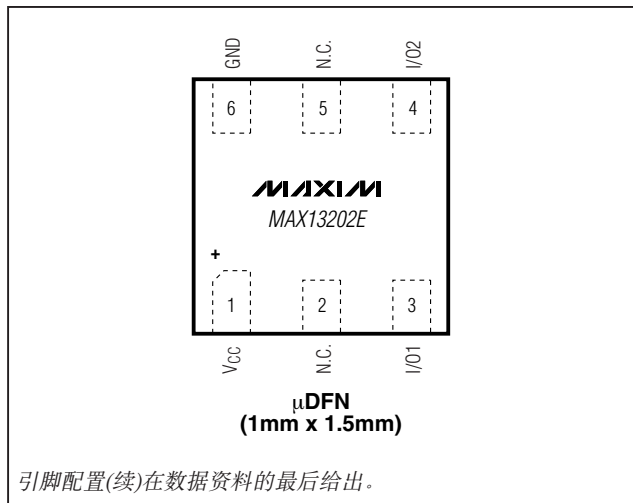
MAX13204E是四通道ESD结构，专为以太网和FireWire®应用设计。MAX13202E/MAX13206E/MAX13208E分别为2通道、6通道和8通道器件，适用于蜂窝电话连接器和SVGA视频连接器等产品。

这些器件采用6、8和10引脚μDFN封装，工作在-40°C至+125°C的汽车级温度范围。

应用

USB	以太网
USB 2.0	视频
PDA	蜂窝电话
FireWire	

引脚配置



特性

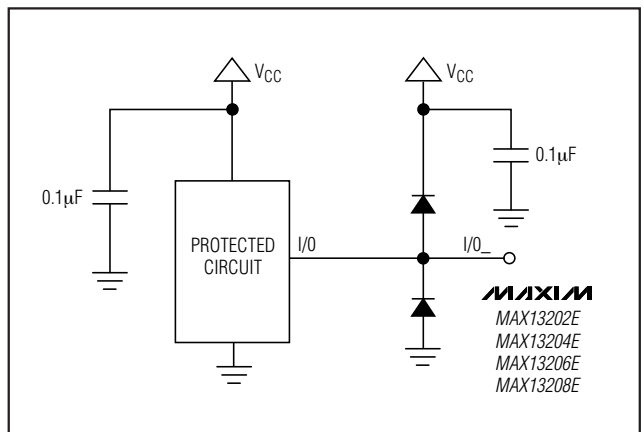
- ◆ 高速数据线ESD保护
 - ±15kV—人体模式
 - ±30kV—IEC 61000-4-2，气隙放电
- ◆ 微型μDFN封装
 - MAX13202E (1mm x 1.5mm)
 - MAX13204E (2mm x 2mm)
 - MAX13206E (2mm x 2mm)
 - MAX13208E (2mm x 2mm)
- ◆ 输入电容低至6pF
- ◆ 低至1nA (最大)漏电流
- ◆ 工作电压范围为+0.9V至+16V

订购信息

PART	PIN-PKG	PROTECTED I/O PORTS	TOP MARK	PKG CODE
MAX13202EALT+	6 μDFN	2	BV	L611-1
MAX13204EALT+	6 μDFN	4	AAO	L622-1
MAX13206EAL+	8 μDFN	6	AAL	L822-1
MAX13208EALB+	10 μDFN	8	AAD	L1022-1

注：所有器件均规定工作在-40°C至+125°C的汽车级温度范围。
+表示无铅封装。

典型工作电路



FireWire是Apple Computer, Inc.的注册商标。



2/4/6/8通道、±30kV ESD保护器，μDFN封装

MAX13202E/MAX13204E/MAX13206E/MAX13208E

ABSOLUTE MAXIMUM RATINGS

V _{CC} to GND	-0.3V to +18V	Operating Temperature Range	-40°C to +125°C
I/O ₋ to GND	-0.3V to (V _{CC} + 0.3V)	Storage Temperature Range	-65°C to +150°C
Continuous Power Dissipation (T _A = +70°C)		Junction Temperature	+150°C
6-Pin, 1mm x 1.5mm μDFN (derate 2.1mW/°C		Lead Temperature (soldering, 10s)	+300°C
above +70°C).....	168mW		
6-Pin, 2mm x 2mm μDFN (derate 4.5mW/°C			
above +70°C).....	358mW		
8-Pin, 2mm x 2mm μDFN (derate 4.8mW/°C			
above +70°C).....	381mW		
10-Pin, 2mm x 2mm μDFN (derate 5.0mW/°C			
above +70°C).....	403mW		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at V_{CC} = +5V and T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}		0.9		16.0	V
Supply Current	I _{CC}			1	100	nA
Diode Forward Voltage	V _F	I _F = 10mA	0.65		0.95	V
Channel Clamp Voltage (Note 2)	V _C	T _A = +25°C, ±15kV, Human Body Model, I _F = 10A	Positive transients		V _{CC} + 25	V
			Negative transients		-25	
		T _A = +25°C, ±14kV, Contact Discharge (IEC 61000-4-2), I _F = 42A	Positive transients		V _{CC} + 80	
			Negative transients		-80	
		T _A = +25°C, ±30kV, Air-Gap Discharge (IEC 61000-4-2), I _F = 90A	Positive transients		V _{CC} + 120	
			Negative transients		-120	
Channel Leakage Current (Note 3)		T _A = -40°C to +50°C	-1		+1	nA
		T _A = -40°C to +125°C	-1		+1	μA
Channel Input Capacitance		V _{CC} = 5V, bias of V _{CC} /2, f = 1MHz (Note 3)		6	7	pF
ESD PROTECTION						
Human Body Model				±15		kV
IEC 61000-4-2 Contact Discharge		MAX13204E/MAX13206E/MAX13208E		±14		kV
		MAX13202E		±12		
IEC 61000-4-2 Air-Gap Discharge				±30		kV

Note 1: Limits over temperature are guaranteed by design, not production tested.

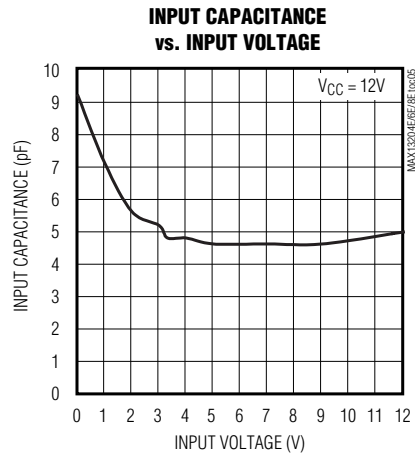
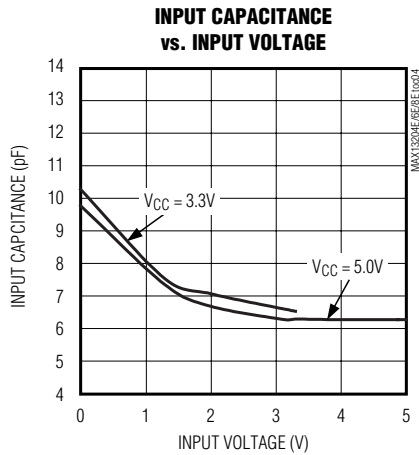
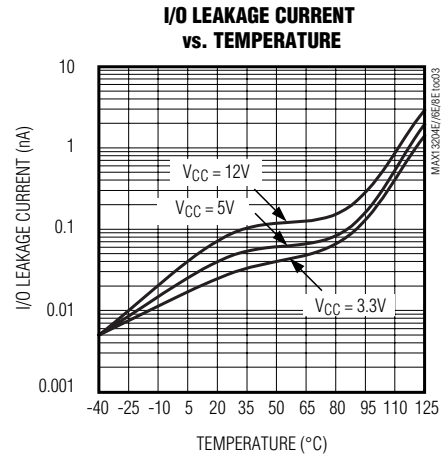
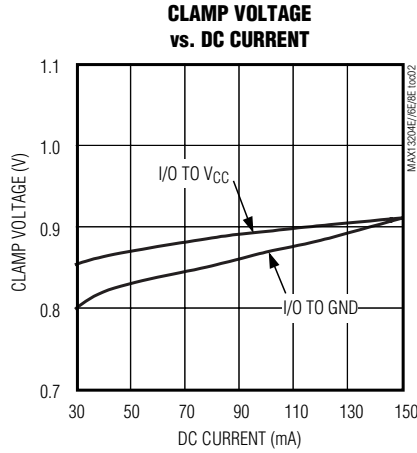
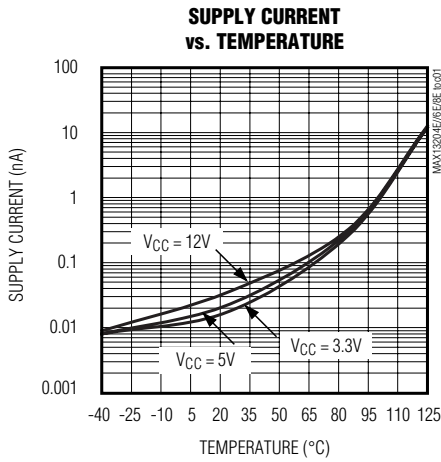
Note 2: Idealized clamp voltages (L1 = L2 = L3 = 0) (Figure 1); see the *Applications Information* section for more information.

Note 3: Guaranteed by design. Not production tested.

2/4/6/8通道、±30kV ESD保护器，μDFN封装

典型工作特性

($V_{CC} = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)



引脚说明

引脚				名称	功能
MAX13202E	MAX13204E	MAX13206E	MAX13208E		
1	1	1	1	V_{CC}	电源输入。采用一个 $0.1\mu F$ 的陶瓷电容旁路 V_{CC} 至GND。电容应尽可能靠近引脚放置。
2, 5	—	—	—	N.C.	没有连接。内部无连接。
3, 4	2-5	2-7	2-9	I/O ₋	ESD保护通道。
6	6	8	10	GND	地。

2/4/6/8通道、±30kV ESD保护器，μDFN封装

MAX13202E/MAX13204E/MAX13206E/MAX13208E

详细说明

MAX13202E/MAX13204E/MAX13206E/MAX13208E为二极管阵列，设计用于保护敏感电子器件免受ESD或瞬态尖峰电压的冲击。这些器件具有低输入电容，可理想用于高速数据线路。MAX13202E/MAX13204E/MAX13206E/MAX13208E可分别保护2、4、6或8通道。

MAX13202E/MAX13204E/MAX13206E/MAX13208E配合器件本身固有的保护功能增强系统的ESD保护能力。当受到人体模型的静电冲击时，MAX13202E/MAX13204E/MAX13206E/MAX13208E可以将ESD冲击的幅度限制在±25V峰值电压以下。在IEC 61000-4-2波形作用下，接触放电的峰值电压限制在±80V；气隙放电的峰值电压限制在±120V。受MAX13202E/MAX13204E/MAX13206E/MAX13208E保护的器件必须能够承受这些峰值电压与电路板寄生参数产生的额外电压之和。

应用信息

设计考虑

合理的电路板布局可使电路得到最大程度的保护，避免因ESD冲击而损坏(见布局考虑部分和图2)。良好的布局可降低地线、电源线以及受保护信号线的寄生串联电感。

在ESD冲击过程中，MAX13202E/MAX13204E/MAX13206E/MAX13208E的ESD二极管对受保护线路进行电压箝位，并将电流旁路到GND或V_{CC}。在理想电路中，箝位电压V_C定义为保护二极管正向压降V_F与阴极电压之和。

对正ESD脉冲：

$$V_C = V_{CC} + V_F$$

对负ESD脉冲：

$$V_C = -V_F$$

另外，还必须考虑寄生串联电感对线路的影响(图1)。

对正ESD脉冲：

$$V_C = V_{CC} + V_{F(D1)} + \left(L1 \times \frac{d(I_{ESD})}{dt} \right) + \left(L2 \times \frac{d(I_{ESD})}{dt} \right)$$

对负ESD脉冲：

$$V_C = -\left(V_{F(D2)} + \left(L1 \times \frac{d(I_{ESD})}{dt} \right) + \left(L3 \times \frac{d(I_{ESD})}{dt} \right) \right)$$

式中，I_{ESD}为ESD电流脉冲。

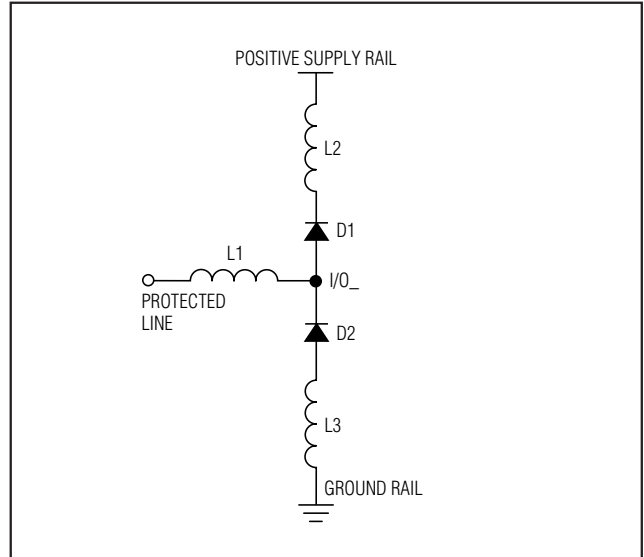


图1. 寄生串联电感

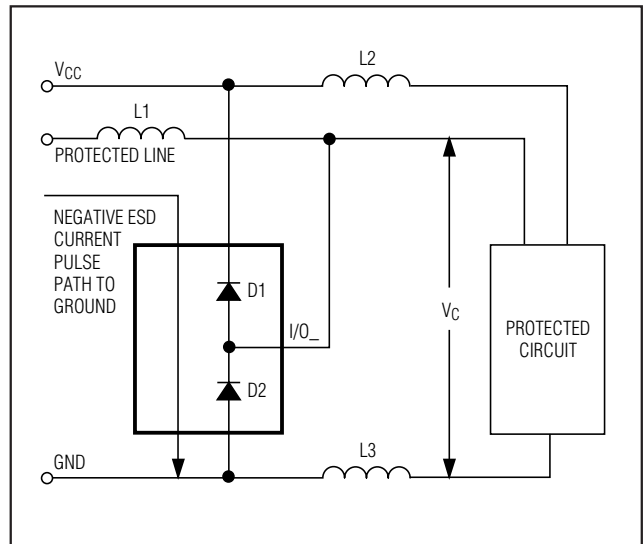


图2. 布局考虑

2/4/6/8通道、±30kV ESD保护器，μDFN封装

在ESD冲击过程中，电流脉冲在几纳秒之内从0升至峰值(图3)。例如，在±15kV IEC 61000-4-2气隙放电ESD冲击中，脉冲电流在1纳秒内上升到45A左右($di/dt = 45 \times 10^9$)，仅10nH的电感就可使箝位电压增加450V。这个10nH的电感相当于约0.5英寸的电路板引线。不管器件的额定二极管箝位电压是多少，不良布局造成的寄生电感会显著增加受保护信号线路的有效箝位电压。

V_{CC} 和GND之间应接一个低ESR的0.1μF电容，该旁路电容吸收由+14kV (MAX13204E/MAX13206E/MAX13208E)和±12kV (MAX13202E) IEC 61000-4-2接触放电ESD冲击转移的电荷。

理想情况下，电源(V_{CC})将吸收由正ESD冲击引起的电荷，而不改变其稳压值。实际上，所有电源正端都具有等效输出阻抗。如果电源的等效输出阻抗为1Ω，根据 $V = I \times R$ ，箝位电压 V_C 增加： $V_C = I_{ESD} \times R_{OUT}$ 。±8kV IEC 61000-4-2 ESD冲击产生24A的尖峰电流，因此，箝位电压增加： $V_C = 24A \times 1\Omega$ ，或 $V_C = 24V$ 。同样，旁路不合理的布局会增加箝位电压。对于本应用，最佳选择就是将陶瓷贴片电容尽量靠近MAX13202E/MAX13204E/MAX13206E/MAX13208E的 V_{CC} 引脚放置。旁路电容也应尽量靠近受保护器件。

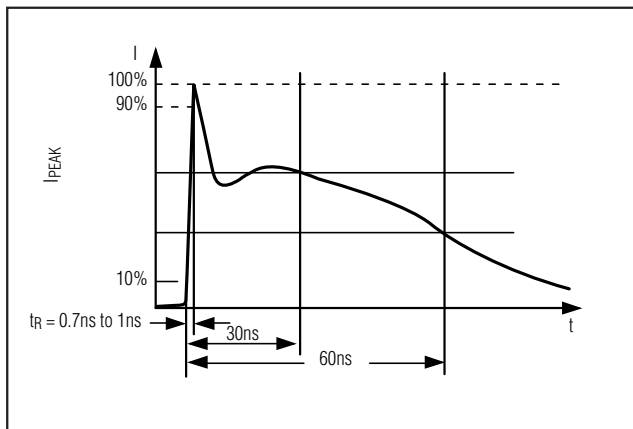


图3. IEC 61000-4-2 ESD发生器的电流波形

±30kV ESD保护

可以采用多种方法测试ESD保护。MAX13202E/MAX13204E/MAX13206E/MAX13208E针对以下情况的保护进行了测试：

- ±15kV，使用人体模型
- ±14kV (MAX13204E/MAX13206E/MAX13208E)和±12kV (MAX13202E)，使用IEC 61000-4-2规定的接触放电方法
- ±30kV，使用IEC 61000-4-2气隙放电方法

ESD测试条件

ESD性能取决于多个条件。关于测试条件、方法与结果的可靠性报告，请与Maxim联系。

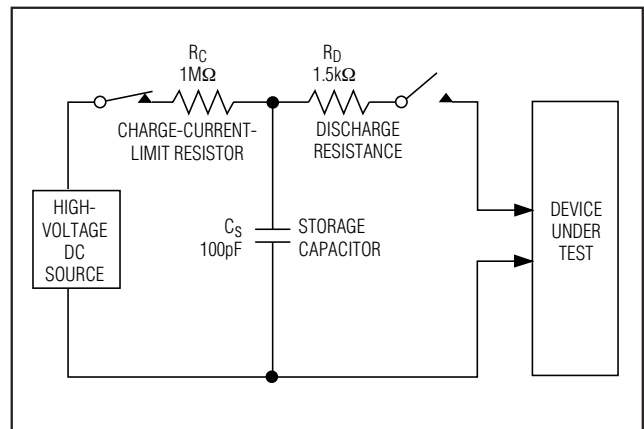


图4. 人体ESD测试模型

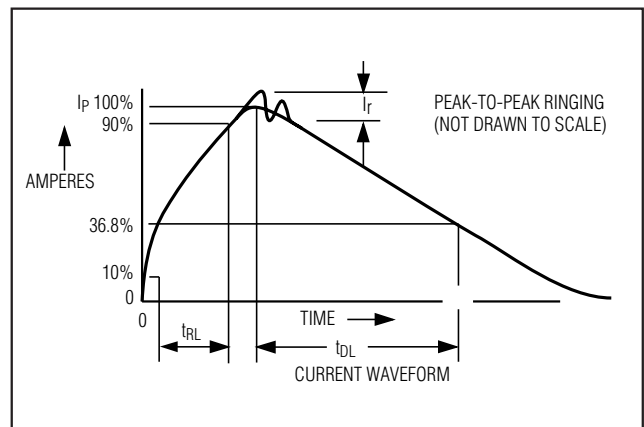


图5. 人体模型电流波形

MAX13202E/MAX13204E/MAX13206E/MAX13208E

2/4/6/8通道、±30kV ESD保护器，μDFN封装

MAX13202E/MAX13204E/MAX13206E/MAX13208E

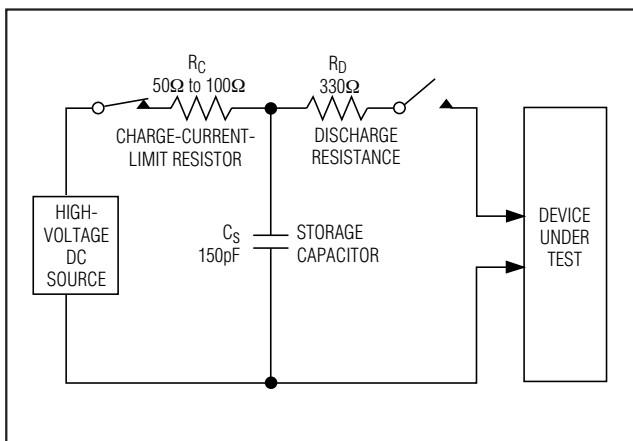


图6. IEC 61000-4-2 ESD测试模型

人体模型

图4为人体模型，图5是向低阻抗放电时产生的电流波形。该模型由100pF的电容组成，该电容充电到需要的ESD电压，然后通过1.5kΩ电阻向器件放电。

IEC 61000-4-2

IEC 61000-4-2标准涵盖了最终设备的ESD测试和性能。MAX13202E/MAX13204E/MAX13206E/MAX13208E有助于用户设计符合IEC 61000-4-2第4级要求的设备。

人体模型与IEC 61000-4-2测试的主要区别是IEC 61000-4-2的峰值电流更高。由于IEC 61000-4-2 ESD测试模型(图6)的串联电阻更低，所以根据该标准所测量的ESD耐受电压通常比用人体模型测得的结果低。图3给出了±8kV IEC 61000-4-2第4级、ESD接触放电测试的电流波形。

气隙放电测试使用充电的探针接近器件。接触放电方法是在探针通电前将其与器件连接。

推荐布局

合理的电路板布局是抑制ESD感应电压的关键。MAX13202E/MAX13204E/MAX13206E/MAX13208E箝位到±120V；不过，布局不合理时，器件上的峰值电压会高得多。1纳秒内，10nH的引线电感上45A的峰值电流会在保护线上产生450V的额外峰值电压(di/dt)。为PCB布局时遵循以下准则至关重要：

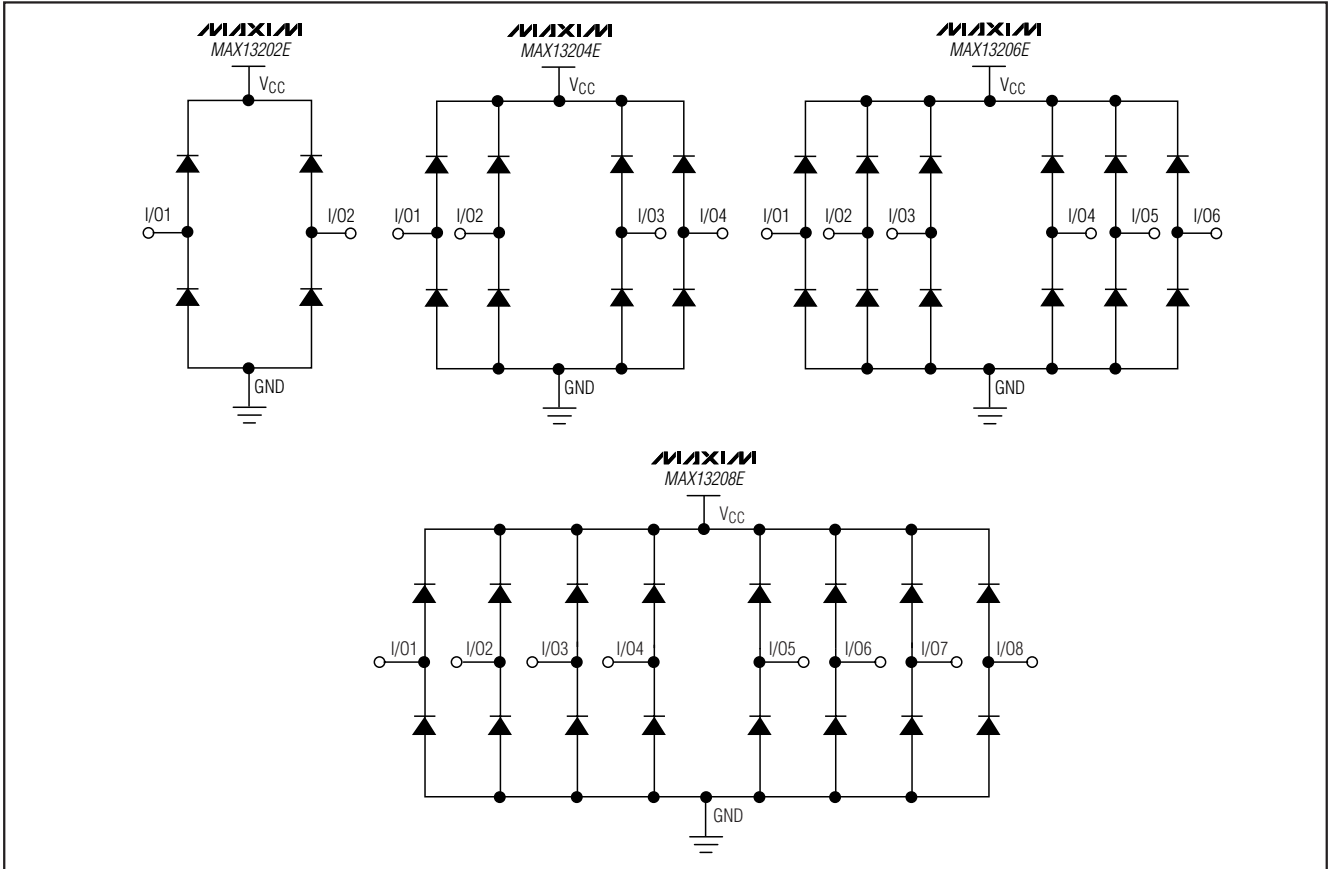
- 1) 尽量减小连接器或输入接线端、I/O_与被保护的信号线之间的走线长度。
- 2) 电源与地使用单独的布线层，以减小寄生电感，同时为旁路ESD电流降低与电源之间的阻抗。
- 3) 确保ESD瞬变返回到GND和V_{CC}的路径尽量短。
- 4) 尽量缩短电源与地的传导回路。
- 5) 不要将关键的信号线布置在PCB边缘附近。
- 6) 用低ESR陶瓷电容将V_{CC}旁路到GND，并尽可能靠近V_{CC}和地放置。
- 7) 用低ESR陶瓷电容将受保护器件的电源旁路到GND，并尽可能靠近电源引脚放置。

芯片信息

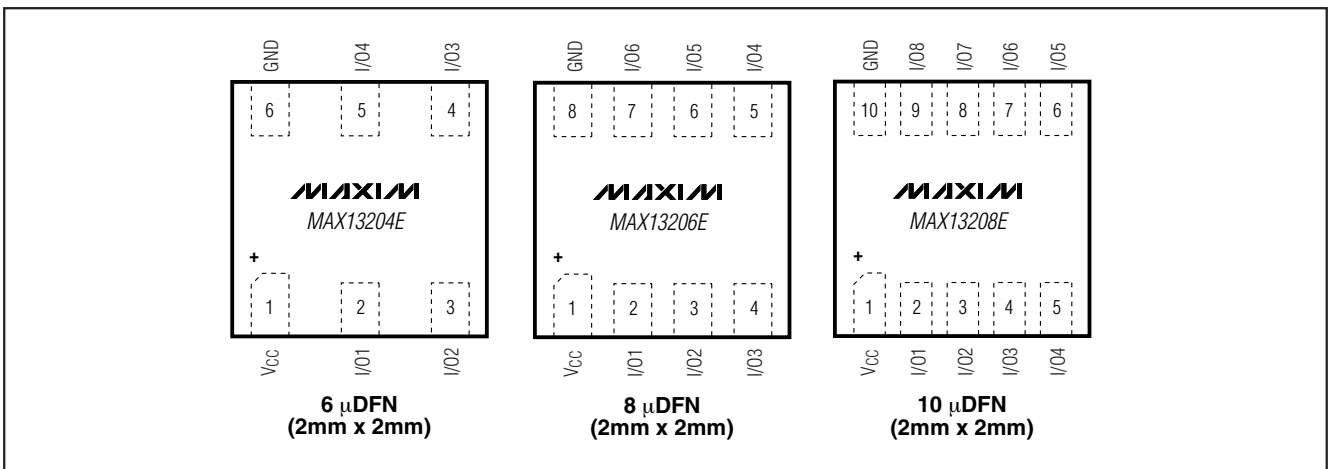
PROCESS: BiCMOS

2/4/6/8通道、±30kV ESD保护器， μ DFN封装

功能框图



引脚配置(续)



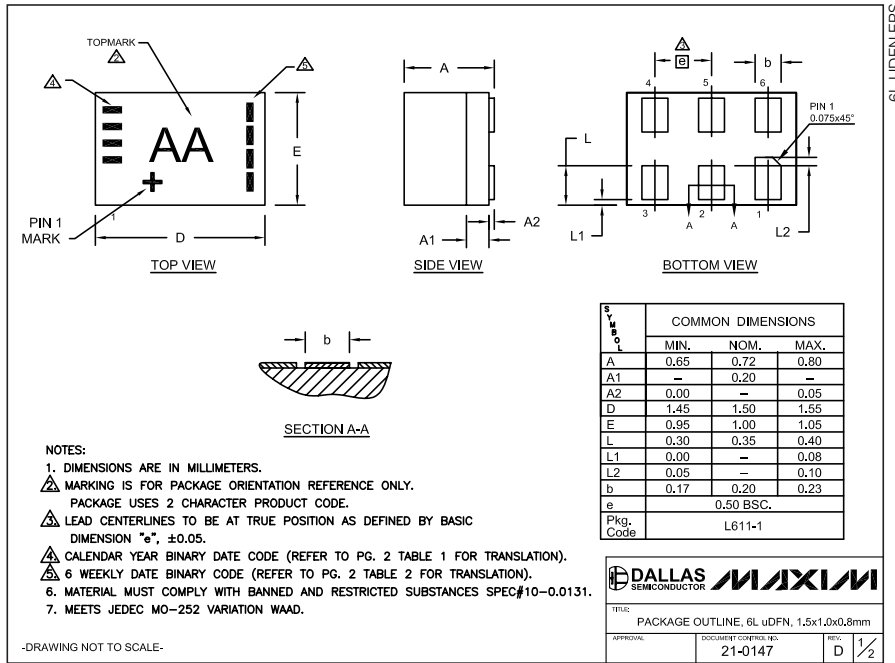
MAX13202E/MAX13204E/MAX13206E/MAX13208E

2/4/6/8通道、±30kV ESD保护器，μDFN封装

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)

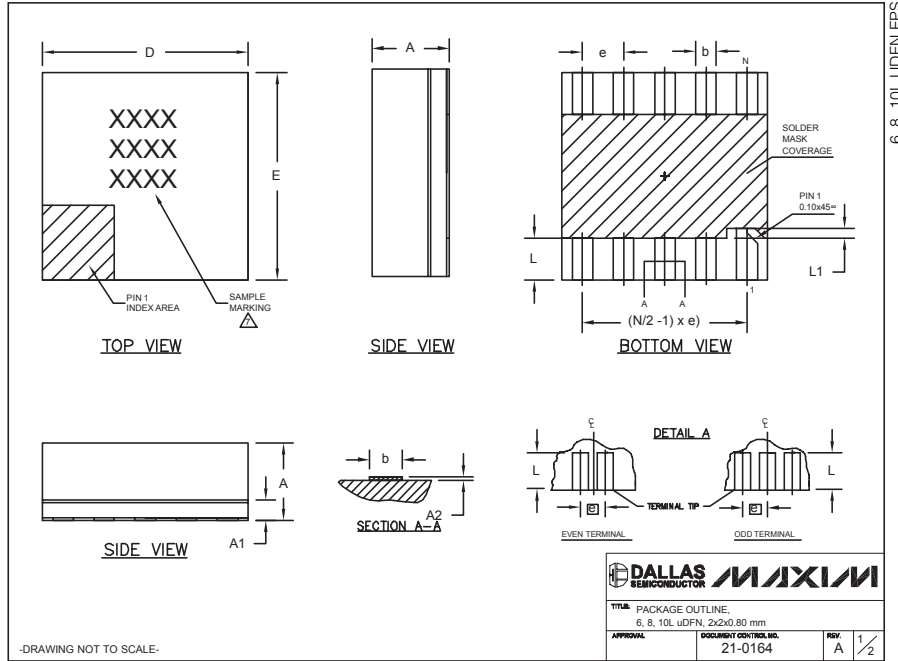
MAX13202E/MAX13204E/MAX13206E/MAX13208E



2/4/6/8通道、±30kV ESD保护器，μDFN封装

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-integrated.com/packages.)



COMMON DIMENSIONS			
SYMBOL	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	0.15	0.20	0.25
A2	0.020	0.025	0.035
D	1.95	2.00	2.05
E	1.95	2.00	2.05
L	0.30	0.40	0.50
L1	0.10 REF.		

PACKAGE VARIATIONS				
PKG. CODE	N	e	b	(N/2 - 1) x e
L622-1	6	0.65 BSC	0.30±0.05	1.30 REF.
L822-1	8	0.50 BSC	0.25±0.05	1.50 REF.
L1022-1	10	0.40 BSC	0.20±0.03	1.60 REF.

NOTES:

- ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
- COPLANARITY SHALL NOT EXCEED 0.08mm.
- WARPAGE SHALL NOT EXCEED 0.10mm.
- PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
- "N" IS THE TOTAL NUMBER OF LEADS.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

DALLAS SEMICONDUCTOR MAXIM

TITLE PACKAGE OUTLINE, 6, 8, 10L uDFN, 2x2x0.80 mm

APPROVAL DOCUMENT CONTROL NO. 21-0164 REV A 2/2

-DRAWING NOT TO SCALE-

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600 9

MAX13202E/MAX13204E/MAX13206E/MAX13208E