



175V/2A、高速、半桥MOSFET驱动器

MAX15012/MAX15013

概述

MAX15012/MAX15013是高频、175V半桥、n沟道MOSFET驱动器，在高压应用中驱动高边和低边MOSFET。这两款驱动器可以独立控制，输入到输出的传输延时典型值为35ns，匹配在2ns(典型值)以内。这些器件工作在高电压下，驱动器之间具有极低的传输延时，并保持较好的匹配性，同时可以源出或吸入较大的电流，这些特性使其非常适合大功率、高频、电信电源转换器。可靠的片上自举二极管连接在 V_{DD} 与BST之间，省去了外部分立二极管。

MAX15012A/MAX15013A提供了两个同相驱动器(见选型指南)。MAX15012B/MAX15013B提供一个同相高边驱动器和一个反相低边驱动器。MAX15012A/MAX15012B具有CMOS ($V_{DD} / 2$)逻辑输入。MAX15013A/MAX15013B具有TTL逻辑输入。驱动器采用工业标准的8引脚SO封装。所有器件均工作在-40°C至+125°C汽车级温度范围。

应用

- 用于电信设备的半桥电源
- 双开关正激变换器
- 全桥转换器
- 有源钳位正激变换器
- 电源模块
- 电机控制

特性

- ◆ HIP2100/HIP2101引脚兼容 (MAX15012A/MAX15013A)
- ◆ 高达175V的输入
- ◆ 8V至12.6V V_{DD} 输入电压范围
- ◆ 可源出、吸入2A峰值电流
- ◆ 传输延时典型值为35ns
- ◆ 驱动器之间传输延迟保证匹配在8ns以内
- ◆ 高达500kHz的开关频率
- ◆ 提供带滞回的CMOS ($V_{DD} / 2$)或TTL逻辑电平输入
- ◆ 最大14V逻辑输入，与输入电源电压无关
- ◆ 2.5pF低输入电容
- ◆ 70 μ A低电源电流
- ◆ 提供同相与反相驱动器的组合 (MAX15012B/MAX15013B)
- ◆ 采用工业标准的8引脚SO封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX15012AASA+	-40°C to +125°C	8 SO	S8-5
MAX15012BASA+	-40°C to +125°C	8 SO	S8-5
MAX15013AASA+	-40°C to +125°C	8 SO	S8-5
MAX15013BASA+	-40°C to +125°C	8 SO	S8-5

+表示无铅封装。

选型指南

PART	HIGH-SIDE DRIVER	LOW-SIDE DRIVER	LOGIC LEVELS	PIN COMPATIBLE
MAX15012AASA+	Noninverting	Noninverting	CMOS ($V_{DD} / 2$)	HIP 2100IB
MAX15012BASA+	Noninverting	Inverting	CMOS ($V_{DD} / 2$)	—
MAX15013AASA+	Noninverting	Noninverting	TTL	HIP 2101IB
MAX15013BASA+	Noninverting	Inverting	TTL	—

引脚配置和典型应用电路在数据资料的最后给出。



175V/2A、高速、 半桥MOSFET驱动器

MAX15012/MAX15013

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND, unless otherwise noted.)

V _{DD} , IN _H , IN _L	-0.3V to +14V
DL.....	-0.3V to (V _{DD} + 0.3V)
HS.....	-5V to +180V
DH to HS.....	-0.3V to (V _{DD} + 0.3V)
BST to HS.....	-0.3V to +14V
dV/dt at HS.....	50V/ns

Continuous Power Dissipation (T_A = +70°C)

8-Pin SO (derate 5.9mW/°C above +70°C).....	470.6mW
Maximum Junction Temperature.....	+150°C
Operating Temperature Range.....	-40°C to +125°C
Storage Temperature Range.....	-65°C to +150°C
Lead Temperature (soldering, 10s).....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = V_{BST} = +8V to +12.6V, V_{HS} = GND = 0V, T_A = T_J = -40°C to +125°C, unless otherwise noted. Typical values are at V_{DD} = V_{BST} = +12V and T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLIES						
Operating Supply Voltage	V _{DD}	(Notes 2 and 3)	8.0		12.6	V
V _{DD} Quiescent Supply Current (No Switching)	I _{DD}	IN _H = IN _L = GND (for A version), IN _H = GND, IN _L = V _{DD} (for B version)		70	140	μA
V _{DD} Operating Supply Current	I _{DDO}	f _{SW} = 500kHz, V _{DD} = +12V			3	mA
BST Quiescent Supply Current	I _{BST}	IN _H = IN _L = GND (for A version), IN _H = GND, IN _L = V _{DD} (for B version)		15	40	μA
BST Operating Supply Current	I _{BSTO}	f _{SW} = 500kHz, V _{DD} = V _{BST} = +12V			3	mA
UVLO (V _{DD} to GND)	UVLO _{VDD}	V _{DD} rising	6.5	7.3	8.0	V
UVLO (BST to HS)	UVLO _{BST}	BST rising	6.0	6.9	7.8	V
UVLO Hysteresis				0.5		V
LOGIC INPUT						
Input-Logic High	V _{IH}	MAX15012_, CMOS (V _{DD} / 2) version	0.67 x V _{DD}	0.55 x V _{DD}		V
		MAX15013_, TTL version	2	1.65		
Input-Logic Low	V _{IL}	MAX15012_, CMOS (V _{DD} / 2) version		0.4 x V _{DD}	0.33 x V _{DD}	V
		MAX15013_, TTL version		1.4	0.8	
Logic-Input Hysteresis	V _{HYS}	MAX15012_, CMOS (V _{DD} / 2) version		1.6		V
		MAX15013_, TTL version		0.25		

175V/2A、高速、 半桥MOSFET驱动器

MAX15012/MAX15013

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = V_{BST} = +8V$ to $+12.6V$, $V_{HS} = GND = 0V$, $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $V_{DD} = V_{BST} = +12V$ and $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Logic-Input Current	I_{IN}	$V_{IN_L} = V_{DD}$ for MAX15012B/MAX15013B	-1	+0.001	+1	μA
		$V_{IN_H} = 0V$				
		$V_{IN_L} = 0V$ for MAX15012A/MAX15013A				
Input Resistance	R_{IN}	IN_H to GND		1		$M\Omega$
		IN_L to V_{DD} for MAX15012B/MAX15013B				
		IN_L to GND for MAX15012A/MAX15013A				
Input Capacitance	C_{IN}		2.5			pF
HIGH-SIDE GATE DRIVER						
HS Maximum Voltage	V_{HS_MAX}	$V_{DD} \leq 10.5V$ (Note 3)	175			V
BST Maximum Voltage	V_{BST_MAX}	$V_{DD} \leq 10.5V$ (Note 3)	189			V
Driver Output Resistance (Sourcing)	R_{ON_HP}	$V_{DD} = 12V$, $I_{DH} = 100mA$ (sourcing)	$T_A = +25^\circ C$	2.5	3.3	Ω
			$T_A = +125^\circ C$	3.5	4.6	
Driver Output Resistance (Sinking)	R_{ON_HN}	$V_{DD} = 12V$, $I_{DH} = 100mA$ (sinking)	$T_A = +25^\circ C$	2.1	2.8	Ω
			$T_A = +125^\circ C$	3.2	4.2	
DH Reverse Current (Latchup Protection)		(Note 4)	400			mA
Power-Off Pulldown Clamp Voltage		$V_{BST} = 0V$ or floating, $I_{DH} = 1mA$ (sinking)		0.94	1.16	V
Peak Output Current (Sourcing)	I_{DH_PEAK}	$C_L = 10nF$, $V_{DH} = 0V$		2		A
Peak Output Current (Sinking)		$C_L = 10nF$, $V_{DH} = 12V$		2		A
LOW-SIDE GATE DRIVER						
Driver Output Resistance (Sourcing)	R_{ON_LP}	$V_{DD} = 12V$, $I_{DL} = 100mA$ (sourcing)	$T_A = +25^\circ C$	2.5	3.3	Ω
			$T_A = +125^\circ C$	3.5	4.6	
Driver Output Resistance (Sinking)	R_{ON_LN}	$V_{DD} = 12V$, $I_{DL} = 100mA$ (sinking)	$T_A = +25^\circ C$	2.1	2.8	Ω
			$T_A = +125^\circ C$	3.2	4.2	
Reverse Current at DL (Latchup Protection)		(Note 4)	400			mA
Power-Off Pulldown Clamp Voltage		$V_{DD} = 0V$ or floating, $I_{DL} = 1mA$ (sinking)		0.95	1.16	V
Peak Output Current (Sourcing)	I_{PK_LP}	$C_L = 10nF$, $V_{DL} = 0V$		2		A
Peak Output Current (Sinking)	I_{PK_LN}	$C_L = 10nF$, $V_{DL} = 12V$		2		A
INTERNAL BOOTSTRAP DIODE						
Forward Voltage Drop	V_F	$I_{BST} = 100mA$		0.91	1.11	V
Turn-On and Turn-Off Time	t_R	$I_{BST} = 100mA$		40		ns

175V/2A、高速、 半桥MOSFET驱动器

MAX15012/MAX15013

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = V_{BST} = +8V$ to $+12.6V$, $V_{HS} = GND = 0V$, $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $V_{DD} = V_{BST} = +12V$ and $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SWITCHING CHARACTERISTICS FOR HIGH- AND LOW-SIDE DRIVERS ($V_{DD} = V_{BST} = +12V$)						
Rise Time	t_R	$C_L = 1000pF$		7		ns
		$C_L = 5000pF$		33		
		$C_L = 10,000pF$		65		
Fall Time	t_F	$C_L = 1000pF$		7		ns
		$C_L = 5000pF$		33		
		$C_L = 10,000pF$		65		
Turn-On Propagation Delay Time	t_{D_ON}	Figure 1, $C_L = 1000pF$ (Note 4)	CMOS	30	55	ns
			TTL	35	63	
Turn-Off Propagation Delay Time	t_{D_OFF}	Figure 1, $C_L = 1000pF$ (Note 4)	CMOS	30	55	ns
			TTL	35	63	
Delay Matching Between Driver-Low and Driver-High	t_{MATCH}	$C_L = 1000pF$, Figure 1 (Note 4)		2	8	ns
Internal Nonoverlap				1		ns

Note 1: All devices are 100% tested at $T_A = +125^\circ C$. Limits over temperature are guaranteed by design.

Note 2: Ensure that the V_{DD} -to-GND or BST-to-HS transient voltage does not exceed 13.2V.

Note 3: Maximum operating supply voltage (V_{DD}) reduces linearly from 12.6V to 10.5V with its maximum voltage (V_{HS_MAX}) increasing from 125V to 175V. See the *Typical Operating Characteristics* and *Applications Information* sections.

Note 4: Guaranteed by design, not production tested.

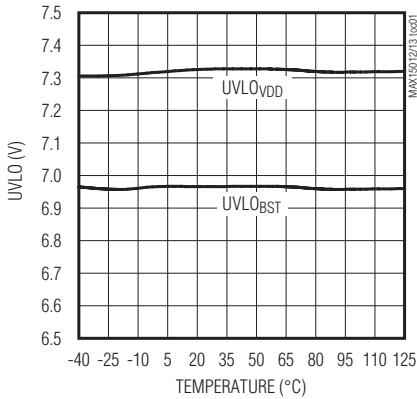
175V/2A、高速、半桥MOSFET驱动器

典型工作特性

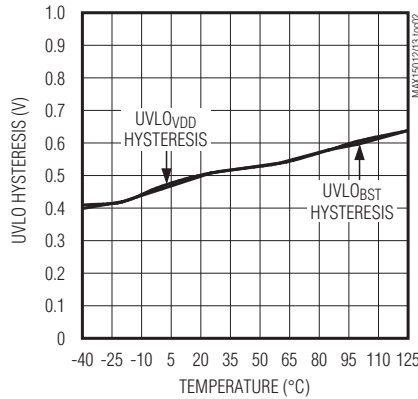
(Typical values are at $V_{DD} = V_{BST} = +12V$ and $T_A = +25^\circ C$, unless otherwise specified.)

MAX15012/MAX15013

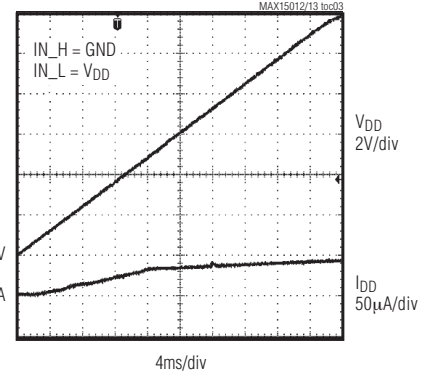
UNDERVOLTAGE LOCKOUT (V_{DD} AND V_{BST} RISING) vs. TEMPERATURE



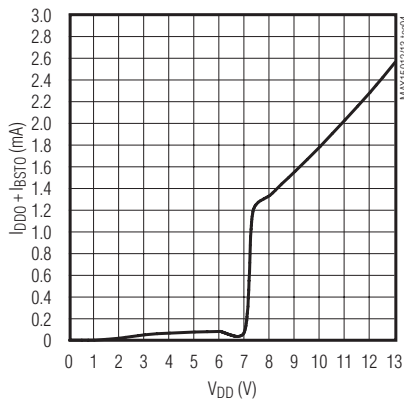
V_{DD} AND BST UNDERVOLTAGE LOCKOUT HYSTERESIS vs. TEMPERATURE



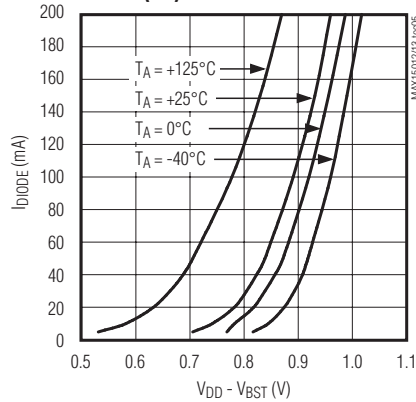
I_{DD} vs. V_{DD}



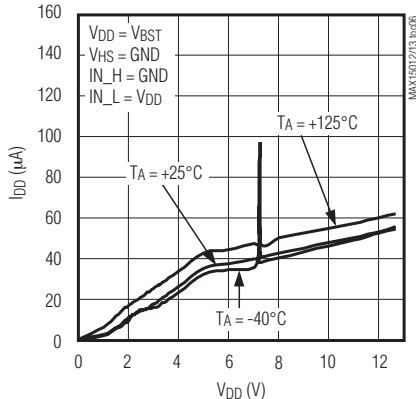
I_{DD} + I_{BSTO} vs. V_{DD} (f_{sw} = 250kHz)



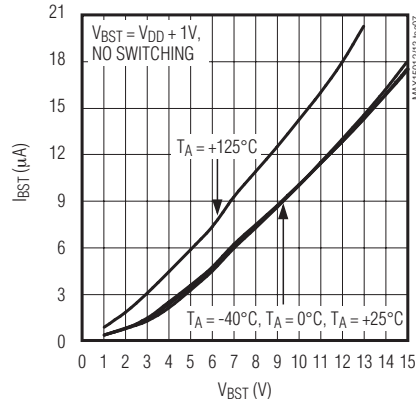
INTERNAL BST DIODE (I-V) CHARACTERISTICS



V_{DD} QUIESCENT CURRENT vs. V_{DD} (NO SWITCHING)



BST QUIESCENT CURRENT vs. BST VOLTAGE

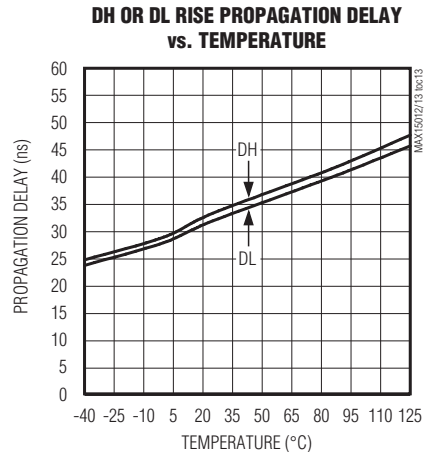
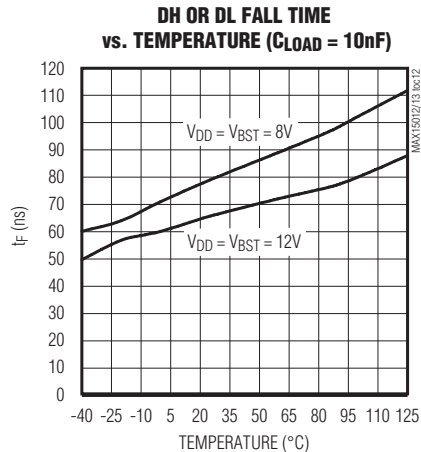
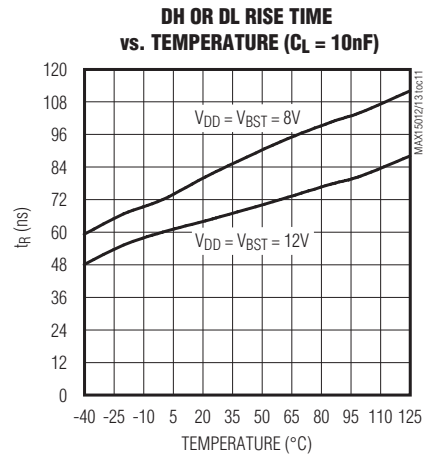
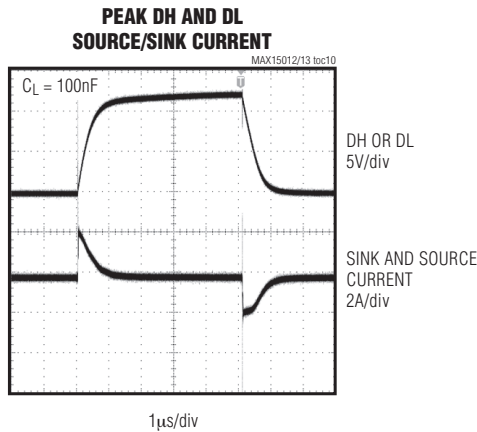
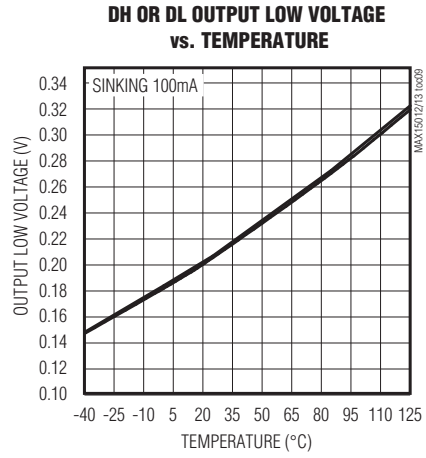
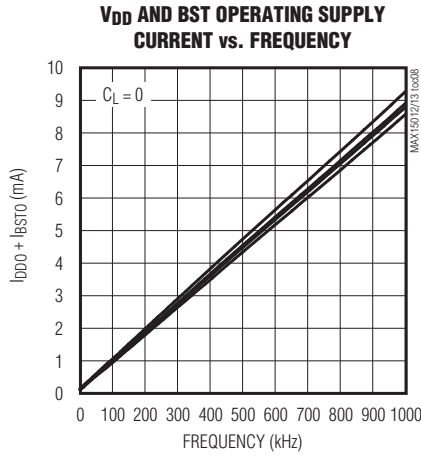


175V/2A、高速、 半桥MOSFET驱动器

MAX15012/MAX15013

典型工作特性(续)

(Typical values are at $V_{DD} = V_{BST} = +12V$ and $T_A = +25^\circ C$, unless otherwise specified.)

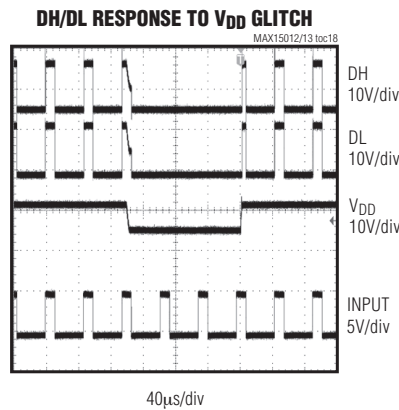
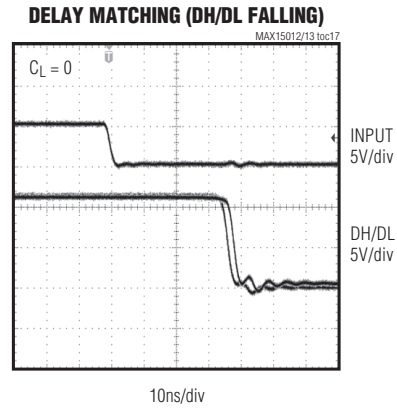
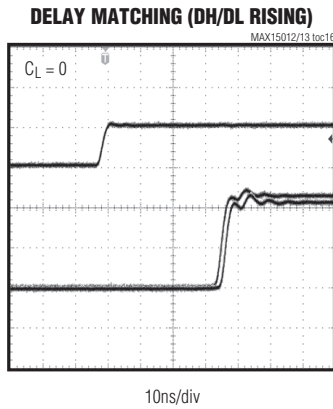
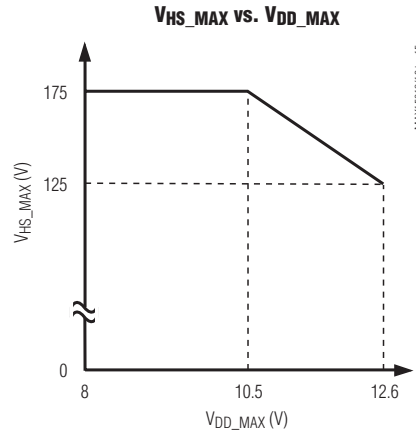
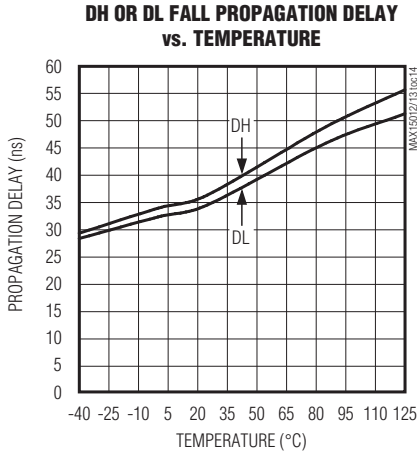


175V/2A、高速、半桥MOSFET驱动器

典型工作特性(续)

(Typical values are at $V_{DD} = V_{BST} = +12V$ and $T_A = +25^\circ C$, unless otherwise specified.)

MAX15012/MAX15013



175V/2A、高速、 半桥MOSFET驱动器

MAX15012/MAX15013

引脚说明

引脚	名称	功能
1	V _{DD}	电源输入。用0.1μF和1μF陶瓷电容并联后旁路V _{DD} 至GND。
2	BST	自举浮动电容连接点。在BST与HS之间连接0.1μF陶瓷电容，用于为高边MOSFET驱动器供电。
3	DH	高边栅极驱动器输出。驱动高边MOSFET栅极。
4	HS	高边MOSFET源极连接点。也是高边驱动器的返回端。
5	IN _H	高边同相逻辑输入。
6	IN _L	低边同相逻辑输入(MAX15012A/MAX15013A)。低边反相逻辑输入(MAX15012B/MAX15013B)。
7	GND	地。GND也是DL驱动器输出和IN _H /IN _L 输入的返回通路。
8	DL	低边栅极驱动输出。驱动低边MOSFET栅极。

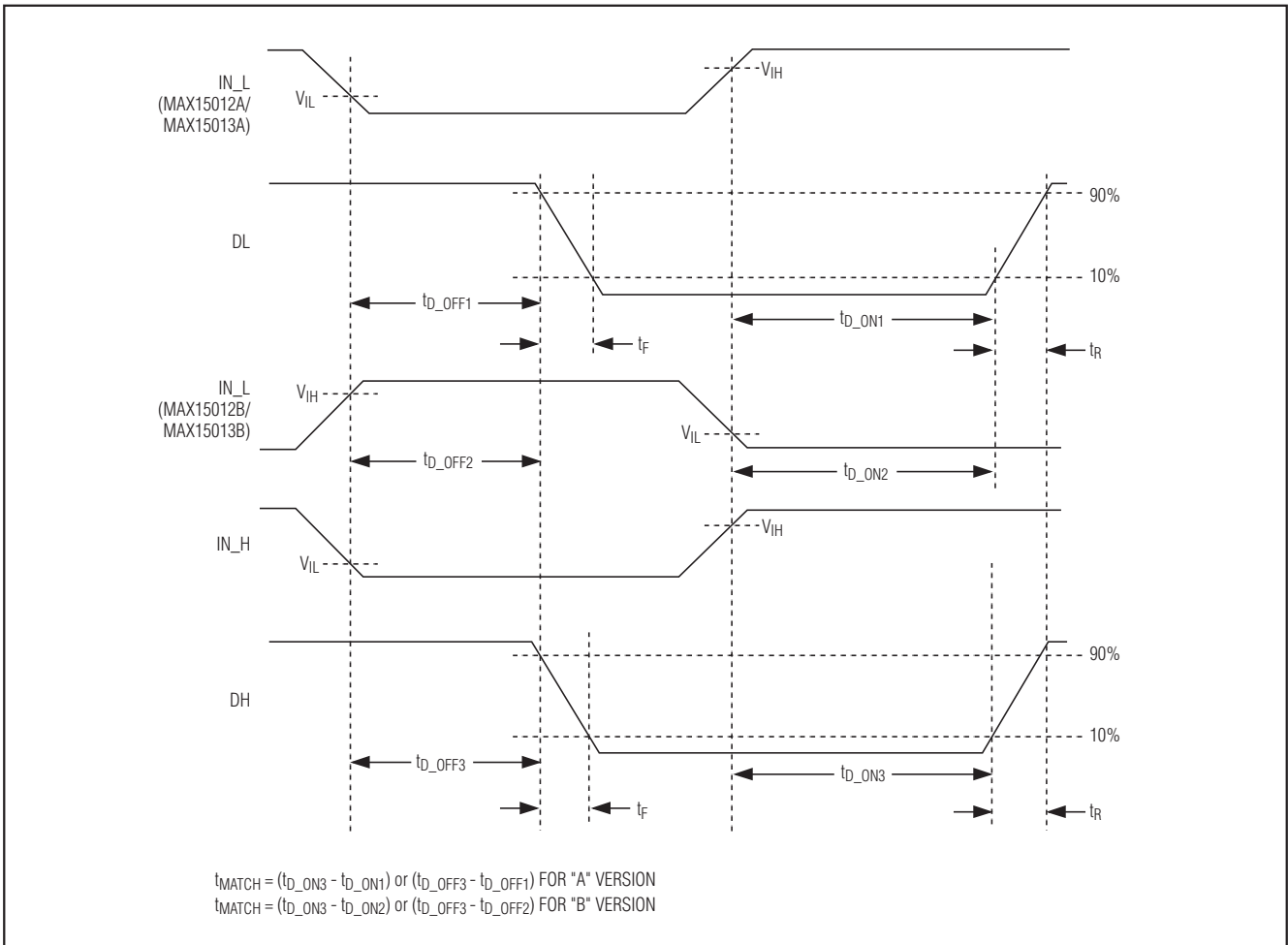


图1. 同相与反相逻辑输入的时序

175V/2A、高速、半桥MOSFET驱动器

MAX15012/MAX15013

详细说明

输出驱动器

MAX15012/MAX15013是175V/2A高速、半桥MOSFET驱动器，工作于+8V至+12.6V供电电压下。这些驱动器在无需任何隔离器件(例如光耦或驱动变压器)的条件下驱动高边开关。高边驱动器通过以地为参考的TTL/CMOS逻辑信号控制。利用低 R_{DS_ON} 的p沟道与n沟道驱动器输出级，提供2A的源出和吸入驱动能力。采用BiCMOS工艺实现了极快的上升/下降时间和低传输延迟。逻辑输入信号至驱动输出的典型传输延迟为35ns，并且传输延迟匹配度典型值为2ns。传输延迟的匹配度与其绝对值具有同等重要的意义。高达175V的电压输入范围相对于电信标准规定的100V瞬态指标绰绰有余。

最大电压(V_{HS_MAX})从125V增大到175V时，最大工作电源(V_{DD})必须在12.6V至10.5V范围内相应的线性降低。参见典型工作特性。

欠压锁定

高边与低边驱动器均具有欠压锁定功能(UVLO)。低边驱动器的 $UVLO_{LOW}$ 门限以地为参考，当 V_{DD} 下降至6.8V以下时，同时拉低两路驱动器输出。高边驱动器有自己的欠压锁定门限($UVLO_{HIGH}$)，以HS为参考，当BST相对于HS下降到低于6.4V时拉低DH。

启动期间，一旦 V_{DD} 升高至 $UVLO$ 门限以上，DL就开始开关动作并跟随 IN_L 逻辑输入变化。此时，自举电容尚未充电，BST-HS电压低于 $UVLO_{BST}$ 。对于同步buck和半桥转换拓扑，自举电容在一个周期内充电，并在BST-HS电压超过 $UVLO_{BST}$ 之后的几个微秒内开始正常工作。在双开关正激拓扑中，BST电容需要一定的充电时间(几百微秒)，使其电压上升到 $UVLO_{BST}$ 以上。

两个 $UVLO$ 门限具有0.5V的典型滞回。应仔细选择自举电容，以避免DH开启和关闭时产生意想不到的振荡。可选择大约20倍于MOSFET总栅极电容的容量。在BST上使用低ESR、X7R电介质的陶瓷电容(一般来讲0.1 μ F的陶瓷电容就足够了)，并在 V_{DD} 至GND之间连接1 μ F和0.1 μ F并联陶瓷电容。由于高边驱动器静态电流所造成的电荷流失，高边MOSFET的连续导通时间受到限制。最大导通时间取决于 C_{BST} 的容量、 I_{BST} (最大40 μ A)和 $UVLO_{BST}$ 。

MAX15012/MAX15013的输出级采用了2.5 Ω 低 R_{DS_ON} 的p沟道与n沟道器件(图腾柱)。可以高速打开和关闭具有高栅极电荷的开关MOSFET。峰值源出和吸入电流典型为2A。从逻辑输入到驱动器输出的传输延迟匹配在8ns内。内部p沟道与n沟道MOSFET具有1ns时间的先开后合逻辑，以避免它们交叉导通。这种内置的先开后合逻辑消除了穿透电流，降低了工作电流和 V_{DD} 上的尖脉冲。DL、DH为高电平时，DL电压约等于 V_{DD} ，DH至HS的电压比 V_{DD} 低一个二极管压降；当它们为低电平时则为0。驱动器在较高的 V_{DD} 下具有更低的 R_{DS_ON} 。更低的 R_{DS_ON} 意味着更高的源出和吸入电流及更快的开关速度。

内部自举二极管

V_{DD} 与BST之间内部接有一个二极管，和外部连接在BST和HS之间的自举电容配合使用。这个二极管在DL低边开关导通时由 V_{DD} 给自举电容充电，而当HS随着高边驱动器的导通被拉高时它又起到隔离 V_{DD} 的作用(参见典型工作电路)。

内部自举二极管具有0.9V的典型正向压降和10ns的典型关断/打开时间。为了降低 V_{DD} 到BST的压降，可在 V_{DD} 与BST之间连接一个外部的肖特基二极管。

驱动器逻辑输入(IN_H 、 IN_L)

MAX15012A/B为CMOS($V_{DD}/2$)逻辑输入驱动器，而MAX15013A/B为TTL兼容的逻辑输入。逻辑输入信号与 V_{DD} 无关。例如，该IC可以由10V电源供电，而逻辑输入可由12V CMOS逻辑提供。而且，无论 V_{DD} 电压为多少，逻辑输入都具有高达14V的尖峰电压保护。TTL与CMOS逻辑输入分别具有250mV和1.6V的滞回，以避免转换期间出现双脉冲。逻辑输入为高阻抗引脚，不可浮空。2.5pF的低输入电容减小了负载效应并增加了开关速度。在内部，通过1M Ω 电阻，同相输入被下拉至GND，反相输入被上拉至 V_{DD} 。在上电时，控制器的PWM输出必须确保具有正确的状态。逻辑输入浮空时， V_{DD} 升高至 $UVLO$ 门限以上后，DH和DL输出被拉低。

175V/2A、高速、半桥MOSFET驱动器

MAX15012/MAX15013

应用信息

电源旁路和接地

需要特别注意MAX15012/MAX15013的旁路和接地。当两个驱动器同相驱动比较大的外部容性负载时，电源和输出中的峰值电流可能会超过4A。电源的跌落和地电位的偏移构成了某种形式的逆变器的负反馈，可能会给延迟和跳变时间带来负面影响。不恰当的器件接地造成的地电位偏移可能也会干扰共用同一交流地返回通路的其它电路。MAX15012/MAX15013带有任何容性负载时， V_{DD} 、DH、DL和/或GND通路上的任何串联电感都会在开关时产生振荡，这是因为 di/dt 非常高。尽可能靠近器件放置一个或多个并联的 $0.1\mu\text{F}$ 陶瓷电容用于旁路 V_{DD} 至GND。使用接地层来减小地返回通路电阻和串联电感。尽可能靠近MAX15012/MAX15013放置外部MOSFET，以减小电路板电感和AC通路电阻。

功率耗散

MAX15012/MAX15013的功率耗散主要来自于内部自举二极管和nMOS FET及pMOS FET的功耗。

对于容性负载，器件的总功耗为：

$$P_D = (C_L \times V_{DD}^2 \times f_{SW}) + (I_{DDO} + I_{BSTO}) \times V_{DD}$$

其中， C_L 为DH和DL上的总容性负载。 V_{DD} 为电源电压， f_{SW} 为转换器的开关频率。 P_D 包括内部自举二极管的功耗。如果使用外部肖特基自举二极管，内部功耗还可降低 P_{DIODE} 。内部自举二极管的功耗(驱动容性负载时)等于每个开关周期通过二极管的电荷乘以最大二极管正向压降($V_f = 1V$)。

$$P_{DIODE} = C_{DH} \times (V_{DD} - 1) \times f_{SW} \times V_f$$

使用内部自举二极管时的总功耗为 P_D ，使用外部肖特基二极管时的总功耗为 $P_D - P_{DIODE}$ 。在 $T_A = +70^\circ\text{C}$ 环境下，8引脚SO封装的器件总功耗必须保持低于 $0.471W$ 的最大值。

布局考虑

MAX15012/MAX15013驱动器源出和吸入很大的电流，以便在开关MOSFET的栅极产生很快的上升和下降沿。如果没有很好地控制连线的长度和阻抗，高 di/dt 会造成无法接受的振荡。在使用MAX15012/MAX15013进行设计时，可遵循如下的PC板布局准则：

- 重要的是要保证 V_{DD} 电压(相对于地)或BST电压(相对于HS)不超出 $13.2V$ 。 V_{DD} 至GND以及BST至HS高于 $13.2V$ 的电压尖峰会导致器件损坏。在 V_{DD} 至GND，以及BST至HS之间，尽量靠近器件放置一个或多个低ESL的 $0.1\mu\text{F}$ 陶瓷去耦电容。陶瓷去耦电容应至少20倍于被驱动的栅极电容。
- MOSFET栅极与器件之间有两个交流电流环。拉低栅极电压时，MOSFET类似于一个从栅极到源极的大电容。有效电流环路为：MOSFET驱动器输出(DL或DH)—MOSFET栅极—MOSFET源极—MOSFET驱动器返回端(GND或HS)。当拉高MOSFET栅极电压时，有效电流环路为：MOSFET驱动器输出(DL或DH)—MOSFET栅极—MOSFET源极—驱动器去耦电容返回端—去耦电容正端—MOSFET驱动器供电引脚。去耦电容可能是连接在BST和HS之间的浮动电容，或者是 V_{DD} 的去耦电容。布局时必须仔细处理上述交流电流环，使其物理长度和阻抗最小。

175V/2A、高速、半桥MOSFET驱动器

典型应用电路

MAX15012/MAX15013

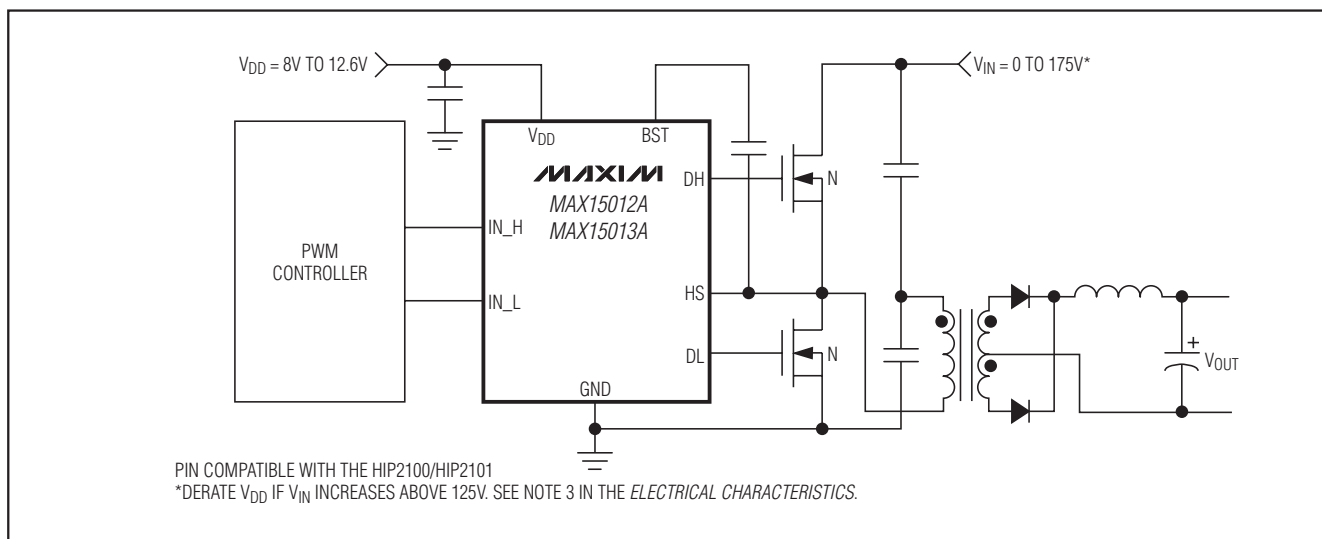


图2. MAX15012A/MAX15013A 用于半桥转换电路

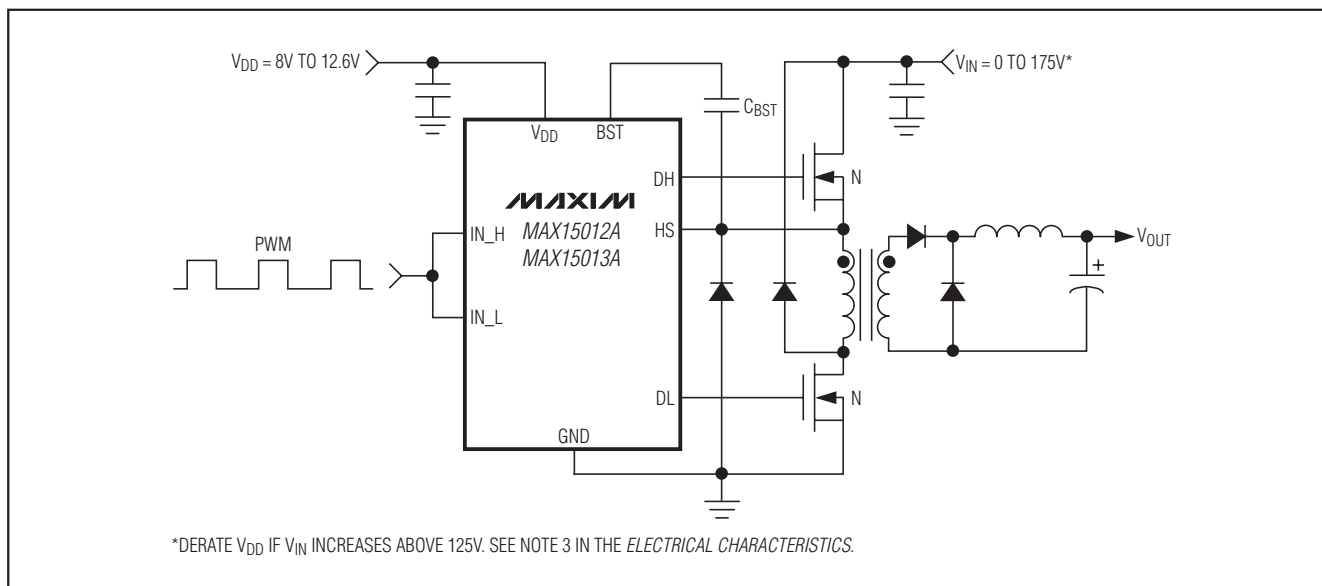
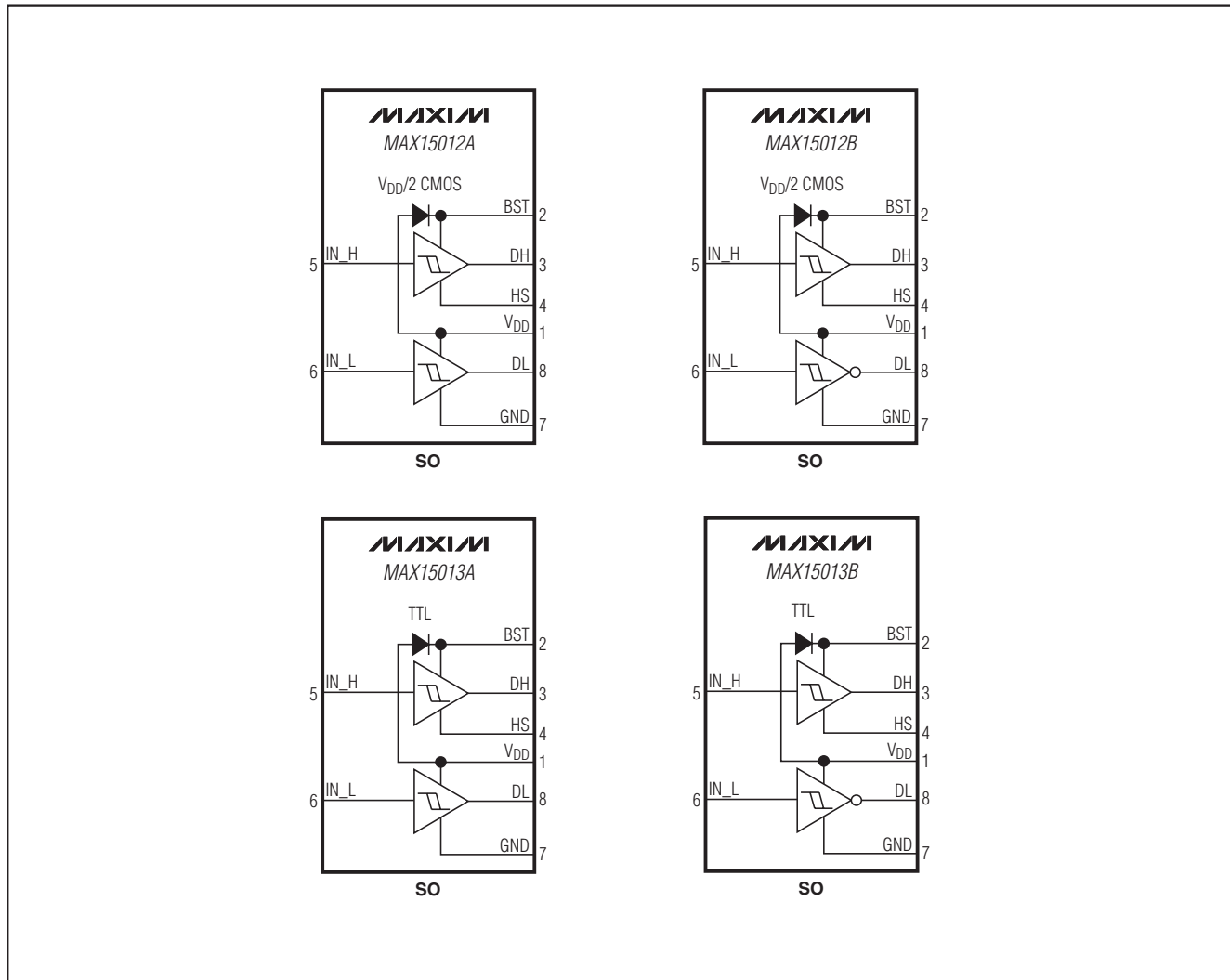


图3. 双开关正激转换电路

175V/2A、高速、 半桥MOSFET驱动器

MAX15012/MAX15013

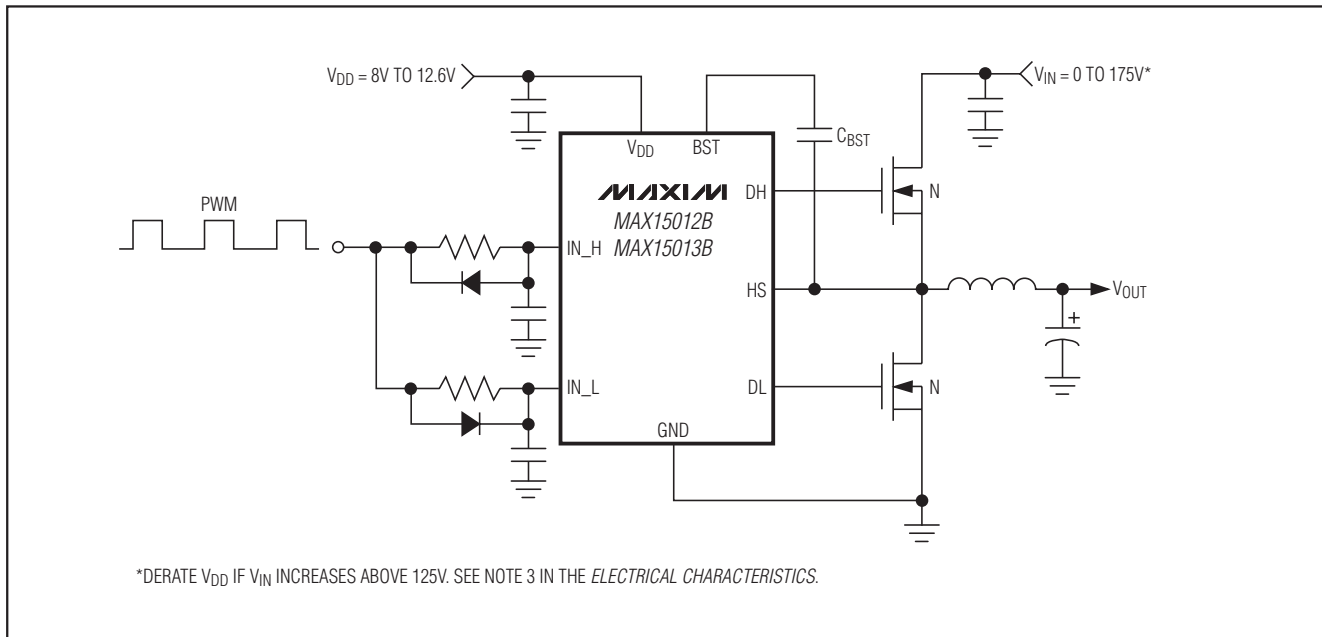
功能框图



175V/2A、高速、半桥MOSFET驱动器

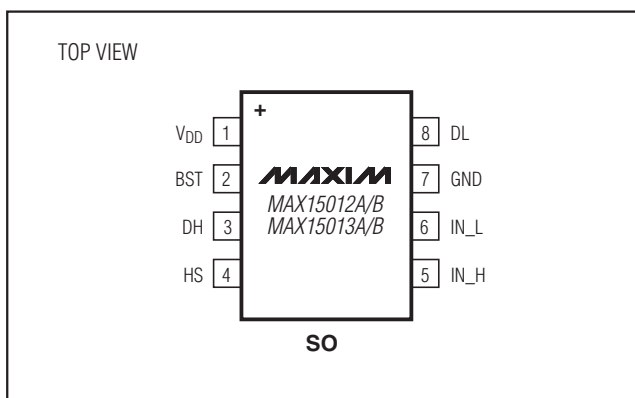
典型工作电路

MAX15012/MAX15013



引脚配置

芯片信息



TRANSISTOR COUNT: 790

PROCESS: HV BiCMOS

175V/2A、高速、 半桥MOSFET驱动器

MAX15012/MAX15013

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.053	0.069	1.35	1.75
A1	0.004	0.010	0.10	0.25
B	0.014	0.019	0.35	0.49
C	0.007	0.010	0.19	0.25
e	0.050 BSC		1.27 BSC	
E	0.150	0.157	3.80	4.00
H	0.228	0.244	5.80	6.20
L	0.016	0.050	0.40	1.27

VARIATIONS:

DIM	INCHES		MILLIMETERS		N	MS012
	MIN	MAX	MIN	MAX		
D	0.189	0.197	4.80	5.00	8	AA
D	0.337	0.344	8.55	8.75	14	AB
D	0.386	0.394	9.80	10.00	16	AC

TOP VIEW

FRONT VIEW

SIDE VIEW

NOTES:

1. D&E DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15mm (.006").
3. LEADS TO BE COPLANAR WITHIN 0.10mm (.004").
4. CONTROLLING DIMENSION: MILLIMETERS.
5. MEETS JEDEC MS012.
6. N = NUMBER OF PINS.

DALLAS SEMICONDUCTOR		MAXIM	
PROPRIETARY INFORMATION			
TITLE: PACKAGE OUTLINE, .150" SOIC			
APPROVAL	DOCUMENT CONTROL NO. 21-0041	REV. B	1/1

MAXIM北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

14 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**