

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

概述

MAX15022为双输出、脉宽调制(PWM)降压型DC-DC调节器，带有两路LDO控制器。该器件工作在2.5V至5.5V输入电压范围，每路输出电压可在0.6V与输入电压(V_{AVIN})之间调节。MAX15022能够提供高达4A(调节器1)和2A(调节器2)的输出电流，带有两路LDO控制器，LDO控制器用于驱动两个外部PNP晶体管，提供两路额外的输出。该器件还能够在500kHz至4MHz之间调节开关频率，从而在尺寸和性能之间进行平衡，实现优化设计。

MAX15022采用外部补偿电压模式控制架构，提供优异的噪声抑制，并可灵活选择电感值和电容类型。两路开关调节器可工作在180°错相模式，能够大大降低输入纹波电流的RMS，减小输入旁路电容尺寸。

在上电和断电过程中，MAX15022具有跟踪(同步/比例)或排序功能。上电排序时，器件能够无干扰地进入预偏置输出。

此外，器件还可提供带有滞回的欠压锁定和数字软启动/软停止功能，从而消除上电和断电过程的干扰。保护功能包括无损耗逐周期限流、打嗝式输出短路保护以及热关断。

MAX15022提供节省空间的5mm x 5mm、28引脚TQFN-EP封装，工作于-40°C至+125°C温度范围。

应用

RFID读卡器
以太网供电(PoE) IP电话
汽车多媒体设备
多电压供电系统
网络/电信

订购信息

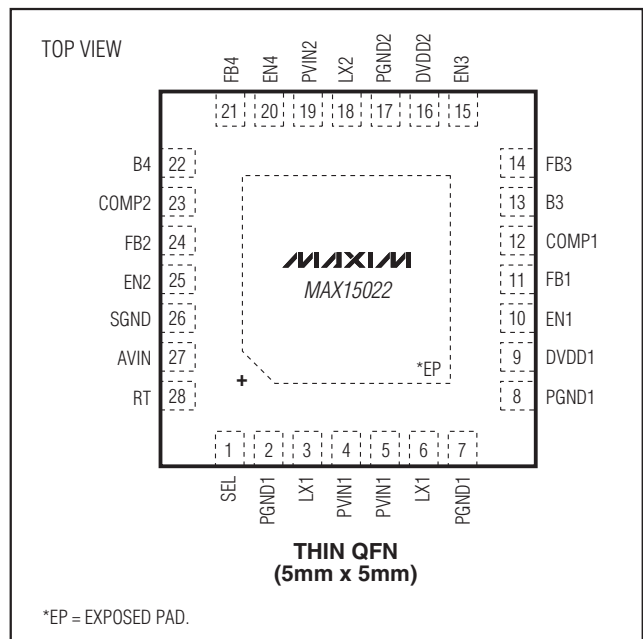
| PART | TEMP RANGE | PIN-PACKAGE |
|--------------|-----------------|-------------|
| MAX15022ATI+ | -40°C to +125°C | 28 TQFN-EP* |

+表示无铅封装。
*EP = 裸焊盘。

特性

- ◆ 2.5V至5.5V输入电压范围
- ◆ 双输出同步降压调节器
- ◆ 内置开关支持4A和2A输出电流
- ◆ 180°错相工作
- ◆ 输出电压可调范围为0.6V至 V_{AVIN}
- ◆ 两路LDO控制器
- ◆ 无损耗逐周期电流检测
- ◆ 外部补偿提供更灵活的设计
- ◆ 数字软启动和软停止支持跟踪应用
- ◆ 排序过程中，数字软启动可进入预偏置负载
- ◆ 排序或同步/比例跟踪
- ◆ 500kHz至4MHz可编程开关频率
- ◆ 热关断和打嗝式短路保护
- ◆ 30 μ A关断电流
- ◆ 100%最大占空比
- ◆ 节省空间(5mm x 5mm)的28引脚TQFN封装

引脚配置



双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

ABSOLUTE MAXIMUM RATINGS

| | |
|---|-------------------------------------|
| AVIN, PVIN_, B_, DVDD_, EN_, FB_, RT, SEL to SGND | -0.3V to +6V |
| COMP_ to SGND | -0.3V to (V _{AVIN} + 0.3V) |
| PGND_ to SGND | -0.3V to +0.3V |
| LX Current (Note 1) | |
| Regulator 1 | 6A |
| Regulator 2 | 3A |
| Current into Any Pin Other than PVIN_, LX_ and PGND_ | ±50mA |

| | |
|---|-----------------|
| Continuous Power Dissipation (T _A = +70°C) | |
| 28-Pin TQFN (derate 34.5mW/°C above +70°C) | 2758.6mW |
| Junction-to-Case Thermal Resistance (θ _{JC})(Note 2) | 2°C/W |
| Junction-to-Ambient Thermal Resistance (θ _{JA})(Note 2) | 29°C/W |
| Operating Temperature Range | -40°C to +125°C |
| Junction Temperature | +150°C |
| Storage Temperature Range | -60°C to +150°C |
| Lead Temperature (soldering, 10s) | +300°C |

Note 1: LX has internal diodes to PGND_ and PVIN_. Applications that forward bias these diodes should take care not to exceed the IC's package power dissipation limits.

Note 2: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations see www.maxim-ic.com.cn/thermal-tutorial.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{AVIN} = V_{PVIN_} = V_{DVDD_} = 3.3V, V_{PGND_} = V_{SGND} = 0V, R_T = 25kΩ, and T_A = T_J = -40°C to +125°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 3)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|---|--------|---|-------|-------------------------|-------|--------------|
| SYSTEM SPECIFICATIONS | | | | | | |
| Input-Voltage Range | | V _{AVIN} = V _{PVIN1} = V _{PVIN2} = V _{DVDD1} = V _{DVDD2} | 2.5 | | 5.5 | V |
| Undervoltage Lockout Threshold | | AVIN rising | 2.1 | 2.2 | 2.3 | V |
| Undervoltage Lockout Hysteresis | | | | 0.12 | | V |
| Operating Supply Current | | V _{EN_} = 1.3V, V _{FB_} = 0.8V | | 3.5 | 6 | mA |
| Shutdown Supply Current | | V _{EN_} = 0V | | 30 | 65 | μA |
| PWM DIGITAL SOFT-START/SOFT-STOP | | | | | | |
| Soft-Start/Soft-Stop Duration | | | | 4096 | | Clock Cycles |
| Reference Voltage Steps | | | | 64 | | Steps |
| PWM ERROR AMPLIFIERS | | | | | | |
| FB1, FB2 Input Bias Current | | | -1 | | +1 | μA |
| FB1, FB2 Voltage Set-Point | | | 0.593 | 0.599 | 0.605 | V |
| COMP1, COMP2 Voltage Range | | I _{COMP_} = -250μA to +250μA | 0.3 | V _{AVIN} - 0.5 | | V |
| Error-Amplifier Open-Loop Gain | | | | 80 | | dB |
| Error-Amplifier Unity-Gain Bandwidth | | | | 12 | | MHz |

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

MAX15022

ELECTRICAL CHARACTERISTICS (continued)

($V_{AVIN} = V_{PVIN} = V_{DVDD} = 3.3V$, $V_{PGND} = V_{SGND} = 0V$, $R_T = 25k\Omega$, and $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|--|--------|---|-------|-------|-------|--------------|
| LDO CONTROLLERS | | | | | | |
| FB3, FB4 Input Bias Current | | | -250 | | +250 | nA |
| FB3, FB4 Voltage Set-point | | 5mA sink current, $V_{B-} = 0.5V$ to $5.5V$ | 0.585 | 0.600 | 0.615 | V |
| FB3, FB4 to B3, B4 Transconductance | | 2.5mA to 10mA sink current, $V_{B-} = 0.5V$ to $5.5V$ | 0.56 | 1.20 | 2.30 | S |
| B3, B4 Driver Sink Current | | $V_{FB3}, V_{FB4} = 0V$, $V_{B-} = 0.5V$ to $5.5V$ | 20 | | | mA |
| LDO Soft-Start Duration | | | | 512 | | Clock Cycles |
| LDO Reference Voltage Steps | | | | 64 | | Steps |
| POWER MOSFETS | | | | | | |
| Regulator 1 p-Channel MOSFET $R_{DS(on)}$ | | $V_{DVDD1} = 5V$ | | 50 | 90 | $m\Omega$ |
| Regulator 1 n-Channel MOSFET $R_{DS(on)}$ | | $V_{DVDD1} = 5V$ | | 30 | 50 | $m\Omega$ |
| Regulator 1 Gate Charge | | $V_{DVDD1} = 5V$ | | 8 | | nC |
| Maximum LX1 RMS Current | | | | 4 | | A |
| Regulator 2 p-Channel MOSFET $R_{DS(on)}$ | | $V_{DVDD2} = 5V$ | | 100 | 180 | $m\Omega$ |
| Regulator 2 n-Channel MOSFET $R_{DS(on)}$ | | $V_{DVDD2} = 5V$ | | 60 | 100 | $m\Omega$ |
| Regulator 2 Gate Charge | | $V_{DVDD2} = 5V$ | | 4 | | nC |
| Maximum LX2 RMS Current | | | | 2 | | A |
| PWM CURRENT LIMIT AND HICCUP MODE | | | | | | |
| Regulator 1 Peak Current Limit | | $V_{PVIN} = V_{AVIN} = 3.3V$ | 4.5 | 4.9 | 5.3 | A |
| | | $V_{PVIN} = V_{AVIN} = 2.5V$ | 3.40 | 3.65 | 3.95 | |
| Regulator 1 Valley Current Limit | | $V_{PVIN} = V_{AVIN} = 3.3V$ | 4.0 | 5.0 | 5.65 | A |
| | | $V_{PVIN} = V_{AVIN} = 2.5V$ | 3.0 | 3.7 | 4.25 | |
| Regulator 2 Peak Current Limit | | $V_{PVIN} = V_{AVIN} = 3.3V$ | 2.25 | 2.45 | 2.65 | A |
| | | $V_{PVIN} = V_{AVIN} = 2.5V$ | 1.70 | 1.85 | 1.98 | |
| Regulator 2 Valley Current Limit | | $V_{PVIN} = V_{AVIN} = 3.3V$ | 2.0 | 2.5 | 2.83 | A |
| | | $V_{PVIN} = V_{AVIN} = 2.5V$ | 1.5 | 1.85 | 2.13 | |
| Number of Cumulative Current-Limit Events to Hiccup | NCL | | | 4 | | Clock Cycles |
| Number of Consecutive Noncurrent Limit Cycles to Clear NCL | NCLR | | | 3 | | Clock Cycles |
| Hiccup Timeout | NHT | | | 8192 | | Clock Cycles |

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

MAX15022

ELECTRICAL CHARACTERISTICS (continued)

($V_{AVIN} = V_{PVIN} = V_{DVDD} = 3.3V$, $V_{PGND} = V_{SGND} = 0V$, $R_T = 25k\Omega$, and $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

| PARAMETER | SYMBOL | CONDITIONS | MIN | TYP | MAX | UNITS |
|--------------------------------|----------|--|------------------------|-----------------------|-------|------------|
| ENABLE/SEL | | | | | | |
| EN_ Threshold | | V_{EN_rising} | 1.207 | 1.225 | 1.243 | V |
| EN_ Hysteresis | | | | 0.12 | | V |
| EN_ Input Current | | | -2.5 | | +2.5 | μA |
| SEL High Threshold | | | $0.85 \times V_{AVIN}$ | | | V |
| SEL Low Threshold | | | | $0.2 \times V_{AVIN}$ | | V |
| SEL Input Bias Current | | Present only during startup | -100 | | +100 | μA |
| OSCILLATOR | | | | | | |
| Switching Frequency Range | f_{sw} | $f_{sw} = 4MHz \times [V_{RT}(V)/1.067(V)]$ (Note 4) | | | 4000 | kHz |
| Oscillator Accuracy | | $f_{sw} \leq 1500kHz$ | -6 | | +6 | % |
| | | $f_{sw} > 1500kHz$ | -10 | | +10 | |
| Phase Shift Between Regulators | | | | 180 | | Degrees |
| RT Current | | $0 < V_{RT} < 1.067V$ | 31.30 | 32.00 | 32.58 | μA |
| RT Voltage Range | V_{RT} | | 0.130 | | 1.067 | V |
| Minimum Controllable On-Time | | | | 60 | | ns |
| Minimum Controllable Off-Time | | | | 60 | | ns |
| PWM Ramp Amplitude | | | | $V_{AVIN}/4$ | | V |
| PWM Ramp Valley | | | | 0.3 | | V |
| THERMAL SHUTDOWN | | | | | | |
| Thermal Shutdown Temperature | | Temperature rising | | +160 | | $^\circ C$ |
| Thermal Shutdown Hysteresis | | | | 15 | | $^\circ C$ |

Note 3: Specifications are 100% production tested at $T_A = +25^\circ C$ and $T_A = +125^\circ C$. Maximum and minimum specifications over temperature are guaranteed by design.

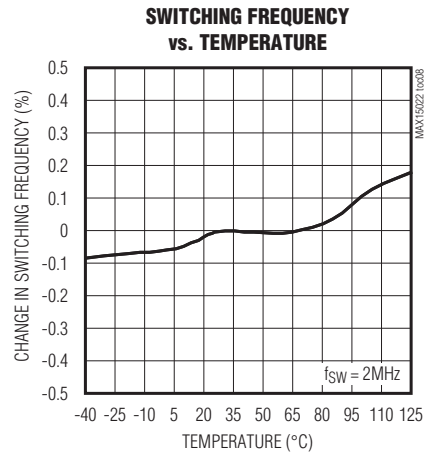
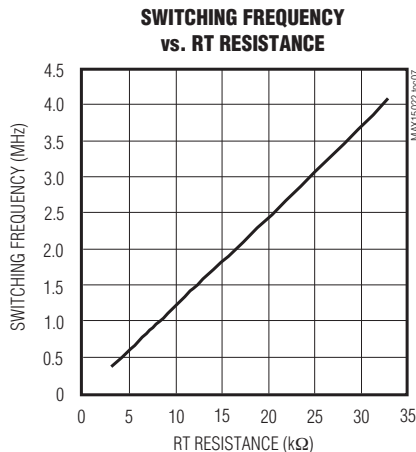
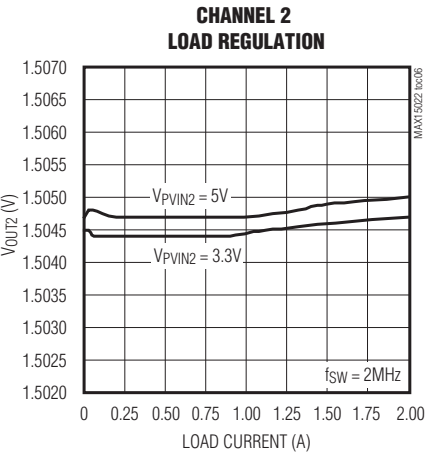
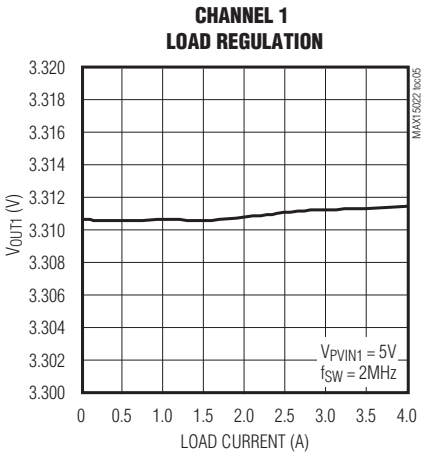
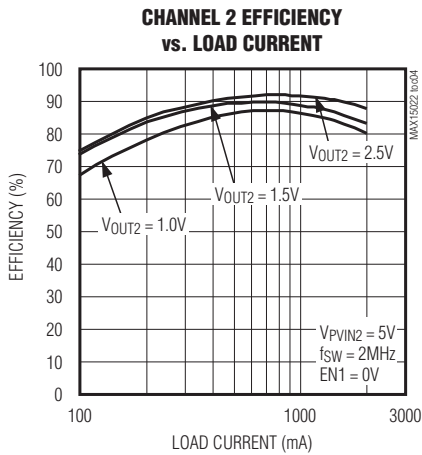
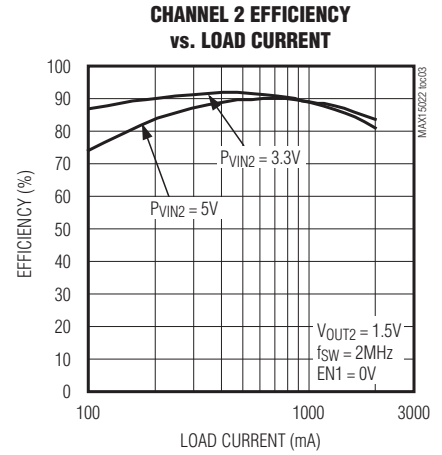
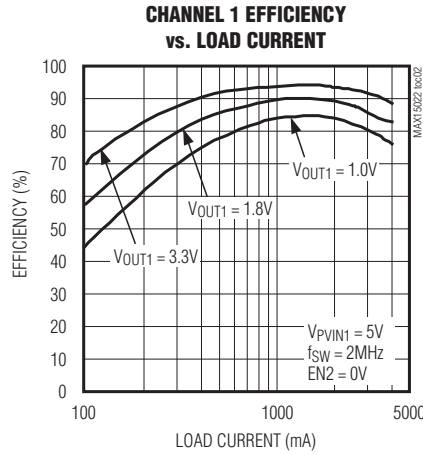
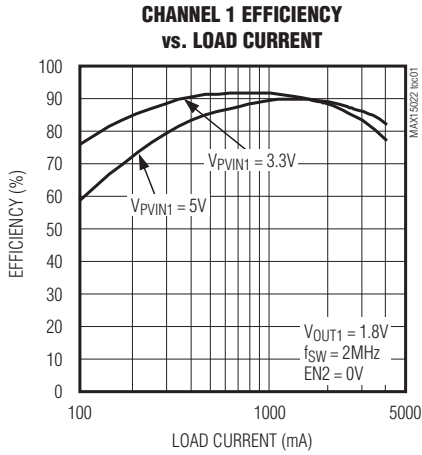
Note 4: When operating with $V_{AVIN} = 2.5V$, the maximum operating frequency should be derated to 3MHz.

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

典型工作特性

($V_{AVIN} = V_{DVDD1} = V_{DVDD2} = V_{PVIN1} = V_{PVIN2} = 5V$, $V_{OUT1} = 3.3V$, $V_{OUT2} = 1.5V$, $V_{PGND_} = 0V$, $R_T = 16.5k\Omega$, $T_A = +25^\circ C$, unless otherwise noted.)

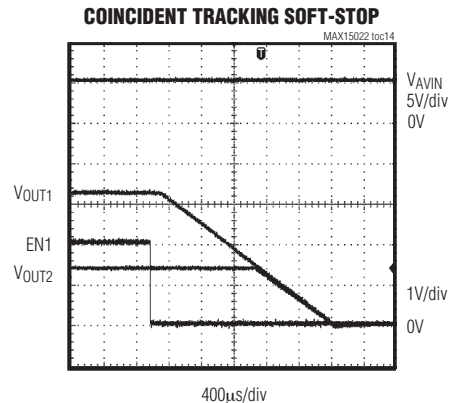
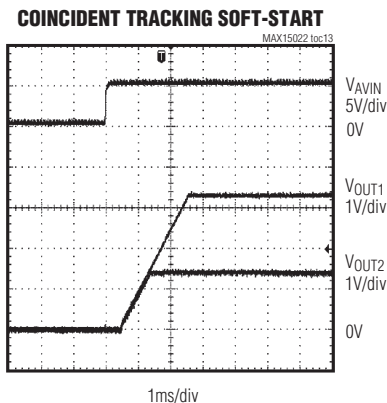
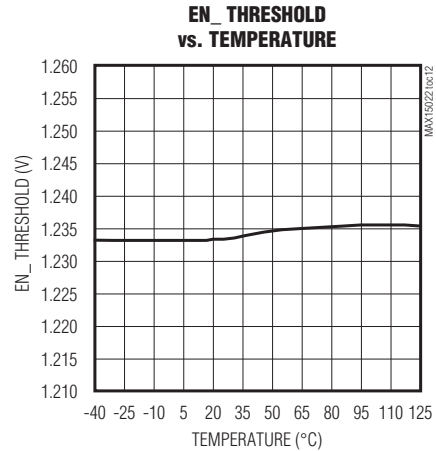
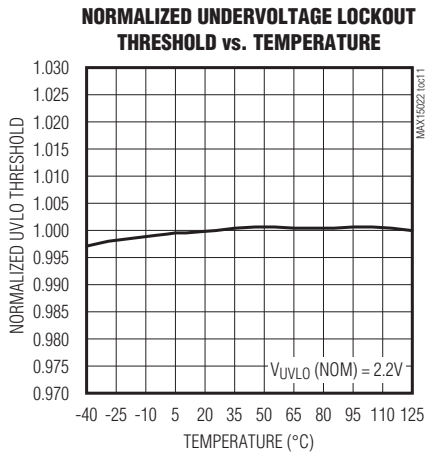
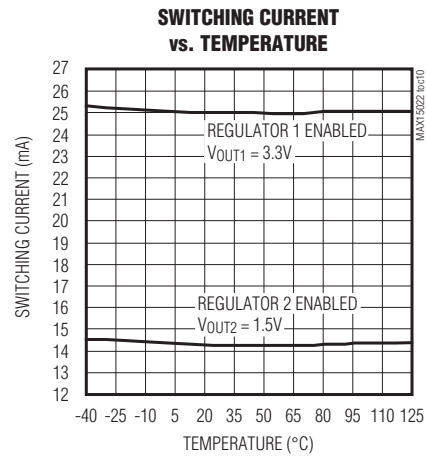
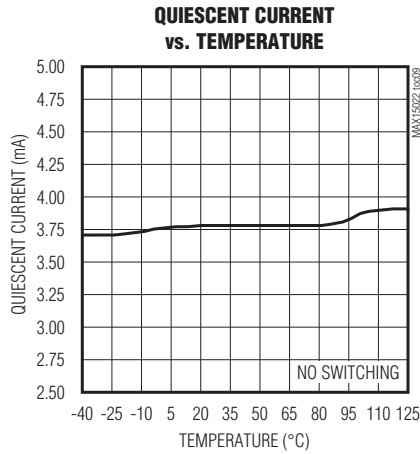
MAX15022



双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

典型工作特性(续)

($V_{AVIN} = V_{DVDD1} = V_{DVDD2} = V_{PVIN1} = V_{PVIN2} = 5V$, $V_{OUT1} = 3.3V$, $V_{OUT2} = 1.5V$, $V_{PGND_} = 0V$, $R_T = 16.5k\Omega$. $T_A = +25^\circ C$, unless otherwise noted.)

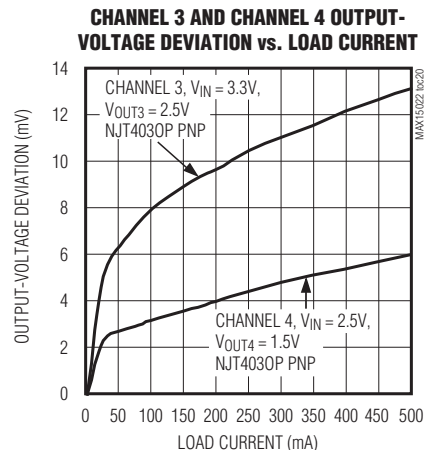
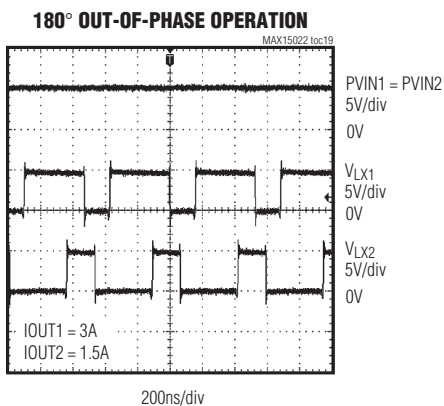
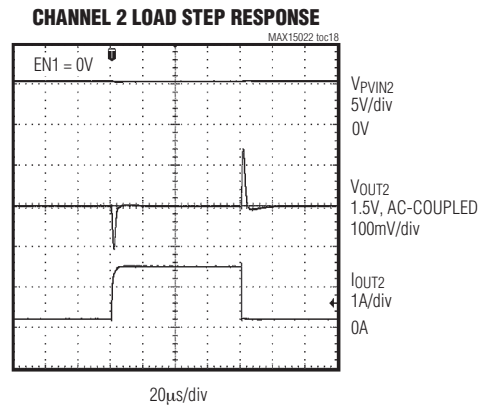
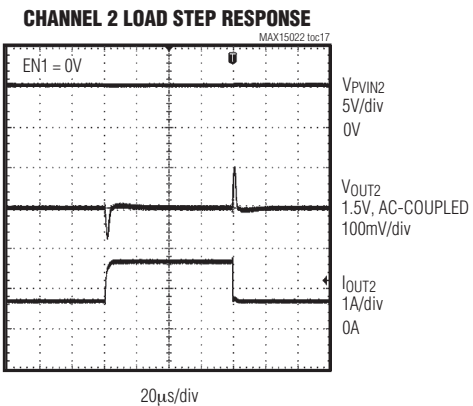
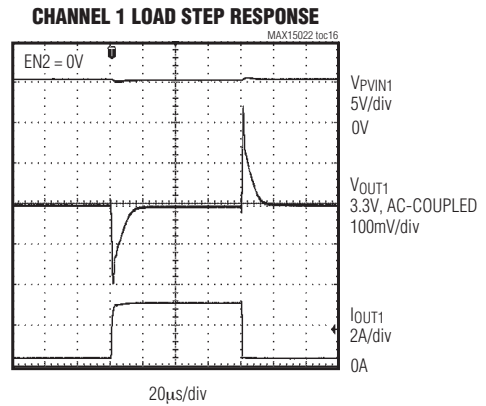
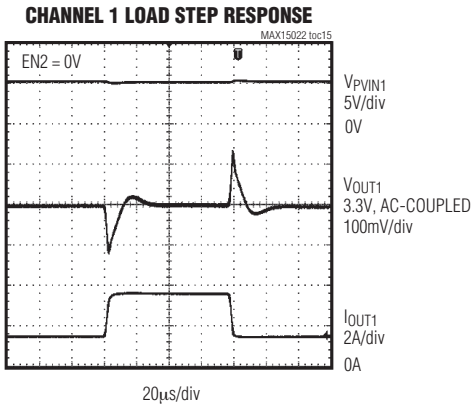


双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

典型工作特性(续)

($V_{AVIN} = V_{DVDD1} = V_{DVDD2} = V_{PVIN1} = V_{PVIN2} = 5V$, $V_{OUT1} = 3.3V$, $V_{OUT2} = 1.5V$, $V_{PGND_} = 0V$, $R_T = 16.5k\Omega$, $T_A = +25^\circ C$, unless otherwise noted.)

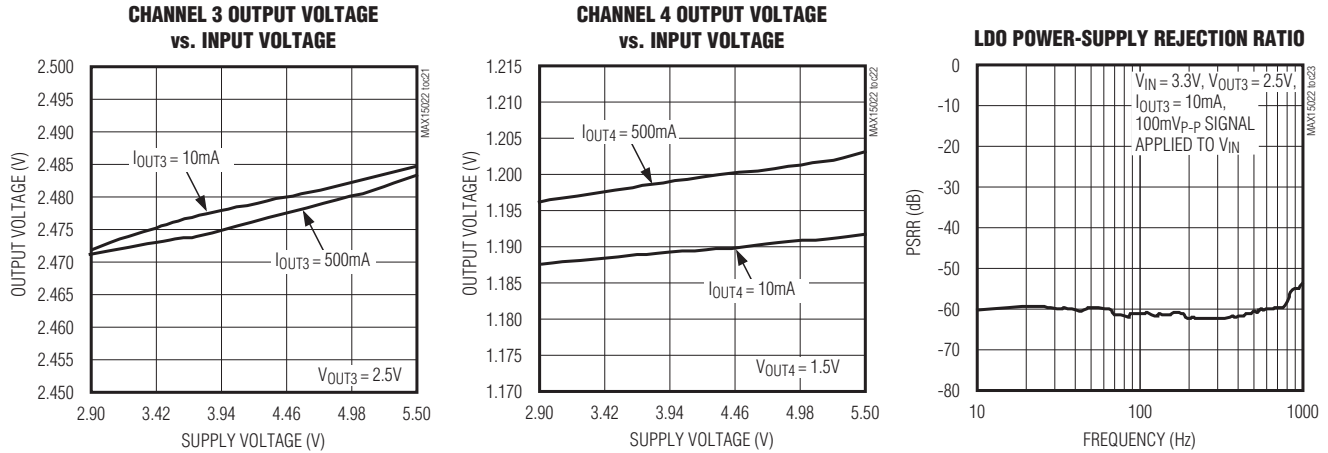
MAX15022



双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

典型工作特性(续)

($V_{AVIN} = V_{DVDD1} = V_{DVDD2} = V_{PVIN1} = V_{PVIN2} = 5V$, $V_{OUT1} = 3.3V$, $V_{OUT2} = 1.5V$, $V_{PGND_} = 0V$, $R_T = 16.5k\Omega$, $T_A = +25^\circ C$, unless otherwise noted.)



引脚说明

| 引脚 | 名称 | 功能 |
|---------|-------|---|
| 1 | SEL | 跟踪/排序选择输入。SEL连接至SGND，将器件配置为排序器；SEL连接至AVIN，用于跟踪作为主电源的输出1；SEL悬空，用于跟踪作为主电源的输出2。将较高电压输出作为主电源，较低电压输出作为从电源。 |
| 2, 7, 8 | PGND1 | 调节器1的功率地连接端。将输入和输出滤波电容的负极连接到PGND1。在靠近输入旁路电容的负极处通过单点将PGND1连接至SGND。 |
| 3, 6 | LX1 | 调节器1的电感连接端。LX1是调节器1的内部高边p沟道MOSFET漏极与内部同步n沟道MOSFET漏极的连接点。 |
| 4, 5 | PVIN1 | 调节器1输入电源。将PVIN1连接到外部2.5V至5.5V电源，采用一只1 μ F (最小值)陶瓷电容旁路PVIN1至PGND1。 |
| 9 | DVDD1 | 调节器1的开关驱动器电源，外部连接至PVIN1。 |
| 10 | EN1 | 调节器1的使能输入。当配置为排序器时，EN1必须大于1.225V (典型值)，使PWM控制器开始调节输出1。当配置为跟踪器时，将EN1连接至调节器2输出电阻分压器的中心抽头。 |
| 11 | FB1 | 调节器1的反馈调节点。FB1连接至调节器1输出与SGND之间的电阻分压器中心抽头，用来设置输出电压。FB1电压稳压至0.6V (典型值)。 |
| 12 | COMP1 | 调节器1的误差放大器输出，COMP1连接补偿反馈网络。 |

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

引脚说明(续)

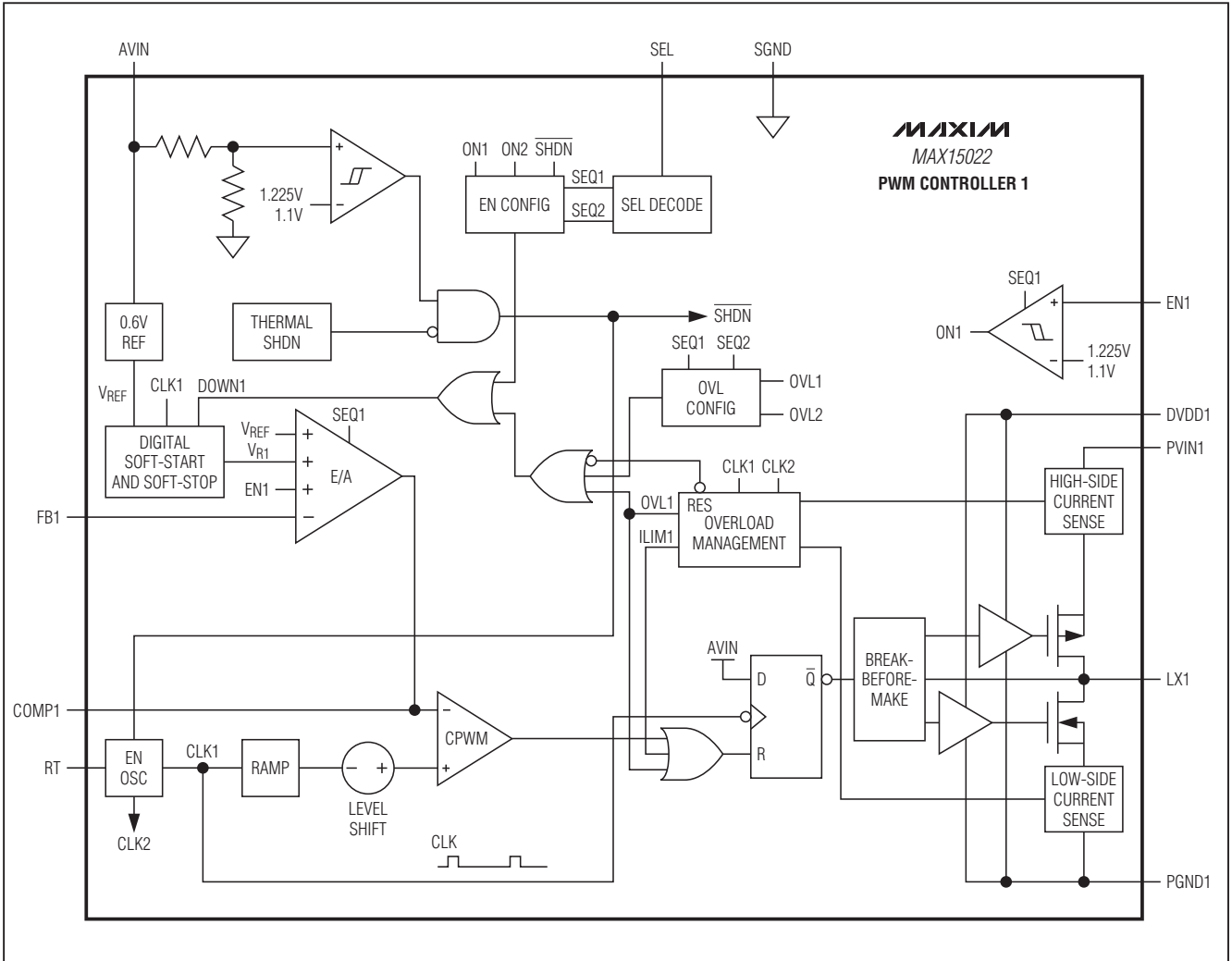
MAX15022

| 引脚 | 名称 | 功能 |
|----|-------|---|
| 13 | B3 | LDO控制器3的跨导放大器漏极开路输出。B3接外部PNP晶体管的基极，以获得稳压输出3。 |
| 14 | FB3 | LDO控制器3的反馈调节点，将其连接到输出3与SGND之间的电阻分压器中心抽头，用于设置输出电压。FB3电压稳压至0.6V (典型值)。 |
| 15 | EN3 | LDO控制器3的LDO使能输入。EN3必须高于1.225V (典型值)，使LDO控制器开始调节稳压输出3。 |
| 16 | DVDD2 | 调节器2开关驱动器电源，外部连接至PVIN2。 |
| 17 | PGND2 | 调节器2的功率地连接端，将输入和输出滤波电容的负极连接到PGND2。在靠近输入旁路电容的负极处通过单点将PGND2连接至SGND。 |
| 18 | LX2 | 调节器2的电感连接端，LX2是调节器2的内部高边p沟道MOSFET漏极与内部同步n沟道MOSFET漏极的连接点。 |
| 19 | PVIN2 | 调节器2输入电源，将其连接到外部2.5V至5.5V电源，采用一只1 μ F (最小值)陶瓷电容旁路PVIN2至PGND2。 |
| 20 | EN4 | LDO控制器4的LDO使能输入。EN4必须高于1.225V (典型值)，使LDO控制器开始调节稳压输出4。 |
| 21 | FB4 | LDO控制器4的反馈调节点，将其连接到输出4与SGND之间的电阻分压器中心抽头，用于设置输出电压。FB4电压稳压至0.6V (典型值)。 |
| 22 | B4 | LDO控制器4的跨导放大器漏极开路输出，B4接外部PNP晶体管的基极，以获得稳压输出4。 |
| 23 | COMP2 | 调节器2的误差放大器输出，COMP2接补偿反馈网络。 |
| 24 | FB2 | 调节器2的反馈调节点，将其连接至调节器2输出与SGND之间的电阻分压器中心抽头，用来设置输出电压。FB2电压稳压至0.6V (典型值)。 |
| 25 | EN2 | 调节器2的使能输入。当配置为排序器时，EN2必须大于1.225V (典型值)，使PWM控制器开始调节输出2。当配置为跟踪器时，将EN2连接至调节器1输出电阻分压器的中心抽头。 |
| 26 | SGND | 信号地。在靠近输入旁路电容负极处通过单点将SGND与PGND_连接在一起。 |
| 27 | AVIN | 输入电压，采用一只100nF (最小值)陶瓷电容旁路AVIN至SGND。 |
| 28 | RT | 振荡器定时电阻连接端。RT和SGND之间连接一个4.2k Ω 至33k Ω 的电阻，将开关频率设置在500kHz至4MHz之间。 |
| — | EP | 裸焊盘。将EP连接至较大的SGND覆铜面，以改善散热条件。不要将其用作主要的SGND连接端。 |

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

MAX15022

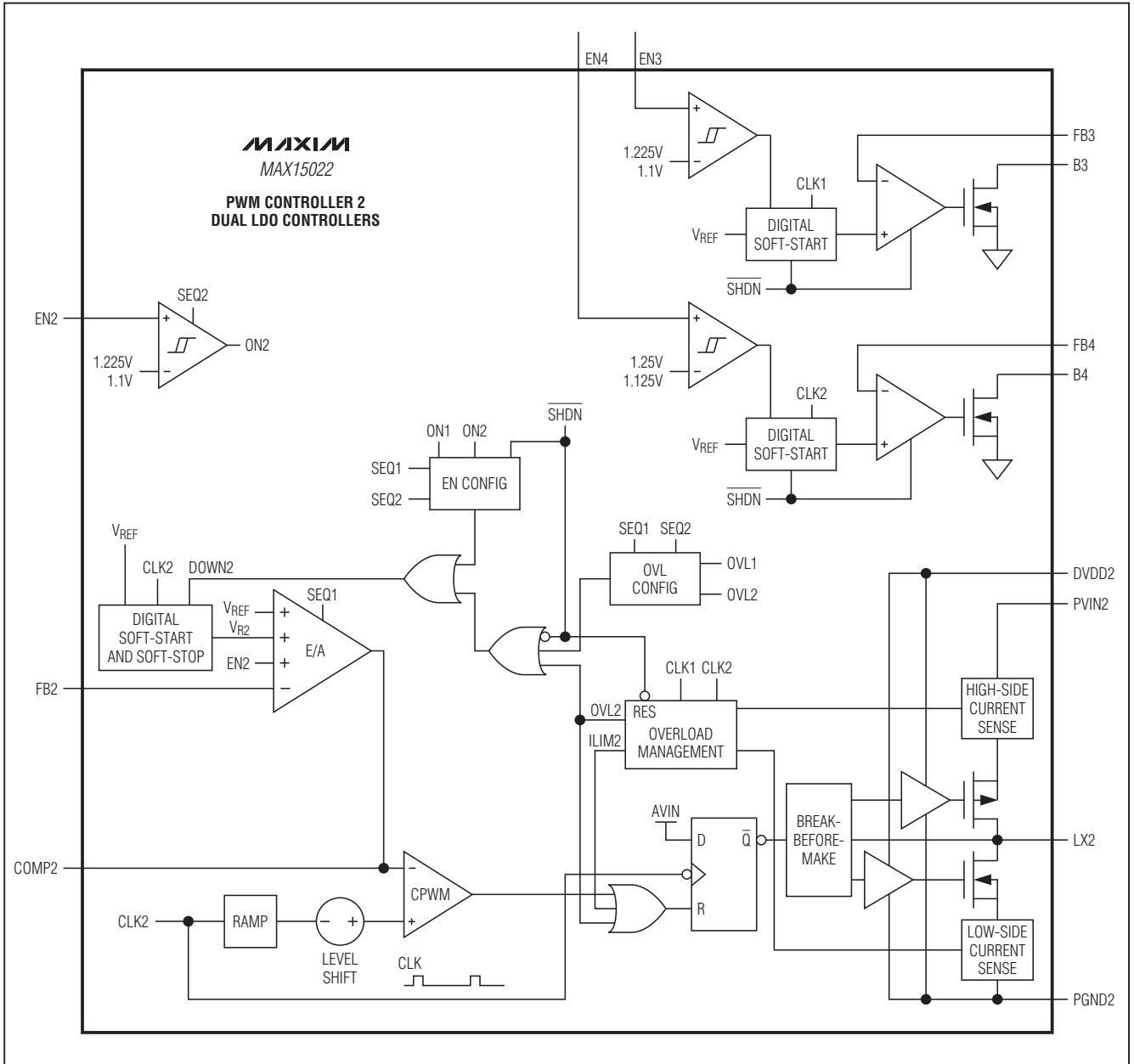
功能框图



双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

功能框图(续)

MAX15022



双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

详细说明

MAX15022为双通道、PWM降压型DC-DC调节器，带有两路LDO控制器，提供跟踪和排序选项。该器件工作在2.5V至5.5V输入电压范围。每路PWM调节器可输出低至0.6V的电压，并提供高达4A（调节器1）和2A（调节器2）的输出负载电流。较高的开关频率（高达4MHz）和内置功率开关使得MAX15022成为高性能、小尺寸电源管理设计的理想选择。

MAX15022的每路PWM调节器采用具有外部补偿的电压模式控制架构，提供优异的噪声抑制，并可灵活选择电感值和电容类型。器件工作在固定开关频率，可通过单个电阻在500kHz至4MHz范围内设置开关频率。两路开关调节器能够工作在180°错相模式，工作频率高达4MHz，从而大大降低输入纹波电流的RMS。输入峰值电流的降低（以及纹波频率的增加）大大减少了对输入旁路电容数量的需求。

MAX15022提供同步跟踪、比例跟踪或排序功能，能根据系统要求选择合适的上电/断电顺序。上电排序时，器件能够无干扰地进入预偏置输出。MAX15022带有两路LDO控制器，通过外部PNP调整管提供两路额外的输出。

MAX15022还提供带有滞回的内部欠压锁定和数字软启动/软停止，消除了上电和断电过程的干扰。保护功能包括无损耗逐周期限流、打嗝模式输出短路保护以及热关断。

欠压锁定(UVLO)

在进行任何操作之前，电源电压(V_{AVIN})必须大于默认的UVLO门限值。UVLO电路能够将MOSFET驱动器、振荡器和所有内部电路保持在关断状态，以降低电流损耗。UVLO上升门限是2.2V（典型值），带有120mV（典型值）滞回。

数字软启动/软停止

MAX15022软启动功能使负载电压以受控方式逐渐升高，避免输出电压出现过冲。当 V_{AVIN} 超过欠压锁定门限，并且使能输入端高于1.225V（典型值）时，开始软启动。软启动电路逐渐升高基准电压，这一方法控制了输出电压的上升速率，从而降低启动过程的输入浪涌电流。软启动持续时间为4096个时钟周期。输出电压按照64个等步长递增。软启动完成后，无论输出电容和负载如何，输出将达到稳压值。

对于跟踪应用，当使能输入电压跌落到1.1V（典型值）以下时，启动软停止。软停止电路逐步降低基准电压，从而控制输出电压的下降速率。输出电压在4096个时钟周期内，以64个等步长递减。

振荡器

在RT端连接一个外部电阻，将MAX15022的开关频率设置在500kHz至4MHz之间。选择适当的电阻连接至RT，计算所需的输出开关频率(f_{sw}):

$$R_T[k\Omega] = \frac{f_{sw}[kHz] \times 1.067[V]}{32[\mu A] \times 4[MHz]}$$

跟踪/排序

MAX15022具有同步/比例跟踪和排序功能(参见图1)。SEL接地，将器件配置为排序器；SEL接AVIN，跟踪作为主电源的输出1；SEL悬空，跟踪作为主电源的输出2。将较高电压的输出作为主电源。

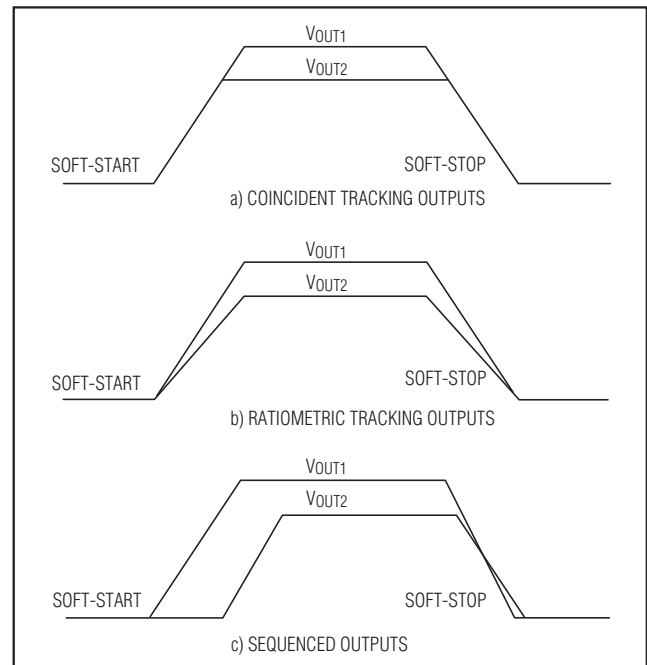


图1. 同步跟踪、比例跟踪和排序示意图

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

同步/比例跟踪

使能输入结合数字软启动和软停止功能可实现同步/比例跟踪。通过电阻分压器将被跟踪输出连接到使能输入端，实现对该输出电压的跟踪。例如，要求 V_{OUT2} 同步跟踪 V_{OUT1} 时，在 V_{OUT1} 、EN2和SGND之间连接与FB2相同的电阻分压器(见图2)。

EN₂接SGND时可实现比例跟踪，从而使所有调节器基准的软启动和软停止同步，比例跟踪各自的输出电压(见图2)。

当MAX15022调节器配置为电压跟踪器时，应仔细处理主电源或从电源的输出短路故障状态，确保当其它输出短路至地时，主电源或从电源输出不会保持有效状态。当

从电源短路并且进入“打嗝”模式时，主电源软停止。当主电源短路并且器件进入“打嗝”模式时，从电源按比例进入软停止状态。退出“打嗝”模式时，根据最初配置，两路输出将同步软启动或按比例软启动。热关断或断电时，一旦输入电压降到UVLO以下，输出电压的下降速率将取决于对应的输出电容和负载。

同步/比例跟踪曲线如图1所示。

排序

排序时，使能输入电压必须大于1.225V(典型值)，以保证各个PWM控制器正常启动(见图1c)。

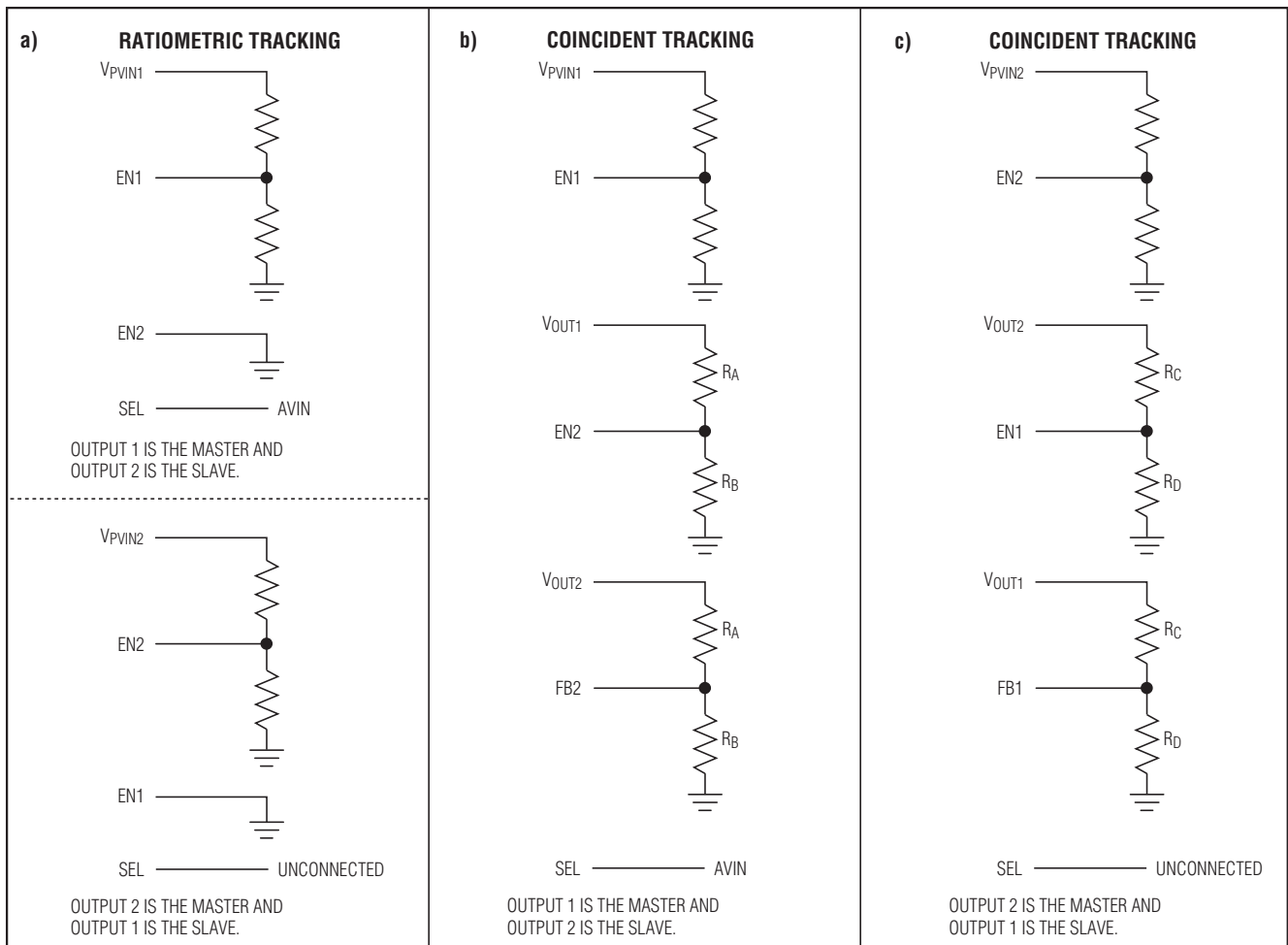


图2. 比例跟踪和同步跟踪配置

双路、4A/2A、4MHz、降压型DC-DC调节器，提供双LDO控制器

误差放大器

内部电压模式误差放大器输出(COMP_)用于频率补偿(参见补偿设计原则部分)。FB_是误差放大器的反相输入，误差放大器具有80dB开环增益和12MHz增益带宽积(GBW)。

输出短路保护(“打嗝”模式)

MAX15022具有无损耗、高边峰值电流限制和低边谷电流限制功能。占空比较低时，两个电流限制均有效。占空比较高时，仅高边峰值电流限制有效。进入任何限流状态均会导致“打嗝”模式计数器(N_{CL})递增。

占空比低于50%时，低边谷电流限制功能有效。高边MOSFET断开时，器件将监测低边MOSFET的电压。如果该电压在周期结束时没有超出限流门限，则在下一周期开始时，高边MOSFET正常导通。如果在新的PWM周期开始之前，电压超过限流门限，控制器将跳过一个周期。严重过载或短路情况下，器件的开关频率降低，因为低边MOSFET的导通时间已经超过一个时钟周期。

如果超出限流门限的时间达到4个连续时钟周期(N_{CL})以上，器件将关断8192个时钟周期(“打嗝”超时)，然后通过软启动重新开启。如果经过3个连续周期没有出现限流，将清除N_{CL}计数(见图3)。“打嗝”模式可以在发生连续输出短路时为器件提供保护。

内部电流限制在5.5V至3V范围内保持固定，并从3V至2V线性降低50%，请参考 *Electrical Characteristics* 表。

热过载保护

MAX15022集成了带有温度滞回的热过载保护功能。热过载保护能够限制器件的管芯温度，并在故障状态下为器件提供保护。当管芯温度超出+160°C时，内部温度传感器关断器件，断开内部功率MOSFET，使管芯冷却。当管芯温度降低+15°C(典型值)后，器件通过软启动重新开启。

启动进入预偏置输出(排序模式)

排序模式下，调节器以最低干扰进入预偏置输出，软停止被禁止。软启动过程中，两个开关均保持断开状态，直到PWM比较器发出第一个PWM脉冲。在此之前，转换器不从输出吸收电流。当逐渐上升的基准电压超过FB_电压时，产生第一个PWM脉冲。

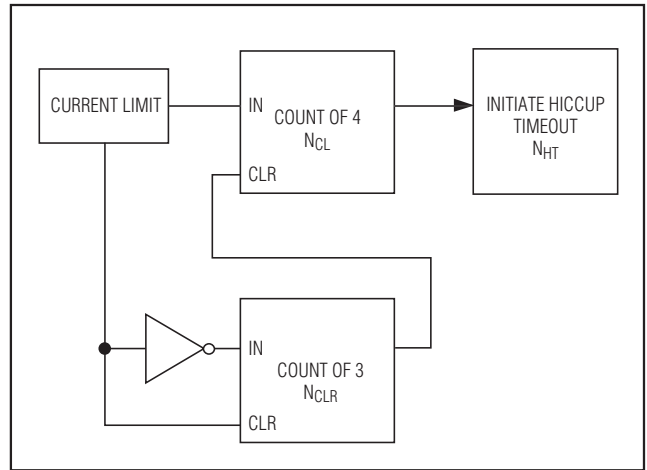


图3. “打嗝”模式框图

LDO控制器

MAX15022提供2路额外的LDO控制器，以驱动外部PNP调整管。每个PNP调整管的发射极可以连接到输入电源或控制器1、2的其中一路输出。每路LDO控制器具有独立的使能控制和数字软启动。连接FB3和FB4至电阻分压器的中心抽头，电阻分压器连接到相应的LDO控制器输出和SGND之间，用于设置输出电压。

PWM控制器设计步骤

设置开关频率

在RT和SGND之间连接一个4.2kΩ至33kΩ电阻，将开关频率(f_{SW})设置在500kHz至4MHz之间。使用下式计算设置开关频率所要求的RT电阻：

$$R_T[\text{k}\Omega] = \frac{f_{\text{SW}}[\text{kHz}] \times 1.067[\text{V}]}{32[\mu\text{A}] \times 4[\text{MHz}]}$$

较高的开关频率允许设计采用较小的电感和输出电容。但是，较高的开关频率会导致较大的磁芯损耗、栅极电荷电流以及开关损耗。V_{AVIN} < 3V时，f_{SW}频率应降低到3MHz(最大值)以内。

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

有效的输入电压范围

尽管MAX15022调节器所允许的工作电压范围在2.5V至5.5V之间，但在给定的输出电压($V_{OUT_}$)下，输入电压范围受限于MAX15022的占空比，最小导通时间 $t_{ON(MIN)}$ 限制了最大输入电压(V_{PVIN_MAX}):

$$V_{PVIN_MAX}[V] \leq \frac{V_{OUT_}[V]}{t_{ON(MIN)}[\mu s] \times f_{SW}[MHz]}$$

其中， $t_{ON(MIN)}$ 为0.06 μs (典型值)。

最小输入电压(V_{PVIN_MIN})受限于可控的最大占空比，可采用下式进行计算:

$$V_{PVIN_MIN}[V] \geq \frac{V_{OUT_}[V]}{1 - (t_{OFF(MIN)}[\mu s] \times f_{SW}[MHz])}$$

其中， $V_{OUT_}$ 为稳压器输出电压， $t_{OFF(MIN)}$ 为0.06 μs (典型值)可控关断时间。

电感选择

为保证MAX15022正常工作，必须注意三个关键电感参数：电感值(L)、峰值电感电流(I_{PEAK})和电感饱和电流(I_{SAT})。最小电感值是工作频率、输入与输出压差和峰峰值电感电流(ΔI_{P-P})的函数。较高的 ΔI_{P-P} 允许选择较低的电感值。较小的电感值有助于降低电感尺寸和成本，改善大信号和瞬态响应。但是，对于相同的输出电容，较大的峰值电流以及较大的输出电压纹波，将导致效率下降。选择较大的电感有助于降低纹波电流，从而提高效率，但由于额外的绕线匝数会导致阻性损耗增大，从而抵消了降低纹波电流带来的好处，特别是在增大电感值但无法增大电感尺寸的情况下。在满负荷电流的20%至50%范围内选择电感的峰峰值电流 ΔI_{P-P} ，首选典型值为30%。

使用下式计算电感L:

$$L[\mu H] = \frac{V_{OUT_}[V] \times (V_{PVIN_}[V] - V_{OUT_}[V])}{V_{PVIN_}[V] \times f_{SW}[MHz] \times \Delta I_{P-P}[A]}$$

其中， $V_{PVIN_}$ 为输入电源电压， $V_{OUT_}$ 为调节器输出电压， f_{SW} 为开关频率。 $V_{PVIN_}$ 和 $V_{OUT_}$ 采用典型值，从而在典型条件下保持最高效率。开关频率(f_{SW})可在500kHz和4MHz之间设置(参见振荡器部分)。

电感电流峰峰值(ΔI_{P-P})反映了输出纹波的峰峰值，最大输入电压时对应的数值最大，参见输出电容选择部分，以确定是否可以接受最差情况下的输出电流纹波。

选取饱和电流 I_{SAT} 大于最大峰值电流的电感，以避免连续输出短路时造成电流失控。另外，需确认电感的热特性，保证预计温升不会超出其耐热能力。多数电感制造厂商提供偏置/负载电流与温升的关系曲线(或类似曲线)，可由此获得相关信息。

输入电容选择

降压转换器的非连续输入电流会产生较大的输入纹波电流，必须仔细选择输入电容，以满足系统对输入电流纹波的要求，并使输入电压纹波保持在设计要求的范围内。

输入电压纹波包括 ΔV_Q (由电容放电引起)和 ΔV_{ESR} (由输入电容的ESR引起)。总电压纹波是 ΔV_Q 和 ΔV_{ESR} 之和，其峰值出现在导通周期的最后。利用下式计算指定纹波下的输入电容和ESR:

$$ESR[m\Omega] = \frac{\Delta V_{ESR}[mV]}{\left(I_{LOAD(MAX)} + \frac{\Delta I_{P-P}}{2} \right) [A]}$$

$$C_{PVIN_}[\mu F] = \frac{I_{LOAD(MAX)}[A] \times \left(\frac{V_{OUT_}[V]}{V_{PVIN_}[V]} \right)}{\Delta V_Q[V] \times f_{SW}[MHz]}$$

$$\Delta I_{P-P}[A] = \frac{(V_{PVIN_} - V_{OUT_})[V] \times V_{OUT_}[V]}{V_{PVIN_}[V] \times f_{SW}[MHz] \times L[\mu H]}$$

$I_{LOAD(MAX)}$ 是最大输出电流， ΔI_{P-P} 是电感电流峰峰值， $V_{PVIN_}$ 为输入电源电压， $V_{OUT_}$ 为调节器输出电压， f_{SW} 是开关频率。

双路、4A/2A、4MHz、降压型DC-DC调节器，提供双LDO控制器

对于只有一个转换器使能的情况，可使用下式计算输入电流纹波：

$$I_{CIN(RMS)}[A] = I_{LOAD(MAX)}[A] \times \frac{\sqrt{V_{OUT_}[V] \times (V_{PVIN_} - V_{OUT_})[V]}}{V_{PVIN_}[V]}$$

MAX15022提供UVLO滞回，以避免导通期间可能出现的啁啾。如果输入源阻抗较大，可加入一个大电容。输入电压较低时，增大输入电容有助于避免负载瞬变期间出现低于欠压锁定门限的下冲。

输出电容选择

系统所允许的输出电压纹波以及负载跃变时所允许的最大输出电压变化量决定了对输出电容及其ESR的要求。输出纹波主要包括 ΔV_Q (由电容放电引起)和 ΔV_{ESR} (输出电容的等效串联电阻压降)，使用下式计算输出电容及其ESR：

$$C_{OUT}[\mu F] = \frac{\Delta I_{P-P}[A]}{8 \times \Delta V_Q[V] \times f_{SW}[MHz]}$$

$$ESR[m\Omega] = \frac{2 \times \Delta V_{ESR}[mV]}{\Delta I_{P-P}[A]}$$

其中， ΔI_{P-P} 是电感电流峰峰值， f_{SW} 是开关频率。

ΔV_{ESR} 和 ΔV_Q 不能直接相加，因为它们彼此不同相。如果使用ESR较低的陶瓷电容，则以 ΔV_Q 为主。如果使用电解电容，则以 ΔV_{ESR} 为主。

负载快速瞬变期间，所允许的输出电压变化也会影响对输出电容、ESR及其等效串联电感(ESL)的要求。负载发生阶跃时，在控制器以较大的占空比进行响应以前，由输出电容向负载供电。响应时间($t_{RESPONSE}$)取决于控制器的增益带宽(参见补偿设计原则部分)，输出电容ESR的压降(ΔV_{ESR})、电容ESL的压降(ΔV_{ESL})以及电容放电(ΔV_Q)导致负载阶跃(I_{STEP})时的电压跌落。组合使用低ESR的钽/铝电解电容和陶瓷电容，以获得更好的负载瞬态响应和电

压纹波指标。表贴电容和并联电容有助于降低ESL，保持最大输出电压变化量低于供电电源的容限。

使用下式计算负载阶跃时，保证最小输出电压变化所需的电容值、ESR和ESL：

$$ESR[m\Omega] = \frac{\Delta V_{ESR}[mV]}{I_{STEP}[A]}$$

$$C_{OUT}[\mu F] = \frac{I_{STEP}[A] \times t_{RESPONSE}[\mu s]}{\Delta V_Q[V]}$$

$$ESL[nH] = \frac{\Delta V_{ESL}[mV] \times t_{STEP}[\mu s]}{I_{STEP}[A]}$$

其中， I_{STEP} 是阶跃负载， t_{STEP} 是负载阶跃时的上升时间， $t_{RESPONSE}$ 是控制器的响应时间。

补偿设计原则

MAX15022采用固定频率、电压模式控制方案，将输出电压与固定基准进行比较，据此调节输出电压。误差放大器输出(Comp₋)的“误差”电压与内部斜坡电压进行比较，以产生适当的PWM占空比。二阶低通LC滤波器消除了开关谐振，将PWM信号的直流分量传送到输出。LC滤波器以-40dB/十倍频程进行衰减，它在高于LC谐振频率处引入180°相移，这一相移加上调节器负反馈系统固有的180°相移，产生不稳定的正反馈。误差放大器及其相关电路可以补偿这种不稳定性，构成稳定的闭环系统。

基本调节环路包括电源调制器(调节器的PWM及相关电路，以及LC滤波器)、输出反馈分压器和误差放大器。电源调制器的直流增益由 V_{AVIN}/V_{RAMP} 设置，其中斜坡电压(V_{RAMP})是 V_{AVIN} 的函数，对应的固定直流增益为4V/V，提供有效的输入电压直流变化的前馈补偿。前馈补偿消除了输入电压电源调制器增益的影响，对于正常的输入电压变化范围，误差放大器的反馈补偿无需任何调制。输出滤波器等效为具有双极点和单零点，由输出电感(L)、电感直流电阻(DCR)、输出电容(C_{OUT})及其等效串联电阻(ESR)决定。

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

下式定义了电源调节器：

$$\text{Gain}_{\text{MOD(DC)}} = \frac{V_{\text{AVIN}}}{V_{\text{RAMP}}} = \frac{V_{\text{AVIN}}}{\frac{V_{\text{AVIN}}}{4}} = 4V/V$$

$$f_{\text{LC}} = \frac{1}{2\pi \times \sqrt{L \times C_{\text{OUT}} \times \left(\frac{R_{\text{OUT}} + \text{ESR}}{R_{\text{OUT}} + \text{DCR}} \right)}} \approx \frac{1}{2\pi \times \sqrt{L \times C_{\text{OUT}}}}$$

$$f_{\text{ESR}} = \frac{1}{2\pi \times \text{ESR} \times C_{\text{OUT}}}$$

R_{OUT} 为调节器的负载电阻， f_{LC} 为滤波器的截止频率， f_{ESR} 为输出电容的ESR零点。有关 f_{LC} 和 f_{ESR} 的更多信息，请参考电压模式调节器的闭环响应和补偿部分。

开关频率(f_{SW})可设置在500kHz和4MHz之间。典型情况下，单位增益频率 f_{CO} ，即系统闭环增益等于单位增益(0dB)对应的频率值，应该设置在开关频率的十分之一($f_{\text{SW}}/10$)或低于开关频率十分之一处，以保持稳定的闭环响应。

MAX15022内部电压模式误差放大器提供反相输入和输出端，允许用户进行外部频率补偿。每个控制器灵活的外部补偿功能为输出滤波器提供了多种选择，特别是输出

电容。对于成本敏感应用，输出使用铝电解电容；对于空间敏感应用，输出采用低ESR钽电容或叠层陶瓷片(MLCC)电容。MAX15022较高的开关频率允许使用MLCC作为主滤波器电容。

首先，选择无源和有源功率元件，以满足实际应用对输出纹波、元件尺寸以及元件成本的要求。然后，选择小信号补偿元件，以获得所需的闭环频率响应和相位裕量，如下所示。

电压模式调节器的闭环响应和补偿

电源调节器的LC低通滤波器根据L、C及其寄生参数产生不同的响应特性。寄生阻抗较高可降低电路的Q值、减小系统的峰值增益和相位；但是，这种情况也降低了效率。

图4a所示为这类响应的一个例子。在这个例子中，ESR零点频率近似等于滤波器的截止频率 f_{LC} 。因此，电源调节器在补偿前的单位增益频率近似等于所要求单位增益频率 f_{CO} 的三分之一。请注意，补偿前0dB增益处的滚降速率按照单极点-20dB/十倍频程斜率衰减，并具有接近90°的相位滞后。本例中，固有的相位裕量确保系统稳定；但增益带宽积未经优化。

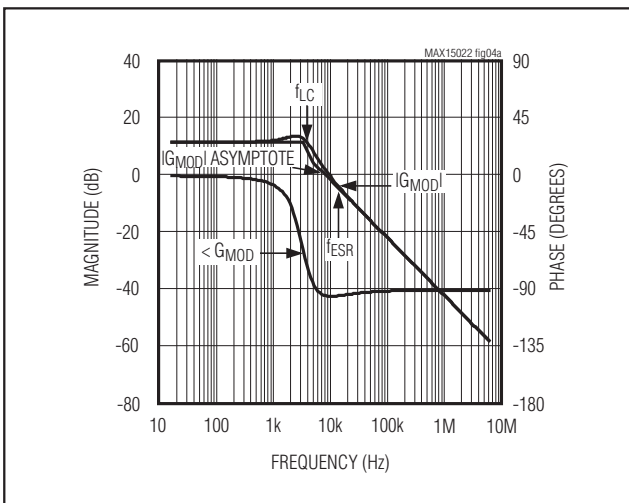


图4a. 采用有损耗的大容量输出电容(铝电解电容)时，电源调节器的增益和相位响应

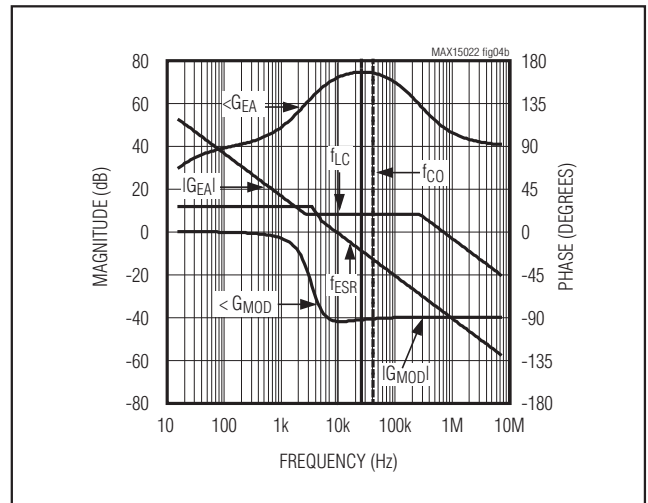


图4b. 采用有损耗的大容量输出电容(铝电解电容)时，电源调节器和II类补偿器的增益、相位响应

双路、4A/2A、4MHz、降压型DC-DC调节器，提供双LDO控制器

如图4b所示，II类补偿器利用电容ESR零点的+20dB/十倍频程的滚降斜率，提供稳定的闭环工作；同时还扩大了调节器的闭环增益带宽。过零频率出现在大约3倍于补偿前单位增益频率 f_{CO} 附近。

II类补偿器的中频增益(这里大约为12dB)设计用于补偿单位增益频率 f_{CO} 处的电源调制器衰减(在 f_{CO} 处， $Gain_{E/A} + Gain_{MOD} = 0dB$)。在这个例子中，利用电源调制器在高于ESR零点($f_{ZERO, ESR}$)后固有的-20dB/十倍频程的滚降扩展电压调节器的有源增益带宽。如图4b所示，最终结果使调节器增益带宽提高了3倍，同时相位裕量大于 75° (单位增益频率 f_{CO} 处 $Gain_{E/A}$ 和 $Gain_{MOD}$ 之间的相差)。

其它滤波器方案存在一些问题。例如，当选择高品质滤波电容(如MLCC)时，固有的ESR零点将出现在更高的频率处，如图4c所示。

利用上述例子，实际增益和相位响应在电源调制器的渐进增益特性曲线的下方。很容易在电源调制器谐振频点 f_{LC} 或该点附近观察到显著的增益和相位瞬变，而在前面

的例子中瞬变并不明显。这是由于器件具有较小的寄生参数(DCR和ESR)，从而导致ESR零点频率较高。这个例子中，所要求的单位增益频率出现在低于ESR零点频率处。

在这个例子中，要求补偿器在中频处具有双零点响应特性，以消除滤波器双极点的相位滞后影响。III类拓扑可用于这类应用的补偿。

如图4d所示，III类补偿中频处的双零点增益(具有+20dB/十倍频程斜率，注意补偿器在原点的极点)用于补偿电源调制器在单位增益频率 f_{CO} 处的双极点-40dB/十倍频程衰减(在 f_{CO} 处， $Gain_{E/A} + Gain_{MOD} = 0dB$)，参见图4d。

在上述例子中，中频处双零点的+20dB/十倍频程增益抵消了电源调制器固有的-40dB/十倍频程滚降(中频处)，从而扩展了电压调节器的有源增益带宽。如图4d所示，最终结果是，调节器的增益带宽几乎加倍，同时提供大于 55° 的相位裕量(单位增益频率 f_{CO} 处 $Gain_{E/A}$ 和 $Gain_{MOD}$ 之间的相差)。

下面给出了II类和III类补偿器的设计过程。

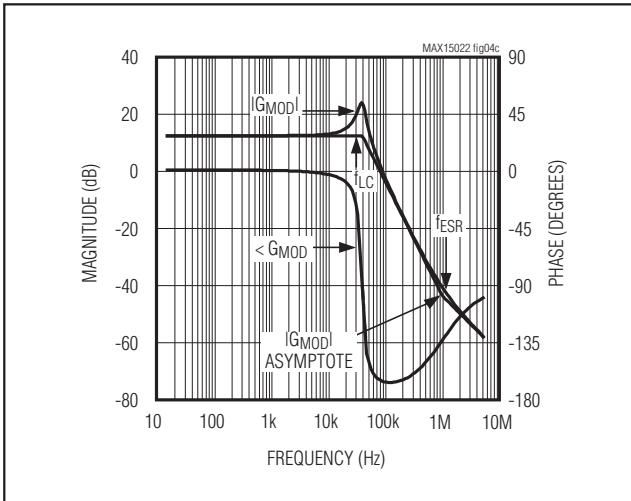


图4c. 采用低寄生参数的电容(MLCC)时，电源调制器的增益和相位响应

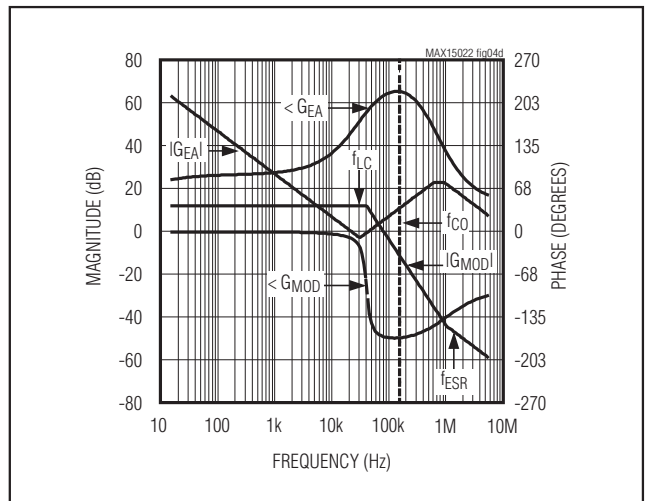


图4d. 采用低寄生参数的电容(MLCC)时，电源调制器和III类补偿器的增益、相位响应

双路、4A/2A、4MHz、降压型DC-DC调节器，提供双LDO控制器

II类：当 $f_{CO} > f_{ZERO, ESR}$ 时进行补偿

当 f_{CO} 大于 f_{ESR} 时，II类补偿网络提供所要求的闭环补偿响应。II类补偿网络提供一个中频补偿零点和高频极点(参见图5a和图5b)。

$R_F C_F$ 提供中频零点 $f_{MID,ZERO}$ ， $R_F C_{CF}$ 提供高频极点 $f_{HIGH,POLE}$ 。按照以下过程计算补偿网络元件。

计算 f_{ESR} 和LC双极点 f_{LC} ：

$$f_{ESR} = \frac{1}{2\pi \times ESR \times C_{OUT}}$$

$$f_{LC} \approx \frac{1}{2\pi \times \sqrt{L \times C_{OUT}}}$$

其中， C_{OUT} 为调节器输出电容， ESR 为 C_{OUT} 的串联电阻。有关计算 C_{OUT} 和 ESR 的更多信息，请参考输出电容选择部分。

设置补偿器的第一个零点 f_{Z1} 使其等于或小于滤波器的双极点谐振频率：

$$f_{Z1} \leq f_{LC}$$

设置补偿器的高频极点 f_{P1} 使其等于或小于开关频率 f_{SW} 的一半：

$$f_{P1} \leq \frac{f_{SW}}{2}$$

为获得补偿器的最大超前相位，将所要求的单位增益频率 f_{CO} 设置在补偿器的第一个零点 f_{Z1} 与高频极点 f_{P1} 的几何平均值处，如下所示：

$$f_{CO} = \sqrt{f_{Z1} \times f_{P1}}$$

在3.3k Ω 至30k Ω 范围内选择反馈电阻 R_F 。

计算由调节器的PWM、LC滤波器、反馈分压器及其相关电路构成的调制器在单位增益频率 f_{CO} 处的增益($Gain_{MOD}$)，采用下式：

$$Gain_{MOD} = 4(V/V) \times \frac{ESR [m\Omega]}{(2\pi \times f_{CO} [kHz] \times L [\mu H])} \times \frac{V_{FB} [V]}{V_{OUT_} [V]}$$

其中， V_{FB} 为0.6V (典型值)的 FB_- 输入稳压设置点； L 为调节器电感； ESR 为输出电容的等效串联电阻， V_{OUT_-} 为所要求的输出电压。

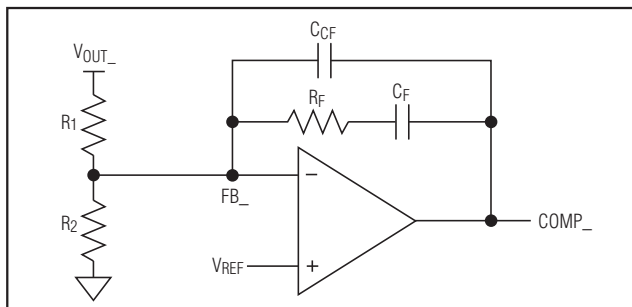


图5a. II类补偿网络

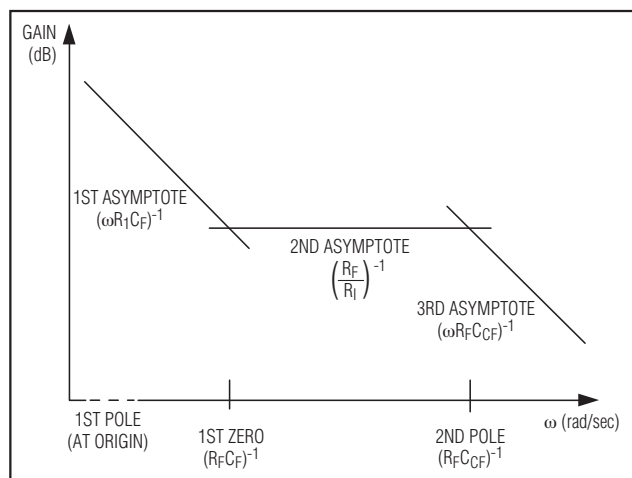


图5b. II类补偿网络响应

中频下误差放大器的增益($Gain_{E/A}$)为：

$$Gain_{E/A} = \frac{R_F [k\Omega]}{R_1 [k\Omega]}$$

总环路增益为在 f_{CO} 处的调制器增益和误差放大器增益的乘积，应将其设置为1，如下式所示：

$$Gain_{MOD} \times Gain_{E/A} = 1$$

所以：

$$20 \times \log_{10} \left[\frac{R_F}{R_1} \right] + 20 \times \log_{10} \left[\frac{4 \times ESR \times V_{FB}}{2\pi \times f_{CO} \times L \times V_{OUT_}} \right] = 0 \text{ dB}$$

$$\frac{R_F}{R_1} \times \frac{4 \times ESR \times V_{FB}}{2\pi \times f_{CO} \times L \times V_{OUT_}} = 1$$

双路、4A/2A、4MHz、降压型DC-DC调节器，提供双LDO控制器

计算 R_1 ：

$$R_1 [\text{k}\Omega] = \frac{R_F [\text{k}\Omega] \times 4 \times \text{ESR} [\text{m}\Omega] \times V_{\text{FB}} [\text{V}]}{2\pi \times f_{\text{CO}} [\text{kHz}] \times L [\mu\text{H}] \times V_{\text{OUT}_-} [\text{V}]}$$

其中， V_{FB} 为0.6V(典型值)的 FB_- 输入稳压设置点； L 为调节器电感； ESR 为输出电容的等效串联电阻， V_{OUT_-} 为所要求的输出电压。

1) C_F 由补偿器的第一个零点 f_{Z1} 和 R_F 决定，如下式所示：

$$C_F [\mu\text{F}] = \frac{1}{2\pi \times R_F [\text{k}\Omega] \times f_{Z1} [\text{kHz}]}$$

2) C_{CF} 由补偿器的高频极点 f_{P1} 和 R_F 决定，如下式所示：

$$C_{\text{CF}} [\mu\text{F}] = \frac{1}{2\pi \times R_F [\text{k}\Omega] \times f_{P1} [\text{kHz}]}$$

3) 根据下式计算 R_2 ：

$$R_2 [\text{k}\Omega] = R_1 [\text{k}\Omega] \times \frac{V_{\text{FB}} [\text{V}]}{V_{\text{OUT}_-} [\text{V}] - V_{\text{FB}} [\text{V}]}$$

其中， V_{FB} 为0.6V(典型值)，并且 V_{OUT_-} 为调节器的输出电压。

III类：当 $f_{\text{CO}} < f_{\text{ESR}}$ 时进行补偿

如上所述，在设计适当的补偿网络时，输出电容固有的ESR零点位置非常关键。采用低ESR陶瓷输出电容(MLCC)时，ESR零点频率(f_{ESR})通常远高于所要求的单位增益频率(f_{CO})。这种情况下，建议采用III类补偿网络(参见图6a)。

如图6b所示，III类补偿网络在控制环路中引入了两个零点和三个极点。误差放大器具有一个位于原点的低频极点、两个零点和两个高频极点。零点频率由下式计算：

$$f_{Z1} = \frac{1}{2\pi \times R_F \times C_F}$$

$$f_{Z2} = \frac{1}{2\pi \times C_1 \times (R_1 + R_1)}$$

两个中频零点(f_{Z1} 和 f_{Z2})设计用于补偿LC滤波器引入的复数极点对。

f_{P1} 引入了一个零频极点(积分器)，可消除直流输出电压误差。

$$f_{P1} = \text{原点}(0\text{Hz})$$

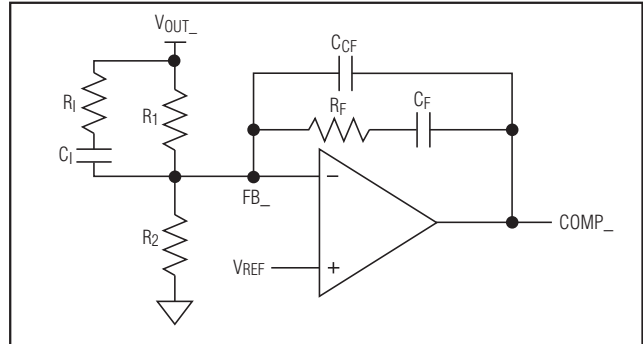


图6a. III类补偿网络



图6b. III类补偿网络响应

f_{P2} 可根据ESR零点(f_{ESR})的位置将其抵消，或为高频输出纹波提供额外的衰减。

$$f_{P2} = \frac{1}{2\pi \times R_1 \times C_1}$$

f_{P3} 用于衰减高频输出纹波。

$$f_{P3} = \frac{1}{2\pi \times R_F \times (C_F \parallel C_{\text{CF}})} = \frac{1}{2\pi \times R_F \times \frac{C_F \times C_{\text{CF}}}{C_F + C_{\text{CF}}}}$$

因为 $C_{\text{CF}} \ll C_F$ ，所以：

$$f_{P3} = \frac{1}{2\pi \times R_F \times C_{\text{CF}}}$$

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

零点和极点的位置应使相位裕量的峰值位于 f_{CO} 附近。

设置 f_{CO} 与 f_Z 之比等于 f_P 与 f_{CO} 之比，比如 $\frac{f_{CO}}{f_Z} = \frac{f_P}{f_{CO}} = 5$ ，

可在 f_{CO} 处获得大约60°相位裕量。不论选择哪种方法，在双极点或低于双极点位置处放置两个零点都非常重要。这样可以避免条件稳定问题。

推荐使用以下步骤：

- 1) 在开关频率(f_{SW})的十分之一或以下位置，选择单位增益频率 f_{CO} ：

$$f_{CO}[\text{kHz}] \leq \frac{f_{SW}[\text{kHz}]}{10}$$

- 2) 计算LC双极点频率 f_{LC} ：

$$f_{LC}[\text{MHz}] \approx \frac{1}{2\pi \times \sqrt{L[\mu\text{H}] \times C_{OUT}[\mu\text{F}]}}$$

其中， C_{OUT} 为稳压器的输出电容。

- 3) 在3.3k Ω 至30k Ω 范围内选择反馈电阻 R_F 。
- 4) 在等于或低于输出滤波器双极点 f_{LC} 处放置补偿器的第一个零点 $f_{Z1} = \frac{1}{2\pi \times R_F \times C_F}$ ，如下所示：

$$C_F[\mu\text{F}] = \frac{1}{2\pi \times R_F[\text{k}\Omega] \times 0.5 \times f_{LC}[\text{kHz}]}$$

- 5) 由调节器PWM、LC滤波器、反馈分压器以及相关电路组成的调制器在单位增益频率处的增益(Gain_{MOD})为：

$$\text{Gain}_{MOD} = 4 \times \frac{1}{(2\pi \times f_{CO}[\text{MHz}])^2 \times L[\mu\text{H}] \times C_{OUT}[\mu\text{F}]}$$

中频处误差放大器的增益($\text{Gain}_{E/A}$)为：

$$\text{Gain}_{E/A} = 2\pi \times f_{CO}[\text{kHz}] \times C_1[\mu\text{F}] \times R_F[\text{k}\Omega]$$

总环路增益是 f_{CO} 处调制器增益与误差放大器增益的乘积，应等于1，如下所示：

$$\text{Gain}_{MOD} \times \text{Gain}_{E/A} = 1$$

因此：

$$4 \times \frac{1}{(2\pi \times f_{CO}[\text{kHz}])^2 \times C_{OUT}[\mu\text{F}] \times L[\mu\text{H}]} \times 2\pi \times f_{CO}[\text{kHz}] \times C_1[\mu\text{F}] \times R_F[\text{k}\Omega] = 1$$

求解 C_1 得：

$$C_1[\text{pF}] = \frac{(2\pi \times f_{CO}[\text{kHz}] \times L[\mu\text{H}] \times C_{OUT}[\mu\text{F}])}{4 \times R_F[\text{k}\Omega]}$$

- 6) 对于 $f_{LC} < f_{CO} < f_{ESR} < f_{SW}/2$ ，并且采用低ESR钽电容的情况，补偿器的第二个极点(f_{P2})用于抵消 f_{ESR} ，这可以提供额外的相位裕量。从系统波特图可以看出，在1/2开关频率之前，环路增益保持在+20dB/十倍频程的斜率，达到0dB单位增益频点后立即变得平缓。设置：

$$f_{P2} = f_{ESR}$$

如果采用陶瓷电容，电容的ESR零点(f_{ESR})有可能高于开关频率的一半，即 $f_{LC} < f_{CO} < f_{SW}/2 < f_{ESR}$ 。这种情况下，第二个极点(f_{P2})的频率应足够高，从而不会显著影响单位增益频率处的相位裕量。例如：可以将 f_{P2} 设置为5 x f_{CO} ，这样在单位增益频率 f_{CO} 处的相位损耗仅为11°：

$$f_{P2} = 5 \times f_{CO}$$

一旦 f_{P2} 确定，可计算 R_1 ：

$$R_1[\text{k}\Omega] = \frac{1}{2\pi \times f_{P2}[\text{kHz}] \times C_1[\mu\text{F}]}$$

- 7) 在0.2 x f_{CO} 或 f_{LC} (两者之间较小者)处放置第二个零点(f_{Z2})，采用下式计算 R_1 ：

$$R_1[\text{k}\Omega] = \frac{1}{2\pi \times f_{Z2}[\text{kHz}] \times C_1[\mu\text{F}]}$$

- 8) 在开关频率的一半处放置第三个极点(f_{P3})，由下式计算 C_{CF} ：

$$C_{CF}[\text{nF}] = \frac{1}{(2\pi \times 0.5 \times f_{SW}[\text{MHz}] \times R_F[\text{k}\Omega])}$$

- 9) 使用下式计算 R_2 ：

$$R_2[\text{k}\Omega] = R_1[\text{k}\Omega] \times \frac{V_{FB}[\text{V}]}{V_{OUT-}[\text{V}] - V_{FB}[\text{V}]}$$

其中， $V_{FB} = 0.6\text{V}$ (典型值)。

双路、4A/2A、4MHz、降压型DC-DC调节器，提供双LDO控制器

LDO控制器设计步骤

稳定性要求

PNP调整管选择

调整管必须满足电流增益(β)、输入电容、集电极-发射极饱和电压以及功耗要求。晶体管的电流增益将最大输出电流限制在:

$$I_{OUT3/4}[A] = \left(I_{B3/4(MIN)}[A] - \frac{V_{BE}[V]}{R_{PULL}[\Omega]} \right) \times \beta$$

其中, $I_{B3/4(MIN)}$ 为最小基极驱动电流、 R_{PULL} 为连接在晶体管基极和发射极之间的上拉电阻。

另外, 为避免前期的电压跌落, V_{CE-SAT} 必须小于或等于($V_{PVIN(MIN)} - V_{OUT3/4}$)。此外, 晶体管的电流增益使线性稳压器的直流环路增益增大(参见稳定性要求部分); 所以, 增益过大会导致输出不稳定。因此, 不推荐使用在最大输出电流下具有大电流增益的晶体管, 比如达林顿晶体管。晶体管的输入电容和输入电阻还会产生第二个极点, 该极点非常低, 在输出负载较重时会使LDO不稳定。

晶体管在最大输出电流下的饱和电压决定了线性稳压器所支持的最小输入与输出压差。另外, 封装能够耗散的功率会限制实际应用的输入与输出最大压差。

晶体管封装和安装方式能够耗散的最大功率必须支持器件的实际功耗, 使器件温度不会超过最大结温。所消耗的功率等于最大负载电流乘以输入与输出的最大压差。

输出3和输出4电压选择

MAX15022线性稳压器输出正电压由连接在所要求输出($V_{OUT3/4}$)、FB3/4以及SGND(参见图7和图8)之间的电阻分压器设置。首先, 选定 $R_{2FB3/4}$ 电阻(小于30k Ω), 然后求解 $R_{1FB3/4}$:

$$R_{1FB3/4}[k\Omega] = R_{2FB3/4}[k\Omega] \left(\frac{V_{OUT3/4}[V]}{V_{FB3/4}[V]} - 1 \right)$$

其中, $V_{OUT3/4}$ 可支持低至0.6V的输出电压, $V_{FB3/4}$ 为0.6V(典型值)。

MAX15022的B3和B4输出设计用于驱动PNP双极型晶体管。这些PNP晶体管构成正输出电压线性稳压器。内部跨导放大器驱动外部调整管, 跨导放大器、调整管的规格、基极-发射极电阻以及输出电容决定了环路稳定性。

总直流环路增益(A_V)为内部跨导放大器增益、调整管基极-发射极增益以及反馈分压系数的乘积。跨导放大器通过控制调整管的基极电流调节输出电压。其直流增益近似为:

$$g_{C-} \times \left(\frac{R_{IN} \times R_{P1/2}}{R_{IN} + R_{P1/2}} \right)$$

其中, g_{C-} 为内部放大器的跨导, 典型值为1.2mA/mV。 $R_{P1/2}$ 为跨接在调整管基极和发射极之间的电阻, 单位为k Ω ; 并且 R_{IN} 为调整管的输入电阻, 可由下式计算:

$$R_{IN}[k\Omega] = \beta \times \left(\frac{26[mV]}{I_{OUT3/4}[\mu A]} \right)$$

包括反馈分压系数在内, 调整管的直流增益(A_P)近似为:

$$A_P = g_{m-PNP} \times \left[\frac{R_{OUT3/4} \times (R_{1FB3/4} + R_{2FB3/4})}{R_{OUT3/4} + R_{1FB3/4} + R_{2FB3/4}} \right] \times \frac{R_{2FB3/4}}{R_{1FB3/4} + R_{2FB3/4}}$$

其中, $g_{m-PNP} = \frac{I_{OUT3/4}[mA]}{26[mV]}$ 。

输出3和输出4的总直流环路增益为:

$$A_V = g_{C-} \times \left(\frac{R_{IN} \times R_{P1/2}}{R_{IN} + R_{P1/2}} \right) \times A_P$$

输出电容(C_{OUT-})和负载电阻(R_{OUT-})产生一个主极点(f_{POLE1}):

$$f_{POLE1}[kHz] = \frac{1}{2\pi \times C_{OUT3/4}[\mu F] \times R_{OUT3/4}[k\Omega]} = \frac{I_{OUT3/4(MAX)}[mA]}{2\pi \times C_{OUT3/4}[\mu F] \times V_{OUT3/4}[V]}$$

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

调整管基极的输入电容(C_{QIN})、基极至发射极的外部电容(C_{BE} ，参见降低基极驱动噪声部分)、晶体管的输入电阻(R_{IN})以及基极与发射极之间的电阻(R_P)决定了第二个极点：

$$f_{POLE2}[\text{kHz}] = \frac{1}{2\pi(C_{BE} + C_{QIN})[\mu\text{F}] \times R_{TOTAL}[\text{k}\Omega]}$$

其中， $R_{TOTAL} = R_{IN} \parallel R_{P1/2}$ 。

为保持稳定性，必须至少满足下列条件：

$$A_V \times f_{POLE1} < f_{POLE2}$$

例如，第二个极点必须高于单位增益频率。输出负载较重时，经过简化可得到下式：

$$R_{OUT3/4} \ll R_{1FB3/4} + R_{2FB3/4}$$

$$C_{BE} \ll C_{QIN} \approx g_{m-PNP} \times \tau_F$$

$$R_{P1/2} \gg R_{IN} \approx \frac{\beta}{g_{m-PNP}}$$

因此，输出电容($C_{OUT3/4}$)必须满足下列公式：

$$C_{OUT3/4} > \alpha \times g_{C_} \times \tau_F \times \beta^2$$

其中，

$$\alpha = \frac{R_{2FB3/4}}{R_{1FB3/4} + R_{2FB3/4}}$$

β 为PNP晶体管的电流增益， $g_{C_}$ 为内部放大器的跨导(典型值为1.2mA/mV)，并且 τ_F 为PNP晶体管的正向导通时间。例如，输出电压为1.2V，PNP晶体管的 β 为120、 τ_F 为400ps、 $g_{C_} = 1.2\text{mA/mV}$ 并且 $\alpha = 0.5$ 时， C_{OUT} 必须至少为3.9 μF 。

如果第二个极点高于单位增益频率，线性稳压器保持稳定。否则，需要增大输出电容 $C_{OUT3/4}$ ，因此：

$$f_{POLE2} > 2 \times f_{COUT_}$$

如果输出电容为高ESR电容，则用FB3/4处的极点抵消ESR零点。可通过在FB3/4与地之间增加电容($C_{FB3/4}$)的方法实现，因此：

$$C_{FB3/4}[\mu\text{F}] = \frac{1}{2\pi \times (R_{1FB3/4} \parallel R_{2FB3/4})[\text{k}\Omega] \times f_{ESR}[\text{kHz}]}$$

输出电容较低时，选择 β 值不太高的快速PNP晶体管。注意：如果晶体管的 β 值过低，会影响稳压器的负载调节能力。

输出3和输出4电容

在线性稳压器的输出和地之间连接 C_{OUT} (由上述公式决定)，电容须尽可能靠近MAX15022和外部调整管安装。根据所选择的调整管，为保持稳定性可能需要较大容值的电容(参见稳定性要求部分)。

一旦确定了保持稳定所需的最小电容，还需确保线性稳压器输出没有额外的噪声。尽管小电容即可保证稳定性要求，但小电容时具有较宽的频带，使得线性稳压器对噪声非常敏感。选择大电容可以降低带宽，从而降低稳压器的噪声敏感度。

降低基极驱动噪声

高阻基极驱动器易受系统噪声影响，特别是在线性稳压器处于轻载时。基极驱动器的电容耦合开关噪声或电感耦合EMI可能导致基极电流的变化，在线性稳压器的输出端表现为噪声。为避免这种情况，须保持基极驱动器引线远离降压转换器，而且引线要尽可能短，以降低噪声耦合。

可在基极与发射极电阻两端跨接一只旁路电容(C_{BE})。该旁路电容以及晶体管输入电容有助于降低可能导致线性稳压器不稳定的第二个极点的频率(f_{POLE2})。因此，稳定性要求决定了基极与发射极之间的最大电容(C_{BE})。推荐在470pF至2200pF范围内选择该电容。

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

最小负载要求(线性稳压器)

空载情况下，即便是在晶体管关断时调整管的漏电流也会给输出电容供电，通常这种情况不会产生问题，因为反馈电阻的电流将消耗剩余电荷。然而，随着温度升高，输出电容的电荷增加，使得输出电压上升到其设置点以上。必须确保在整个温度范围内反馈电阻的电流大于调整管的漏电流。

散热考虑

调整管的功耗可由下式计算：

$$P_{P3/4} = (V_{IN} - V_{OUT3/4}) \times I_{OUT3/4}$$

其中， V_{IN} 为输入至LDO晶体管的电压。

为晶体管提供适当散热，以防止出现过热。功率计算可参考晶体管数据资料。

应用信息

PCB布局指南

合理的PCB布局对实现低噪、稳定的工作非常重要。良好的PCB布局应遵守以下准则：

1) 尽可能靠近IC引脚放置去耦电容。

- 2) 保持SGND和PGND隔离，在靠近输入滤波电容负端通过单点将其连接在一起。引线越短越好。
- 3) 高速开关节点(LX_)引线应远离敏感的模拟信号区域(FB_、COMP_、B_以及EN_)。
- 4) 在电路板上均匀放置功率元件，以实现合理的散热。
- 5) 确保所有反馈连线尽可能短且采用直接连接方式。反馈电阻尽可能靠近IC放置。
- 6) 将输出电容靠近负载放置。
- 7) 将MAX15022裸焊盘连接至大面积覆铜区域，以提高散热能力。可根据JEDEC规范JESD51-7中描述的方法测量热阻。将裸焊盘连接至SGND层，不要在IC下方直接将裸焊盘连接到SGND引脚。
- 8) 使用2oz覆铜层，以减小引线电感和电阻。由于本应用中有较大电流，因此，较薄的PCB覆铜层不利于改善散热。较厚的PCB覆铜层能够更有效地散热，从而减小热阻。
- 9) 有关PCB布局的更多信息，请参考MAX15022评估板提供的参考布局。

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

典型工作电路

MAX15022

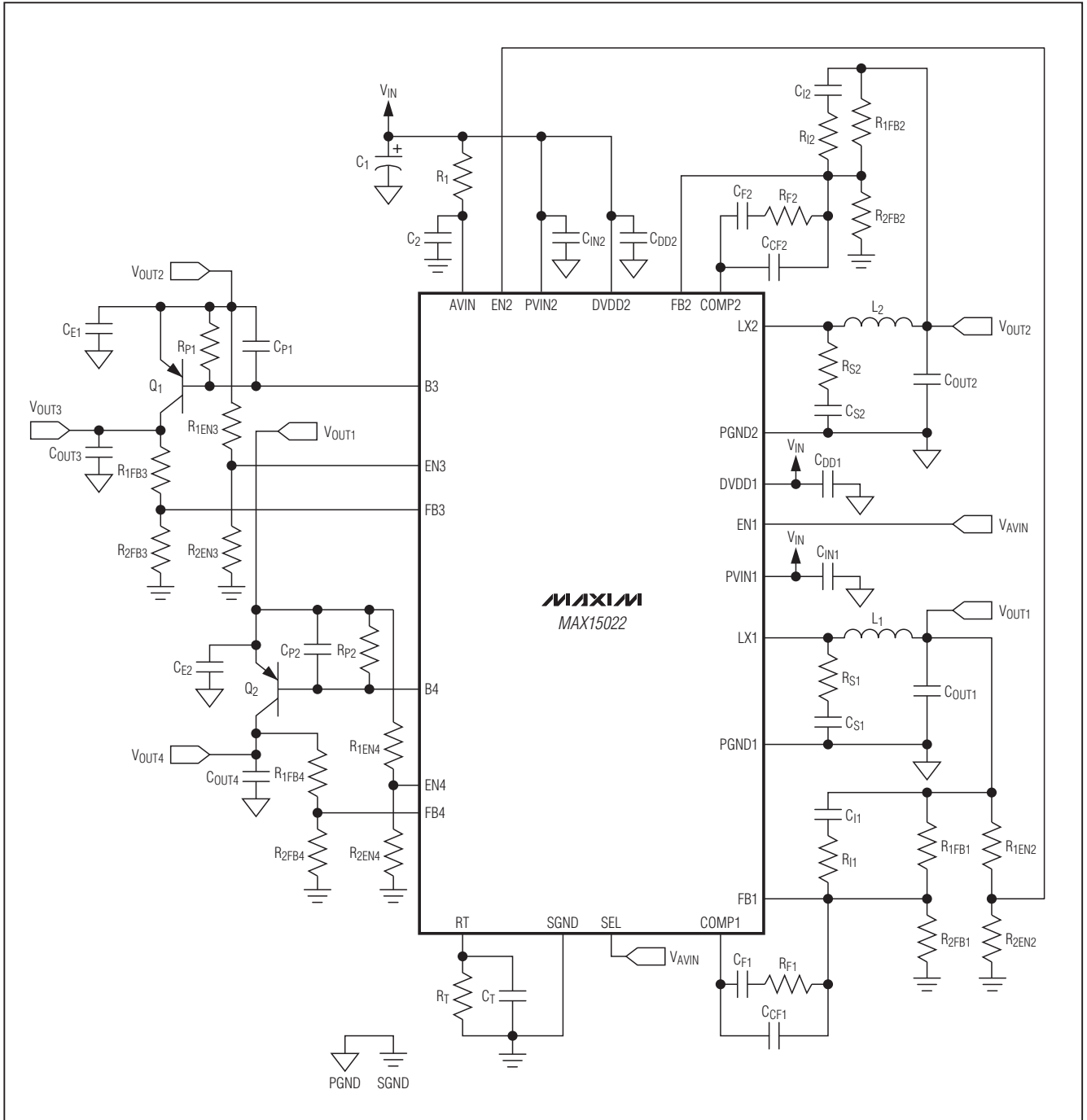


图7. 带有跟踪及两路LDO的MAX15022双输出降压调节器

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

典型工作电路(续)

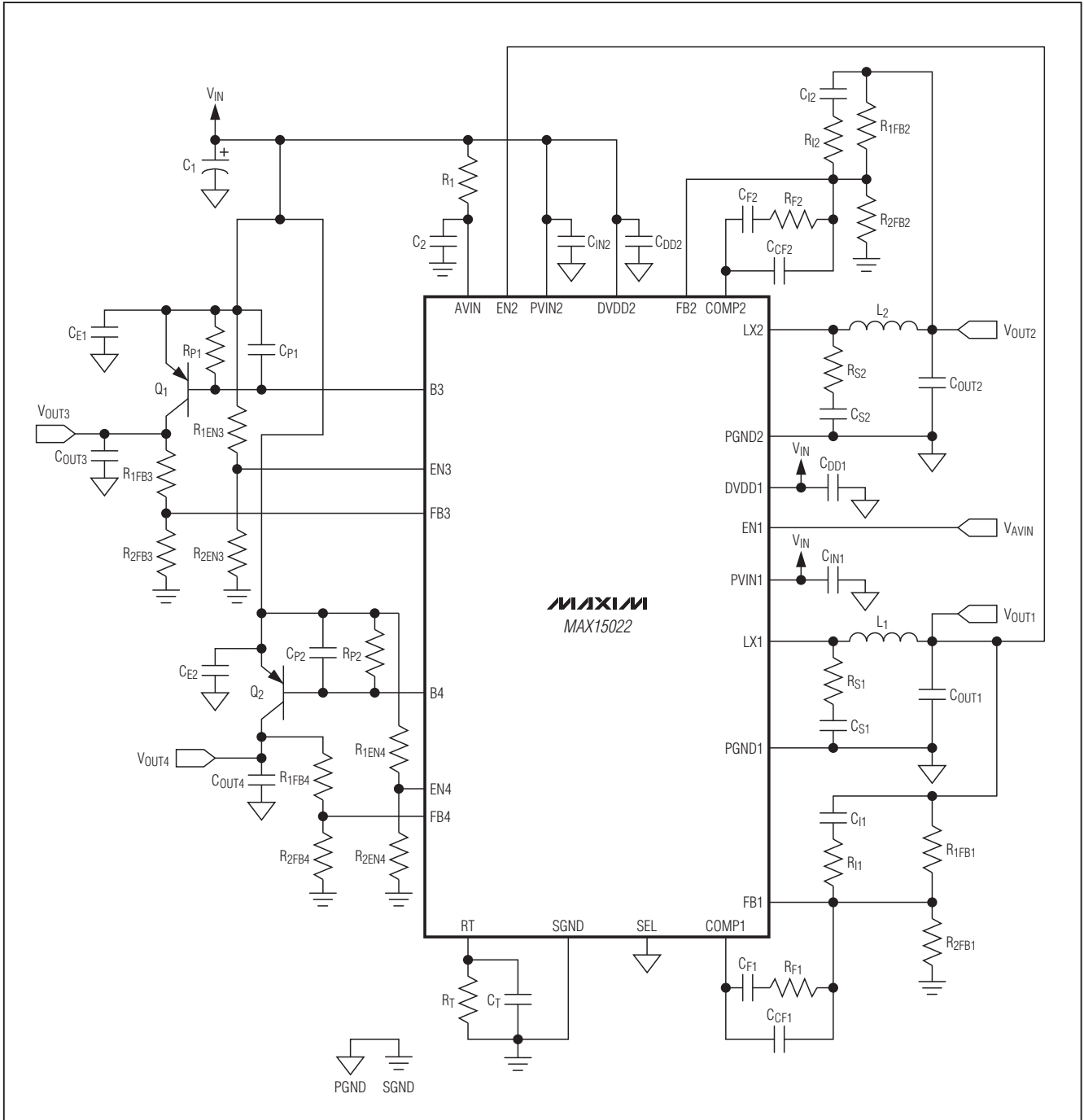


图8. 带有排序及两路LDO的MAX15022双输出降压调节器

双路、4A/2A、4MHz、降压型DC-DC调节器， 提供双LDO控制器

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息，请查询
www.maxim-ic.com.cn/packages。

| 封装类型 | 封装代码 | 文件编号 |
|---------|---------|----------------|
| 28 TQFN | T2855-6 | 21-0140 |

MAX15022

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ **27**