



用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

概述

MAX1533A/MAX1537A是双路、降压型、同步整流开关电源(SMPS)控制器,用于在电池供电系统中产生5V/3.3V主电源。该器件采用最优交错的固定频率工作方式,从最低输入到最高输入(26V)的整个输入电压范围内将输入纹波电流降至最低。40/60最优交错一直到输入电压下降至8.3V都不会发生占空比重叠,而使用180°错相工作的调节器在输入降至10V时就出现了占空比重叠。通过一个检流电阻来对输出电流进行检测可实现精确的电流限制,而采用无损电感检流则可以降低功耗。

内带的5V和3.3V线性稳压器驱动MAX1533A/MAX1537A及其栅极驱动器,以及外部的常备负载,总共可驱动最高100mA负载。当主PWM调节器工作稳定后,自举开关自动旁路内部线性稳压器,为每路线性输出提供最大200mA的电流。另外内部还有一个5V至23V可调的150mA线性稳压器,通常用于通过辅助线圈来提供12V电源。

MAX1533A/MAX1537A具有上电顺序控制、电源就绪(PGOOD)输出、数字软启动以及可防止关断时出现负压的内部软关断输出放电等功能。MAX1533A采用32引脚5mm x 5mm薄型QFN封装,MAX1537A采用36引脚6mm x 6mm薄型QFN封装。器件背面的裸露焊盘提高了散热性能,能够满足需要较高的线性常备电源的应用要求。

应用

2至4节锂离子电池供电设备
笔记本电脑和亚笔记本电脑
PDA和移动通信产品

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX1533AETJ	-40°C to +85°C	32 Thin QFN 5mm x 5mm
MAX1533AETJ+	-40°C to +85°C	32 Thin QFN 5mm x 5mm
MAX1537AETX	-40°C to +85°C	36 Thin QFN 6mm x 6mm
MAX1537AETX+	-40°C to +85°C	36 Thin QFN 6mm x 6mm

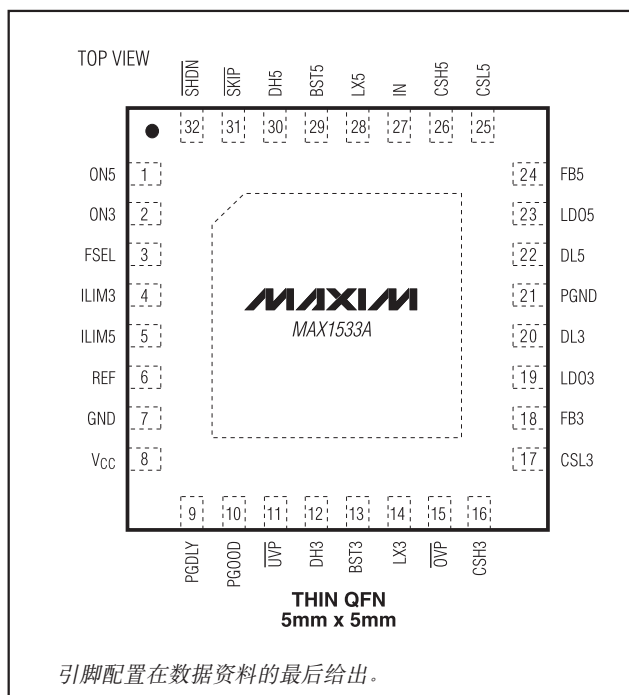
+表示无铅封装。

Dual Mode是Maxim Integrated Products, Inc.的商标。

特性

- ◆ 固定频率, 电流模式控制
- ◆ 40/60最优交错
- ◆ 精确的差分电流检测输入
- ◆ 内部5V和3.3V线性稳压器的负载能力可达到100mA
- ◆ 辅助12V或可调节的150mA线性稳压器 (MAX1537A特有)
- ◆ Dual Mode™反馈——输出可以是3.3V/5V固定电压, 也可以是可调输出(双模)
- ◆ 开关频率可设置为200kHz/300kHz/500kHz
- ◆ 灵活的上电顺序
- ◆ 可调节的过压和欠压保护
- ◆ 输入电压范围6V至26V
- ◆ 2V ±0.75%基准输出
- ◆ 电源就绪输出
- ◆ 软关断
- ◆ 关断电流典型值为5μA

引脚配置



用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

ABSOLUTE MAXIMUM RATINGS

IN, $\overline{\text{SHDN}}$, INA, LDOA to GND	-0.3V to +30V
GND to PGND	-0.3V to +0.3V
LDO5, LDO3, VCC to GND	-0.3V to +6V
ILIM3, ILIM5, PGDLY to GND	-0.3V to +6V
CSL3, CSH3, CSL5, CSH5 to GND	-0.3V to +6V
ON3, ON5, FB3, FB5 to GND	-0.3V to +6V
SKIP, $\overline{\text{OVP}}$, $\overline{\text{UVP}}$ to GND	-0.3V to +6V
PGOOD, FSEL, ADJA, ONA to GND	-0.3V to +6V
REF to GND	-0.3V to (VCC + 0.3V)
DL3, DL5 to PGND	-0.3V to (VLDO5 + 0.3V)
BST3, BST5 to PGND	-0.3V to +36V
LX3 to BST3	-6V to +0.3V
DH3 to LX3	-0.3V to (VBST3 + 0.3V)

LX5 to BST5	-6V to +0.3V
DH5 to LX5	-0.3V to (VBST5 + 0.3V)
LDO3, LDO5 Short Circuit to GND	Momentary
REF Short Circuit to GND	Momentary
INA Shunt Current	+15mA
Continuous Power Dissipation (TA = +70°C)	
32-Pin TQFN (derate 21.3mW/°C above +70°C)	1702mW
36-Pin TQFN (derate 26.3mW/°C above +70°C)	2105mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, VIN = 12V, both SMPS enabled, VCC = 5V, FSEL = REF, $\overline{\text{SKIP}}$ = GND, VILIM_ = VLDO5, VINA = 15V, VLDOA = 12V, ILDO5 = ILDO3 = ILDOA = no load, TA = 0°C to +85°C, unless otherwise noted. Typical values are at TA = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLIES (Note 1)						
VIN Input Voltage Range	VIN	LDO5 in regulation	6		26	V
		IN = LDO5, VOUT5 < 4.43V	4.5		5.5	
VIN Operating Supply Current	IIN	LDO5 switched over to CSL5		15	35	μA
VIN Standby Supply Current	IIN(STBY)	VIN = 6V to 26V, both SMPS off, includes I $\overline{\text{SHDN}}$		100	170	μA
VIN Shutdown Supply Current	IIN(SHDN)	VIN = 6V to 26V, $\overline{\text{SHDN}}$ = GND		5	17	μA
Quiescent Power Consumption	PQ	Both SMPS on, FB3 = FB5 = $\overline{\text{SKIP}}$ = GND, VCSL3 = 3.5V, VCSL5 = 5.3V, VINA = 15V, ILDOA = 0, PIN + PCSL3 + PCSL5 + PINA		3.5	4.5	mW
VCC Quiescent Supply Current	ICC	Both SMPS on, FB3 = FB5 = GND, VCSL3 = 3.5V, VCSL5 = 5.3V		1.1	2.1	mA
MAIN SMPS CONTROLLERS						
3.3V Output Voltage in Fixed Mode	VOUT3	VIN = 6V to 26V, $\overline{\text{SKIP}}$ = VCC (Note 2)	3.280	3.33	3.380	V
5V Output Voltage in Fixed Mode	VOUT5	VIN = 6V to 26V, $\overline{\text{SKIP}}$ = VCC (Note 2)	4.975	5.05	5.125	V
Feedback Voltage in Adjustable Mode	VFB_	VIN = 6V to 26V, FB3 or FB5, duty factor = 20% to 80% (Note 2)	0.990	1.005	1.020	V
Output-Voltage Adjust Range		Either SMPS	1.0		5.5	V
FB3, FB5 Dual-Mode Threshold			0.1		0.2	V
Feedback Input Leakage Current		VFB3 = VFB5 = 1.1V	-0.1		+0.1	μA
DC Load Regulation		Either SMPS, $\overline{\text{SKIP}}$ = VCC, ILOAD = 0 to full load		-0.1		%

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^\circ C \text{ to } +85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Line-Regulation Error		Either SMPS, duty cycle = 10% to 90%		1		%	
Operating Frequency (Note 1)	f_{OSC}	$FSEL = GND$	170	200	230	kHz	
		$FSEL = REF$	270	300	330		
		$FSEL = V_{CC}$	425	500	575		
Maximum Duty Factor (Note 1)	D_{MAX}	$FSEL = GND$	91	93		%	
		$FSEL = REF$	91	93			
		$FSEL = V_{CC}$	91	93			
Minimum On-Time	$t_{ON(MIN)}$	(Note 3)			200	ns	
SMPS3 to SMPS5 Phase Shift		SMPS5 starts after SMPS3		40		%	
				144		Deg	
CURRENT LIMIT							
ILIM_ Adjustment Range			0.5		V_{REF}	V	
Current-Sense Input Range		$CSH_$, $CSL_$	0		5.5	V	
Current-Sense Input Leakage Current		$CSH_$, $V_{CSH_} = 5.5V$	-1		+1	μA	
Current-Limit Threshold (Fixed)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$, $ILIM_ = V_{CC}$	70	75	80	mV	
Current-Limit Threshold (Adjustable)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$	$V_{ILIM_} = 2.00V$	170	200	230	mV
			$V_{ILIM_} = 1.00V$	91	100	109	
			$V_{ILIM_} = 0.50V$	42	50	58	
Current-Limit Threshold (Negative)	V_{NEG}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = V_{CC}$, percent of current limit		-120		%	
Current-Limit Threshold (Zero Crossing)	V_{ZX}	$V_{PGND} - V_{LX_}$, $\overline{SKIP} = GND$, $ILIM_ = V_{CC}$		3		mV	
Idle-Mode™ Threshold	V_{IDLE}	$V_{CSH_} - V_{CSL_}$	$ILIM_ = V_{CC}$	10	16	22	mV
			With respect to current-limit threshold (V_{LIMIT})		20		%
ILIM_ Leakage Current		$ILIM3 = ILIM5 = GND$ or V_{CC}	-0.1		+0.1	μA	
Soft-Start Ramp Time	t_{SS}	Measured from the rising edge of $ON_$ to full scale		512 / f_{OSC}		s	
INTERNAL FIXED LINEAR REGULATORS							
LDO5 Output Voltage	V_{LDO5}	$ON3 = ON5 = GND$, $6V < V_{IN} < 26V$, $0 < I_{LDO5} < 100mA$	4.80	4.95	5.10	V	
LDO5 Undervoltage-Lockout Fault Threshold		Rising edge, hysteresis = 1%	3.75	4.0	4.25	V	
LDO5 Bootstrap Switch Threshold		Rising edge of $CSL5$, hysteresis = 1%	4.41		4.75	V	
LDO5 Bootstrap Switch Resistance		LDO5 to $CSL5$, $V_{CSL5} = 5V$, $I_{LDO5} = 50mA$		0.75	3	Ω	

Idle Mode是Maxim Integrated Products, Inc.的商标。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^\circ C \text{ to } +85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LDO3 Output Voltage	V_{LDO3}	Standby mode, $6V < V_{IN} < 26V$, $0 < I_{LOAD} < 100mA$	3.20	3.35	3.42	V
LDO3 Bootstrap Switch Threshold		Rising edge of $CSL3$, hysteresis = 1%	2.83		3.10	V
LDO3 Bootstrap Switch Resistance		LDO3 to $CSL3$, $V_{CSL3} = 3.2V$, $I_{LDO3} = 50mA$		1	3	Ω
Short-Circuit Current		LDO3 = LDO5 = GND, $CSL3 = CSL5 = GND$		150	220	mA
Short-Circuit Current (Switched Over to CSL_{-})		LDO3 = LDO5 = GND, $V_{CSL3} > 3.1V$, $V_{CSL5} > 4.7V$	250			mA
AUXILIARY LINEAR REGULATOR (MAX1537A ONLY)						
LDOA Voltage Range	V_{LDOA}		5		23	V
INA Voltage Range	V_{INA}		6		24	V
LDOA Regulation Threshold, Internal Feedback		ADJA = GND, $0 < I_{LDOA} < 120mA$, $V_{INA} > 13V$	11.4	12.0	12.4	V
ADJA Regulation Threshold, External Feedback	V_{ADJA}	$0 < I_{LDOA} < 120mA$, $V_{LDOA} > 5.0V$ and $V_{INA} > V_{LDOA} + 1V$	1.94	2.00	2.06	V
ADJA Dual-Mode Threshold			0.1	0.15	0.2	V
ADJA Leakage Current		$V_{ADJA} = 2.1V$	-0.1		+0.1	μA
LDOA Current Limit		V_{LDOA} forced to $V_{INA} - 1V$, $V_{ADJA} = 1.9V$, $V_{INA} > 6V$	150			mA
Secondary Feedback Regulation Threshold		$V_{INA} - V_{LDOA}$	0.65	0.8	0.95	V
DL Duty Factor		$V_{INA} - V_{LDOA} < 0.7V$, pulse width with respect to switching period		33		%
INA Quiescent Current	I_{INA}	$V_{INA} = 24V$, $I_{LDOA} = \text{no load}$		50	165	μA
INA Shunt Sink Current		$V_{INA} = 28V$	10			mA
INA Leakage Current	$I_{INA(SHDN)}$	$V_{INA} = 5V$, LDOA disabled			30	μA
REFERENCE (REF)						
Reference Voltage	V_{REF}	$V_{CC} = 4.5V \text{ to } 5.5V$, $I_{REF} = 0$	1.985	2.00	2.015	V
Reference Load Regulation		$I_{REF} = -10\mu A \text{ to } +100\mu A$	1.980		2.020	V
REF Lockout Voltage	$V_{REF(UVLO)}$	Rising edge, hysteresis = 350mV		1.95		V
FAULT DETECTION						
Output Overvoltage Trip Threshold		$\overline{OV} = GND$, with respect to error-comparator threshold	8	11	15	%
Output Overvoltage Fault-Propagation Delay	t_{OVP}	50mV overdrive		10		μs

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^\circ C \text{ to } +85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Undervoltage-Protection Trip Threshold		With respect to error-comparator threshold	65	70	75	%
Output Undervoltage Fault-Propagation Delay	t_{UVP}	50mV overdrive		10		μs
Output Undervoltage-Protection Blanking Time	t_{BLANK}	From rising edge of $ON_$		6144 / fOSC		s
PGOOD Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%	-14	-10	-7.5	%
PGOOD Propagation Delay	$t_{PGOOD_}$	Falling edge, 50mV overdrive		10		μs
PGOOD Output Low Voltage		$I_{SINK} = 4mA$			0.4	V
PGOOD Leakage Current	$I_{PGOOD_}$	High state, PGOOD forced to 5.5V			1	μA
PGDLY Pullup Current		PGDLY = GND	4	5	6	μA
PGDLY Pulldown Resistance				10	25	Ω
PGDLY Trip Threshold			REF- 0.2	REF	REF+ 0.2	V
Thermal-Shutdown Threshold	T_{SHDN}	Hysteresis = $15^\circ C$		+160		$^\circ C$
GATE DRIVERS						
DH_ Gate-Driver On-Resistance	R_{DH}	BST_ - LX_ forced to 5V		1.5	5	Ω
DL_ Gate-Driver On-Resistance	R_{DL}	DL_, high state		1.7	5	Ω
		DL_, low state		0.6	3	
DH_ Gate-Driver Source/Sink Current	I_{DH}	DH_ forced to 2.5V, BST_ - LX_ forced to 5V		2		A
DL_ Gate-Driver Source Current	I_{DL}	DL_ forced to 2.5V		1.7		A
DL_ Gate-Driver Sink Current	$I_{DL(SINK)}$	DL_ forced to 2.5V		3.3		A
Dead Time	t_{DEAD}	DL_ rising		35		ns
		DH_ rising		26		
LX_, BST_ Leakage Current		$V_{BST_} = V_{LX_} = 26V$		<2	20	μA
INPUTS AND OUTPUTS						
Logic Input Voltage		\overline{SKIP} , hysteresis = 600mV	High	2.4		V
			Low	0.8		
Fault Enable Logic Input Voltage		\overline{OVP} , \overline{UVP} , ONA	High	0.7 x V_{CC}		V
			Low	0.4		
Logic Input Current		\overline{OVP} , \overline{UVP} , \overline{SKIP} , ONA	-1		+1	μA
\overline{SHDN} Input Trip Level		Rising trip level	1.10	1.6	2.20	V
		Falling trip level	0.96	1	1.04	
$ON_$ Input Voltage		Clear fault level/SMPS off level			0.8	V
		Delay start level (REF)	1.9		2.1	
		SMPS on level	2.4			

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^{\circ}\text{C to } +85^{\circ}\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FSEL Three-Level Input Logic		High	$V_{CC} - 0.2$			V
		REF	1.7		2.3	
		GND			0.4	
Input Leakage Current		\overline{OVP} , \overline{UVP} , \overline{SKIP} , ONA, ON3, ON5 = GND or V_{CC}	-1		+1	μA
		\overline{SHDN} , 0V or 26V	-1		+1	
		FSEL = GND or V_{CC}	-3		+3	
CSL_ Discharge-Mode On-Resistance	$R_{DISCHARGE}$			10	25	Ω
CSL_ Synchronous-Rectifier Discharge-Mode Turn-On Level			0.2	0.3	0.4	V

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^{\circ}\text{C to } +85^{\circ}\text{C}$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
INPUT SUPPLIES (Note 1)					
V_{IN} Input Voltage Range	V_{IN}	LDO5 in regulation	6	26	V
		$I_N = I_{LDO5}$, $V_{OUT5} < 4.4V$	4.5	5.5	
V_{IN} Operating Supply Current	I_{IN}	LDO5 switched over to CSL5, either SMPS on		35	μA
V_{IN} Standby Supply Current	$I_{IN(STBY)}$	$V_{IN} = 6V$ to $26V$, both SMPS off, includes \overline{SHDN}		170	μA
V_{IN} Shutdown Supply Current	$I_{IN(SHDN)}$	$V_{IN} = 6V$ to $26V$		17	μA
Quiescent Power Consumption	P_Q	Both SMPS on, $FB3 = FB5 = \overline{SKIP} = GND$, $V_{CSL3} = 3.5V$, $V_{CSL5} = 5.3V$, $V_{INA} = 15V$, $I_{LDOA} = 0$, $P_{IN} + P_{CSL3} + P_{CSL5} + P_{INA}$		4.5	mW
V_{CC} Quiescent Supply Current	I_{CC}	Both SMPS on, $FB3 = FB5 = GND$, $V_{CSL3} = 3.5V$, $V_{CSL5} = 5.3V$		2.5	mA
MAIN SMPS CONTROLLERS					
3.3V Output Voltage in Fixed Mode	V_{OUT3}	$V_{IN} = 6V$ to $26V$, $\overline{SKIP} = V_{CC}$ (Note 2)	3.28	3.38	V
5V Output Voltage in Fixed Mode	V_{OUT5}	$V_{IN} = 6V$ to $26V$, $\overline{SKIP} = V_{CC}$ (Note 2)	4.975	5.125	V
Feedback Voltage in Adjustable Mode	V_{FB3} , V_{FB5}	$V_{IN} = 6V$ to $26V$, $FB3$ or $FB5$, duty factor = 20% to 80% (Note 2)	0.982	1.018	V
Output-Voltage Adjust Range		Either SMPS	1.0	5.5	V
$FB3$, $FB5$ Adjustable-Mode Threshold Voltage		Dual-mode comparator	0.1	0.2	V

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^{\circ}\text{C to } +85^{\circ}\text{C}$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS	
Operating Frequency (Note 1)	f_{OSC}	$FSEL = GND$	170	230	kHz	
		$FSEL = REF$	240	330		
		$FSEL = V_{CC}$	375	575		
Maximum Duty Factor (Note 1)	D_{MAX}	$FSEL = GND$	91		%	
		$FSEL = REF$	91			
		$FSEL = V_{CC}$	91			
Minimum On-Time	$t_{ON(MIN)}$			250	ns	
CURRENT LIMIT						
ILIM_ Adjustment Range			0.5	V_{REF}	V	
Current-Limit Threshold (Fixed)	$V_{LIMIT_}$	$V_{CSHL_} - V_{CSL_}$, $ILIM_ = V_{CC}$	67	83	mV	
Current-Limit Threshold (Adjustable)	$V_{LIMIT_}$	$V_{CSHL_} - V_{CSL_}$	$V_{ILIM_} = 2.00V$	170	230	mV
			$V_{ILIM_} = 1.00V$	90	110	
			$V_{ILIM_} = 0.50V$	40	60	
INTERNAL FIXED LINEAR REGULATORS						
LDO5 Output Voltage	V_{LDO5}	$ON3 = ON5 = GND$, $6V < V_{IN} < 26V$, $0 < I_{LDO5} < 100mA$	4.8	5.1	V	
LDO5 Undervoltage-Lockout Fault Threshold		Rising edge, hysteresis = 1%	3.75	4.30	V	
LDO3 Output Voltage	V_{LDO3}	Standby mode, $6V < V_{IN} < 28V$, $0 < I_{LOAD} < 100mA$	3.20	3.43	V	
AUXILIARY LINEAR REGULATOR (MAX1537A ONLY)						
LDOA Voltage Range	V_{LDOA}		5	23	V	
INA Voltage Range	V_{INA}		6	24	V	
LDOA Regulation Threshold, Internal Feedback		$ADJA = GND$, $0 < I_{LDOA} < 120mA$, $V_{INA} > 13V$	11.40	12.55	V	
ADJA Regulation Threshold, External Feedback	V_{ADJA}	$0 < I_{LDOA} < 120mA$, $V_{LDOA} > 5.0V$ and $V_{INA} > V_{LDOA} + 1V$	1.94	2.08	V	
ADJA Dual-Mode Threshold		ADJA	0.10	0.25	V	
Secondary Feedback Regulation Threshold		$V_{INA} - V_{LDOA}$	0.63	0.97	V	
INA Quiescent Current	I_{INA}	$V_{INA} = 24V$, $I_{LDOA} = \text{no load}$		165	μA	
REFERENCE (REF)						
Reference Voltage	V_{REF}	$V_{CC} = 4.5V \text{ to } 5.5V$, $I_{REF} = 0$	1.97	2.03	V	

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^{\circ}C \text{ to } +85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
FAULT DETECTION					
Output Overvoltage Trip Threshold		$\overline{OVP} = GND$, with respect to error-comparator threshold	+8	+15	%
Output Undervoltage-Protection Trip Threshold		With respect to error-comparator threshold	+65	+75	%
PGOOD Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%	-14.0	-7.0	%
PGOOD Output Low Voltage		$I_{SINK} = 4mA$		0.4	V
PGDLY Pulldown Resistance				25	Ω
PGDLY Trip Threshold			REF-0.2	REF+0.2	V
GATE DRIVERS					
DH_ Gate-Driver On-Resistance	R_{DH}	BST_ - LX_ forced to 5V		5	Ω
DL_ Gate-Driver On-Resistance	R_{DL}	DL_, high state		5	Ω
		DL_, low state		3	
INPUTS AND OUTPUTS					
Logic Input Voltage		\overline{SKIP} , hysteresis = 600mV	High	2.4	V
			Low	0.8	
Fault Enable Logic Input Voltage		\overline{OVP} , \overline{UVP} , ONA	High	0.7 x V_{CC}	V
			Low	0.4	
\overline{SHDN} Input Trip Level		Rising trip level	1.1	2.2	V
		Falling trip level	0.95	1.05	
ON_ Input Voltage		Clear fault level		0.8	V
		SMPS off level		1.6	
		Delay start level (REF)	1.9	2.1	
		SMPS on level	2.4		
FSEL Three-Level Input Logic		High	$V_{CC} - 0.2$		V
		REF	1.7	2.3	
		GND		0.4	

Note 1: The MAX1533A/MAX1537A cannot operate over all combinations of frequency, input voltage (V_{IN}), and output voltage. For large input-to-output differentials and high-switching frequency settings, the required on-time may be too short to maintain the regulation specifications. Under these conditions, a lower operating frequency must be selected. The minimum on-time must be greater than 150ns, regardless of the selected switching frequency. On-time and off-time specifications are measured from 50% point to 50% point at the DH_ pin with LX_ = GND, $V_{BST_} = 5V$, and a 250pF capacitor connected from DH_ to LX_. Actual in-circuit times may differ due to MOSFET switching speeds.

Note 2: When the inductor is in continuous conduction, the output voltage has a DC regulation level lower than the error-comparator threshold by 50% of the ripple. In discontinuous conduction ($\overline{SKIP} = GND$, light load), the output voltage has a DC regulation level higher than the trip level by approximately 1% due to slope compensation.

Note 3: Specifications are guaranteed by design, not production tested.

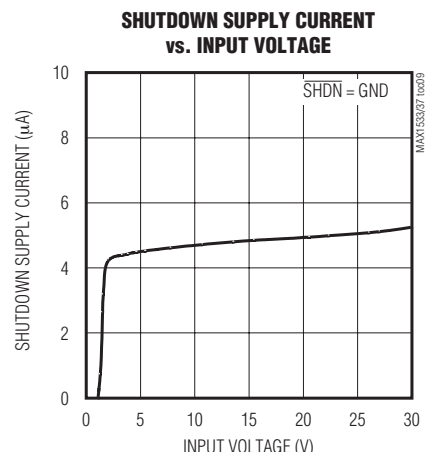
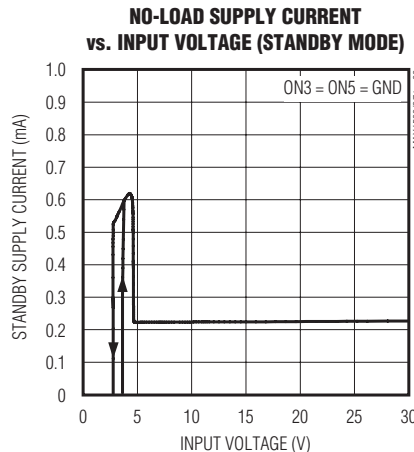
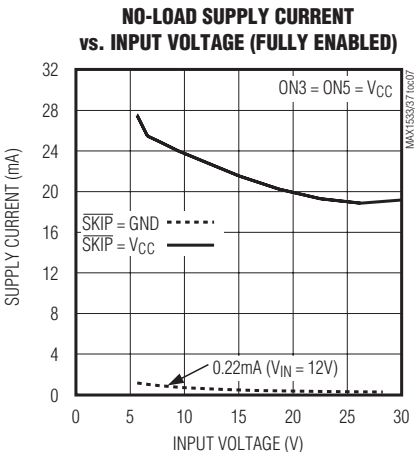
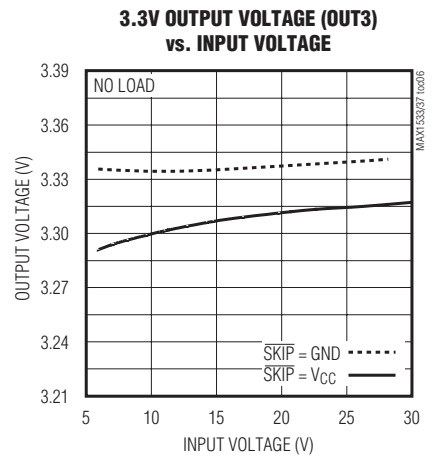
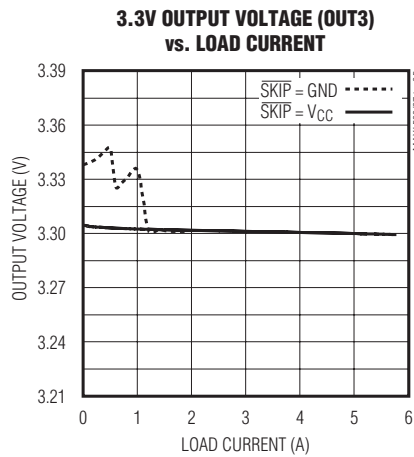
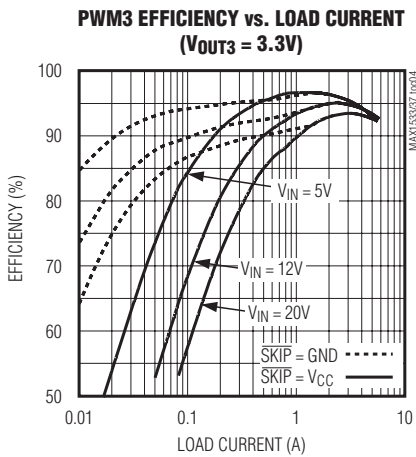
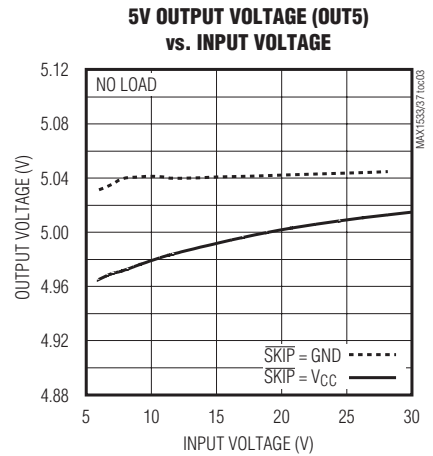
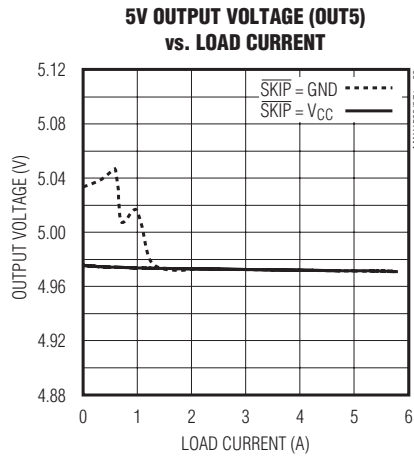
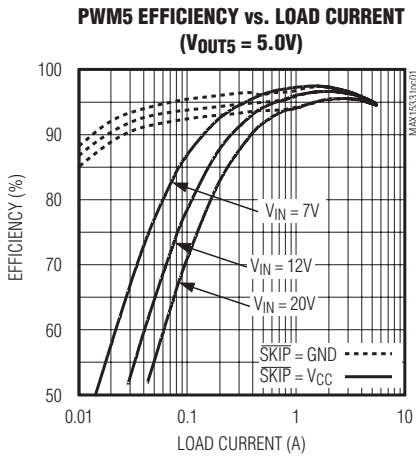
Note 4: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

用于笔记本电脑的高效5路输出 主电源控制器

典型工作特性

(MAX1537A circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $SKIP = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX1533A/MAX1537A

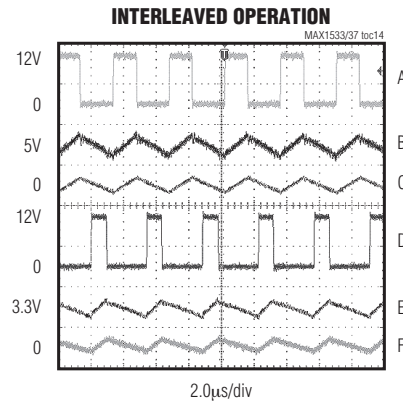
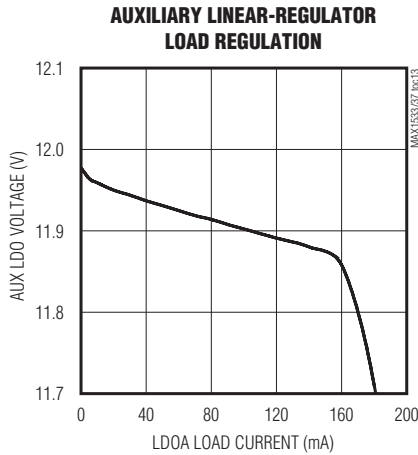
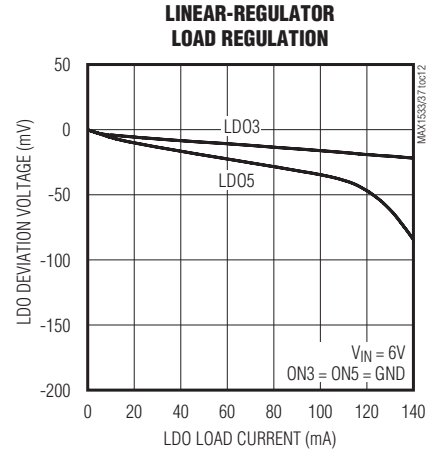
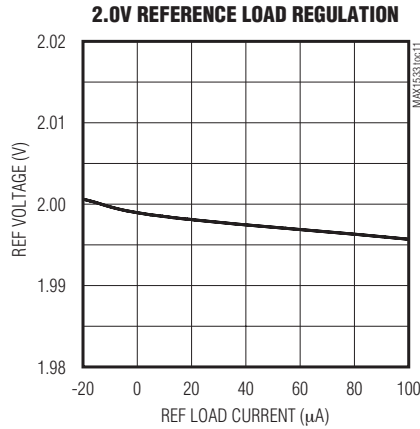
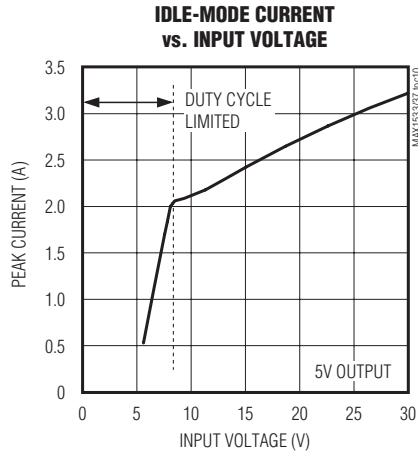


用于笔记本电脑的高效5路输出 主电源控制器

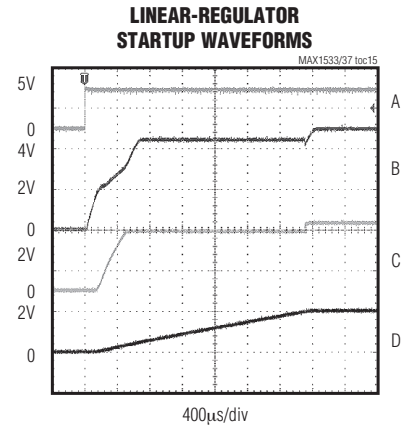
MAX1533A/MAX1537A

典型工作特性(续)

(MAX1537A circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



- A. LX5, 10V/div
- B. 5V OUTPUT, 100mV/div
- C. PWM5 INDUCTOR CURRENT, 5A/div
- D. LX3, 10V/div
- E. 3.3V OUTPUT, 100mV/div
- F. PWM3 INDUCTOR CURRENT, 5A/div



- A. \overline{SHDN} , 5V/div
 - B. LDO5, 2V/div
 - C. LDO3, 2V/div
 - D. REF, 2V/div
- 100 Ω LOAD ON LDO5 AND LDO3

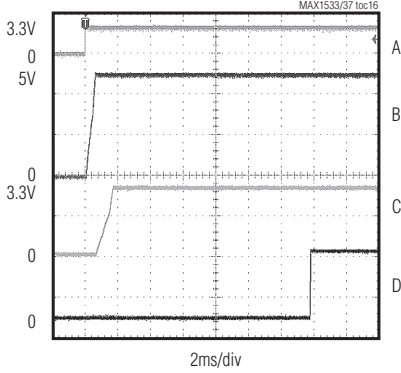
用于笔记本电脑的高效5路输出 主电源控制器

典型工作特性(续)

(MAX1537A circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $SKIP = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

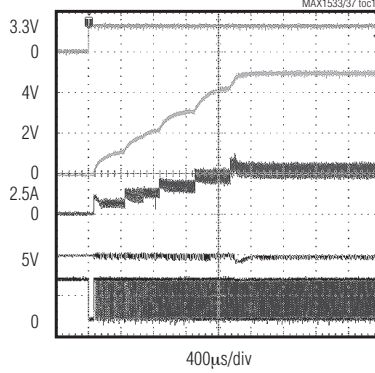
MAX1533A/MAX1537A

**DELAYED STARTUP WAVEFORM
(LIGHT LOAD)**



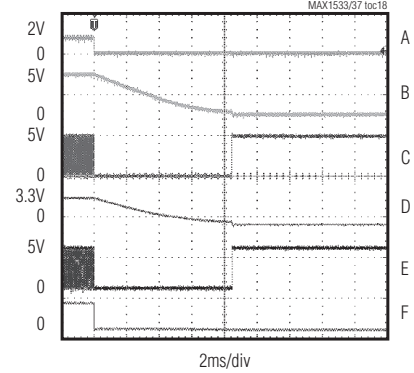
A. ON5, 5V/div
B. 5V OUTPUT, 2V/div
C. 3.3V OUTPUT, 2V/div
D. PGOOD, 2V/div
100Ω LOAD ON OUT5 AND OUT3, ON3 = REF

STARTUP WAVEFORM (HEAVY LOAD)



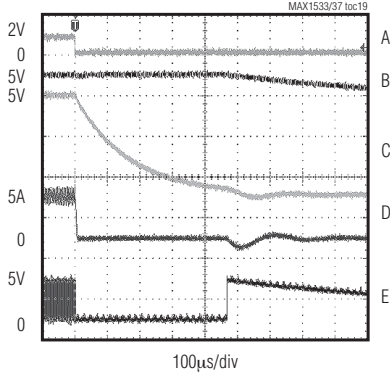
A. ON5, 5V/div
B. 5V OUTPUT, 2V/div
C. INDUCTOR CURRENT, 5A/div
D. LDO5, 1V/div
E. DL5, 5V/div
1.0Ω LOAD

SHUTDOWN WAVEFORM (NO LOAD)



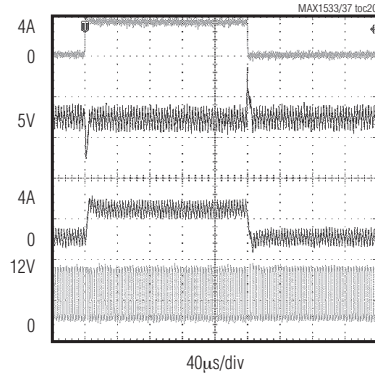
A. \overline{SHDN} , 5V/div
B. 5V OUTPUT, 5V/div
C. DL5, 5V/div
D. 3.3V OUTPUT, 5V/div
E. DL3, 5V/div
F. PGOOD, 5V/div
ON3 = ON5 = V_{CC} , $\overline{OVP} = GND$

SHUTDOWN WAVEFORM (1Ω LOAD)



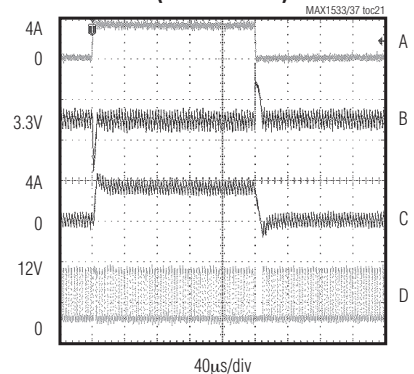
A. \overline{SHDN} , 5V/div
B. LDO5, 2V/div
C. 5V OUTPUT, 2V/div
D. INDUCTOR CURRENT, 5A/div
E. DL5, 5V/div
ON3 = ON5 = V_{CC} , $\overline{OVP} = GND$

**5V OUTPUT LOAD TRANSIENT
(FORCED-PWM)**



A. $I_{OUT5} = 0.2A$ TO 4A, 5A/div
B. $V_{OUT5} = 5.0V$, 100mV/div
C. INDUCTOR CURRENT, 5A/div
D. LX5, 10V/div
 $SKIP = V_{CC}$

**3.3V OUTPUT LOAD TRANSIENT
(FORCED-PWM)**



A. $I_{OUT3} = 0.2A$ TO 4A, 5A/div
B. $V_{OUT3} = 3.3V$, 100mV/div
C. INDUCTOR CURRENT, 5A/div
D. LX3, 10V/div
 $SKIP = V_{CC}$

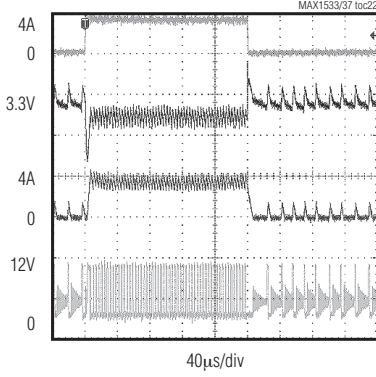
用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

典型工作特性(续)

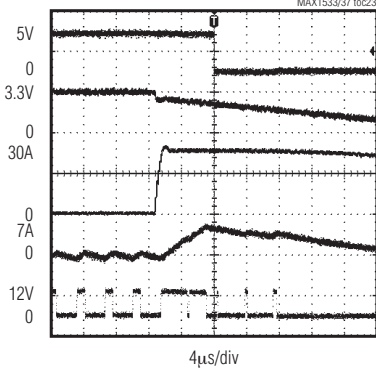
(MAX1537A circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $SKIP = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

**3.3V OUTPUT LOAD TRANSIENT
(PULSE SKIPPING)**



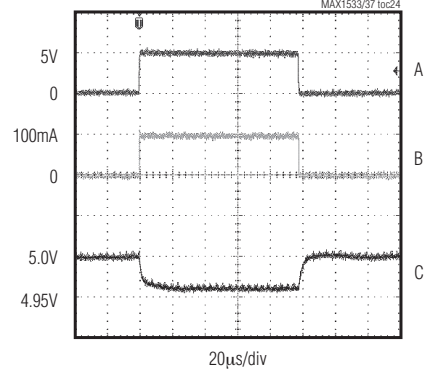
A. $I_{OUT3} = 0.2A$ TO $4A$, $5A/div$
 B. $V_{OUT3} = 3.3V$, $100mV/div$
 C. INDUCTOR CURRENT, $5A/div$
 D. $LX3$, $10V/div$
 SKIP = GND

**OUTPUT OVERLOAD
(UVP ENABLED)**



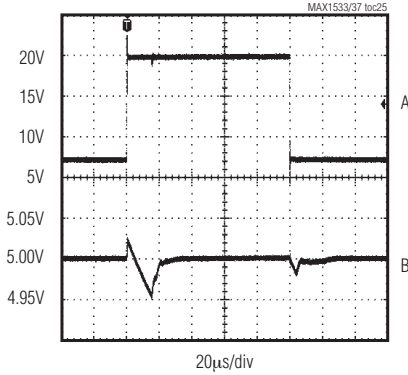
A. PGOOD2, $5V/div$
 B. $3.3V$ OUTPUT, $3.3V/div$
 C. LOAD (0 TO $30A$), $20A/div$
 D. INDUCTOR CURRENT, $10A/div$
 E. $LX3$, $20V/div$

LDO5 LOAD TRANSIENT



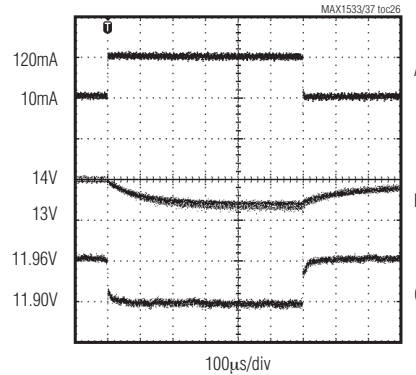
A. CONTROL SIGNAL, $5V/div$
 B. $I_{LDO5} = 1mA$ TO $100mA$, $100mA/div$
 C. $LDO5$, $50mV/div$
 ON3 = ON5 = GND

LDO5 LINE TRANSIENT



A. INPUT VOLTAGE ($V_{IN} = 7V$ TO $20V$), $5V/div$
 B. $LDO5$ OUTPUT VOLTAGE, $50mV/div$
 ON3 = ON5 = GND, $I_{LDO5} = 20mA$

**AUXILIARY LINEAR-REGULATOR
LOAD TRANSIENT**



A. $I_{LDOA} = 10mA$ TO $100mA$, $100mA/div$
 B. INA, $1V/div$
 C. $LDOA$, $50mV/div$
 INA = VOLTAGE GENERATED BY SECONDARY
 TRANSFORMER WINDING

用于笔记本电脑的高效5路输出 主电源控制器

引脚说明

MAX1533A/MAX1537A

引脚		名称	功能
MAX1533A	MAX1537A		
—	1	ADJA	辅助反馈输入。从LDOA到模拟地连接一个电阻分压器可对辅助线性稳压器的输出电压进行调节。ADJA稳定后的电压为2V。如将ADJA和GND端连接在一起，其输出电压将被内部反馈电路固定在12V。
1	2	ON5	5V SMPS使能输入。如果ON5端电压高于SMPS的开启电平，则5V SMPS被使能；如果ON5端电压低于SMPS的关断电平，5V SMPS就被禁止。如将ON5与REF端相连，5V SMPS将于3.3V SMPS到达稳定后启动(延时启动)。将ON5端电压驱动至故障清除电平以下会使故障锁存器清零。
2	3	ON3	3.3V SMPS使能输入。如果ON3端电压高于SMPS的开启电平，则3.3V SMPS被使能；如果ON3端电压低于SMPS的关断电平，3.3V SMPS就被禁止。如将ON3与REF端相连，3.3V SMPS将于5V SMPS到达稳定后启动(延时启动)。将ON3端电压驱动至故障清除电平以下会使故障锁存器清零。
—	4	ONA	LDOA使能输入。ONA为低时LDOA为高阻态且副绕组控制被关闭。ONA为高时LDOA开启。把该引脚连接到LDO3、LDO5、CSL3、CSL5或者其它输出，即可使电源按需要的顺序自动启动。
3	5	FSEL	频率选择输入。该三态输入端可用来设置控制器的开关频率。该引脚接GND、REF、V _{CC} 时对应的开关频率分别是： V _{CC} = 500kHz, REF = 300kHz, GND = 200kHz
4	6	ILIM3	3.3V SMPS峰值限流门限调节端。ILIM3连接到V _{CC} 时，限流门限默认值为75mV。对于可调模式，CSH3和CSL3之间的限流门限电压精确等于ILIM3端电压的1/10，ILIM3端电压的范围为500mV至2.0V。转换到75mV默认值的逻辑门限约为V _{CC} - 1V。
5	7	ILIM5	5V SMPS峰值限流门限调节端。ILIM5连接到V _{CC} 时，限流门限默认值为75mV。对于可调模式，CSH5和CSL5之间的限流门限电压精确等于ILIM5端电压的1/10，ILIM5端电压的范围为500mV至2.0V。转换到75mV默认值的逻辑门限约为V _{CC} - 1V。
6	8	REF	2V参考电压输出。在REF和模拟地之间用一个容量大于或等于0.1μF的陶瓷电容进行旁路。该参考电压源可为外部负载提供最大100μA的电流。但用该电压基准驱动负载会降低输出电压的精度，精度降低的程度将依据基准电压的负载调整误差而定。SHDN为低时该基准电压源关断。
7	9	GND	模拟地。背面焊盘连接到GND。
8	10	V _{CC}	模拟电源输入。通过一个20Ω的串联电阻连接到系统电压源(+4.5V至+5.5V)。V _{CC} 和模拟地之间连接一个容量1μF以上的陶瓷电容进行旁路。
9	11	PGDLY	电源就绪单稳态延迟。在PGDLY端连接一个定时电容可延迟PGOOD变高的时间。PGDLY上有5μA的上拉电流和10Ω的下拉。当电源未达到稳定时下拉被激活。而当电源工作正常时，下拉被关断，同时5μA上拉被激活。当PGDLY电压越过REF时，PGOOD被使能。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

引脚说明(续)

引脚		名称	功能
MAX1533A	MAX1537A		
10	12	PGOOD	开漏电源就绪输出。如果任何输出低于额定稳定点超过10% (典型)或在软启动期间和关断状态下, PGOOD输出低电平。PGOOD的上升沿被PGDLY单稳态定时器延迟。当两个SMPS输出均达到稳定后PGOOD变为高阻。
11	13	\overline{UVP}	欠压故障保护控制。将 \overline{UVP} 接到GND时选择默认的欠压门限为正常值的70%。而将其连接在 V_{CC} 时禁止欠压保护, 同时清除欠压故障锁存器。
12	14	DH3	3.3V SMPS的高边MOSFET栅极驱动输出。DH3振幅从LX3到BST3。
13	15	BST3	3.3V SMPS的自举浮动电容连接端。按照图6所示连接到外部电容和二极管。在BST3端串联一个电阻可对DH3的上拉电流进行调节。
14	16	LX3	3.3V SMPS的电感连接端。将LX3连到电感的开关侧。LX3还是高边栅极驱动器DH3的低端电源轨。
15	17	\overline{OVP}	过压故障保护控制端。将 \overline{OVP} 接到GND选择默认的过压门限为超出正常值+11%。而将其与 V_{CC} 连接时, 禁止过压保护功能, 同时清除过压故障锁存器。
16	18	CSH3	3.3V SMPS的电流检测输入正端。连接到电流检测元件的正端。图9给出了两种不同的电流检测方式。
17	19	CSL3	3.3V SMPS的电流检测输入负端。连接到电流检测元件的负端。图9给出了两种不同的电流检测方式。此外, CSL3还用作LDO3的自举输入。
18	20	FB3	3.3V SMPS反馈输入。连接到GND时选择固定的3.3V输出。可调模式下, FB3稳定在1V。
19	21	LDO3	3.3V内部线性稳压器输出。采用最小2.2 μ F (1 μ F/20mA)的电容旁路到地。可提供100mA电流(最小)。供电取自LDO5。当CSL3上的电压大于3V时, 线性稳压器关断, LDO3通过一个导通电阻1 Ω 、额定电流200mA的开关连接到CSL3。
20	22	DL3	3.3V SMPS的低边栅极驱动输出。DL3的电压摆幅为PGND到LDO5。
21	23	PGND	功率地。
22	24	DL5	5V SMPS的低边栅极驱动输出。DL5的电压摆幅为PGND到LDO5。
23	25	LDO5	5V内部线性稳压器输出。采用最小2.2 μ F (1 μ F/20mA)的电容旁路到地。为DL_低边栅极驱动器、DH_高边驱动器(通过BST二极管)、PWM控制器、内部逻辑和基准源(通过 V_{CC} 引脚)、以及LDO3内部3.3V线性稳压器提供电源。可为外部负载提供最小100mA (+25mA用于栅极驱动器)的电流。当CSL5上的电压大于4.5V时, 5V线性稳压器关断, LDO5通过一个导通电阻0.75 Ω 、额定电流200mA的开关连接到CSL5。
24	26	FB5	5V SMPS的反馈输入。连接到GND选择固定5V输出。可调模式下, FB5稳定至1V。

用于笔记本电脑的高效5路输出 主电源控制器

引脚说明(续)

MAX1533A/MAX1537A

引脚		名称	功能
MAX1533A	MAX1537A		
25	27	CSL5	5V SMPS的电流检测输入负端。连接到电流检测元件的负极。图9给出了两种不同的电流检测方式。此外，CSL5还用作LDO5的自举输入。
26	28	CSH5	5V SMPS的电流检测输入正端。连接到电流检测元件的正极。图9给出了两种不同的电流检测方式。
27	29	IN	启动电路和内部5V线性稳压器LDO5的输入。用0.22 μ F电容旁路到PGND，该电容应紧靠IC。
28	30	LX5	5V SMPS的电感连接端。将LX5连到电感的开关侧。LX5还是高边栅极驱动器DH5的低端电源轨。
29	31	BST5	5V SMPS的自举浮动电容连接端。按图6所示连接到外部电容和二极管。在BST5端串联一个电阻可对DH5的上拉电流进行调节。
30	32	DH5	5V SMPS的高边栅极驱动输出。DH5的摆幅为从LX5到BST5。
31	33	$\overline{\text{SKIP}}$	跳脉冲控制输入。连接到V _{CC} 时，将强制进入低噪声PWM模式。连接到GND则轻载时工作在高效率跳脉冲模式。
32	34	$\overline{\text{SHDN}}$	关断控制输入。当V _{SHDN} 低于 $\overline{\text{SHDN}}$ 输入下降沿触发电平时，器件将进入关断模式，电源电流降低至5 μ A。直到V _{SHDN} 高于 $\overline{\text{SHDN}}$ 输入上升沿触发电平以后，器件才会重新启动。将 $\overline{\text{SHDN}}$ 连接到V _{IN} 可自动启动。通过电阻分压器将 $\overline{\text{SHDN}}$ 连接到V _{IN} 实现可编程欠压锁定。
—	35	INA	辅助LDOA线性稳压器的电源电压输入。INA被内部并联稳压器钳位到26V。
—	36	LDOA	可调节(额定12V) 150mA辅助线性稳压器输出，由INA端为其供电。LDOA与GND之间接一个最小值为2.2 μ F (1 μ F/20mA)的旁路电容。副绕组反馈门限被设置在INA - LDOA = 0.8V，只触发5V SMPS的DL5。ONA为高时使能稳压器输出和副绕组调整电路。LDOA的状态对PGOOD没有影响。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

表1. 标准应用元件选择

COMPONENT	5A/300kHz	5A/500kHz
Input Voltage	$V_{IN} = 7V$ to 24V	$V_{IN} = 7V$ to 24V
$C_{IN_}$, Input Capacitor	(2) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM	(2) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM
C_{OUT5} , Output Capacitor	150 μ F, 6.3V, 40m Ω , low-ESR capacitor Sanyo 6TPB150ML	150 μ F, 6.3V, 40m Ω , low-ESR capacitor Sanyo 6TPB150ML
C_{OUT3} , Output Capacitor	220 μ F, 4V, 40m Ω , low-ESR capacitor Sanyo 4TPB220ML	220 μ F, 4V, 40m Ω , low-ESR capacitor Sanyo 4TPB220ML
N_H _ High-Side MOSFET	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V
N_L _ Low-Side MOSFET	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1
D_L _ Schottky Rectifier (if needed)	2A, 30V, 0.45V $_f$ Nihon EC21QS03L	2A, 30V, 0.45V $_f$ Nihon EC21QS03L
Inductor/Transformer	T1 = 6.8 μ H, 1:2 turns Sumida 4749-T132 L1 = 5.8 μ H, 8.6A Sumida CDRH127-5R8NC	3.9 μ H Sumida CDRH124-3R9NC
Rcs	10m Ω \pm 1%, 0.5W resistor IRC LR2010-01-R010F or Dale WSL-2010-R010F	10m Ω \pm 1%, 0.5W resistor IRC LR2010-01-R010F or Dale WSL-2010-R010F

表2. 元件供应商

SUPPLIER	WEBSITE
AVX	www.avx.com
Central Semiconductor	www.centalsemi.com
Coilcraft	www.coilcraft.com
Coiltronics	www.coiltronics.com
Fairchild Semiconductor	www.fairchildsemi.com
International Rectifier	www.irf.com
Kemet	www.kemet.com

SUPPLIER	WEBSITE
Panasonic	www.panasonic.com/industrial
Sanyo	www.secc.co.jp
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com
TOKO	www.tokoam.com
Vishay (Dale, Siliconix)	www.vishay.com

详细说明

MAX1533A/MAX1537A标准应用电路(图1)可用于构建一个典型的笔记本电脑主电源电路, 为其提供5V/5A和3.3V/5A电源。该电路的输入电压为7V至24V。电路中的元件选择和供应商分别如表1、表2所示。

MAX1533A/MAX1537A内含两个为低压电源设计的交错式固定频率降压控制器。最优交错结构可保证异相操作, 减小输入电容上的纹波。两个内部LDO可产生5V和3.3V常备电源。MAX1537A还有一个辅助LDO, 可作为预置的12V输出也可作为可调输出。

固定线性稳压器(LDO5和LDO3)

两个内部线性稳压器产生预设的5V (LDO5)和3.3V (LDO3)低功率输出。LDO5为LDO3和驱动外部MOSFET的栅极驱动器提供电源, 同时为SMPS模拟控制电路、基准电路和逻辑单元提供偏置电源(V_{CC})。LDO5至少可为外部和内部负载提供100mA的驱动电流, 其中包括MOSFET栅极驱动(因不同的开关频率和外部MOSFET选择, 通常在5mA至50mA范围内变化)。LDO3也可以为外部负载提供至少100mA的驱动电流。LDO5和LDO3均应通过一个2.2 μ F或更大容量的输出电容旁路到地, 内部和外部负载电流每增加20mA, 该电容的容量应增大1.0 μ F。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

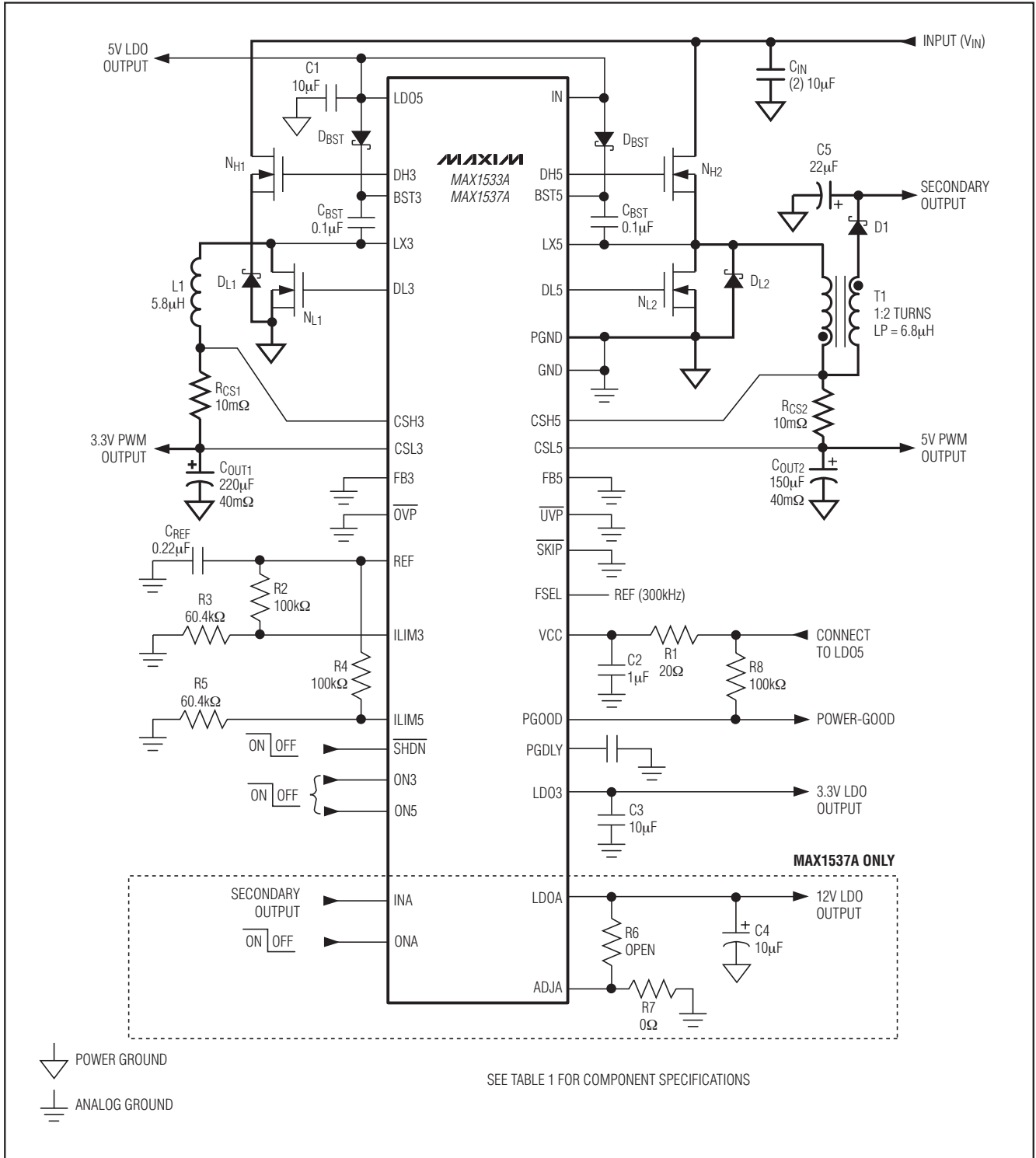


图1. MAX1533A/MAX1537A标准应用电路

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

SMPS到LDO自举切换

当5V主输出电压高于LDO5自举切换门限时，其内部0.75Ω（典型值）p沟道MOSFET将把CSL5短接到LDO5，同时关断LDO5线性稳压器。同样，当3.3V主输出电压高于LDO3自举切换门限时，内部1Ω（典型值）p沟道MOSFET将把CSL3短接到LDO3，同时关断LDO3线性稳压器。这样作的结果将使器件自举工作，内部电路和外部负载由SMPS输出电压来驱动，而不是电池经由线性稳压器调节后提供驱动。由于是通过一个效率为90%的开关稳压器提供电源，而不是通过效率低得多的线性稳压器，因此，自举工作可降低由于栅极电荷和静态损耗所引起的功耗。当LDO_输出切换完成后，输出电流增大到200mA。

SMPS 5V偏置电源(LDO5和V_{CC})

除大功率输入电源(电池和AC适配器)以外，开关电源(SMPS)部分还需要一个5V的偏置电源。这个5V偏置电源由MAX1533A/MAX1537A内部的5V线性稳压器(LDO5)产生。这个自举LDO使MAX1533A/MAX1537A可以独立启动。栅极驱动器输入电源与固定5V线性稳压器(LDO5)的输出端相连，因此，5V LDO电源应能为PWM控制器提供V_{CC}，并为栅极驱动提供电源，所需的最大电流为：

$$\begin{aligned} I_{BIAS} &= I_{CC} + f_{SW} (Q_{G(LOW)} + Q_{G(HIGH)}) \\ &= 5\text{mA至}50\text{mA (典型值)} \end{aligned}$$

式中，I_{CC}为1mA（典型值），f_{SW}为开关频率，Q_{G(LOW)}和Q_{G(HIGH)}由MOSFET数据资料给出，V_{GS} = 5V时的总栅极电荷。

基准电压(REF)

在整个温度范围和负载变化范围内，2V基准电压的精度可达±1%，因此REF可用作系统的精密电压基准。REF应通过一个0.22μF或更大容量的陶瓷电容旁路到GND。基准电压可向外部负载源出100μA或吸收10μA电流。如果主SMPS输出电压需要较高的精度(±0.5%)，就不要在基准电压上加载。由于基准的负载调整误差，给基准加载会导致LDO5、LDO3、OUT5和OUT3输出电压轻微下降。

系统使能/关断($\overline{\text{SHDN}}$)

将 $\overline{\text{SHDN}}$ 拉低到 $\overline{\text{SHDN}}$ 输入下沿触发电平以下使MAX1533A/MAX1537A进入低功耗关断状态，这个触发电平具有较高精度。关断模式下MAX1533A/MAX1537A仅消耗5μA静态电流。处于关断模式时基准源被关闭，因此退出关断状态的门限精度较低。要保证正常启动，应将 $\overline{\text{SHDN}}$ 上拉至大于2.2V ($\overline{\text{SHDN}}$ 输入上升沿触发电平)。若希望自动关断和启动，可将 $\overline{\text{SHDN}}$ 连接到V_{IN}端。高精度的1V $\overline{\text{SHDN}}$ 下降沿门限可用于检测某个特定的输入电压并关断器件。进入关断后，1.6V的上升沿门限被激活，为多数应用提供足够的滞回。

SMPS详细说明

SMPS上电复位、UVLO和软启动

V_{CC}上升到约1V以上时启动上电复位(POR)过程，复位欠压、过压以及热关断故障锁存器。POR电路还保证当OVP禁用($\overline{\text{OVP}} = V_{CC}$)时将低边驱动拉低，或当OVP使能($\overline{\text{OVP}} = \text{GND}$)时将低边驱动拉高，直到SMPS控制器开始工作为止。当5V偏置电源(LDO5)电压低于输入欠压锁定(UVLO)门限(4V)时，V_{CC}输入UVLO电路禁止开关操作。一旦5V偏置电压(LDO5)上升到输入UVLO门限电压以上且控制器处于使能状态，SMPS控制器开始开关操作，输出电压开始在软启动电路的控制下爬升。

电路启动期间，内部数字软启动电路逐渐增加内部电流限的电平，以便降低输入浪涌电流。MAX1533A/MAX1537A的软启动过程分为五个阶段。在第一阶段，每个控制器将其限流值设为最大限流值的20%。如果输出在128个时钟周期(1 / f_{OSC})内没有达到稳定，软启动进入第二阶段并将其限流值再增加20%。如此反复，直到在512个时钟周期(1 / f_{OSC})后达到最大限流值或输出到达额定的稳定值，以先达到者为准(参见典型工作特性中的启动波形)。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

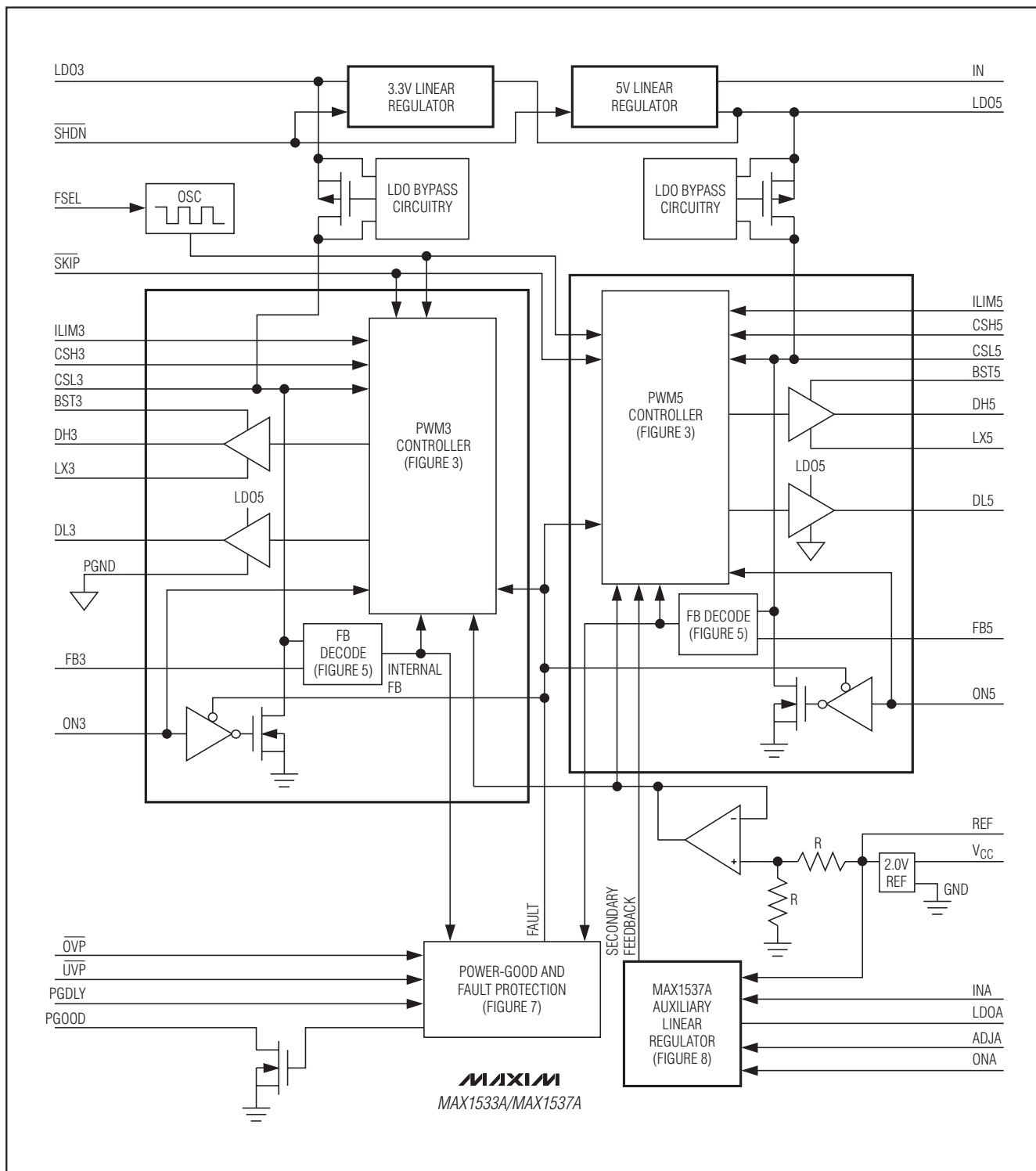


图2. MAX1533A/MAX1537A的内部功能框图

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

表3. 工作模式

MODE	INPUTS*			OUTPUTS			
	SHDN	ON5	ON3	LDO5	LDO3	5V SMPS	3V SMPS
Shutdown Mode	LOW	X	X	OFF	OFF	OFF	OFF
Standby Mode	HIGH	LOW	LOW	ON	ON	OFF	OFF
Normal Operation	HIGH	HIGH	HIGH	ON	ON	ON	ON
3.3V SMPS Active	HIGH	LOW	HIGH	ON	ON	OFF	ON
5V SMPS Active	HIGH	HIGH	LOW	ON	ON	ON	OFF
Normal Operation (Delayed 5V SMPS Startup)	HIGH	REF	HIGH	ON	ON	ON Power-up after 3.3V SMPS is in regulation	ON
Normal Operation (Delayed 3.3V SMPS Startup)	HIGH	HIGH	REF	ON	ON	ON	ON Power-up after 5V SMPS is in regulation

*SHDN是一个精确的低压逻辑输入，其下降沿门限电压为1V，上升沿门限电压为1.6V。ON3和ON5为三态CMOS逻辑输入，逻辑低电平为小于0.8V，逻辑高电平为大于2.4V，中间逻辑电平介于1.9V和2.1V之间(参见Electrical Characteristics表)。

SMPS使能控制(ON3、ON5)

ON3和ON5可用于控制SMPS的上电顺序。ON3或ON5电压上升到2.4V以上时使能对应的输出。ON3或ON5电压下降到1.6V以下时关闭各自对应的输出。驱动ON_n到0.8V以下可清除过压、欠压和热故障锁存器。

SMPS上电顺序

将ON3或ON5连接到REF可迫使对应的输出在另一路输出低于稳定值时处于关闭状态，并在另一路输出达到稳定后启动。第二个SMPS一直保持开通状态直到第一个SMPS被关断、器件被关断、发生故障或者LDO5进入欠压锁定。当第一个电源被关闭时，两个电源立即进入掉电过程。

输出放电(软关断)

当输出放电功能被使能($\overline{\text{OVP}}$ 被拉低)且开关调节器处于禁止状态(转换到待机模式或关断模式)，或当一路输出发生欠压故障时，控制器均会使两路输出通过内部12Ω开关进行放电，直至输出电压减小到0.3V。比较慢地对输出电容放电提供了一种阻尼式的关断响应。这样就消除了通过

电感和低边MOSFET快速放电时所产生的轻微的负压。当SMPS的输出放电到0.3V时，其低边驱动器(DL_n)将被强制拉高，将各自的SMPS输出钳位到GND。电压基准仍保持在工作状态，以便提供精确的门限电压和过压保护。两个SMPS控制器都有各自独立的软关断电路。

输出放电被禁止时($\overline{\text{OVP}} = V_{\text{CC}}$)，其低边驱动器(DL_n)和高边驱动器(DH_n)均被拉低，从而强制LX进入高阻态。由于SMPS控制器不主动给输出放电，因此，输出电压放电速度仅由输出电容和负载电流来决定。

固定频率、电流模式PWM控制器

每一个电流模式PWM控制器的核心都是一个多输入开环比较器，它对两路信号进行求和：相对基准电压而言的输出电压误差信号和斜率补偿斜坡信号(图3)。MAX1533A/MAX1537A采用直接求和结构，接近于理想的逐周期输出电压控制，省去了传统的误差放大器及其带来的相移。MAX1533A/MAX1537A采用相对较低的环路增益，因而可使用低成本的输出电容。低环路增益产生了-0.1%的典型负载调整误差，并由于使单位增益频率下移，有助于降低输出电容的尺寸和成本。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

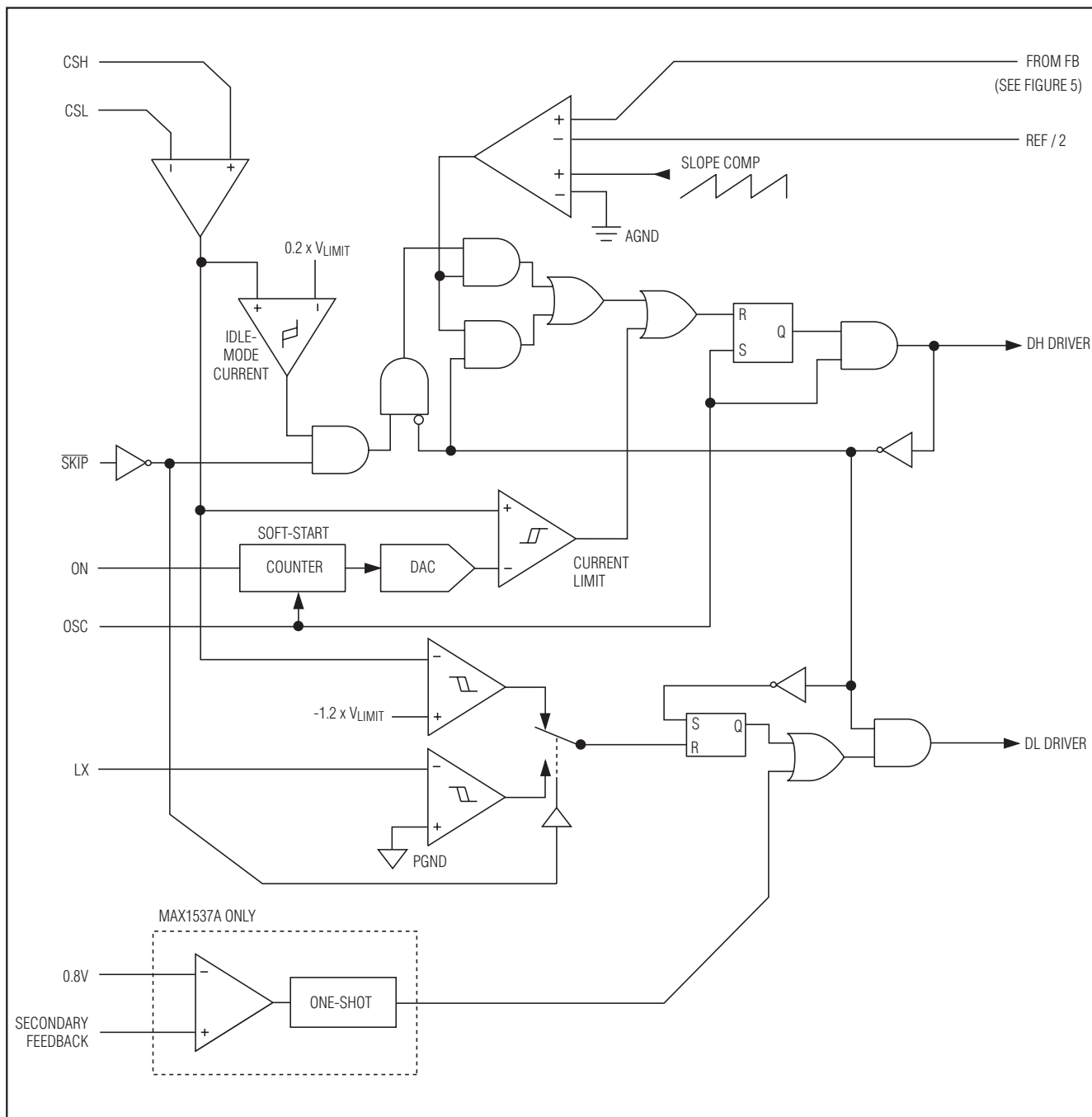


图3. PWM控制器功能框图

用于笔记本电脑的高效5路输出 主电源控制器

频率选择(FSEL)

利用FSEL引脚可选择PWM模式的开关频率。表4给出了FSEL连接方式与开关频率的对应关系。采用较高的工作频率(500kHz)有助于减小产品尺寸,但会增大开关损耗进而导致效率的降低,比较适合负载电流较小的超小型设备。而采用较低的频率(200kHz)工作时效率会更高,但要增大元件尺寸和印制板面积为代价。

强制PWM模式

低噪声强制PWM模式禁止了过零比较器,这个比较器用来控制低边开关的导通时间。这就强制低边开关的栅极驱动波形始终与高边栅极驱动波形互补,这样,电感电流在轻载下反转, DH_{-} 保持占空比为 V_{OUT} / V_{IN} 。强制PWM模式的优点是开关频率相当稳定。然而,强制PWM工作模式的代价是:空载时的5V电源电流会维持在15mA至50mA,因外部MOSFET和开关频率而异。

强制PWM模式的最大优点是消除了音频噪声和改善了负载瞬态响应。由于强制PWM模式禁止了过零比较器,轻载时电感电流会反向。

轻载工作控制(SKIP)

MAX1533A/MAX1537A有一个轻载工作模式控制输入(SKIP),可对两个控制器的过零比较器进行使能或禁止控制。若过零比较器被使能,当电流检测输入检测到电感电流归零时控制器会将 DL_{-} 强制拉低。这样可避免电感对输出电容放电,并在轻载下迫使控制器跳过一些脉冲,以免输出过充电。当过零比较器禁止时,将迫使控制器在轻载情况下一直处于PWM模式(强制PWM)。

表4. FSEL配置表

FSEL	SWITCHING FREQUENCY
VCC	500kHz
REF	300kHz
GND	200kHz

空闲模式电流检测门限

当输出电压超过反馈门限,检流电压超过空闲模式检流门限时,降压控制器终止导通时间。轻载情况下,导通时间仅仅取决于空闲模式检流门限,大约为满载检流门限(由ILIM_设定)的20%。这样就强制控制器在每个周期源出一个最小功率。为避免输出过充电,在输出电压跌至反馈门限以下前不启动另一个导通周期。由于过零比较器阻止开关调节器吸收电流,控制器只能跳过一些脉冲。这样,在轻载情况下,控制器调整的是输出纹波的谷值。

自动切换跳脉冲模式

在跳脉冲模式下,控制器的内在属性使其自动切换到PFM模式(见图4)。这种转换受一个比较器的影响,该比较器检测到电感电流过零时终止低边开关的导通时间。过零比较器在低边MOSFET两端(PGND到LX_)检测电感电流。一旦 $V_{PGND} - V_{LX_{-}}$ 压降低于3mV过零检测门限,比较器强制 DL_{-} 为低(图3)。这种工作机制使跳脉冲PFM模式与非跳脉冲PWM模式之间的转折点,和连续与非连续电感电流工作模式的分界点(所谓的“临界传导”点)相一致。PFM/PWM切换点的负载电流 $I_{LOAD(SKIP)}$ 可由下式给出:

$$I_{LOAD(SKIP)} = \frac{V_{OUT} (V_{IN} - V_{OUT})}{2 \times V_{IN} \times f_{SW} \times L}$$

当轻载情况下器件进入跳脉冲工作模式时,开关波形可能会显得杂乱,这是正常的,这样可以提供高轻载效率。通过改变电感值可在PFM噪声和轻载工作效率之间取得平衡。一般情况下,电感较小时,效率-负载曲线比较平坦;电感较大时,满负载工作时效率较高(假定绕组电阻不变),输出电压纹波也较小。然而,使用较高电感值的代价是增大了尺寸和减缓了负载瞬态响应(特别是在输入电压较低时)。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

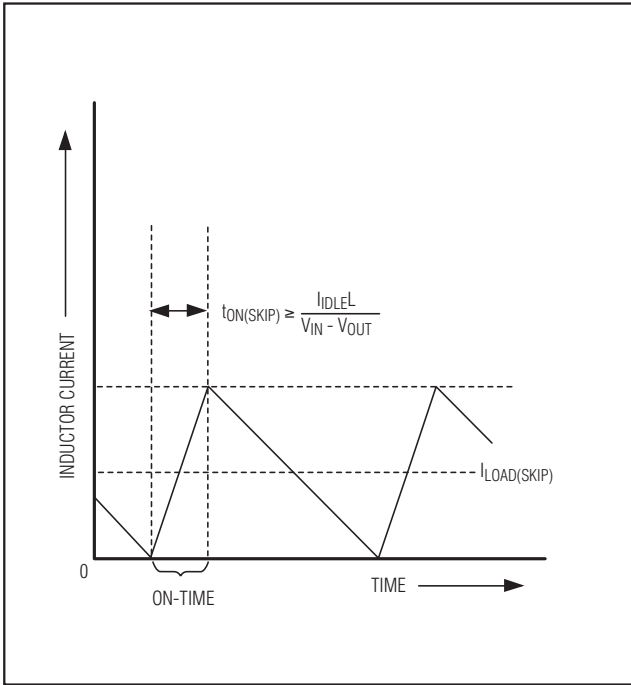


图4. 跳脉冲/断续切换点

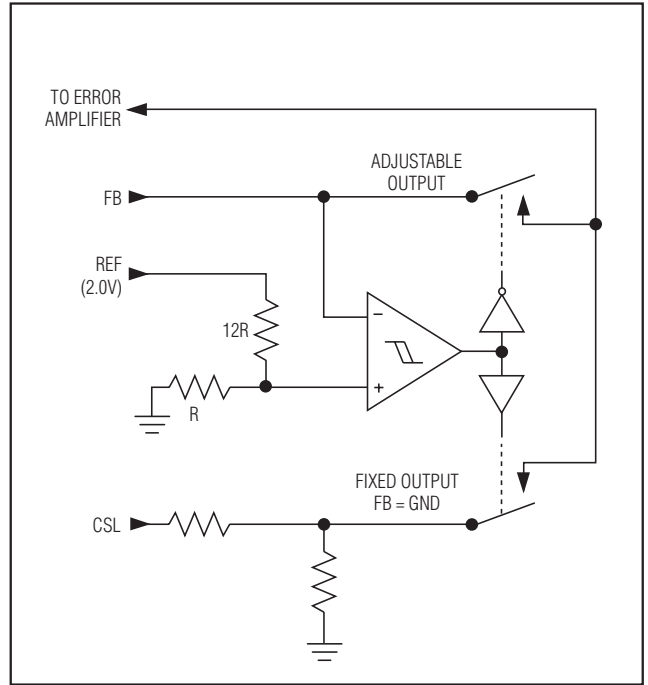


图5. 双模反馈解码器

输出电压

Electrical Characteristics表中的直流输出精度与误差比较器的阈值有关。当电感连续导通时，MAX1533A/MAX1537A调整的是输出纹波的峰值，因此，实际的直流输出电压要比斜率补偿后的触发电平低出纹波电压的50%。在PWM模式(连续导通模式)下，输出电压由下式精确定义：

$$V_{OUT(PWM)} = V_{NOM} \left(1 - \frac{A_{SLOPE} V_{NOM}}{V_{IN}} \right) - \left(\frac{V_{RIPPLE}}{2} \right)$$

式中， V_{NOM} 为额定输出电压， A_{SLOPE} 为1%， V_{RIPPLE} 是输出纹波电压($V_{RIPPLE} = ESR \times \Delta I_{INDUCTOR}$ ，可参考输出电容选择部分)。

在断续导通模式下($I_{OUT} < I_{LOAD(SKIP)}$)，MAX1533A/MAX1537A对输出纹波的谷值进行调整，因此，输出电压的直流稳定值高于误差比较器的门限。在PFM模式(断续导通模式)下，其输出电压可通过下式近似计算：

$$V_{OUT(PFM)} = V_{NOM} + \frac{1}{2} \left(\frac{f_{SW}}{f_{OSC}} \right) I_{IDLE} \times ESR$$

式中， V_{NOM} 为额定输出电压， f_{OSC} 为内部振荡器的最大开关频率， f_{SW} 为实际的开关频率，而 I_{IDLE} 则是跳脉冲时的空闲模式电感电流。

可调/固定输出电压(双模反馈)

连接FB3和FB5到GND可选择固定SMPS输出电压(分别为3.3V和5V)，这个固定输出电压由内部连接于CSL_和模拟地之间的电阻分压器预设。若将FB_连接到位于CSL_和GND之间的电阻分压器上，则可在1V至5.5V之间调节对应的输出电压(图5)。R2 (FB和GND间的电阻)的值选为10kΩ左右，R1 (OUT和FB间的电阻)的计算公式如下：

$$R1 = R2 \left(\frac{V_{OUT_}}{V_{FB_}} - 1 \right)$$

这里 $V_{FB_} = 1V$ (标称值)。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

当两路输出电压均需要自由设定时，应将3.3V SMPS的输出设定的比5V SMPS低一些。只有当CSL5上的电压高于LDO5的自举门限(4.56V)时，才能通过内部开关将LDO5连接到5V输出(CSL5)。同样，也只有当CSL3上电压高于LDO3的自举门限(2.91V)时，才能通过内部开关将LDO3连接到3.3V输出(CSL3)。当采用固定输出电压时自举工作最为有效。一旦LDO由CSL自举工作时，内部线性稳压器将关闭，这样可在输入电压较高时降低内部功耗并提高效率。

限流保护(ILIM_L)

限流电路利用差分电流检测输入(CSH_L和CSL_L)来对电感电流峰值进行限制。如果检流信号幅值超过了限流门限，PWM控制器将关断高边MOSFET(图3)。当内部振荡器的下一个上升沿到来时，除非检流信号跌至限流门限以下，否则，PWM控制器不会开始新的工作周期。实际的最大负载电流应小于峰值限流门限，其差值为电感纹波电流的一半。因此，最大负载能力是电流检测电阻、电感值、开关频率和占空比(V_{OUT} / V_{IN})的函数。

强制PWM模式下，MAX1533A/MAX1537A也进行负向电流限制，以防止 V_{OUT} 吸入电流时电感反向电流太大。反向限流门限约为正向限流门限值的120%，且当调整ILIM_L时，反向限流门限会随着正向限流门限的变化而变化。

ILIM_L接至 V_{CC} 时的门限值为默认值(75mV)。也可以通过在ILIM_L外接一个电阻分压器来对限流门限进行调整。为了获得足够的精度和抗噪声干扰能力，分压器电流应为2 μ A至20 μ A。限流门限调整范围为50mV至200mV。可调模式时，限流门限电压精确等于ILIM_L端电压的1/10。转换到75mV默认值的逻辑门限约为 $V_{CC} - 1V$ 。

严格按照PCB设计指南进行布局可保证电路的噪声和直流误差不致于影响到CSH_L和CSL_L端的差分电流检测信号。IC和检测电阻应尽可能靠近摆放并采用短且直的连接，与检流电阻的连接采用Kelvin感应连接方式。

MOSFET栅极驱动器(DH_L、DL_L)

DH_L和DL_L驱动器被优化用于驱动中等尺寸的高边功率MOSFET和较大尺寸的低边功率MOSFET。这与笔记本应用中的低占空比相一致，这类应用具有较大的 $V_{IN} - V_{OUT}$ 差。高边栅极驱动器(DH_L)能够源出和吸入2A的电流，而低边栅极驱动器(DL_L)可源出1.7A和吸入3.3A。这样在大电流应用中可提供强劲的栅极驱动。浮动的DH_L高边MOSFET驱动器由BST_L端外接的二极管-电容电荷泵供电(图6)，而同步整流驱动器DL_L则直接由固定的5V线性稳压器(LDO5)来提供电能。

自适应死区时间电路监视DL_L和DH_L驱动器，并阻止某个FET在另一个FET完全关断之前导通。这种自适应死区时间驱动器能够适应很宽范围的MOSFET，消除了穿透电流，将延迟减至最小，从而赢得了高效率。为使自适应死区时间电路能够正常工作，从DL_L和DH_L驱动器输出到MOSFET栅极之间应采用低电阻、低电感通路；否则的话，MAX1533A/MAX1537A中的检测电路会在MOSFET栅极实际仍存在栅极电荷的情况下误判其为“关断”状态。这条通路应采用非常短且宽的走线(当MOSFET与驱动器之间的距离为1英寸时，走线宽度应为50至100mil)。

用来将DL_L拉低的内部下拉晶体管驱动能力很强，其导通电阻的典型值为0.6 Ω 。这有助于在电感节点(LX_L)从地迅速切换到 V_{IN} 时，阻止DL_L由于低边MOSFET的漏极到栅极容性耦合而被拉高。对于具有高输入电压和驱动器连线较长、感性较大的应用，可能需要增加额外的栅-源电容，以确保高速上升的LX_L沿不会拉高低边MOSFET的栅极，造成穿透电流。由于MOSFET栅-漏电容(C_{RSS})、栅-源电容($C_{ISS} - C_{RSS}$)以及电路板寄生电容所引起的LX_L和DL_L之间的容性耦合应不超过下式所确定的最小阈值：

$$V_{GS(TH)} > V_{IN} \left(\frac{C_{RSS}}{C_{ISS}} \right)$$

由于不同批次元件门限电压之间的偏差，在设计的临界状态可能会产生问题。另一种可选方案是，在BST_L上串联一个不足10 Ω 的电阻，通过增加高边MOSFET的导通时间来解决这个问题，并且不降低关断时间(图6)。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

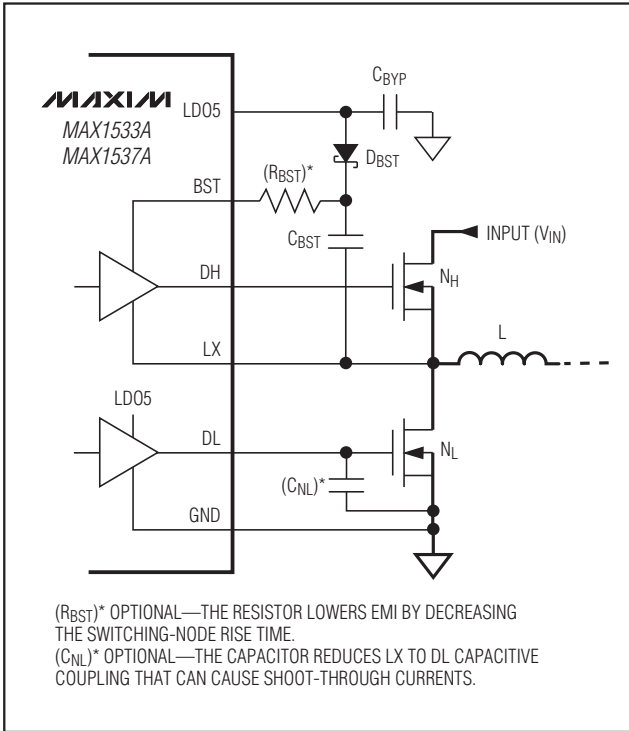


图6. 可选的栅极驱动电路

电源就绪输出(PGOOD)

PGOOD是一个比较器的开漏输出，这个比较器连续监视两个SMPS输出电压的欠压状态。PGOOD在关断(SHDN或ON3或ON5 = GND时)、软启动和软关断时被有源拉低。一旦数字软启动结束，只要两个输出电压均超过正常稳定电压(由FB₁设定)的90%，PGOOD将变为高阻态。只要其中任何一个SMPS输出比其额定稳定点下降10%、或发生输出过压故障、或任一SMPS控制器被关断，那么，PGOOD将变为低电平。为了获得逻辑电平的PGOOD信号，可在PGOOD和V_{CC}之间外接一个上拉电阻。100kΩ的上拉电阻可适应于大多数应用。

PGOOD与故障保护状态 \overline{OVP} 、 \overline{UVP} 无关。

故障保护

输出过压保护(OVP)

当任何一个SMPS输出电压超过正常稳定电压的111%，且OVP保护功能被使能($\overline{OVP} = GND$)，控制器将置位故障锁存器、拉低PGOOD，关断两个SMPS控制器，并立即拉低DH₁、强制拉高DL₁。两个同步整流MOSFET以100%占空比导通，迅速给输出电容放电并将两路输出钳位到地。

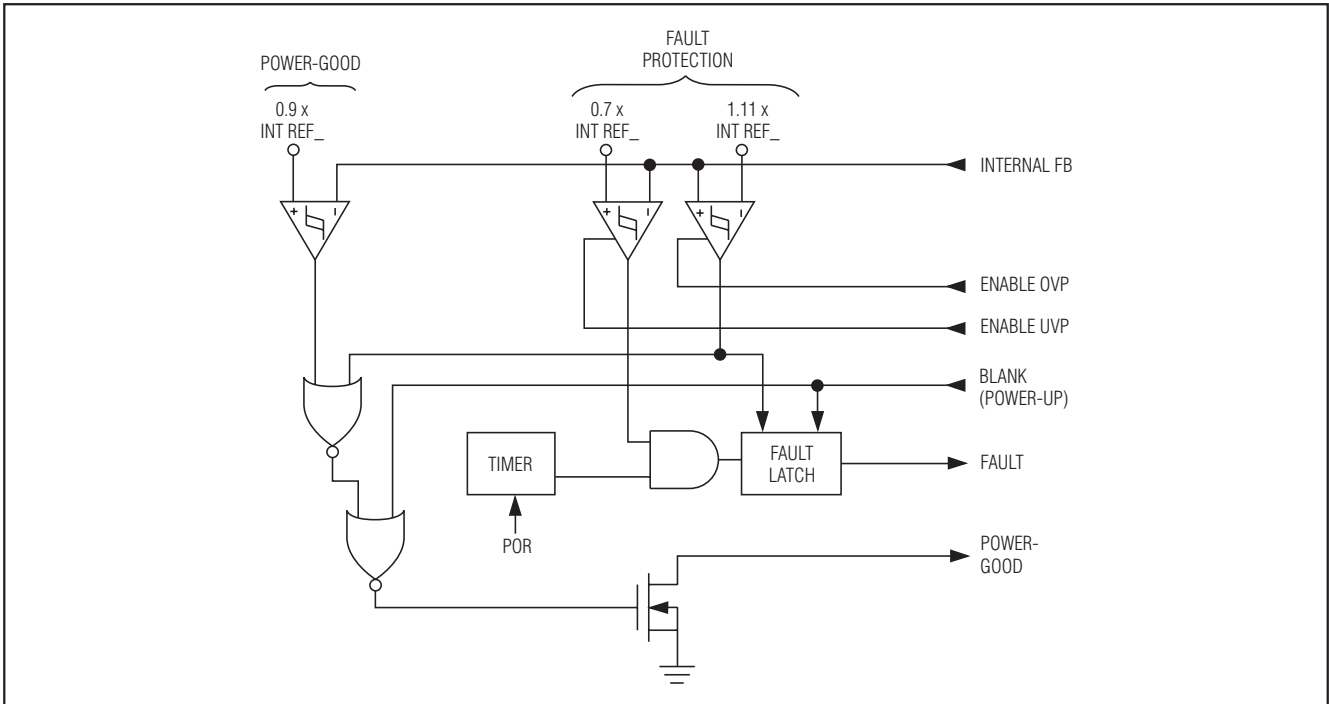


图7. 电源就绪和故障保护

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

然而，迅速拉高DL_n通常会产生轻微的负输出电压，因为在发生OVP故障时输出LC中存储有能量。如果负载无法承受这一反向电压，可在输出端连接一个功率肖特基二极管来进行反向钳位。如果过压故障持续下去(如高边MOSFET短路)，则电池的保险丝熔断。将V_{CC}降至1V以下或者通过切换ON3、ON5或SHDN中的任意一个可清除故障锁存器，并重新启动SMPS控制器。

当 \overline{OVP} 和V_{CC}连接在一起时，输出过压保护功能被禁止。

输出欠压保护(UVP)

每一个SMPS控制器均包含一个输出UVP保护电路，在输出被使能(ON_n拉高) 6144个时钟周期(1 / f_{OSC})后开始监视输出。如果某一SMPS输出电压跌至正常稳压电压的70%以下，且UVP功能被激活($\overline{UVP} = GND$)时，UVP电路将置位故障锁存器，拉低PGOOD，同时以放电模式关断两个控制器(参见输出放电(软关断)部分)。当某一路SMPS输出降至0.3V时，其同步整流器导通，将放电后的输出钳位到地。将V_{CC}降至1V以下或者通过切换ON3、ON5或SHDN中的任意一个可清除故障锁存器，并重新启动SMPS控制器。

\overline{UVP} 和V_{CC}连接在一起时输出欠压保护功能被禁止。

表5. 工作模式真值表

MODE	CONDITION	COMMENTS
Power-Up	LDO5 < UVLO threshold.	Transitions to discharge mode after V _{IN} POR and after REF becomes valid. LDO5, LDO3, REF remain active. DL _n is active if \overline{OVP} is low.
Run	$\overline{SHDN} = \text{high}$, ON3 or ON5 enabled.	Normal operation.
Output Overvoltage Protection (OVP)	Either output > 111% of nominal level, $\overline{OVP} = \text{low}$.	Exited by POR or cycling \overline{SHDN} , ON3, or ON5.
Output Undervoltage Protection (UVP)	Either output < 70% of nominal level, UVP is enabled 6144 clock cycles (1 / f _{OSC}) after the output is enabled and $\overline{UVP} = \text{low}$.	Exited by POR or cycling \overline{SHDN} , ON3, or ON5. If \overline{OVP} is not high, DL3 and DL5 go high after discharge.
Discharge	\overline{OVP} is low and either SMPS output is still high in either standby mode or shutdown mode.	Discharge switch (10Ω) connects CSL _n to PGND. This is a temporary state entered when LDO5 is undervoltage or on the way to output UVLO, standby, shutdown, or thermal-shutdown states. One SMPS can be in discharge mode while the other is in run mode. If both outputs are discharged to 0.3V (on CSL _n), discharge mode transitions to the appropriate state.
Standby	ON5 and ON3 < startup threshold, $\overline{SHDN} = \text{high}$.	DL _n stays high if \overline{OVP} is low. LDO3, LDO5 active.
Shutdown	$\overline{SHDN} = \text{low}$.	All circuitry off.
Thermal Shutdown	T _J > +160°C.	Exited by POR or cycling \overline{SHDN} , ON3, or ON5. If \overline{OVP} is not high, DL3 and DL5 go high before LDO5 turns off.
Switchover Fault	Excessive current on LDO3 or LDO5 switchover transistors.	Exited by POR or cycling \overline{SHDN} , ON3, or ON5. If \overline{OVP} is not high, DL3 and DL5 go high before LDO5 turns off.

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

热故障保护

MAX1533A/MAX1537A内带热故障保护电路。当结温升至+160°C以上时，温度传感器将激活故障锁存器、拉低PGOOD，并以放电模式关断两个SMPS控制器(参见输出放电(软关断)部分)。当某一路SMPS输出电压降至0.3V时，其同步整流器导通，将放电后的输出钳位到地。在结温下降15°C以后，将V_{CC}降至1V以下或者触发ON3、ON5、SHDN中的任一个可清零故障锁存器，重新启动控制器。

辅助LDO详细说明(仅对MAX1537A)

MAX1537A内含一个可为负载提供高达150mA电流的辅助线性稳压器。其输出(LDOA)被预设成12V，可用作PCMCIA电源和便携式设备中负载开关管的栅极偏置。可调模式下LDOA可在5V至23V之间任意设置。辅助稳压器可以独立进行ON/OFF控制，不需要时可以将它关断，以便在系统处于低功耗状态时降低功耗。

反激绕组控制环对副绕组的输出进行调整，在主输出负载较轻或输入-输出电压差较小时改善交叉调整率。当V_{INA} - V_{LDOA}跌至0.8V以下时，低边开关被打开一个等于开关周期33%的时间。这会使电感(主侧)电流反向，从输出滤波电容拉出电流，使反激变压器工作在正激模式。在正激模式下，变压器副侧呈现为低阻抗，使电流转向副侧输出，为副侧电容充电，使V_{INA} - V_{LDOA}回到稳压状态。这个副绕组反馈环在正常的反激模式(主输出负载较重)下并不改善副边输出的精度。在此情况下，副输出的精度取决于副绕组整流器压降、变压器匝比和主输出电压的精度。

调节LDOA电压 (双模反馈)

把ADJA接到GND可得到固定、预设的12V辅助输出。将ADJA连接到LDOA和GND之间的电阻分压器可对输出电压进行调节，调节范围为5V至23V(图8)。R2(ADJA到GND之间的电阻)的值取为约100kΩ，R1(LDOA到ADJA之间的电阻)的计算公式如下：

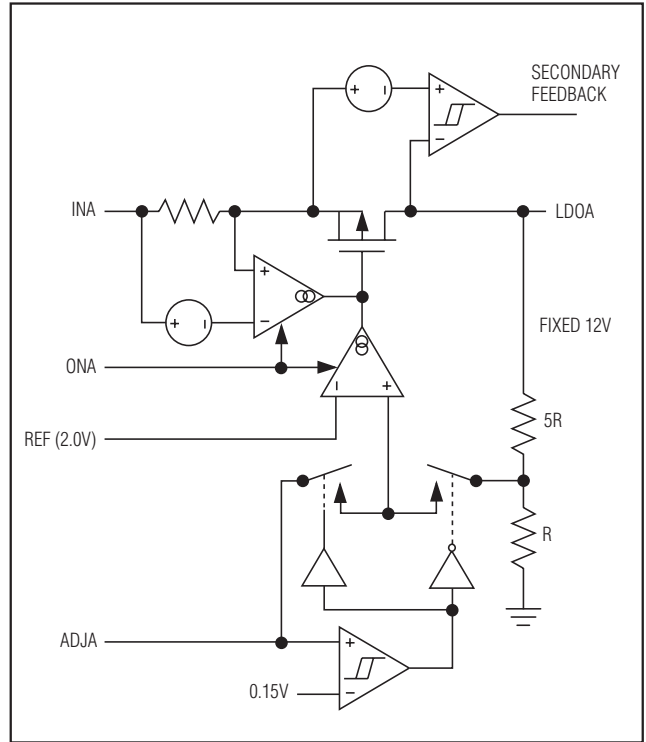


图8. 线性稳压器功能框图

$$R1 = R2 \left(\frac{V_{LDOA}}{V_{ADJA}} - 1 \right)$$

这里的V_{ADJA} = 2V(标称值)。

设计步骤

在选择开关频率和电感工作点(纹波电流比)之前，首先应确定输入电压范围和最大负载电流。设计过程中的主要权衡点在开关频率和电感工作点的选取方面，以下四个因素会影响到其余的设计：

- **输入电压范围。**最大值(V_{IN(MAX)})必须适应最坏情况下交流适配器电压的上限。最小值(V_{IN(MIN)})必须考虑最低电池电压经过连接器、保险丝和电池选择开关降压后的最低电压。如果可以选择，那么，输入电压越低效率越高。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

- **最大负载电流。**有两个值需要考虑。峰值负载电流 ($I_{LOAD(MAX)}$)决定了元件的短时应力和滤波要求,因而影响输出电容的选择、电感的饱和指标和限流电路的设计。连续负载电流(I_{LOAD})决定了热应力,制约着输入电容、MOSFET和其它重要散热元件的选择。
- **开关频率。**选择开关频率时应综合考虑电路尺寸和效率。由于MOSFET的开关损耗与开关频率和 V_{IN}^2 成正比,最佳工作频率在很大程度上与最大输入电压有关。最佳频率也因时而异,随着MOSFET制造技术的飞速发展使越来越高的工作频率成为现实。
- **电感工作点。**选择电感工作点时,应在尺寸与效率、瞬态响应与输出纹波之间权衡考虑。电感值较低时,瞬态响应比较好,物理尺寸也较小,但同时由于纹波电流增大,因此效率较低,输出纹波也较大。实用的最小电感值是使电路工作在临界导通模式的值(最大负载时电感电流在每个周期恰好归零)。电感值低于该最小值将无益于进一步减小尺寸。最佳工作点通常具有20%至50%的纹波电流。当使用跳脉冲模式时(SKIP为低且负载较轻),电感值也决定着PFM/PWM转换时的负载电流值。

电感选择

电感值由开关频率和电感工作点决定,关系式如下:

$$L = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} f_{OSC} I_{LOAD(MAX)} LIR}$$

如: $I_{LOAD(MAX)} = 5A$, $V_{IN} = 12V$, $V_{OUT} = 5V$, $f_{OSC} = 300kHz$, 纹波电流为30%或 $LIR = 0.3$ 时,

$$L = \frac{5V \times (12V - 5V)}{12V \times 300kHz \times 5A \times 0.3} = 6.50\mu H$$

在满足尺寸要求的情况下,选取一个直流电阻尽可能低的低损耗电感。大多数电感制造商都提供标准电感值,如 $1.0\mu H$ 、 $1.5\mu H$ 、 $2.2\mu H$ 、 $3.3\mu H$ 等。但如果能在整个输

入电压范围内使LIR取得更好的折中,也可以考虑非标值。如果使用变感电感器(其无负载电感量随着电流的增加而线性减少),在估计LIR时应用适当的比例因子修正电感值。选定电感值时,电感纹波电流峰-峰值($\Delta I_{INDUCTOR}$)的计算公式如下:

$$\Delta I_{INDUCTOR} = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} f_{OSC} L}$$

采用铁氧体芯的电感通常是最佳选择,不过铁粉芯更为廉价且能在200kHz很好地工作。磁芯应该足够大,以保证不至于在峰值电感电流(I_{PEAK})下饱和:

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{\Delta I_{INDUCTOR}}{2}$$

变压器设计(针对MAX1537A的辅助输出)

在5V SMPS中,可使用一个耦合电感或变压器代替电感(图1)来产生一路辅助输出。MAX1537A特别适合于这种应用,它的副绕组反馈电路在5V输出负载很轻时可自动触发DL5。

在进行主输出设计时,应当考虑辅助电源的功率需求。所设计的变压器必须同时为主、副输出提供满足要求的电流,并具有合适的匝数比和电感量。同步整流MOSFET的额定功率和MAX1537A的电流限也应做相应调整。由于变压器分布参数(例如线间电容、副绕组电阻和漏感等)的影响,极端情况下的低输入-输出压差、不同输出之间大幅度的负载差异和高匝数比等会使设计进一步复杂化。综合主、副输出的功率,并由此得到等效到主输出的电流。利用这个总电流来确定电流限(参见限流设置部分):

$$I_{LOAD(MAX)} = P_{TOTAL} / V_{OUT5}$$

其中, P_{TOTAL} 是主输出和副输出的功率之和, $I_{LOAD(MAX)}$ 是用于确定主电感的最大输出电流(请参考电感选择部分)。

用于笔记本电脑的高效5路输出 主电源控制器

变压器匝数比(N)可由下式确定:

$$N = \frac{V_{SEC} + V_{FWD}}{V_{OUT5} + V_{RECT} + V_{SENSE}}$$

其中, V_{SEC} 是副绕组整流后所要求的最低电压, V_{FWD} 是副绕组整流器的正向压降, $V_{OUT5(MIN)}$ 是主输出电压的最小值, V_{RECT} 是导通状态下同步整流MOSFET两端的压降。变压器副绕组的返回端通常被连接到主输出电压而非地上, 这样可以减小匝数比。在此情况下, 在以上计算变压器匝数比的公式中, 要从副端电压中减去 V_{OUT5} ($V_{SEC} - V_{OUT5}$)。采用耦合电感时, 副端二极管应能承受60V以上的反激电压。普通硅整流器(如1N4001)因速度太慢, 不能用于这种应用。只能选择快速硅整流管(如MURS120)。整流器上的反激电压与 $V_{IN} - V_{OUT}$ 压差和变压器匝比有关:

$$V_{FLYBACK} = V_{SEC} + (V_{IN} - V_{OUT5}) \times N$$

这里, N为变压器匝数比(副绕组/主绕组), V_{SEC} 是副绕组最大直流输出电压。如果副绕组返回到 V_{OUT5} 而不是地, 上式的 $V_{FLYBACK}$ 中应减去 V_{OUT5} 。二极管反向击穿电压还要适应由漏感引起的振荡。二极管额定电流至少应为副绕组输出直流负载电流的两倍。

瞬态响应

电感纹波电流对瞬态响应性能也有影响, 尤其是当 $V_{IN} - V_{OUT}$ 较小时。较小的电感值允许电感电流更快地摆动, 以补充突然增加的负载从输出滤波电容上释放掉的电荷。输出电压总的跌落量等于电感电流爬升过程中的跌落量与下一个脉冲出现之前的跌落量之和。

$$V_{SAG} = \frac{L (\Delta I_{LOAD(MAX)})^2}{2C_{OUT} (V_{IN} \times D_{MAX} - V_{OUT})} + \frac{\Delta I_{LOAD(MAX)} (T - \Delta T)}{C_{OUT}}$$

式中, D_{MAX} 是最大占空比(见*Electrical Characteristics*表), T是开关周期($1/f_{OSC}$), ΔT 等于 $V_{OUT}/V_{IN} \times T$ (PWM模式)或 $L \times 0.2 \times I_{MAX} / (V_{IN} - V_{OUT})$ (跳脉冲模式)。由满载到空载瞬变期间由于电感储能而产生的过冲量可由下式计算:

$$V_{SOAR} = \frac{(\Delta I_{LOAD(MAX)})^2 L}{2C_{OUT} V_{OUT}}$$

限流设置

限流门限的最小值要足够大, 要保证当限流值位于公差范围的最小值时仍能满足最大负载要求。峰值电感电流为 $I_{LOAD(MAX)}$ 加纹波电流的一半, 因此:

$$I_{LIMIT} > I_{LOAD(MAX)} + \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

这里, I_{LIMIT} 等于最小限流门限电压除以检流电阻值(R_{SENSE})。默认设置下限流门限的最小值为70mV。

将 $ILIM_$ 连接到 V_{CC} 时, 限流门限为默认值。可调模式下, 限流门限精确等于 $ILIM_$ 引脚电压的1/10。要对门限值进行调节, 可在REF和模拟地之间接一个电阻分压器, 并把 $ILIM_$ 接到分压器中间抽头上。外部500mV至2V的调节范围对应于50mV至200mV的电流门限。调节限流时, 应采用1%精度的电阻, 并把分流器的电流设为10 μ A左右, 这样可避免给电流限引入显著的误差。

电流检测方式(图9)和幅度决定了限流精度和功率损耗。通常情况下, 电流限设置的越高, 所获得的精度也越高, 但功耗也越大。大多数应用可将限流门限值(V_{LIMIT})选为50mV至100mV, 此时检测电阻可由下式计算:

$$R_{SENSE} = V_{LIMIT} / I_{LIM}$$

为了实现最好的电流检测精度和过流保护, 可在电感和输出之间接一个1%精度的电流检测电阻, 如图9a所示。这种结构可对电感电流实施连续监视, 实现精确的限流保护。

用于笔记本电脑的高效5路输出主电源控制器

MAX1533A/MAX1537A

作为另一种选择，对于那些无需很高限流保护精度的大功率应用，可以在电感器两端连接一个串联RC电路(图9b)来减小功耗，等效时间常数为：

$$\frac{L}{R_L} = C_{EQ} \times R_{EQ}$$

式中 R_L 为电感器的串联直流电阻。采用这种接法时，电流检测电阻等于电感的直流电阻($R_{SENSE} = R_L$)。在使用这个公式时，电感值和 R_L 值要选择电感制造商给出的最

坏条件下的值，此外，考虑到在整个温度和负载范围内，电感可能还会有一些下降，因此要留出一定的余量。

输出电容选择

输出滤波电容的等效串联电阻(ESR)要足够低，以适应输出纹波和负载瞬变的要求，同时其ESR还不能太低，要满足稳定性的需求。输出电容的容值应足够大，以便能够吸收电感从满载状态变化到空载状态时释放的电能，而不会触发过压保护电路。当使用大容量、低ESR电容时

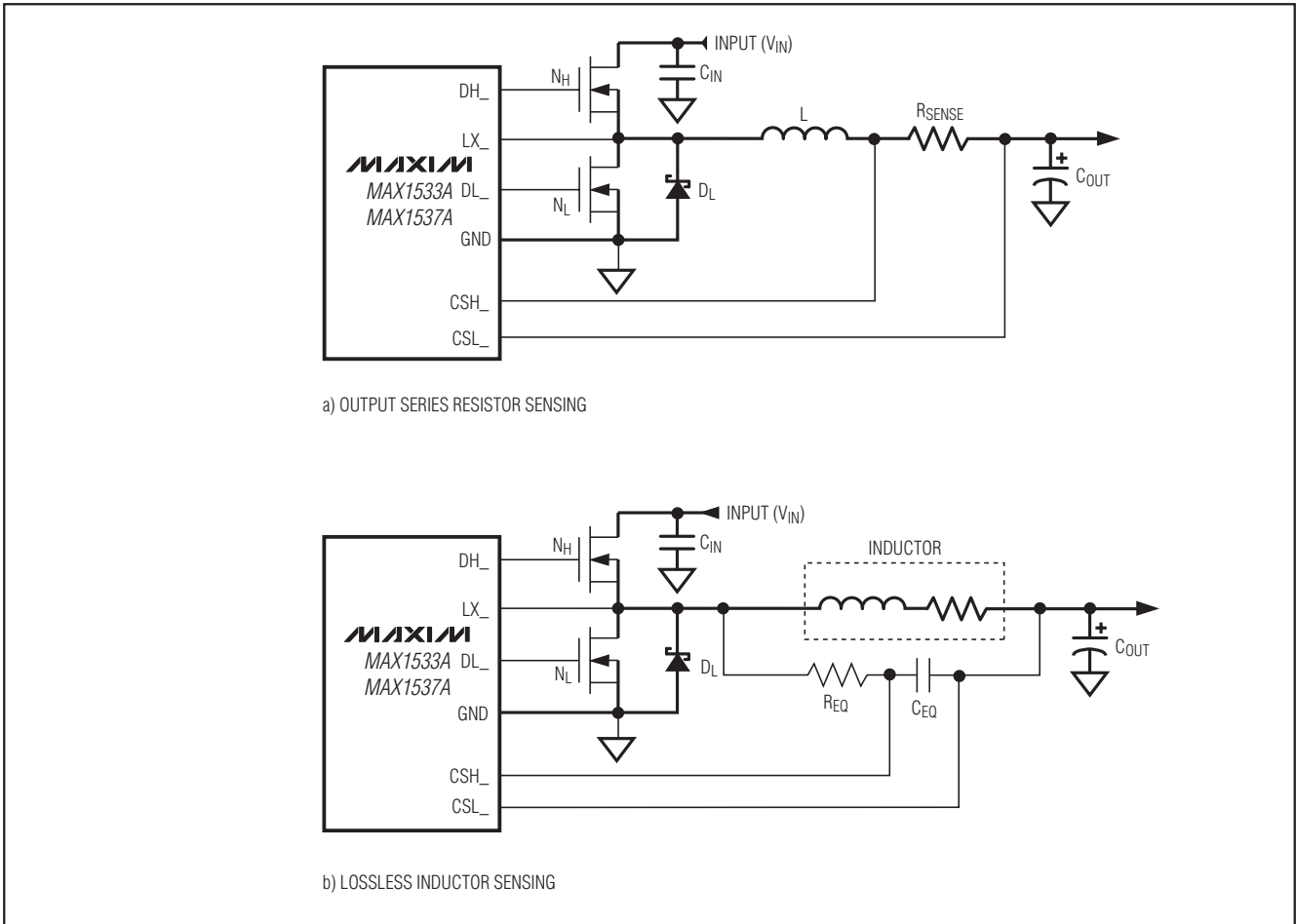


图9. 电流检测电路

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

(见输出电容与稳定性考虑部分)，滤波电容的ESR决定着输出电压的纹波。因此，输出电容的大小取决于满足输出纹波($V_{\text{RIPPLE(P-P)}}$)要求所需的ESR最大值：

$$V_{\text{RIPPLE(P-P)}} = R_{\text{ESR}} I_{\text{LOAD(MAX)}} LIR$$

空闲模式下，电感电流不连续，峰值由空闲模式电流检测门限决定($V_{\text{IDLE}} = 0.2V_{\text{LIMIT}}$)。空闲模式时空载输出纹波的计算公式如下：

$$V_{\text{RIPPLE(P-P)}} = \frac{V_{\text{IDLE}} R_{\text{ESR}}}{R_{\text{SENSE}}}$$

实际的电容量要求与满足低ESR要求所需的物理尺寸有关，同时也和电容器的工艺技术有关。因此，通常在选择电容器时，依据的是其ESR和额定电压，而不是容量大小(该原则在选用钽电容、OS-CON、聚合体电容及其它电解电容时适用)。当使用小容量滤波电容(如陶瓷电容)时，其尺寸选择应以保证在负载瞬变期间 V_{SAG} 和 V_{SOAR} 不产生问题为原则。通常来讲，只要电容量大到足以满足过冲要求，增大负载引起的下冲也不会有问题(见瞬态响应部分给出的 V_{SAG} 和 V_{SOAR} 公式)。然而，低容值滤波电容通常具有较高的ESR零点，可能会影响整个系统的稳定性(见输出电容与稳定性考虑)。

输出电容与稳定性考虑

ESR零点相对于开关频率的位置决定了系统的稳定性。临界稳定性条件由下式给出：

$$f_{\text{ESR}} \leq \frac{f_{\text{OSC}}}{\pi}$$

其中 $f_{\text{ESR}} = \frac{1}{2\pi R_{\text{ESR}} C_{\text{OUT}}}$

对于开关频率为300kHz的典型应用来说，ESR零点频率应远低于95kHz，最好在50kHz以下。到本资料发表为止已得到广泛应用的钽电容和OS-CON电容典型具有25kHz的ESR零点频率。在电感选择部分所举设计实例中，满足

25mV_{P-P}纹波要求的ESR为： $25\text{mV} / 1.5\text{A} = 16.7\text{m}\Omega$ 。一只220 $\mu\text{F}/4\text{V}$ Sanyo聚酯膜(TPE)电容的ESR为15m Ω (最大值)。这会在48kHz处产生一个零点，远在临界稳定性条件之内。

对于占空比大于50%的低输入电压应用场合($V_{\text{OUT}} / V_{\text{IN}} \geq 50\%$)，其输出纹波电压应不大于内部斜坡补偿电压的两倍：

$$V_{\text{RIPPLE}} \leq 0.02 \times V_{\text{OUT}}$$

上式中， $V_{\text{RIPPLE}} = \Delta I_{\text{INDUCTOR}} \times R_{\text{ESR}}$ 。当 $V_{\text{IN}} = 2 \times V_{\text{OUT}}$ 时，ESR是最差的。此时，上式可被简化为下列临界条件：

$$R_{\text{ESR}} \leq 0.04 \times L \times f_{\text{OSC}}$$

在没有对电路采取预防措施的情况下不要在反馈取样点直接并接高容值陶瓷电容，以确保稳定性。因为大容量陶瓷电容的ESR零点频率较高，会导致不稳定工作。不过，只需把电容放置在反馈取样点下游几英寸之外，就很容易获得足够的串联电阻，反馈取样点应尽可能靠近电感。

不稳定工作有两种相关但不同的表现形式：长/短脉冲或跳周期，这都将使开关频率更低。之所以出现不稳定，主要是因为输出上有噪声，或者由于ESR过低，以至于输出电压信号中没有足够的电压斜坡。这种现象将“欺骗”误差比较器过早触发，或跳过一个工作周期。跳周期虽然没有害处但不容易被接受，除了增加输出纹波外并没有其他坏处。不过，它可能预示着，由于ESR太小，环路可能工作不稳定。环路不稳定时，在发生输入电源或负载阶跃后可能产生振荡。这样的振荡通常是有阻尼的，但可能会使输出电压超过或低于容差极限。

检查稳定性的最简单方法就是让负载从零迅速变为最大，同时仔细观察输出电压纹波的包络，看是否出现过冲和振荡。同时用一个交流电流探头观察电感电流也会有帮助。在阶跃瞬态响应的初始上/下冲之后，不应有超过一个周期以上的振荡。

输入电容器选择

输入电容应满足开关电流造成的纹波电流(I_{RMS})的要求。作为一个错相调节器，输入电容中的总RMS电流与负载电流、输入电流、占空比以及图10中所定义的重叠量有关。

用于笔记本电脑的高效5路输出主电源控制器

MAX1533A/MAX1537A

MAX1533A/MAX1537A采用40/60最优交错结构，即使输入电压低到8.3V也不会发生占空比交叠。

相比常规的180°错相结构(电压低于10V占空比就开始交叠)，这种结构具有更高的效率。图10所示是5V/5A和3.3V/5A应用时，输入电容RMS电流与输入电压的关系曲线。从图中可以看出，40/60最优错相方案比50/50错向和同相工作模式更优越。

对于大多数应用，应当首选非钽质电容(陶瓷、铝或OS-CON)，因为它们对于上电时的浪涌电流具有抑制作用，对于在输入端串接有机机械开关或连接器的系统非常有利。为了得到最佳的稳定性和使用寿命，应当选择在RMS输入电流范围内温升小于10°C的电容器。

功率MOSFET的选择

以下MOSFET设计准则主要针对于采用高压(>20V)交流适配器提供高负载电流时的挑战。低电流应用要简单得多。

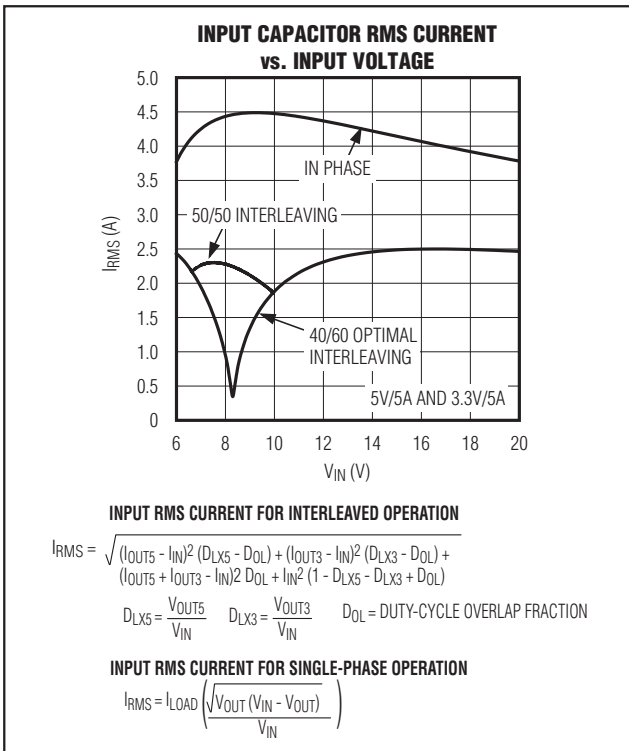


图10. 输入RMS电流

高边MOSFET (NH)应能耗散VIN(MIN)和VIN(MAX)时的阻性和开关损耗。理想情况下，VIN(MIN)时的损耗应大约等于VIN(MAX)时的损耗，两者之间损耗更低。如果VIN(MIN)时的损耗高出很多，应当考虑增大NH的尺寸。相反，如果VIN(MAX)时的损耗显著高出，则应当考虑减小NH。如果VIN的范围并不是很宽，那么，选择传导损耗与开关损耗相等的高边MOSFET可以实现最高的效率。

选择低边MOSFET (NL)时应考虑那些导通阻抗(RDS(ON))尽可能小、封装尺寸(SO-8、DPAK或D²PAK)适中、价格合理的产品。应保证MAX1533A/MAX1537A的栅极驱动器DL_能够提供足够的电流，以便提供栅极电荷，和高边MOSFET导通时所形成的、注入漏-栅寄生电容中的电流；否则将会出现交叉导通问题。由于在使用降压拓扑结构时，低边MOSFET是一个零电压开关，因此开关损耗不是问题。

功率MOSFET的功耗

占空比达到极限值时，传导损耗最大。对于高边MOSFET (NH)来说，最坏情况下的阻性损耗发生在输入电压最小时：

$$PD (N_H \text{电阻}) = \left(\frac{V_{OUT}}{V_{IN}} \right) (I_{LOAD})^2 R_{DS(ON)}$$

一般来说，采用小型高边MOSFET可减小高输入电压时的开关损耗。然而，由于封装功率耗散能力的限制，RDS(ON)不能太大，这又限制了小型MOSFET的使用。当传导损耗等于开关损耗时达到最优。当输入低于约15V时高边MOSFET的开关损耗并不显著。

计算高边MOSFET的开关损耗是很困难的，因为它必须涉及到一些很难量化的、影响导通和关断时间的因素。这些因素包括内部栅极阻抗、栅电荷、门限电压、源极电感和PCB布局特性等。下面有关开关损耗的计算仅仅是一个非常粗略的估计，不能替代实验板上的评估，最好在NH上安装一个热电偶来进行验证：

$$PD (N_H \text{开关}) = \frac{(V_{IN(MAX)})^2 C_{RSS} f_{SW} I_{LOAD}}{I_{GATE}}$$

用于笔记本电脑的高效5路输出 主电源控制器

这里， C_{RSS} 是 N_H 的反相转移电容，而 I_{GATE} 为栅级驱动源出/吸入电流的峰值(典型值1A)。

当交流适配器电压为最大值时，由于开关损耗中的平方项($C \times V_{IN}^2 \times f_{SW}$)，高边MOSFET的开关损耗可能会引起发热问题。如果选择的高边MOSFET工作于较低的电池电压时具有足够的 $R_{DS(ON)}$ ，而当它工作于 $V_{IN(MAX)}$ 时又格外地热，则应考虑选择一个寄生电容更低的MOSFET。

对于低边MOSFET(N_L)来说，当电池电压最大时，功耗也最大：

$$PD(N_L \text{ 电阻}) = \left[1 - \left(\frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] (I_{LOAD})^2 R_{DS(ON)}$$

MOSFET功耗的绝对最坏情况出现在严重超载的情况下，此时负载已超过 $I_{LOAD(MAX)}$ ，但仍不足以超过电流限并触发故障锁存器。为了对这种可能性提供保护，需“超额设计”电路来包容这种情况。

$$I_{LOAD} = I_{LIMIT} - \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

这里， I_{LIMIT} 是限流电路所允许的峰值电流，其中包含门限容差和检测电阻偏差。MOSFET应具有足够的散热能力，以处理过载时的功耗。

选择一个正向压降足够低的肖特基二极管(D_L)，以防止低边MOSFET的体二极管在死区时间内导通。按照惯例，选择一个额定直流电流等于负载电流1/3的二极管。当效率要求不是十分严格时，该二极管也可以省去。

自举电容

自举电容(C_{BST})的容量应当足够大，以满足高边MOSFET的栅极充电要求。一般情况下，在驱动中等尺寸MOSFET的低功率应用场合，选用0.1 μ F的陶瓷电容即可。然而，当驱动较大尺寸高边MOSFET的大电流应用场合，则应选择大于0.1 μ F的自举电容。对于这些应用，选择自举电容时应保证在为高边MOSFET栅极充电时自举电容器放电引起的压降不能超过200mV：

$$C_{BST} = \frac{Q_{GATE}}{200mV}$$

这里， Q_{GATE} 是高边MOSFET数据资料中所规定的总栅极电荷。例如，假设选用n沟道MOSFET FDS6612A作为高边MOSFET。按照制造商提供的数据资料，一个FDS6612A的最大栅极电荷为13nC($V_{GS} = 5V$)。根据以上公式，所需的自举电容为：

$$C_{BST} = \frac{13nC}{200mV} = 0.065\mu F$$

选择一个接近的标准值。本例可以采用一个0.1 μ F的陶瓷电容。

应用信息

占空比限制

最小输入电压

最小输入工作电压(压差)受最大占空比(见*Electrical Characteristics*表)的限制。然而，需要牢记的是，当降压调节器在接近于低压差工作时，瞬态性能会变坏，因此，必须增加大尺寸输出电容(见*设计步骤*部分的电压跌落和上升公式)。工作于极端情况下的低压差时，电感电流在关断期间的下降量(ΔI_{DOWN})等于开启时间内的上升量(ΔI_{UP})。这样就得到一个最小工作电压，由下式给出：

$$V_{IN(MIN)} = V_{OUT} + V_{CHG} + h \left(\frac{1}{D_{MAX}} - 1 \right) (V_{OUT} + V_{DIS})$$

这里， V_{CHG} 和 V_{DIS} 分别是充电和放电回路中的寄生电压降，合理的 h 最小值为1.5，而绝对最小输入电压可按 $h = 1$ 进行计算。

最大输入电压

MAX1533A/MAX1537A控制器有一个最小导通时间指标，它决定了保持所选开关频率不变的条件下，可接受的最大输入工作电压(见*Electrical Characteristics*表)。输入电压高于该值时，无论SKIP端的设置如何，电路都将进入跳

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

脉冲工作模式。在每个周期的开始，如果输出电压仍然高于反馈门限电压，那么控制器不触发新的导通时间脉冲，等效于跳过一个周期。这样当输入电压高于最大输入电压时，控制器仍可保持稳定，但是，将强制控制器采用较低的开关频率工作。控制器开始跳脉冲操作的输入门限电压($V_{IN(SKIP)}$)为：

$$V_{IN(SKIP)} = V_{OUT} \left(\frac{1}{f_{OSC} t_{ON(MIN)}} \right)$$

式中 f_{OSC} 是由FSEL端设定的开关频率。

PCB布局准则

仔细的PCB布局是赢得低开关损耗和干净、稳定的工作状态的关键。开关功率级的布局需特别注意(图11)。如有可能，应将所有功率元件放在印制板的顶层，并将其接地端彼此紧靠在一起。为了获得良好的PCB布局，应遵循以下规则：

- 大电流回路应该尽可能短，尤其是接地端。这是实现稳定、无抖动工作的关键。
- 大功率连线和负载连线要短，这对提高效率来说至关重要。采用厚覆铜的PCB (2oz相比1oz)可将满载效率提高1%或更多。正确的PCB布线应以毫米为单位进行，这是一项非常艰巨的任务，因为超过1mΩ的布线阻抗都可能导致效率的明显下降。
- 直接将CSH₋和CSL₋接在电流检测电阻(R_{SENSE})两端，将电流检测误差降至最低。

- 如果必须在走线长度方面有所妥协，则宁可延长充电回路的长度，而保持放电回路尽可能短。例如，最好增加输入电容到高边MOSFET的距离，而不要增加电感到低边MOSFET或电感与输出滤波电容之间的距离。
- 高速开关节点(BST₋、LX₋、DH₋和DL₋)应远离敏感的模拟电路部分(REF、FB₋、CSH₋、CSL₋)。

布局步骤

- 1) 首先放置功率元件，并将其接地端(N_L源极、C_{IN}、C_{OUT}和D_L阳极)紧挨在一起。如有可能，将所有这些连线放在顶层，才用宽的覆铜区域连接。
- 2) 控制器IC靠近低边MOSFET放置，最好在正对N_L和N_H的电路板的背面，以保证LX₋、GND、DH₋、DL₋栅极驱动线短而宽。DL₋和DH₋栅极驱动线也应该尽可能短而宽(如果MOSFET与控制器IC的距离为1英寸时，线宽应为50至100mil)，以确保比较低的驱动器阻抗，并保证死区时间自适应检测电路正确工作。
- 3) 将与栅极驱动相关的元件(BST₋二极管和电容器、LDO5旁路电容)放在一起，并靠近控制器IC。
- 4) DC-DC控制器的接地方式如图1和图11所示。该图可视为具有两个分离的地平面：用于连接高功率元件的功率地和用于连接敏感的模拟元件的模拟地平面。模拟地平面和功率地平面应该仅在IC处通过单点直接相连。
- 5) 输出电源层应通过过孔直接连至输出滤波电容的正、负端子。整个DC-DC转换器电路要尽可能靠近负载放置。

用于笔记本电脑的高效5路输出 主电源控制器

MAX1533A/MAX1537A

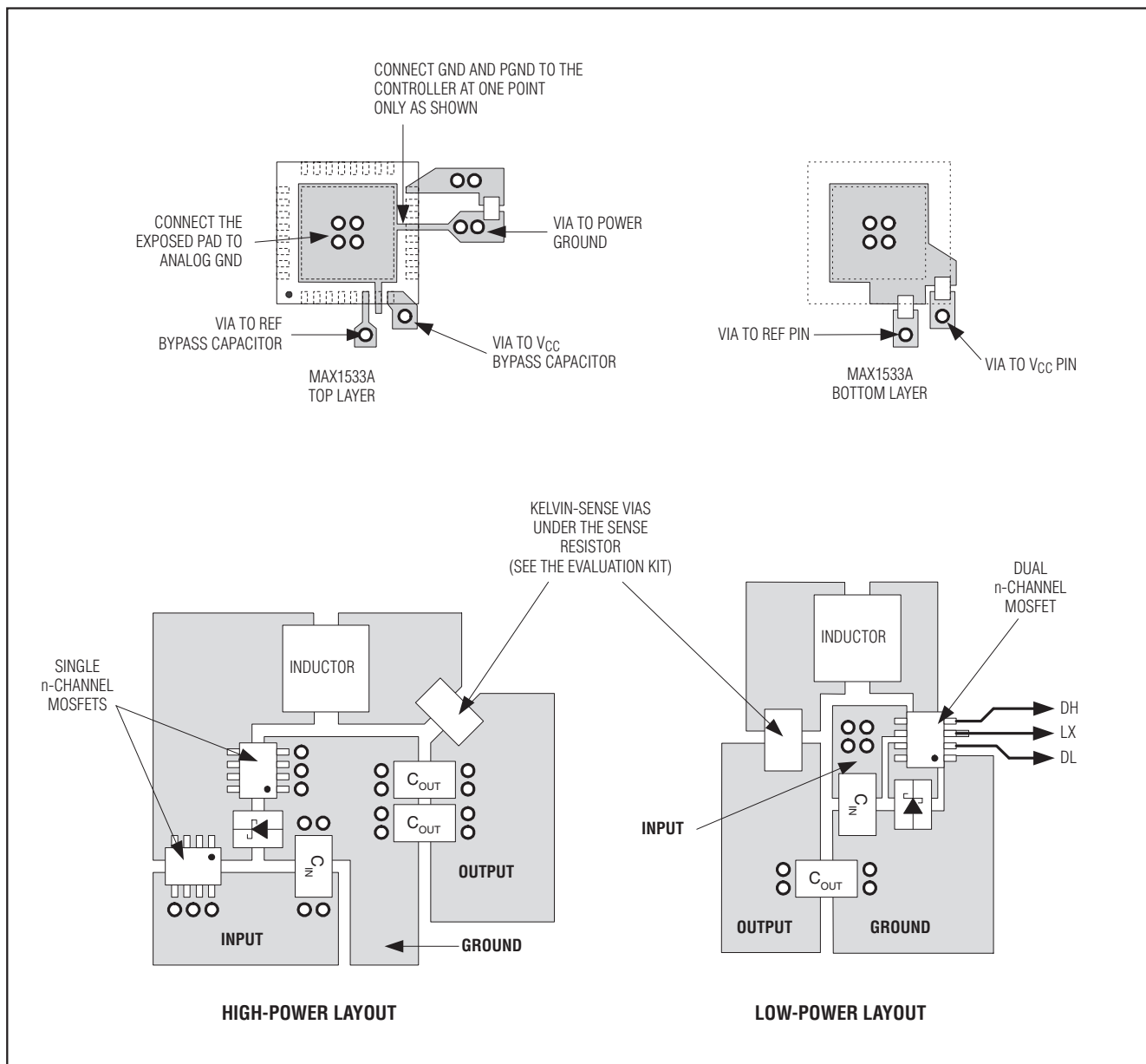


图11. PCB布局

用于笔记本电脑的高效5路输出 主电源控制器

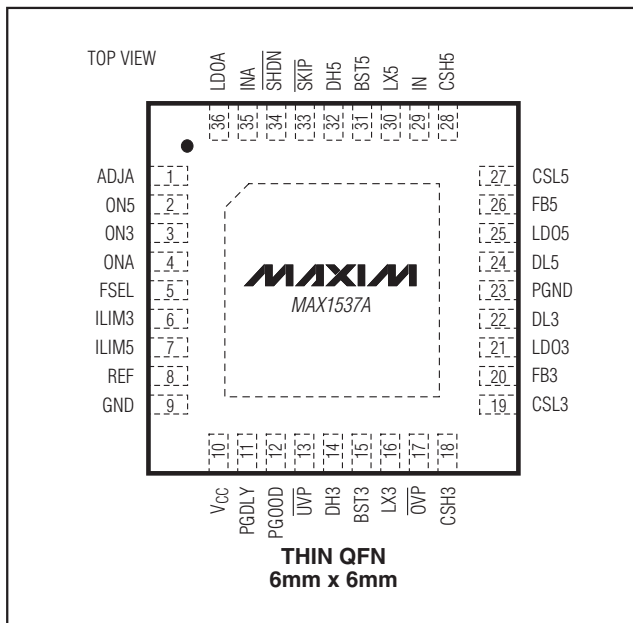
引脚配置(续)

芯片信息

MAX1533A/MAX1537A

TRANSISTOR COUNT: 6890

PROCESS: BiCMOS

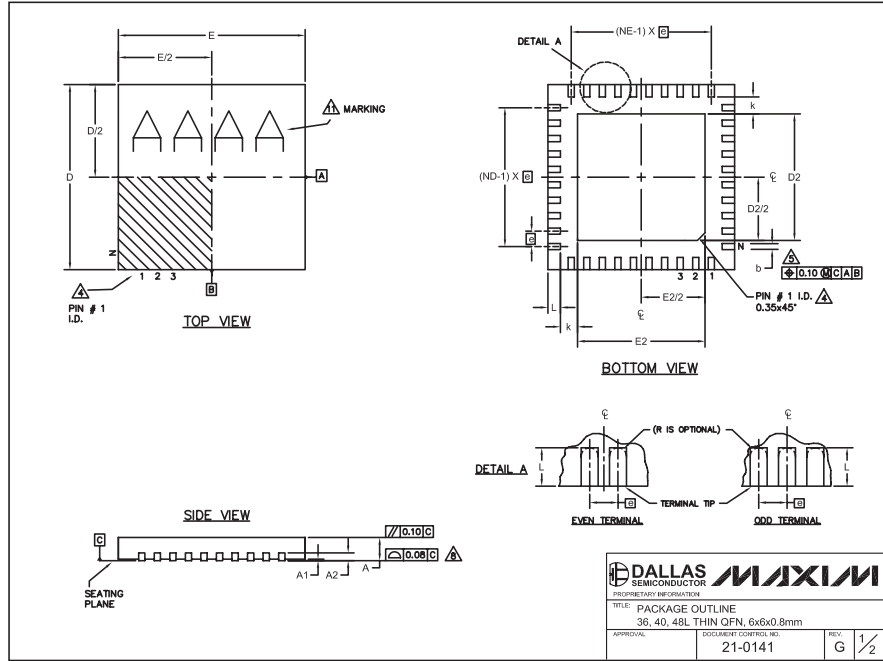


用于笔记本电脑的高效5路输出 主电源控制器

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-ic.com.cn/packages.)

MAX1533A/MAX1537A



COMMON DIMENSIONS									
PKG.	36L 6x6			40L 6x6			48L 6x6		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	-	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.		
b	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	5.90	6.00	6.10	5.90	6.00	6.10	5.90	6.00	6.10
E	5.90	6.00	6.10	5.90	6.00	6.10	5.90	6.00	6.10
e	0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	36			40			48		
ND	9			10			12		
NE	9			10			12		
JEDEC	WJUD-1			WJUD-2			-		

EXPOSED PAD VARIATIONS								
PKG. CODES	D2			E2				
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.		
T3666-2	3.60	3.70	3.80	3.60	3.70	3.80		
T3666-3	3.60	3.70	3.80	3.60	3.70	3.80		
T3666N-1	3.60	3.70	3.80	3.60	3.70	3.80		
T4066-2	4.00	4.10	4.20	4.00	4.10	4.20		
T4066-3	4.00	4.10	4.20	4.00	4.10	4.20		
T4066-4	4.00	4.10	4.20	4.00	4.10	4.20		
T4066-5	4.00	4.10	4.20	4.00	4.10	4.20		
T4866-1	4.40	4.50	4.60	4.40	4.50	4.60		
T4866-2	4.40	4.50	4.60	4.40	4.50	4.60		

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25mm AND 0.30mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR 0.4mm LEAD PITCH PACKAGE T4866-1.
- WARPAGE SHALL NOT EXCEED 0.10mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN FOR REFERENCE ONLY.

DALLAS SEMICONDUCTOR		MAXIM	
PROPRIETARY INFORMATION			
TITLE PACKAGE OUTLINE			
36, 40, 48L THIN QFN, 6x6x0.8mm			
APPROVAL	DOCUMENT CONTROL NO.	REV.	
	21-0141	G	2/2

Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

38 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2006 Maxim Integrated Products

Printed USA

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。

项目开发 芯片解密 零件配单 TEL: 15013652265 QQ: 38537442