

可提供评估板



电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

概述

MAX16050能够监测5路电压并对多达4路电压进行排序；MAX16051可以监测6路电压并对多达5路电压进行排序。这些器件在每路电源开启时能够提供可调节延迟，并对每路电源电压进行监测。当所有电压均达到其终值，并且复位延迟定时器超时，上电复位(POR)输出退出复位状态时，允许微控制器(μC)工作。如果任何电压跌落至门限以下，将触发复位输出，关闭所有电源。MAX16050/MAX16051可以采用菊链连接，以对更多的系统电压进行监测。

掉电期间，MAX16050/MAX16051能对输出进行反向排序。这种情况下，依次关断每路电压时，在一路输出电压达到250mV时才开始关闭下一路电源。MAX16050/MAX16051还提供内部下拉电路，掉电期间导通，有助于大输出电容的放电。

MAX16050/MAX16051具有电荷泵电源输出，可作为上拉电压，用于驱动外部n沟道MOSFET；也可以作为过压输出，当任意被监测电压超出过压门限时提供报警指示。MAX16050还提供3个上电顺序控制输入，用于改变上电顺序；MAX16051则具有固定的上电顺序。

MAX16050/MAX16051采用28引脚(4mm x 4mm)薄型QFN封装，工作在-40°C至+85°C扩展级温度范围。

应用

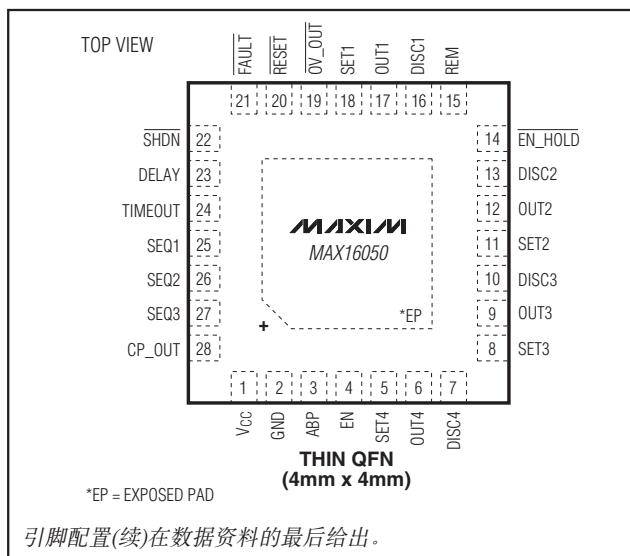
服务器	电信设备
工作站	存储系统
网络系统	

典型工作电路在数据资料的最后给出。

特性

- ◆ 监测6路电压/可对5路电压进行排序
- ◆ 排序功能可由引脚选择(MAX16050)
- ◆ 关断时具有反向排序功能
- ◆ 过压检测电路提供独立输出
- ◆ ±1.5%门限精度
- ◆ 工作电压范围为2.7V至13.2V
- ◆ 电荷泵用于驱动外部增强型n沟道FET
- ◆ 电容可调节排序延时
- ◆ 固定或电容可调节复位超时周期
- ◆ 内部85mA下拉，对容性负载进行快速放电
- ◆ 菊链功能实现多个器件的连接
- ◆ 微型4mm x 4mm、28引脚TQFN封装

引脚配置



订购信息

PART	MONITORED VOLTAGES	VOLTAGES SEQUENCED	PIN-PACKAGE	PACKAGE CODE
MAX16050ETI+	5	4	28 TQFN-EP*	T2844-1
MAX16051ETI+	6	5	28 TQFN-EP*	T2844-1

注：所有器件工作在-40°C至+85°C温度范围。

+表示无铅封装。

*EP = 裸焊盘。



Maxim Integrated Products 1

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需项目开发、芯片解密、零件配单，请参照本资料提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：www.maxim-ic.com.cn。

项目开发 芯片解密 零件配单 TEL: 15013652265 QQ: 38537442

电压监测器/排序电路, 可反向排序

MAX16050/MAX16051

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

V _{CC}	-0.3V to +30V
REM, OUT __ , DISC __	-0.3V to +30V
RESET, SHDN, SET __ , FAULT, EN_HOLD, EN, DELAY, OV_OUT, ABP, TIMEOUT, SEQ __	-0.3V to +6V
CP_OUT.....	-0.3V to (V _{CC} + 6V)
RESET Current.....	50mA
DISC __ Current.....	180mA
Input/Output Current (all other pins).....	20mA

Continuous Power Dissipation (T_A = +70°C)

28-Pin (4mm x 4mm) Thin QFN (derate 28.6mW/°C above +70°C).....	2285mW*
Operating Temperature Range.....	-40°C to +85°C
Junction Temperature.....	+150°C
Storage Temperature Range.....	-65°C to +150°C
Lead Temperature (soldering, 10s).....	+300°C

*As per JEDEC51 Standard (Multilayer Board).

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = 2.7V to 13.2V, V_{EN} = V_{ABP}, T_A = T_J = -40°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage Range (Note 2)	V _{CC}	Voltage on V _{CC} to ensure the device is fully operational	2.7		13.2	V
Operating Voltage	V _{CCR}	V _{DISC__} = V _{OUT__} = V _{RESET} = low, voltage on V _{CC} rising		1.8		V
Regulated Supply Voltage	V _{ABP}	I _{ABP} = 1mA (external sourcing current from ABP)	2.45		2.90	V
Undervoltage Lockout	V _{UVLO}	Minimum voltage on ABP, ABP rising	2.1	2.3		V
Undervoltage Lockout Hysteresis	V _{UVLO_HYS}	ABP falling		100		mV
Supply Current	I _{CC}	V _{CC} = 3.3V, all OUT __ = high, no load		0.7	1.1	mA
MONITORED ANALOG INPUTS						
SET __ Threshold	V _{TH}	SET __ falling	0.492	0.5	0.508	V
SET __ Threshold Hysteresis	V _{TH_HYS}	SET __ rising		0.5		%V _{TH}
SET1-SET4 Input Current	I _{SET}	V _{SET__} = 0.5V	-100		+100	nA
SET5 Input Current	I _{SET5}	V _{SET5} = 0.5V (MAX16051 only)	-30		+30	μA
SET __ Threshold Tempco	ΔV _{TH_TC}			30		ppm/°C
Overvoltage Threshold	V _{TH_OV}	SET __ falling	0.541	0.55	0.558	V
Overvoltage Threshold Hysteresis		SET __ rising		0.5		%V _{TH_OV}
EN Threshold	V _{TH_EN}	EN __ falling	0.492	0.5	0.508	V
EN Threshold Hysteresis	V _{EN_HYS}	EN __ rising		0.5		%V _{TH_EN}
EN Input Current	I _{EN}	V _{EN} = 0.5V	-100		+100	nA
SEQUENCING, CAPACITOR DISCHARGE, AND SEQUENCE TIMING OUTPUTS						
OUT __ Output Low Voltage	V _{OL_OUT}	V _{CC} = 3.3V, I _{SINK} = 3.2mA			0.3	V
		V _{CC} = 1.8V, I _{SINK} = 100μA			0.3	
OUT __ Leakage Current	I _{LKG_OUT}	V _{OUT__} = 12V, OUT __ asserted			1	μA
DISC __ Output Pulldown Current	I _{OL_DISC}	Pulldown current during fault condition or power-down mode, V _{DISC__} = 1V		85		mA
DISC __ Output Leakage Current	I _{LKG_DISC}	V _{DISC__} = 3.3V, not in power-down mode			1	μA
DISC __ Power Low Threshold	V _{TH_PL}	DISC __ falling	200	250	300	mV

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = 2.7V$ to $13.2V$, $V_{EN} = V_{ABP}$, $T_A = T_J = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DELAY, TIMEOUT Output Source Current	I_{DT}	$V_{DELAY} = V_{TIMEOUT} = 0V$	1.7	2.5	3.0	μA
DELAY, TIMEOUT Threshold Voltage	V_{TH_DT}		1.218	1.250	1.281	V
DIGITAL INPUTS/OUTPUTS						
\overline{SHDN} , \overline{FAULT} , $\overline{EN_HOLD}$ Input-Logic Low Voltage	V_{IL}				0.4	V
\overline{SHDN} , \overline{FAULT} , $\overline{EN_HOLD}$ Input-Logic High Voltage	V_{IH}		2			V
$\overline{EN_HOLD}$ Input Current	I_I				1	μA
$\overline{EN_HOLD}$ to OUT Delay	t_{EN_OUT}			3		μs
\overline{FAULT} , \overline{SHDN} to ABP Pullup Resistance	R_P		60	100	160	$k\Omega$
\overline{SHDN} to OUT_ Delay	t_{OUT}			12		μs
\overline{RESET} Output Low Voltage	V_{OL}	$V_{CC} = 3.3V$, $I_{SINK} = 3.2mA$			0.3	V
		$V_{CC} = 1.8V$, $I_{SINK} = 100\mu A$			0.3	V
REM, \overline{FAULT} Output Low Voltage	V_{OL_RF}	$V_{CC} = 3.3V$, $I_{SINK} = 3.2mA$			0.3	V
\overline{FAULT} Pulse Width	t_{FAULT_PW}		1.9			μs
SET_ to \overline{FAULT} Delay Time	t_{SET_FAULT}	SET_ falling below respective threshold		2.5		μs
SEQ1–SEQ3 Logic-High Level	V_{IH_SEQ}	MAX16050 only	$V_{ABP} - 0.35$			V
SEQ1–SEQ3 Logic High-Impedance (No Connect) Level	V_{IX_SEQ}	MAX16050 only	0.92		1.45	V
SEQ1–SEQ3 Logic-Low Level	V_{IL_SEQ}	MAX16050 only			0.33	V
SEQ1–SEQ3 High-Impedance State Tolerance Current	I_{IX}	MAX16050 (Note 3)	-6		+6	μA
RESET CIRCUIT						
\overline{RESET} , REM, $\overline{OV_OUT}$ Output Leakage	I_{LKG}	$V_{RESET} = V_{REM} = V_{OV_OUT} = 5V$			1	μA
\overline{RESET} Timeout Period	t_{RP}	TIMEOUT = ABP	50	128	300	ms
OUT_, \overline{FAULT} , \overline{SHDN} to \overline{RESET} Delay	t_{RST}	TIMEOUT = unconnected		3		μs
CHARGE-PUMP OUTPUT						
CP_OUT Voltage	V_{CP_OUT}	$I_{CP_OUT} = 0.5\mu A$	$V_{CC} + 4.6$	$V_{CC} + 5$	$V_{CC} + 5.8$	V
CP_OUT Source Current	I_{CP_OUT}	$V_{CP_OUT} = V_{CC} + 2V$	17	25	30	μA

Note 1: Specifications are guaranteed for the stated global conditions, unless otherwise noted. 100% production tested at $T_A = +25^{\circ}C$ and $T_A = +85^{\circ}C$. Specifications at $T_A = -40^{\circ}C$ are guaranteed by design.

Note 2: When the voltage is below the V_{UVLO} and above V_{CCR} , OUT_ and \overline{RESET} are asserted low.

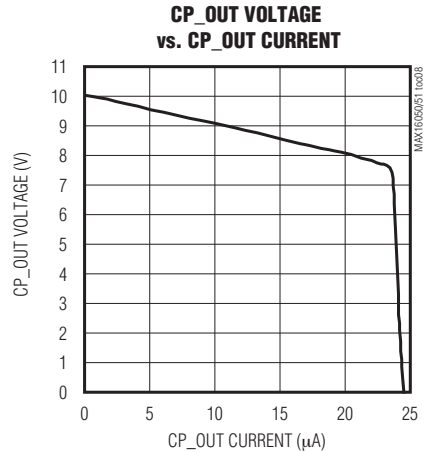
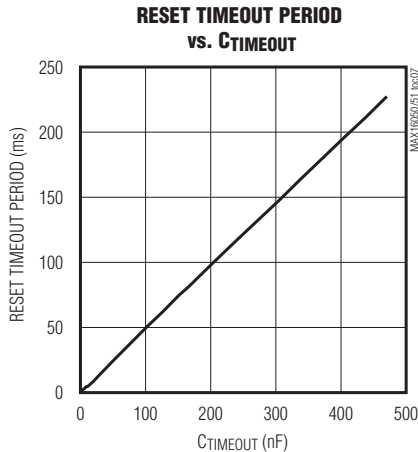
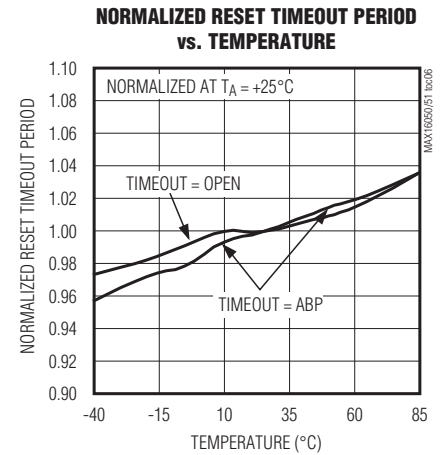
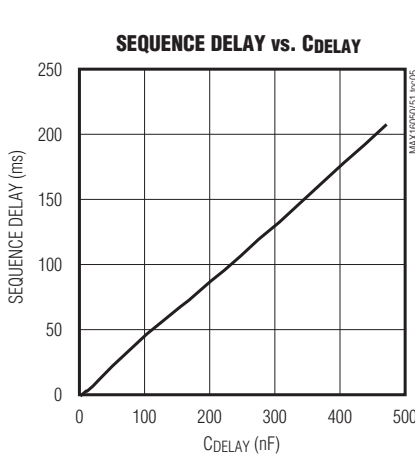
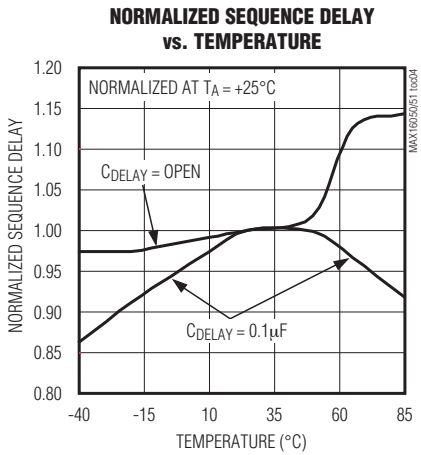
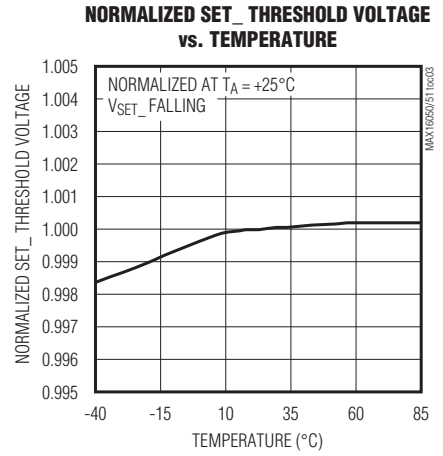
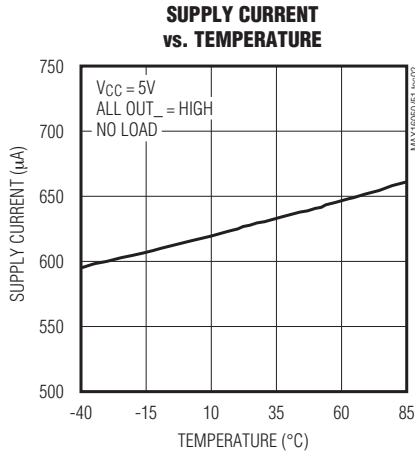
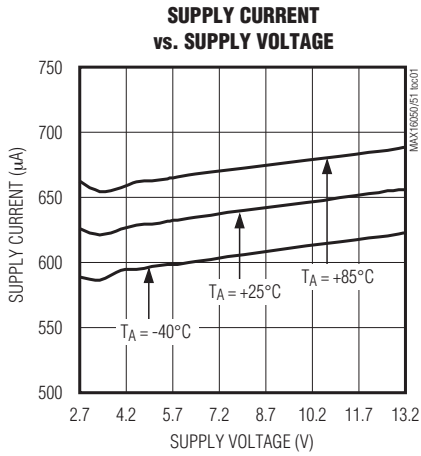
Note 3: SEQ1–SEQ3 are inputs with three logic levels: high, low, and high-impedance.

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

典型工作特性

($V_{CC} = 5V$; $V_{EN} = V_{ABP}$, $T_A = +25^\circ C$, unless otherwise noted.)

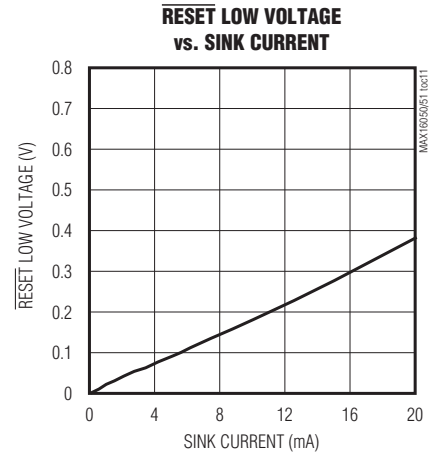
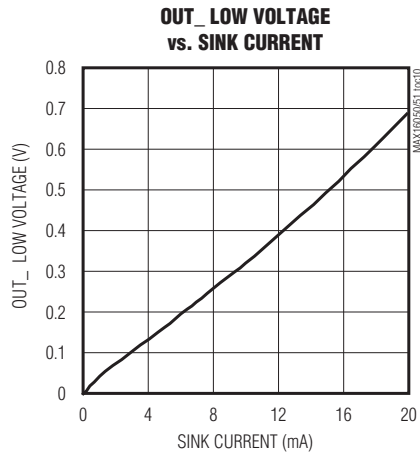
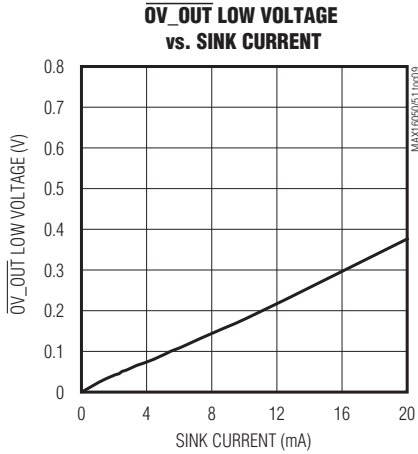


电压监测器/排序电路， 可反向排序

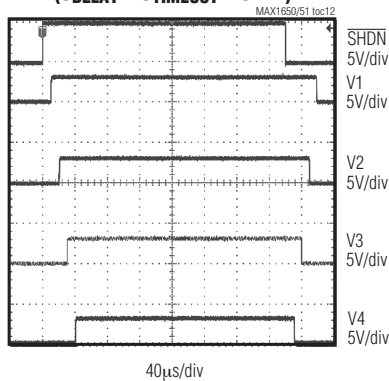
典型工作特性(续)

($V_{CC} = 5V$; $V_{EN} = V_{ABP}$, $T_A = +25^\circ C$, unless otherwise noted.)

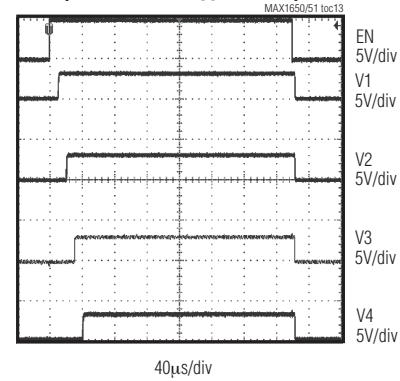
MAX16050/MAX16051



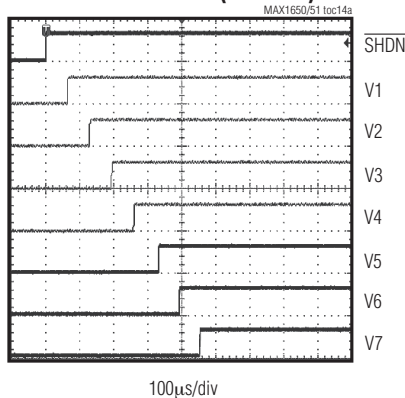
REVERSE SEQUENCE POWER-DOWN USING SHDN
($C_{DELAY} = C_{TIMEOUT} = OPEN$)



SIMULTANEOUS POWER-DOWN USING EN
($C_{DELAY} = C_{TIMEOUT} = OPEN$)

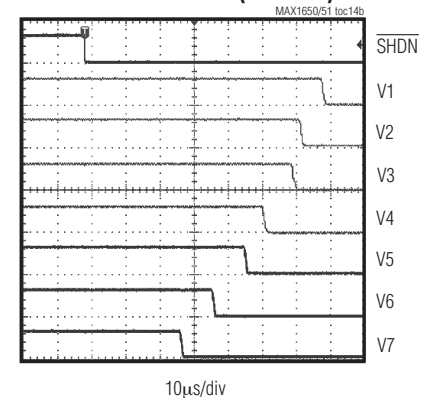


DAISY-CHAINING TWO DEVICES WITH SHDN RISING (FIGURE 7)



$C_{DELAY} (U1) = C_{DELAY} (U2) = 100pF$
SHDN = 5V/div
V1-V7 = 5V/div

DAISY-CHAINING TWO DEVICES WITH SHDN FALLING (FIGURE 7)



$C_{DELAY} (U1) = C_{DELAY} (U2) = 100pF$
SHDN = 5V/div
V1-V7 = 5V/div

电压监测器/排序电路, 可反向排序

MAX16050/MAX16051

引脚说明

引脚		名称	功能
MAX16050	MAX16051		
1	1	V _{CC}	器件电源输入, 连接2.7V至13.2V电源。采用一只0.1μF电容旁路V _{CC} 至GND。
2	2	GND	地。
3	3	ABP	内部电源旁路输入。在ABP和GND之间连接一只1μF电容。ABP为内部产生的电压, 不要用于外部电路的供电(大于1mA)。
4	4	EN	模拟使能输入。在EN端连接电阻分压器, 用于监测电压, EN门限为0.5V。
5	5	SET4	设置监测门限4输入。通过外部电阻分压器设置门限, 用于电压监测, SET4门限为0.5V。
6	6	OUT4	漏极开路输出4。当SET3*电压高于0.5V时, OUT4为高阻态。OUT4需外接一个上拉电阻, 且可上拉至13.2V。
7	7	DISC4	放电下拉输入4。正常工作期间, DISC4为高阻态; 在故障状态或掉电期间, DISC4提供85mA吸电流。
8	8	SET3	设置监测门限3输入。通过外部电阻分压器设置门限, 用于电压监测, SET3门限为0.5V。
9	9	OUT3	漏极开路输出3。当SET2*端电压高于0.5V时, OUT3为高阻态。OUT3需外接一个上拉电阻, 且可上拉至13.2V。
10	10	DISC3	放电下拉输入3。正常工作期间, DISC3为高阻态; 在故障状态或掉电期间, DISC3提供85mA吸电流。
11	11	SET2	设置监测门限2输入。通过外部电阻分压器设置门限, 用于电压监测, SET2门限为0.5V。
12	12	OUT2	漏极开路输出2。当SET1*端电压高于0.5V时, OUT2为高阻态。OUT2需外接一个上拉电阻, 且可上拉至13.2V。
13	13	DISC2	放电下拉输入2。正常工作期间, DISC2为高阻态; 在故障状态或掉电期间, DISC2提供85mA吸电流。
14	14	$\overline{\text{EN_HOLD}}$	使能保持输入。 $\overline{\text{EN_HOLD}}$ 为低电平时, 器件不会开启反向排序过程, 并与 $\overline{\text{SHDN}}$ 输入的状态无关。 $\overline{\text{EN_HOLD}}$ 拉高时, 开始反向排序。该输入不用时接至ABP。
15	15	REM	漏极开路总线断开输出。当所有DISC_输入低于DISC_电源下限(V _{TH_PL})时, REM为高阻态。任意一路DISC_输入高于V _{TH_PL} 时, REM为低电平。REM需外接一个上拉电阻, 且可上拉至13.2V。
16	16	DISC1	放电下拉输入1。正常工作期间, DISC1为高阻态; 在故障状态或掉电期间, DISC1提供85mA吸电流。
17	17	OUT1	漏极开路输出1。当EN*电压高于0.5V时, OUT1为高阻态。OUT1需外接一个上拉电阻, 且可上拉至13.2V。

*表示仅适用于MAX16051。MAX16050的输出排序请参见表1。

电压监测器/排序电路， 可反向排序

引脚说明(续)

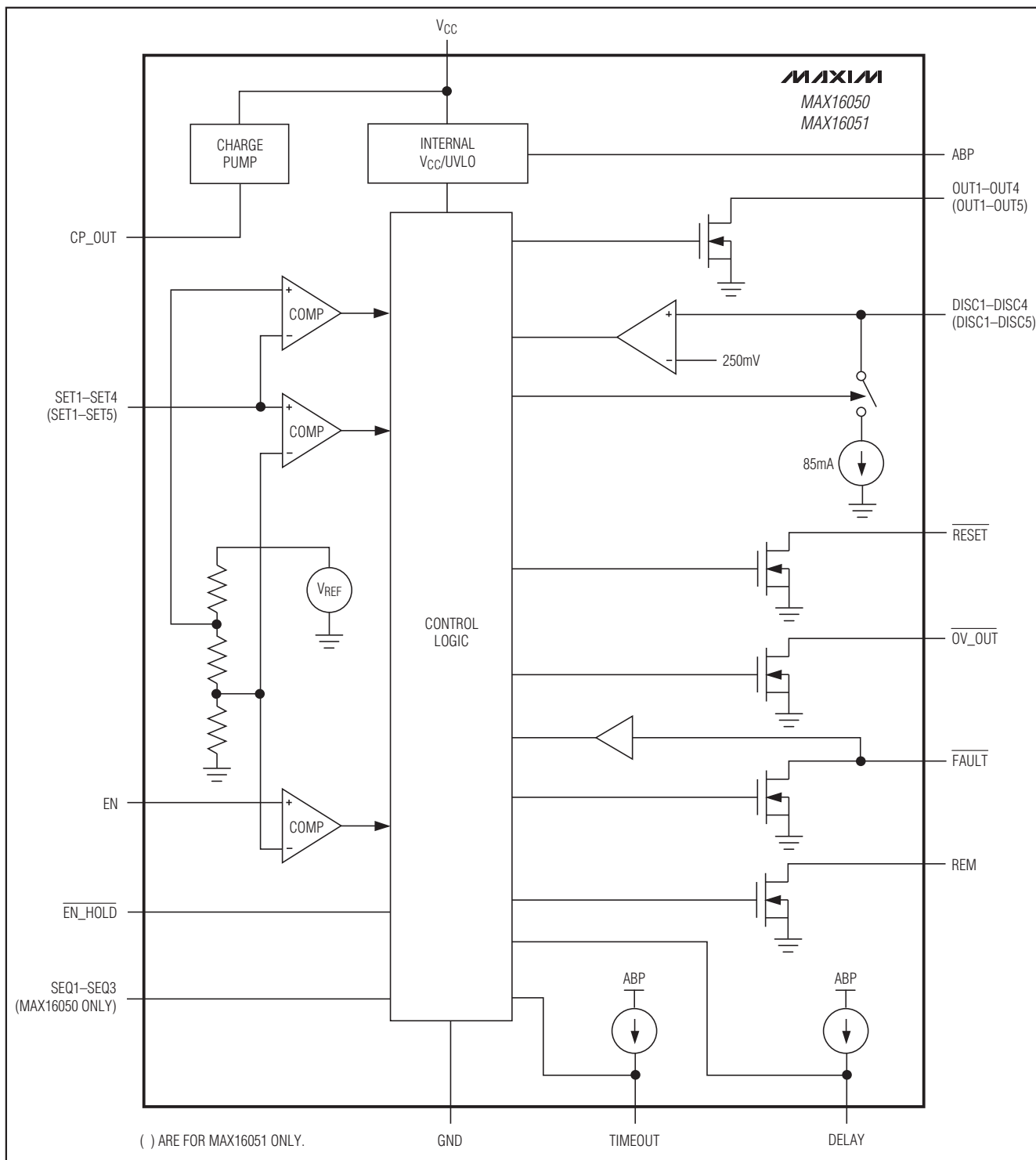
MAX16050/MAX16051

引脚		名称	功能
MAX16050	MAX16051		
18	18	SET1	设置监测门限1输入。通过外部电阻分压器设置门限，用于电压监测，SET1门限为0.5V。
19	19	$\overline{\text{OV_OUT}}$	漏极开路过压输出。当任意一路SET_电压超出其0.55V过压门限时， $\overline{\text{OV_OUT}}$ 变为低电平；当所有SET_电压低于其过压门限时，经过一段传输延迟后 $\overline{\text{OV_OUT}}$ 变为高电平。
20	20	$\overline{\text{RESET}}$	漏极开路复位输出。当所监测的任意一路电压(包括EN)跌落至低于其门限、 $\overline{\text{SHDN}}$ 拉低或 $\overline{\text{FAULT}}$ 拉低时， $\overline{\text{RESET}}$ 置位，当以上三种状态消除后， $\overline{\text{RESET}}$ 会继续保持有效，保持时间至少为最小复位超时周期。TIMEOUT接至ABP时，复位超时为128ms(典型值)；也可通过连接在TIMEOUT和GND之间的电容调节。
21	21	$\overline{\text{FAULT}}$	$\overline{\text{FAULT}}$ 同步输入/输出。EN = $\overline{\text{SHDN}}$ = 高电平时，当任意一路SET_电压低于其相应门限时， $\overline{\text{FAULT}}$ 拉低。手动拉低 $\overline{\text{FAULT}}$ 的同时会启动断电过程。 $\overline{\text{FAULT}}$ 通过100k Ω 电阻内部上拉至ABP。
22	22	$\overline{\text{SHDN}}$	低电平有效关断输入。当 $\overline{\text{SHDN}}$ 拉低时，器件在掉电期间将对输出反向排序。 $\overline{\text{SHDN}}$ 通过100k Ω 电阻内部上拉至ABP。
23	23	DELAY	排序延迟时间调节输入。在DELAY和GND之间连接一只电容可设置每路OUT_之间的排序延迟。DELAY悬空时，超时周期为10 μs (典型值)。
24	24	TIMEOUT	复位超时调节输入。TIMEOUT和GND之间连接一只电容可设置复位超时周期。TIMEOUT连接至ABP时产生128ms(典型值)的固定超时周期。TIMEOUT悬空时，延时为10 μs (典型值)。
25	—	SEQ1	排序顺序选择输入。根据SEQ1、SEQ2和SEQ3的不同状态可以设置每路电源的排序情况(表1)。
26	—	SEQ2	
27	—	SEQ3	
28	28	CP_OUT	电荷泵输出。内部电荷泵将CP_OUT升压至($V_{\text{CC}} + 5\text{V}$)，提供驱动外部n沟道MOSFET所需的的上拉电压。CP_OUT源出电流高达25 μA 。
—	25	DISC5	放电下拉输入5。正常工作期间，DISC5为高阻态；在故障状态或掉电期间，DISC5提供85mA吸电流。
—	26	OUT5	漏极开路输出5。当SET4端电压高于0.5V时，OUT5为高阻态；OUT5需外接一个上拉电阻，且可上拉至13.2V。
—	27	SET5	外部设置监测门限5输入。通过外部电阻分压器设置门限，用于电压监测，SET5门限为0.5V。
—	—	EP	裸焊盘，EP内部连接至GND。连接EP至GND层，改善散热效果。不能将EP作为唯一接地点。

电压监测器/排序电路, 可反向排序

MAX16050/MAX16051

功能框图



电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

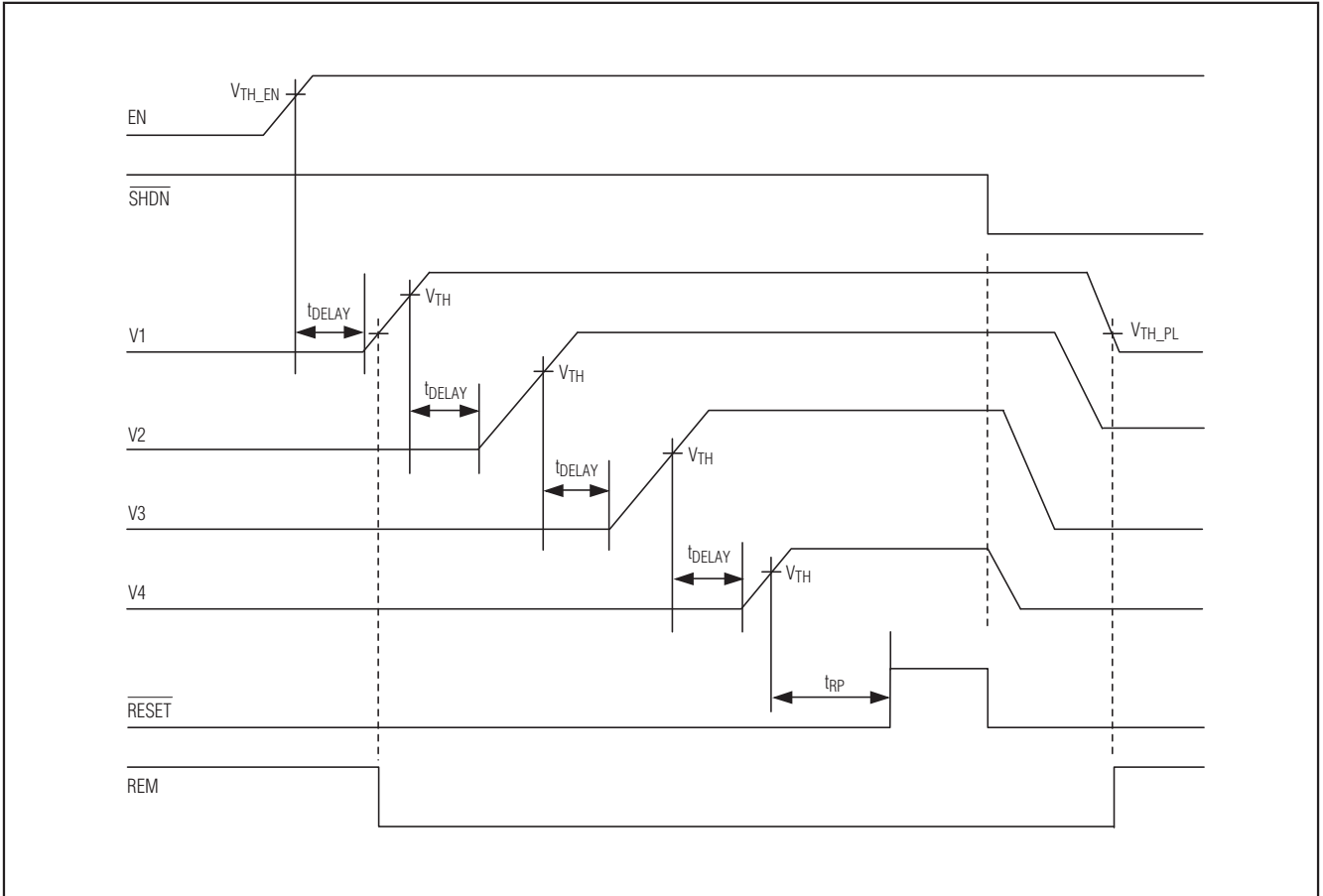


图1. 利用SHDN控制断电反向排序的时序图

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

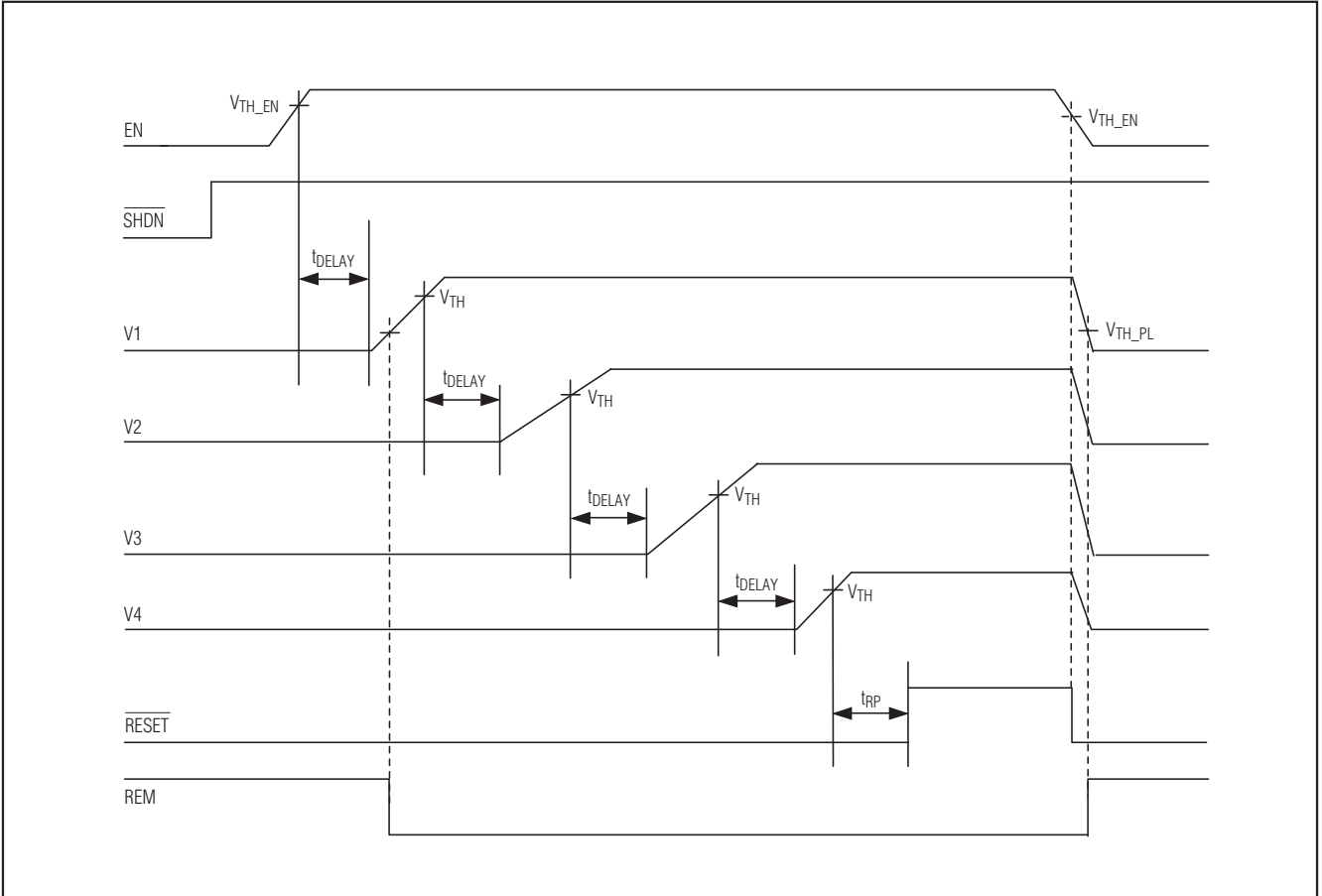


图2. 利用EN控制同时断电排序的时序图

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

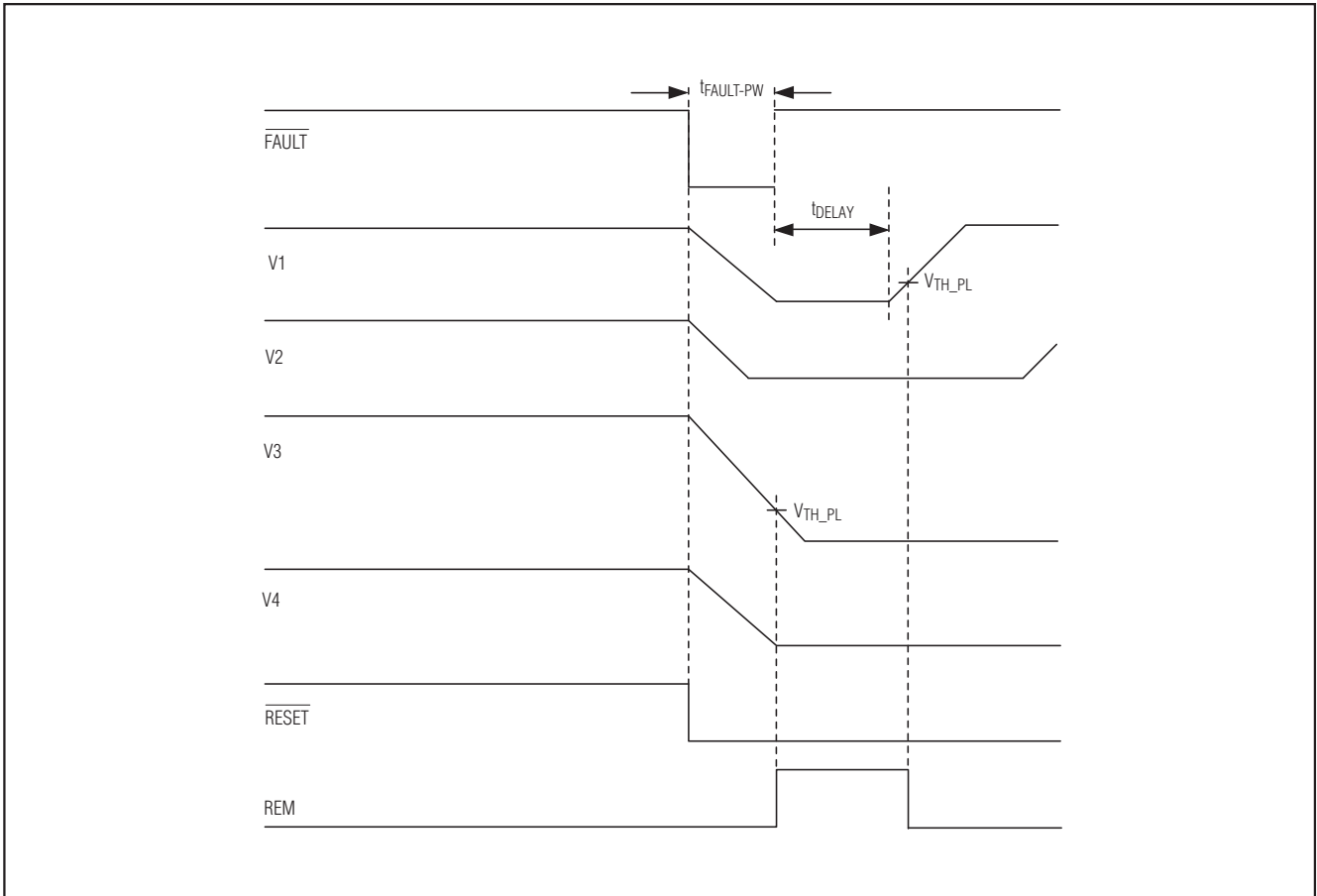


图3. 发生系统故障时的排序时序图

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

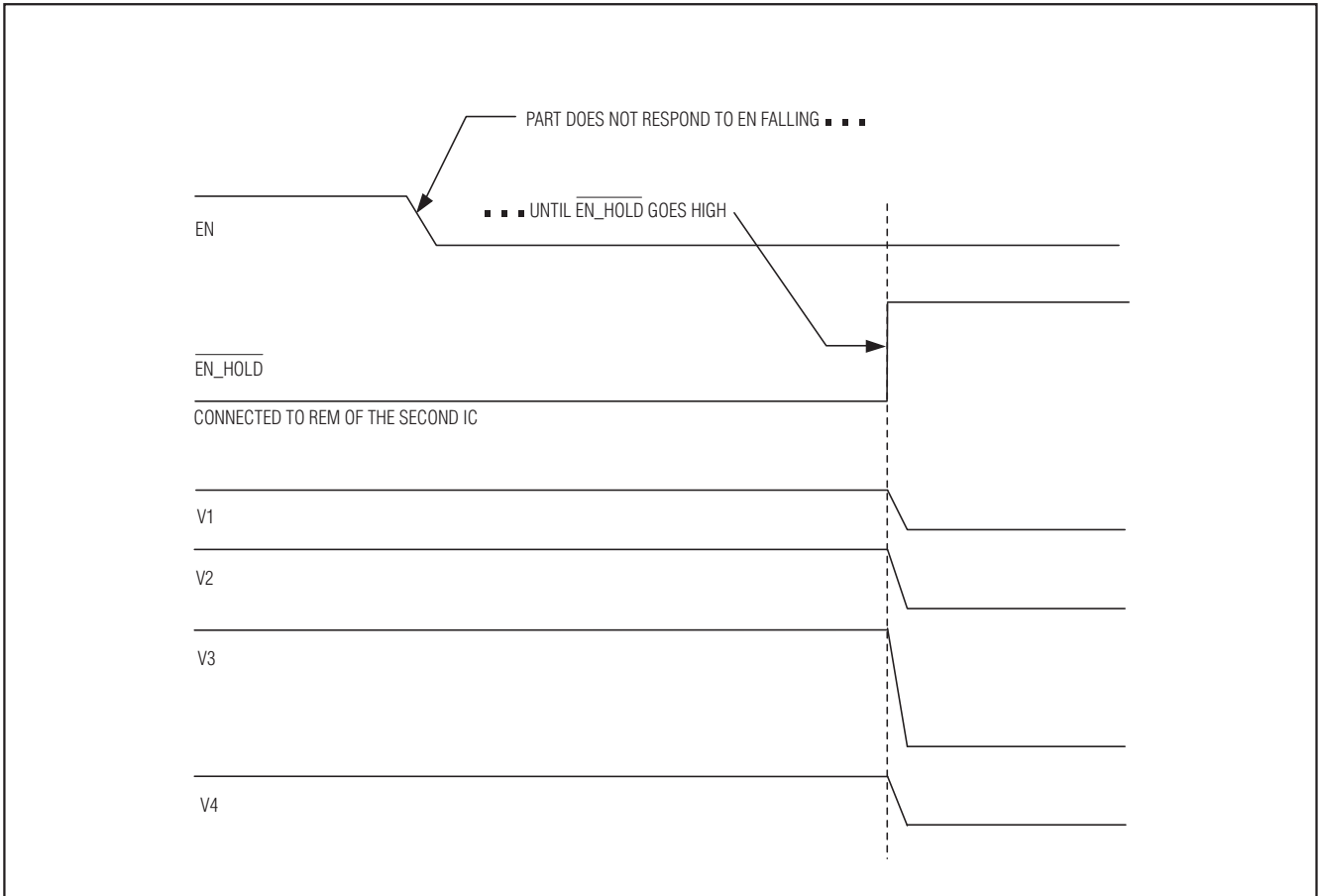


图4. 第二个IC的REM连接至第一个IC的EN_HOLD时所产生的断电时序

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

详细说明

MAX16050能够监测5路电压(图5)并对多达4路电压进行排序；MAX16051可以监测6路电压并对多达5路电压进行排序。这些器件可控制系统的上电、断电次序。当任何电压跌落至对应的门限以下时，MAX16050/MAX16051关闭所有电源，并向处理器发送复位信号。MAX16050/MAX16051提供85mA的下拉电流，有助于DC-DC转换器的输出电容放电，确保及时断电。此外，MAX16050/MAX16051还具有反向排序功能，监视每一路DISC_输入端的电源电压，并确保在一路电源电压降至低于250mV时才开始关闭下一路电源。

MAX16050提供3个排序控制逻辑输入，可选择24种排序次序(表1)。默认模式(SEQ1 = SEQ2 = SEQ3 = 高阻态)下，上电顺序为OUT1 → OUT2 → OUT3 → OUT4。MAX16051具有辅助通道，上电顺序固定为OUT1 → OUT2 → OUT3 → OUT4 → OUT5。对于具有多个电源的复杂系统MAX16050/MAX16051可以采用菊链连接，菊链连接时仍可进行反向排序。

在满足以下4项条件之前，MAX16050/MAX16051保持所有OUT_为低电平(所有电源关闭)：

- 1) ABP端电压超出欠压锁定门限。
- 2) 模拟使能输入(EN)端电压高于其门限。
- 3) 没有触发关断输入 $\overline{\text{SHDN}}$ 。
- 4) 所有DISC_电压必须低于250mV。

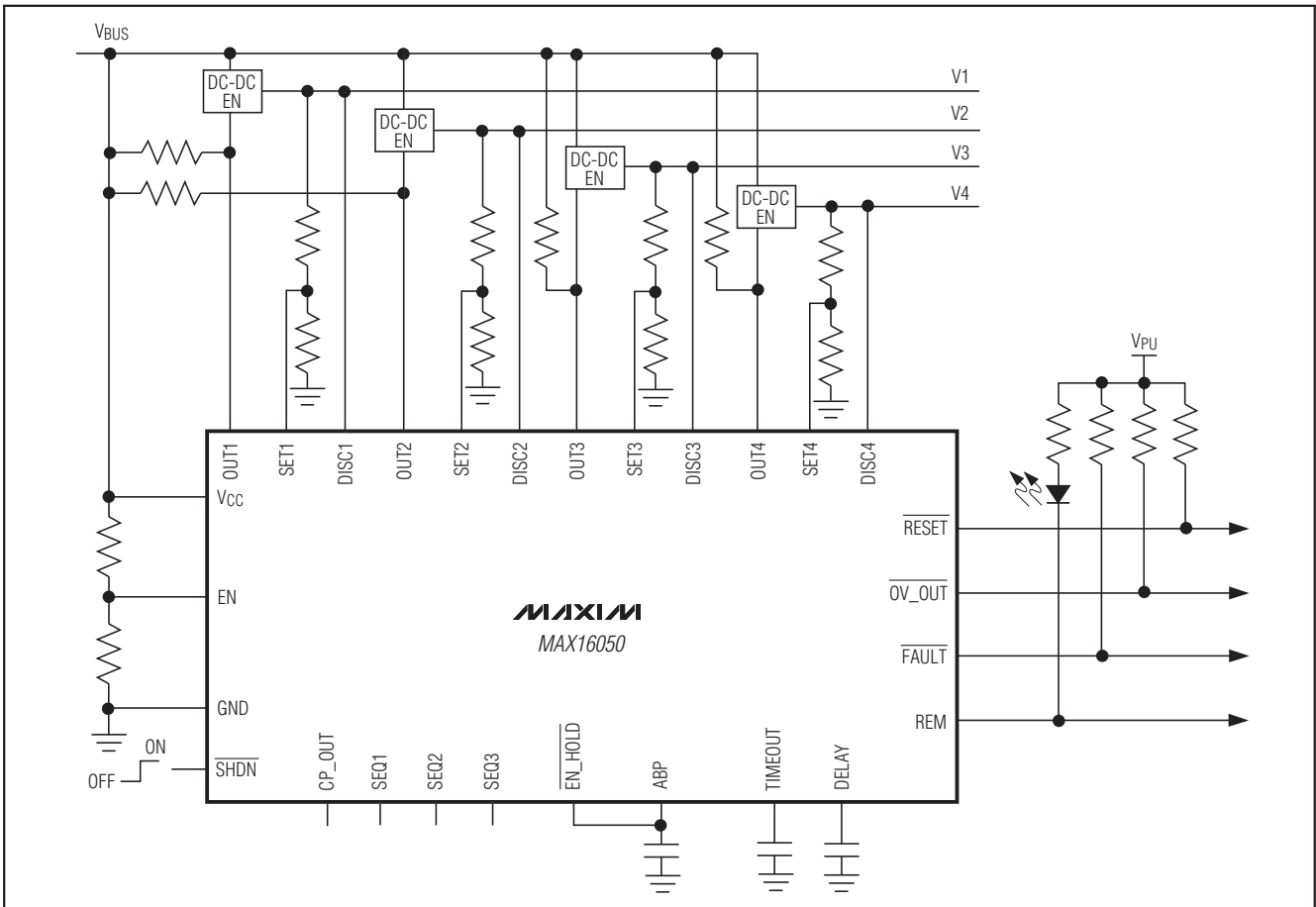


图5. 4路DC-DC转换器排序的典型连接

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

当以上条件均满足时，器件按照排序次序开启OUT1-OUT_n，实现上电排序。每路OUT_n之间的排序延迟等于电源电压大于欠压门限所需的时间加上由外部延迟电容设置的附加延迟时间。如果排序延迟定时输入端(DELAY)未接电容，则只经过一段传输延迟(10μs)。当一路电压高于其门限时，排序中的下一路OUT_n将变为高阻态(漏极开路输出)，允许下一路电源导通，然后由下一输入级监测。当所有电压高于各自门限时，经过一个复位超时周期后解除复位(RESET)状态，允许系统控制器开启工作。

排序完成后，如果任意一路SET_n输入跌至对应的门限以下，则判断为发生故障。所有电源同时关闭，OUT_n输出为低电平， $\overline{\text{RESET}}$ 输出置低，DISC_n开始吸收电流， $\overline{\text{FAULT}}$ 输出拉低并保持至少1.9μs。然后MAX16050/MAX16051将准备重新上电。4个启动条件均满足时开始顺序上电。

排序

MAX16050具有3个三态排序控制逻辑输入，可在24种次序中选择一种(表1)。即使电路板布局已完成，通过设置这些输入仍可改变上电顺序。MAX16051提供5个通道，器件采用从OUT1至OUT5的固定顺序依次上电。

表1. MAX16050排序逻辑

SEQ1	SEQ2	SEQ3	SEQUENCE ORDER			
			FIRST SUPPLY	SECOND SUPPLY	THIRD SUPPLY	FOURTH SUPPLY
High-Z	High-Z	High-Z	OUT1	OUT2	OUT3	OUT4
High-Z	High-Z	Low	OUT1	OUT2	OUT4	OUT3
High-Z	High-Z	High	OUT1	OUT3	OUT2	OUT4
High-Z	Low	High-Z	OUT1	OUT3	OUT4	OUT2
High-Z	Low	Low	OUT1	OUT4	OUT2	OUT3
High-Z	Low	High	OUT1	OUT4	OUT3	OUT2
High-Z	High	High-Z	OUT2	OUT1	OUT3	OUT4
High-Z	High	Low	OUT2	OUT1	OUT4	OUT3
High-Z	High	High	OUT2	OUT3	OUT1	OUT4
Low	High-Z	High-Z	OUT2	OUT3	OUT4	OUT1
Low	High-Z	Low	OUT2	OUT4	OUT1	OUT3
Low	High-Z	High	OUT2	OUT4	OUT3	OUT1
Low	Low	High-Z	OUT3	OUT1	OUT2	OUT4
Low	Low	Low	OUT3	OUT1	OUT4	OUT2
Low	Low	High	OUT3	OUT2	OUT1	OUT4
Low	High	High-Z	OUT3	OUT2	OUT4	OUT1
Low	High	Low	OUT3	OUT4	OUT1	OUT2
Low	High	High	OUT3	OUT4	OUT2	OUT1
High	High-Z	High-Z	OUT4	OUT1	OUT2	OUT3
High	High-Z	Low	OUT4	OUT1	OUT3	OUT2
High	High-Z	High	OUT4	OUT2	OUT1	OUT3
High	Low	High-Z	OUT4	OUT2	OUT3	OUT1
High	Low	Low	OUT4	OUT3	OUT1	OUT2
High	Low	High	OUT4	OUT3	OUT2	OUT1

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

电荷泵输出(CP_OUT)

MAX16050/MAX16051具有片内电荷泵，该电荷泵将输出电压升至 $V_{CC} + 5V$ ，以提供驱动一个或多个外部n沟道MOSFET所需的上拉电压(参见典型工作电路)。电荷泵输出可作为25 μA 电流源，电压为 $(V_{CC} + 5V)$ ；在MOSFET栅极和地之间连接一只电容，用于控制摆率。用CP_OUT为多个MOSFET提供上拉电压时，应确保电压足够大，确保无论其它上拉电阻的负载(可能连接到置为低电平的输出)大小如何，都足以驱动MOSFET。

禁止通道

如果任意一路通道未使用，则将其对应的SET_输入连接至排序中禁用通道的前一个SET_端，禁用通道的DISC_连接至GND或悬空。通道禁止功能使器件针对不同应用时具有更高的灵活性。

\overline{SHDN} 和EN输入

关断输入(\overline{SHDN})用来启动反向排序。当 \overline{SHDN} 置为低电平时，器件按照与上电顺序相反次序断电。在此期间，监测所有DISC_输入，确保在一路输出电压低于250mV时才关闭下一路电源。当前的DISC_输入低于250mV时，对应的下一个OUT_立即变为低电平，无需经过电容设置的延迟时间。重复以上过程，直到所有电源关闭为止。 \overline{SHDN} 内部上拉至ABP。

当EN跌落至门限以下时，器件执行同时断电，不进行反向排序。当 \overline{SHDN} 或EN启动断电时，复位输出(\overline{RESET})立即置位。断电过程的最后，当所有DISC_电压低于250mV时，总线断开输出(REM)变为高阻态。

复位输出(\overline{RESET})

MAX16050/MAX16051包括一个复位输出。 \overline{RESET} 为漏极开路输出，需要一个外部上拉电阻。

当任意一路被监测电压低于其门限、 \overline{SHDN} 拉低、EN低于对应的门限或拉低 \overline{FAULT} 时， \overline{RESET} 置为低电平，当上述状态消除后， \overline{RESET} 将至少在最小复位超时周期内保持复位状态。在TIMEOUT和GND之间连接一只电容，

用来设置复位超时周期。TIMEOUT连接至ABP时，建立128ms(典型值)的固定超时周期。TIMEOUT悬空时，超时周期为10 μs (典型值)。

\overline{FAULT} 输入/输出

EN = \overline{SHDN} = 高电平时，如果任意一路SET_监测电压跌至对应的门限以下， \overline{FAULT} 输入/输出置低，输出故障报警信号。 \overline{FAULT} 通过一个100k Ω 电阻内部上拉至ABP， \overline{FAULT} 也可作为输入，拉低 \overline{FAULT} 会同时关断OUT_输出。

采用多芯片解决方案时，所有的 \overline{FAULT} 输入/输出连接在一起。发生故障时，每个器件的输出均被关断，同时激活内部下拉电路。

过压故障输出($\overline{OV_OUT}$)

MAX16050/MAX16051包括一个过压故障输出。 $\overline{OV_OUT}$ 为漏极开路输出，需要外接上拉电阻。当任意一路SET_电压超出其0.55V过压门限时， $\overline{OV_OUT}$ 变为低电平。当所有SET_电压低于其过压门限时， $\overline{OV_OUT}$ 经过一段传输延迟后变为高阻态。

放电输入(DISC_)

断电或故障期间，放电输入(DISC_)对电源电容放电；反向排序期间，DISC_监测电源输出电压。OUT_输出变为低电平时，与之对应的DISC_吸收85mA电流，使输出电容放电。这有助于确保电源电压输出跌落到250mV以下，以便关闭下一电源。正常工作期间DISC_为高阻态，不会加载电路。

总线断开输出(REM)

MAX16050/MAX16051带有一个漏极开路总线断开输出(REM)，用于指示受控的断电过程结束后何时安全地从总线上断开电源。REM监测DISC_电压，当任意一路DISC_输入电压高于DISC_电源下限(V_{TH_PL})时变为低电平。当所有DISC_输入低于DISC_电源下限(V_{TH_PL})时，REM变为高电平。将带电的板卡从总线拔除是不安全的，为了直观显示该操作，可连接一个LED至REM端。

电压监测器/排序电路，可反向排序

使能保持输入($\overline{EN_HOLD}$)

当 $\overline{EN_HOLD}$ 为低电平时， \overline{SHDN} 或EN端上由高电平到低电平的跳变可以忽略。需要通过 \overline{SHDN} 或EN禁止器件时， $\overline{EN_HOLD}$ 必须为高电平。多个MAX16050/MAX16051菊链连接时使用该功能(参见图7)。不使用 $\overline{EN_HOLD}$ 时将其连接至ABP。

延时输入(DELAY)

DELAY和GND之间连接一只电容(C_{DELAY})，用来设置通道间的排序延迟时间(t_{DELAY})。延迟时间的计算公式如下：

$$t_{DELAY} = 10\mu s + (500k\Omega \times C_{DELAY})$$

其中， t_{DELAY} 的单位为秒， C_{DELAY} 的单位为法拉。DELAY悬空时，延迟时间默认为 $10\mu s$ (典型值)。

复位超时输入(TIMEOUT)

TIMEOUT和GND之间连接一只电容($C_{TIMEOUT}$)，用来设置复位超时周期。所有SET_输入超出各自门限(V_{TH})后， \overline{RESET} 在可编程的超时周期(t_{RP})内保持低电平，然后才会解除复位状态(参见图1)。复位超时周期的计算公式如下：

$$t_{RP} = 10\mu s + (500k\Omega \times C_{TIMEOUT})$$

其中， t_{RP} 单位为秒， $C_{TIMEOUT}$ 单位为法拉。TIMEOUT悬空时，超时周期默认为 $10\mu s$ (典型值)；TIMEOUT连接至ABP时，超时周期为固定值128ms(典型值)。

应用信息

电阻选择

MAX16050/MAX16051分别具有4路和5路SET_输入，每路SET_输入的门限电压 V_{TH} 为0.5V(典型值)。监测电压 V_{1TH} 时，按照图6所示在电路中连接一个电阻分压网络；采用下列公式计算监测门限电压：

$$V_{1TH} = V_{TH} \times \left(1 + \frac{R1}{R2}\right)$$

选用外部电阻时，需要对精度和功耗进行权衡。电压监测输入是高阻输入，具有100nA的低泄漏电流。漏电流会对门限电压的总误差产生影响，误差与设置门限的电阻阻值成比例关系。采用小阻值电阻有助于降低误差，但

却增加了功耗。在可接受的误差前提下，采用下式估算电阻值：

$$R1 = \frac{e_A \times V_{1TH}}{I_{SET}}$$

其中，由输入漏电流引入的可接受的电阻分压器最大绝对误差用 e_A 表示(用0.01表示 $\pm 1\%$)； V_{1TH} 是被监测电源的电源就绪门限，且 I_{SET} 是最坏情况下的SET_输入漏电流(参见*Electrical Characteristics*表)。R2的计算公式如下：

$$R2 = \frac{V_{TH} \times R1}{V_{1TH} - V_{TH}}$$

上拉电阻

漏极开路输出的上拉电阻并无严格要求，但仍需谨慎选择，确保器件在吸电流时具有正确的逻辑电平。例如，如果 $V_{CC} = 3.3V$ 、上拉电压是5V，吸电流要保持小于3.2mA，如*Electrical Characteristics*所示。因此，上拉电阻应大于 $1.6k\Omega$ 。对于13.2V上拉电压，上拉电阻应大于 $4.1k\Omega$ 。

采用CP_OUT作为上拉电压时需要格外谨慎。如果CP_OUT连接多个上拉电阻，并且所连接的一个或多个OUT_输出被触发，吸电流将使CP_OUT电压下降，电压下降到一定程度时，将会影响MOSFET的完全导通。

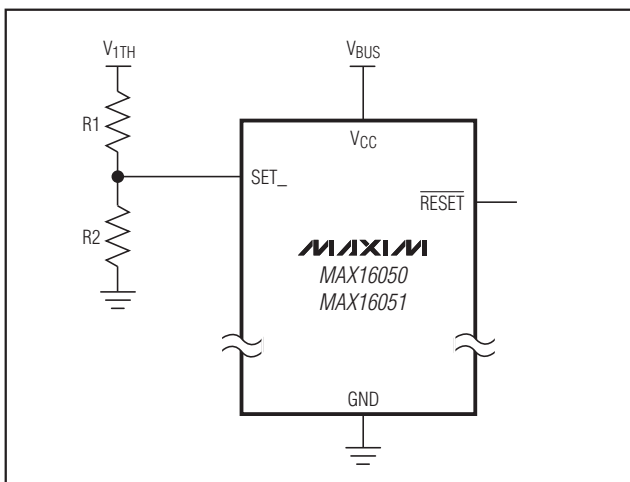


图6. SET_输入设置

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051的菊链功能

MOSFET选型

MAX16050/MAX16051可采用菊链方式实现对更多电压的排序和监测(图7)。当任意一路被监测输入发生故障时， $\overline{\text{FAULT}}$ 变为低电平，产生快速断电信号。MAX16050/MAX16051的所有 $\overline{\text{FAULT}}$ 引脚应连接在一起，确保故障期间关闭所有电源。

外部MOSFET与排序电源串联。由于负载电流和MOSFET漏-源电阻($R_{\text{DS(on)}}$)决定了压降大小，因此MOSFET的导通特性会影响负载电源电压的精度。为获得最高的电源电压精度和最低压降，应选择 V_{GS} 在4.5V至6.0V栅-源偏压下具有适当漏-源导通电阻的MOSFET(参见表2)。

图7中， $\overline{\text{SHDN}}$ 拉低时启动断电过程。当U2监测的所有电源电压关闭时，总线断开输出(REM)变为高电平，从而使U1开始反向排序。当所有电压均达到标称值时，REM通常处于逻辑低状态。连接U2的REM至U1的 $\overline{\text{EN_HOLD}}$ ，从而即使在EN和 $\overline{\text{SHDN}}$ 被拉低时也会强制U1处于工作状态。使能-保持电路允许系统正确关闭电源。

布局与旁路

为了得到更好的噪声抑制指标，采用一只0.1 μF 电容将 V_{CC} 旁路至GND，该电容应尽可能靠近器件放置。采用一只1 μF 电容将ABP旁路至GND，该电容也要尽可能靠近器件放置。ABP是由内部生成的电压，不能向外部电路提供1mA以上的电流。为了更好地散热，将裸焊盘(EP)连接至地层。对于器件来说，EP不能作为唯一的接地点。

MAX16050/MAX16051

表2. 推荐MOSFET

MANUFACTURER	PART	V _{DS} (V)	V _{GSth} (V)	R _{DS(on)} AT V _{GS} = 4.5V (m Ω)	I _{MAX} AT 50mV VOLTAGE DROP (A)	Q _g (nC) (TYP)	FOOTPRINT
Fairchild	FDC633N	30	0.67	42	1.19	11	Super SOT™-6
	FDP8030L FDB8030L	30	1.5	4.5	11.11	120	TO-220 TO-263AB
	FDD6672A	30	1.2	9.5	5.26	33	TO-252
	FDS8876	30	2.5 (max)	17	2.94	15	SO-8
Vishay	Si7136DP	20	3	4.5	11.11	24.5	SO-8
	Si4872DY	30	1	10	5	27	SO-8
	SUD50N02-09P	20	3	17	2.94	10.5	TO-252
	Si1488DH	20	0.95	49	1.02	6	SOT-363 SC70-6
International Rectifier	IRL3716	20	3	4.8	10.4	53	TO220AB D ² PAK TO-262
	IRL3402	20	0.7	10	5	78 (max)	TO-220AB
	IRL3715Z	20	2.1	15.5	3.22	7	TO220AB D ² PAK TO-262
	IRLML2502	20	1.2	45	1.11	8	SOT23-3 Micro3™

电压监测器/排序电路， 可反向排序

MAX16050/MAX16051

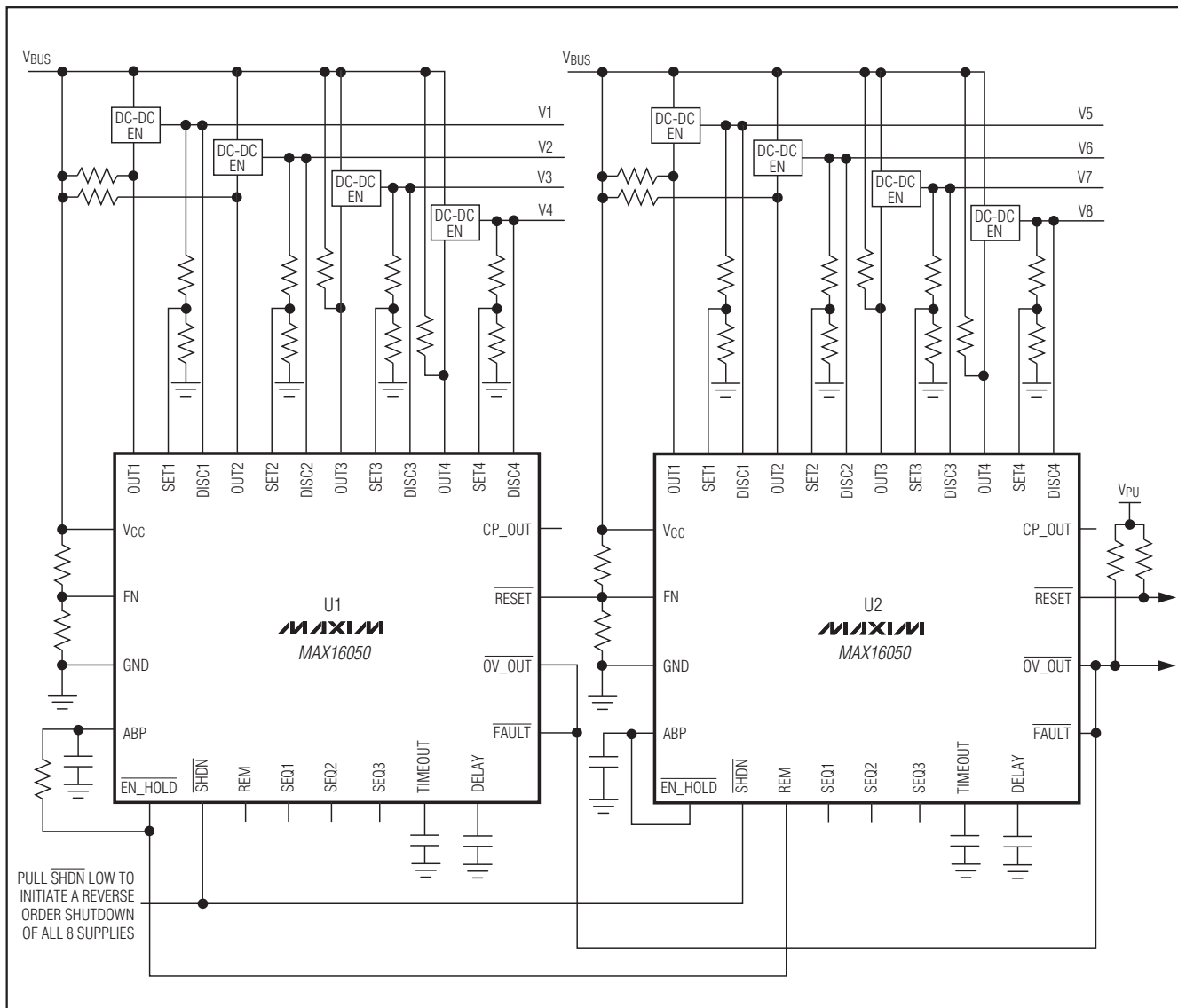
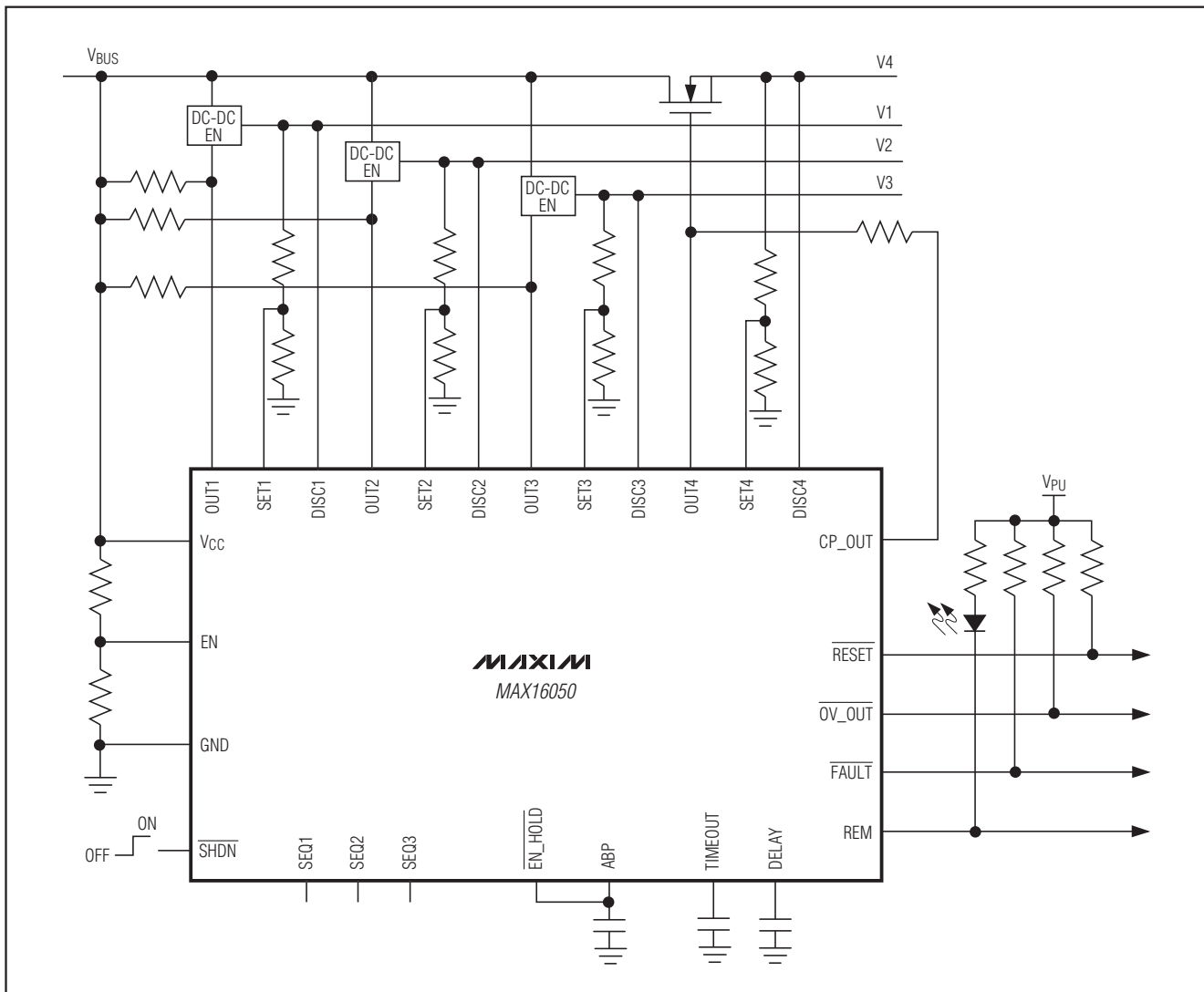


图7. 两个菊链连接的器件，可对8路电压进行排序

电压监测器/排序电路， 可反向排序

典型工作电路

MAX16050/MAX16051



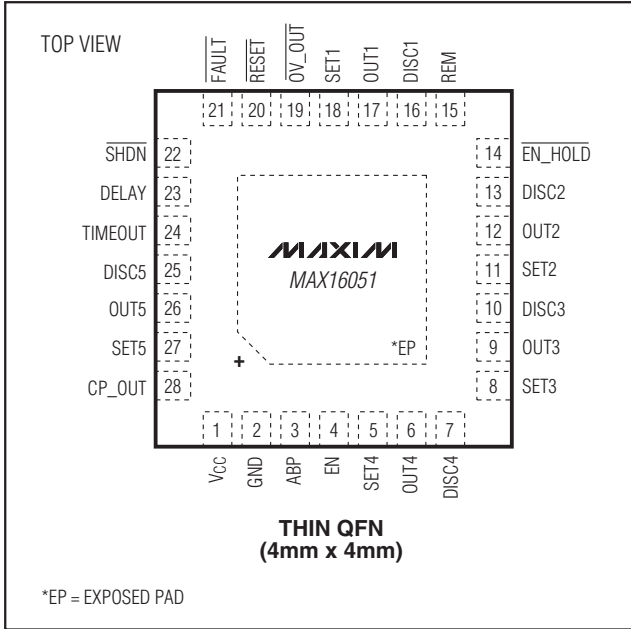
电压监测器/排序电路, 可反向排序

MAX16050/MAX16051

引脚配置(续)

芯片信息

PROCESS: BiCMOS

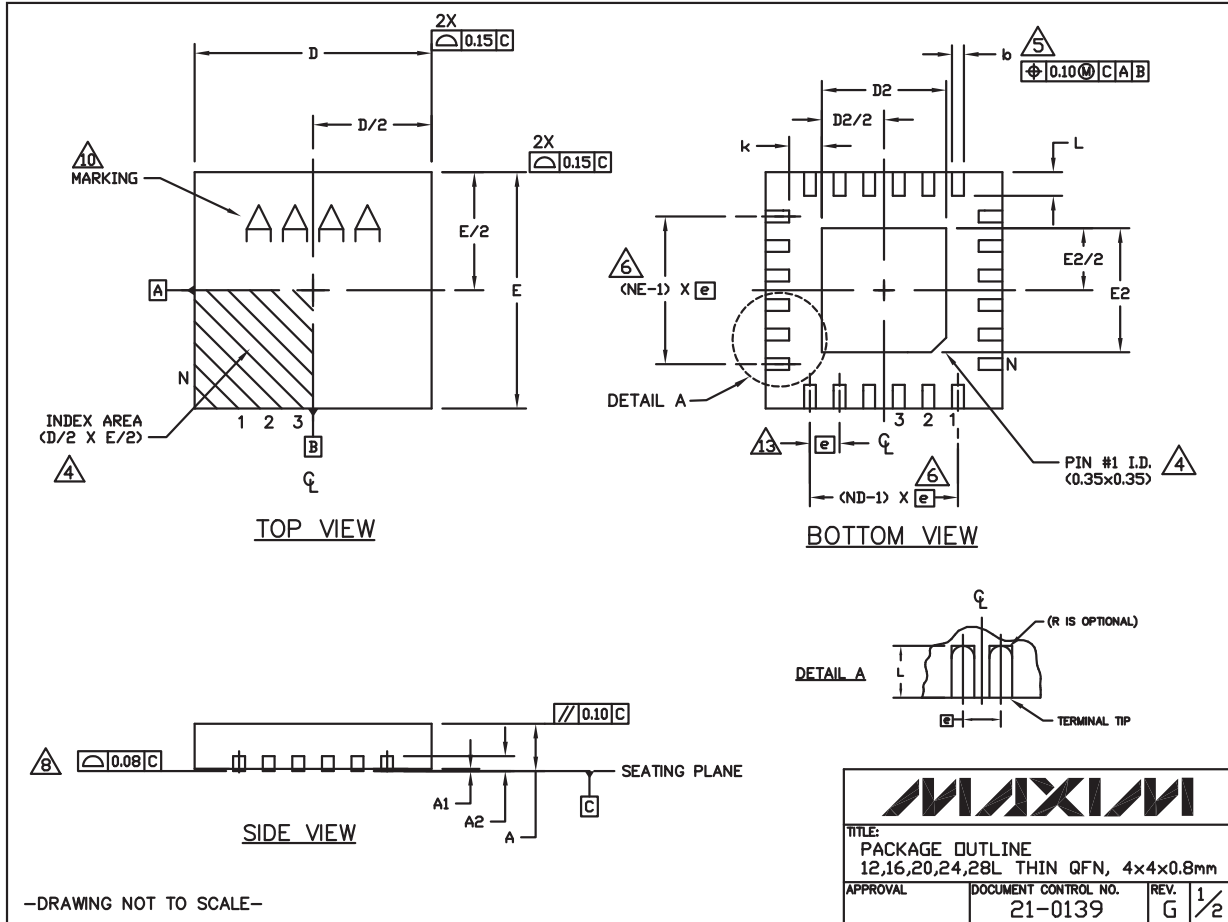


电压监测器/排序电路， 可反向排序

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 www.maxim-ic.com.cn/packages.)

MAX16050/MAX16051



电压监测器/排序电路, 可反向排序

MAX16050/MAX16051

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外形信息, 请查询 www.maxim-ic.com.cn/packages.)


COMMON DIMENSIONS															
PKG	12L 4x4			16L 4x4			20L 4x4			24L 4x4			28L 4x4		
REF.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
A2	0.20 REF			0.20 REF			0.20 REF			0.20 REF			0.20 REF		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30	0.15	0.20	0.25
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	12			16			20			24			28		
ND	3			4			5			6			7		
NE	3			4			5			6			7		
Jedec Var.	WGGB			WGGC			WGGD-1			WGGD-2			WGGE		

EXPOSED PAD VARIATIONS						
PKG. CODES	D2			E2		
	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63
T2844-1	2.50	2.60	2.70	2.50	2.60	2.70

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25mm AND 0.30mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MD220, EXCEPT FOR T2444-3, T2444-4 AND T2844-1.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- COPLANARITY SHALL NOT EXCEED 0.08mm.
- WARPAGE SHALL NOT EXCEED 0.10mm.
- LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION 'e', ±0.05.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- ALL DIMENSIONS ARE THE SAME FOR LEADED (-) & PbFREE (+) PACKAGE CODES.

-DRAWING NOT TO SCALE-

		
TITLE: PACKAGE OUTLINE 12,16,20,24,28L THIN QFN, 4x4x0.8mm		
APPROVAL	DOCUMENT CONTROL NO. 21-0139	REV. G 2/2

Maxim北京办事处

北京 8328信箱 邮政编码 100083
 免费电话: 800 810 0310
 电话: 010-6211 5199
 传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责, 也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

22 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2007 Maxim Integrated Products

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。

项目开发 芯片解密 零件配单 TEL: 15013652265 QQ: 38537442