



12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

概述

特性

MAX16065/MAX16066闪存配置系统管理器能够对多个系统电压进行监测和排序。MAX16065/MAX16066还可利用一个专用高边电流检测放大器精确监测(±2.5%) 1个通道的电流。MAX16065可以同时管理12路系统电压，MAX16066可以管理8路电源电压。这两款器件都集成了可选的差分或单端模/数转换器(ADC)以及可配置的顺序供电输出。包括过压门限、欠压门限、定时设置以及排序在内的所有器件配置信息均存储在非易失闪存存储器内。出现故障时，故障标志和通道电压可自动存储到非易失闪存存储器，以便回读故障信息。

内置精度为1%的10位ADC用于测量每路输入，并将结果与过压门限、欠压门限以及配置为欠压或过压的预警门限进行比较。当被测电压超出设定门限时发出故障报警信号。针对不同的故障条件可以配置最多三个独立的故障报警输出。

MAX16065/MAX16066支持高达14V的电源电压，可直接采用多数系统中的12V中等总线电源供电。

集成排序器确保在上电、掉电时精确控制12路(MAX16065)或8路(MAX16066)电源。八个输出(EN_OUT1-EN_OUT8)配合电荷泵输出可直接驱动外部n沟道MOSFET。

MAX16065/MAX16066提供8/6个可编程通用输入/输出(GPIO_)。通过闪存配置GPIO_后，可以用作专用的故障输出、看门狗输入或输出或者手动复位。

系统关断时，MAX16065/MAX16066的非易失故障存储器用于记录信息。故障记录器会在内部闪存记录故障状态，还可设置锁存位，防止错误地擦除已保存的故障数据。MAX16065/MAX16066通过SMBus™或JTAG串口进行配置。MAX16065采用48引脚、7mm x 7mm TQFN封装，MAX16066采用40引脚、6mm x 6mm TQFN封装。两款器件均工作在-40°C至+85°C温度范围。

- ◆ 工作电压范围为2.8V至14V
- ◆ ±2.5%电流监测精度
- ◆ 精度为1%的10位ADC，用于监测12/8路电压输入
- ◆ 单端或差分ADC，用于监测系统电压/电流
- ◆ 集成高边检流放大器
- ◆ 12/8路输入监测具有过压/欠压/预报警门限
- ◆ 非易失故障事件记录器
- ◆ 上电、掉电排序功能
- ◆ 独立的次级排序模块
- ◆ 12/8路排序/电源就绪指示输出
- ◆ 两个可编程故障输出和一个复位输出
- ◆ 八个通用输入/输出可配置为：
 - 专用故障输出
 - 看门狗定时功能
 - 手动复位
 - 裕量调节使能
- ◆ SMBus (带超时功能)或JTAG接口
- ◆ 通过闪存可配置延时和门限
- ◆ -40°C至+85°C工作温度范围

应用

- 网络设备
- 电信设备(基站、接入)
- 存储/RAID系统
- 服务器

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX16065ETM+	-40°C to +85°C	48 TQFN-EP*
MAX16066ETL+	-40°C to +85°C	40 TQFN-EP*

+表示无铅(Pb)/符合RoHS标准的封装。
*EP = 裸焊盘。

引脚配置和典型工作电路在数据资料的最后给出。

SMBus是Intel Corp.的商标。



Maxim Integrated Products 1

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。

有关价格、供货及订购信息，请联系Maxim亚洲销售中心：10866 852 1249 (北中国区)，10866 192 2249 (南中国区)，或访问Maxim的中文网站：china.maxim-ic.com。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

ABSOLUTE MAXIMUM RATINGS

V_{CC}, CSP, CSM to GND.....-0.3V to +15V
 CSP to CSM.....-0.7V to +0.7V
 MON_, GPIO_, SCL, SDA, A0, RESET, EN_OUT9–EN_OUT12 to GND (programmed as open-drain outputs).....-0.3V to +6V
 EN, TCK, TMS, TDI to GND-0.3V to +4V
 DBP, ABP to GND...-0.3V to the lower of +3V and (V_{CC} + 0.3V)
 EN_OUT1–EN_OUT8 to GND (programmed as open-drain outputs)-0.3V to +15V
 TDO, EN_OUT_, GPIO_, RESET (programmed as push-pull outputs)..... -0.3V to (V_{DBP} + 0.3V)

Input/Output Current20mA
 Continuous Power Dissipation (T_A = +70°C)
 40-Pin TQFN (derate 26.3mW/°C above +70°C).....2105mW
 48-Pin TQFN (derate 27.8mW/°C above +70°C).....2222mW
 Operating Temperature Range.....-40°C to +85°C
 Junction Temperature+150°C
 Storage Temperature Range.....-65°C to +150°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = 2.8V to 14V, T_A = -40°C to +85°C, unless otherwise specified. Typical values are at V_{ABP} = V_{DBP} = V_{CC} = 3.3V, T_A = +25°C.)
 (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Voltage Range	V _{CC}	Reset output asserted low	1.2			V
		(Note 2)	2.8		14	
Undervoltage Lockout (Rising)	V _{UVLO}	Minimum voltage on V _{CC} to ensure the device is flash configurable			2.7	V
Undervoltage Lockout Hysteresis	V _{UVLO_HYS}			100		mV
Minimum Flash Operating Voltage	V _{flash}	Minimum voltage on V _{CC} to ensure flash erase and write operations		2.7		V
Supply Current	I _{CC}	No load on output pins		4.5	7	mA
		During flash writing cycle		10	14	
ABP Regulator Voltage	V _{ABP}	C _{ABP} = 1μF, no load, V _{CC} = 5V	2.85	3	3.15	V
DBP Regulator Voltage	V _{DBP}	C _{DBP} = 1μF, no load, V _{CC} = 5V	2.8	3	3.1	V
Boot Time	t _{BOOT}	V _{CC} > V _{UVLO}		200	350	μs
Flash Writing Time		8-byte word		122		ms
Internal Timing Accuracy		(Note 3)	-8		+8	%
EN Input Voltage	V _{TH_EN_R}	EN voltage rising		1.41		V
	V _{TH_EN_F}	EN voltage falling	1.365	1.39	1.415	
EN Input Current	I _{EN}		-0.5		+0.5	μA
Input Voltage Range			0		5.5	V

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

ELECTRICAL CHARACTERISTICS (continued)

(VCC = 2.8V to 14V, TA = -40°C to +85°C, unless otherwise specified. Typical values are at VABP = VDBP = VCC = 3.3V, TA = +25°C.)
(Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
ADC DC ACCURACY							
Resolution					10	Bits	
Gain Error	ADCGAIN	TA = +25°C			0.35	%	
		TA = -40°C to +85°C			0.70		
Offset Error	ADCOFF				1	LSB	
Integral Nonlinearity	ADCINL				1	LSB	
Differential Nonlinearity	ADCDNL				1	LSB	
ADC Total Monitoring Cycle Time	tCYCLE	No MON_ fault detected		40	50	µs	
ADC IN_ Ranges		1 LSB = 5.43mV		5.56		V	
		1 LSB = 2.72mV		2.78			
		1 LSB = 1.36mV		1.39			
CURRENT SENSE							
CSP Input-Voltage Range	VCSP		3		14	V	
Input Bias Current	ICSP			14	25	µA	
	ICSM	VCSP = VCSM		3	5		
CSP Total Unadjusted Error	CSPERR	(Note 4)			2	%FSR	
Overcurrent Differential Threshold	OVCTH	VCSP - VCSM	Gain = 48	21.5	25	30.5	mV
			Gain = 24	46	51	56	
			Gain = 12	94	101	108	
			Gain = 6	190	202	210	
VSENSE Fault Threshold Hysteresis	OVCHYS			0.5		%OVCTH	
Secondary Overcurrent Threshold Timeout	OVCDL	r73h[6:5] = '00'		0		ms	
		r73h[6:5] = '01'	3	4	5		
		r73h[6:5] = '10'	12	16	20		
		r73h[6:5] = '11'	50	64	60		
VSENSE Ranges			Gain = 6		232	mV	
			Gain = 12		116		
			Gain = 24		58		
			Gain = 48		29		
ADC Current Measurement Accuracy			VSENSE = 150mV (gain = 6 only)	-2.5	±0.2	+2.5	%
			VSENSE = 50mV, gain = 12	-4	±0.2	+4	
			VSENSE = 25mV, gain = 24		±0.5		
			VSENSE = 10mV, gain = 48		±1		
Gain Accuracy		VSENSE = 20mV to 100mV, VCSP = 5V, gain = 6	-1.5		+1.5	%	
Common-Mode Rejection Ratio	CMRRSNS	VCSP > 4V		80		dB	
Power-Supply Rejection Ratio	PSRRSNS			80		dB	

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = 2.8V to 14V, T_A = -40°C to +85°C, unless otherwise specified. Typical values are at V_{ABP} = V_{DBP} = V_{CC} = 3.3V, T_A = +25°C.)
(Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
OUTPUTS (EN_OUT_, RESET, GPIO_)						
Output-Voltage Low	V _{OL}	I _{SINK} = 2mA			0.4	V
		I _{SINK} = 10mA, GPIO_ only			0.7	
		V _{CC} = 1.2V, I _{SINK} = 100μA (RESET only)			0.3	
Maximum Output Sink Current		Total current into EN_OUT_, RESET, GPIO_, V _{CC} = 3.3V			30	mA
Output-Voltage High (Push-Pull)		I _{SOURCE} = 100μA	2.4			V
Output Leakage (Open Drain)					1	μA
		EN_OUT1–EN_OUT8 = 13.2V			5	
OUT_ Overdrive (Charge Pump) (EN_OUT1–EN_OUT8 Only)		I _{GATE_} = 1μA	10	11	13	V
OUT_ Pullup Current (Charge Pump)	I _{CH_UP}	During power up, V _{GATE} = 1V	2.5	4		μA
SMBus INTERFACE						
Logic-Input Low Voltage	V _{IL}	Input voltage falling			0.8	V
Logic-Input High Voltage	V _{IH}	Input voltage rising	2.0			V
Input Leakage Current		I _N = GND or V _{CC}	-1		+1	μA
Output Sink Current	V _{OL}	I _{SINK} = 3mA			0.4	V
Input Capacitance	C _{IN}			5		pF
SMBus Timeout	t _{TIMEOUT}	SCL time low for reset	25		35	ms
INPUTS (A0, GPIO_)						
Input Logic-Low	V _{IL}				0.8	V
Input Logic-High	V _{IH}		2.0			V
WDI Pulse Width	t _{WDI}		100			ns
MR Pulse Width	t _{MR}		1			μs
MR to RESET Delay				0.5		μs
MR Glitch Rejection				100		ns
SMBus TIMING						
Serial Clock Frequency	f _{SCL}				400	kHz
Bus Free Time Between STOP and START Condition	t _{BUF}		1.3			μs
START Condition Setup Time	t _{SU:STA}		0.6			μs
START Condition Hold Time	t _{HD:STA}		0.6			μs
STOP Condition Setup Time	t _{SU:STO}		0.6			μs
Clock Low Period	t _{LOW}		1.3			μs
Clock High Period	t _{HIGH}		0.6			μs
Data Setup Time	t _{SU:DAT}		100			ns

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = 2.8V to 14V, T_A = -40°C to +85°C, unless otherwise specified. Typical values are at V_{ABP} = V_{DBP} = V_{CC} = 3.3V, T_A = +25°C.)
(Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Fall Time	t _{OF}	CBUS = 10pF to 400pF			250	ns
Data Hold Time	t _{HD:DAT}	From 50% SCL falling to SDA change	0.3		0.9	μs
Pulse Width of Spike Suppressed	t _{SP}			30		ns
JTAG INTERFACE						
TDI, TMS, TCK Logic-Low Input Voltage	V _{IL}	Input voltage falling			0.8	V
TDI, TMS, TCK Logic-High Input Voltage	V _{IH}	Input voltage rising	2			V
TDO Logic-Output Low Voltage	V _{OL}	I _{SINK} = 3mA			0.4	V
TDO Logic-Output High Voltage	V _{OH}	I _{SOURCE} = 200μA	2.4			V
TDI, TMS Pullup Resistors	R _{PU}	Pullup to DBP	40	50	60	kΩ
I/O Capacitance	C _{I/O}			5		pF
TCK Clock Period	t ₁				1000	ns
TCK High/Low Time	t _{2, t3}		50	500		ns
TCK to TMS, TDI Setup Time	t ₄		15			ns
TCK to TMS, TDI Hold Time	t ₅		10			ns
TCK to TDO Delay	t ₆				500	ns
TCK to TDO High-Z Delay	t ₇				500	ns

Note 1: Specifications are guaranteed for the stated global conditions, unless otherwise noted. 100% production tested at T_A = +25°C and T_A = +85°C. Specifications at T_A = -40°C are guaranteed by design.

Note 2: For V_{CC} of 3.6V or lower, connect V_{CC}, DBP, and ABP together. For higher supply applications, connect only V_{CC} to the supply rail.

Note 3: Applies to RESET, fault, autoretry, sequence delays, and watchdog timeout.

Note 4: Total unadjusted error is a combination of gain, offset, and quantization error.

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

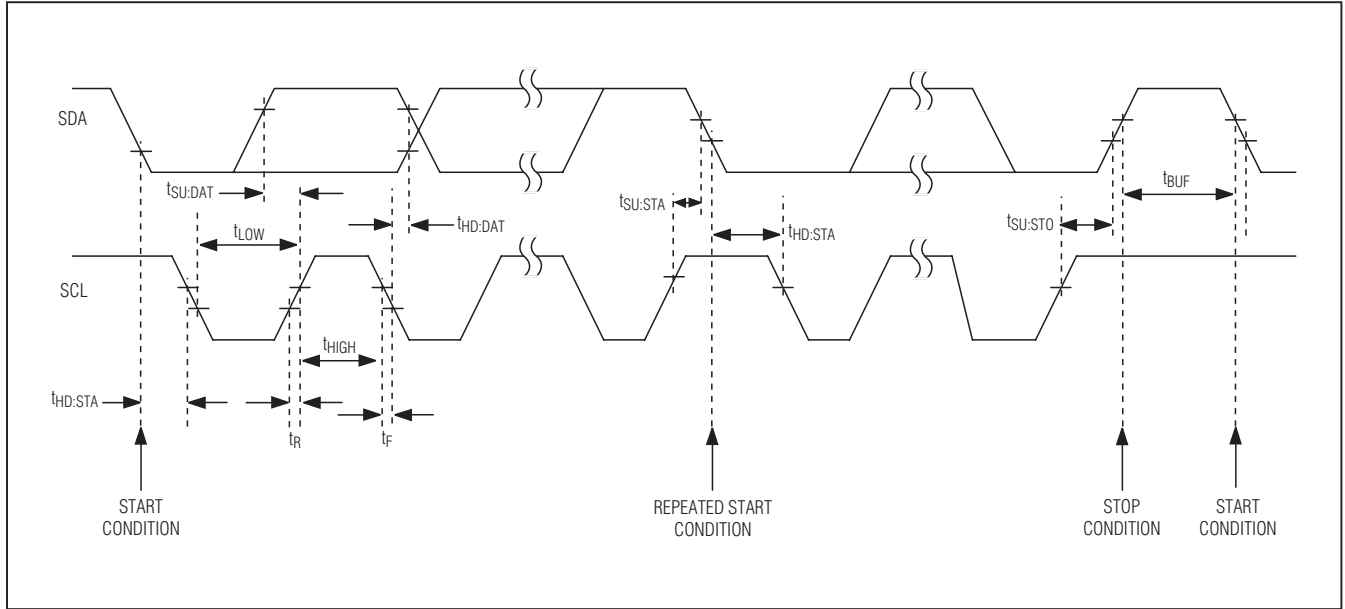


图1. SMBus时序图

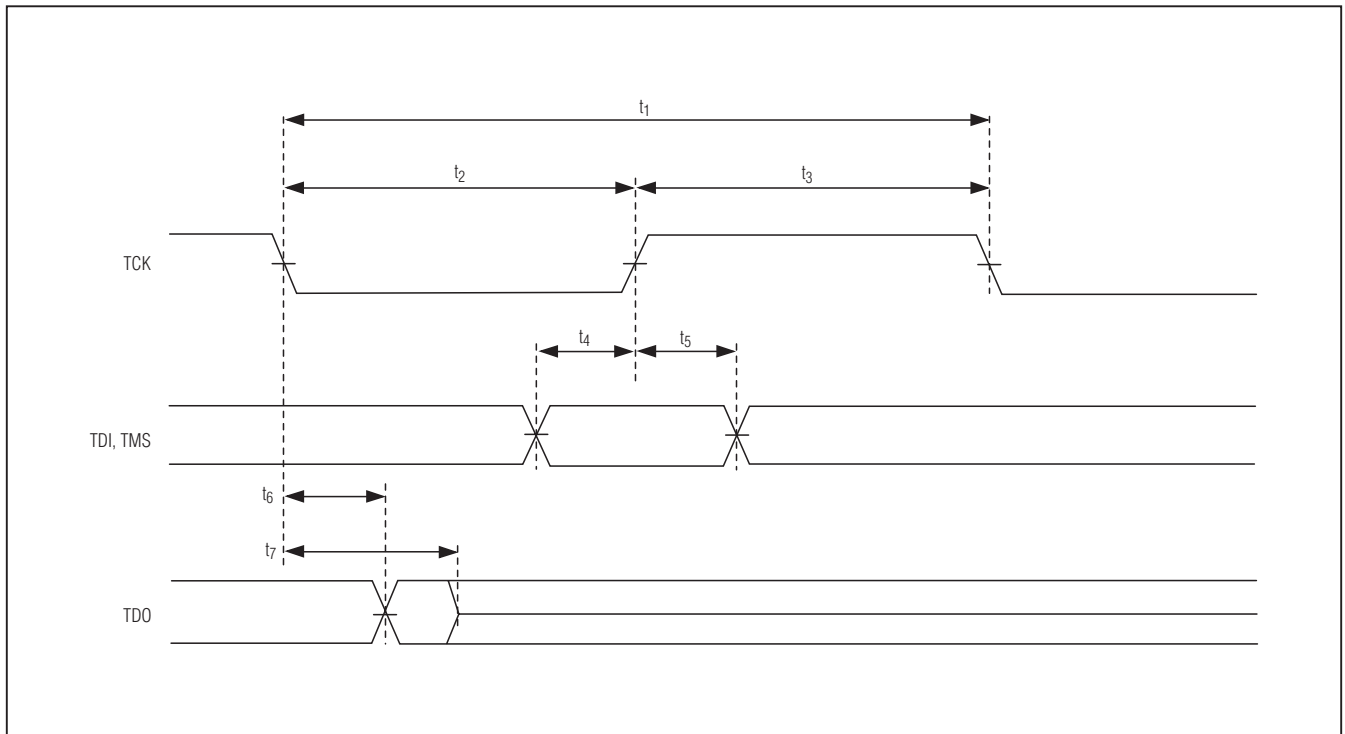


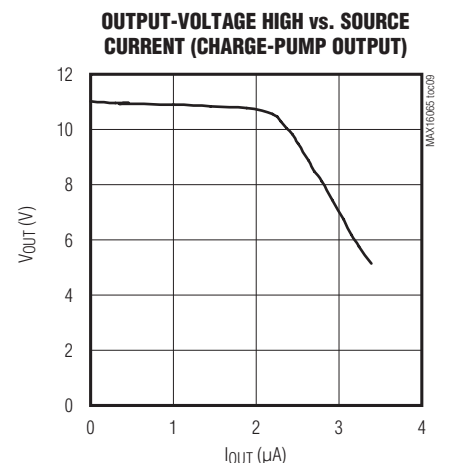
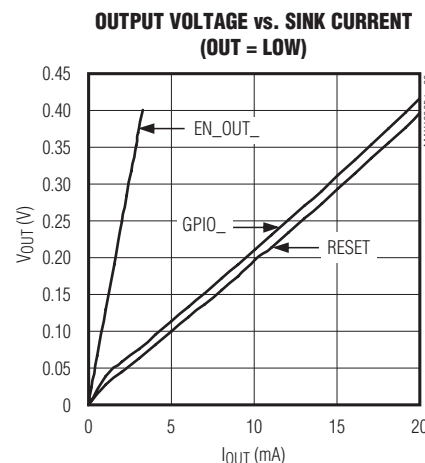
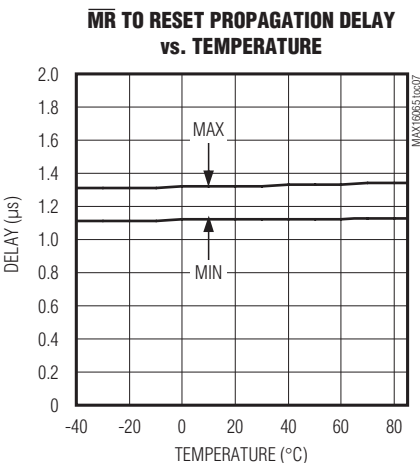
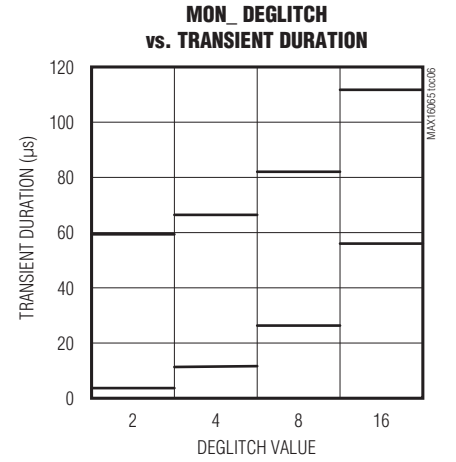
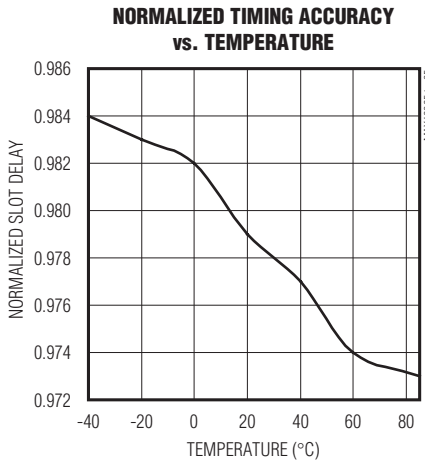
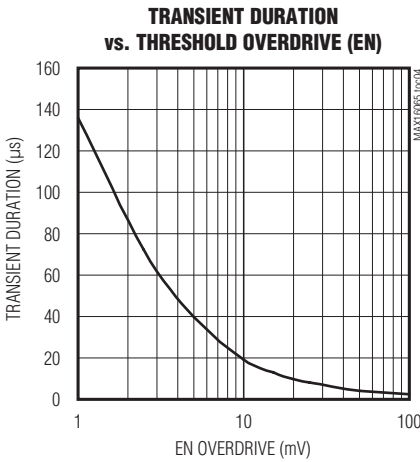
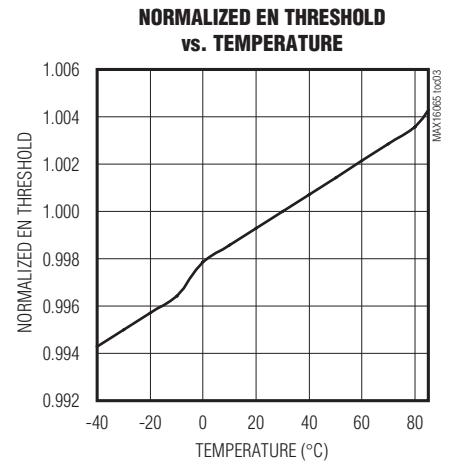
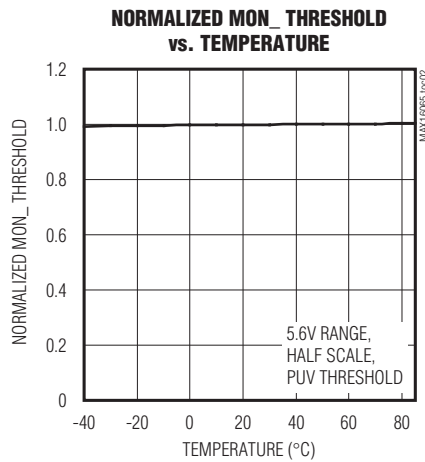
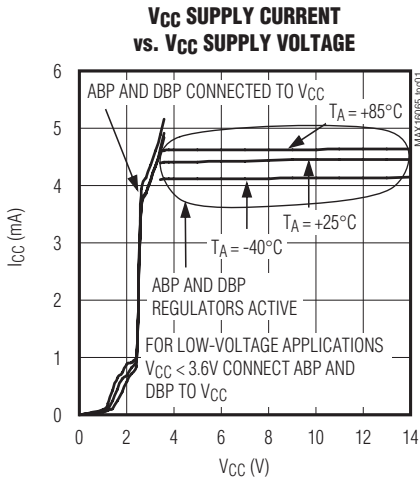
图2. JTAG时序图

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

典型工作特性

(Typical values are at $V_{CC} = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX16065/MAX16066

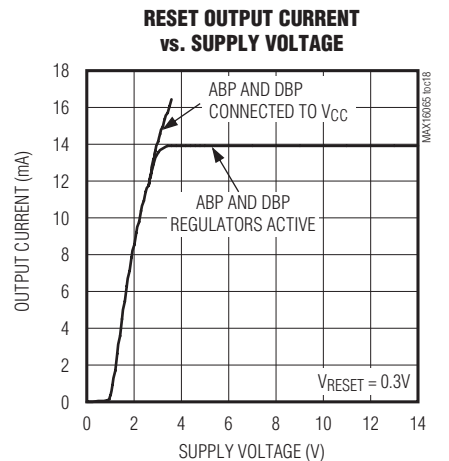
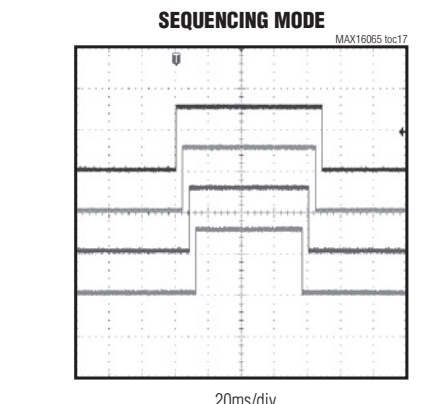
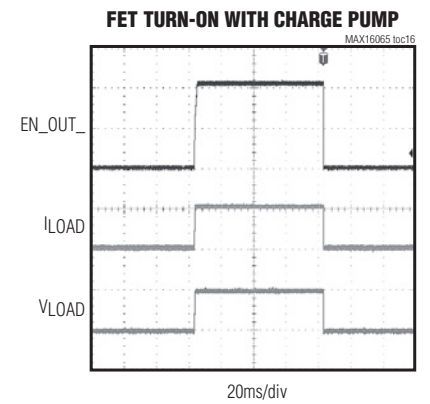
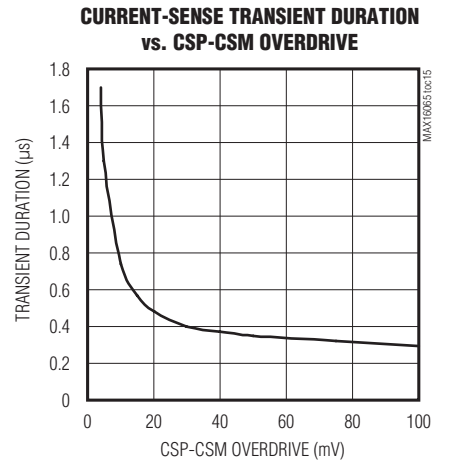
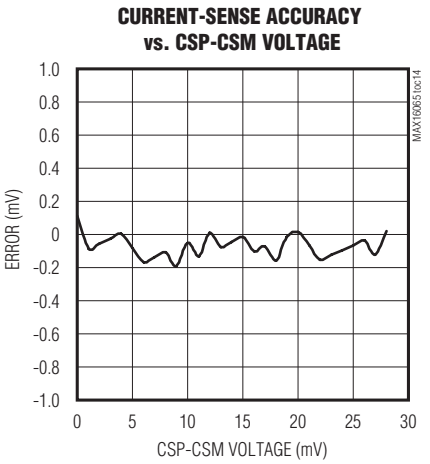
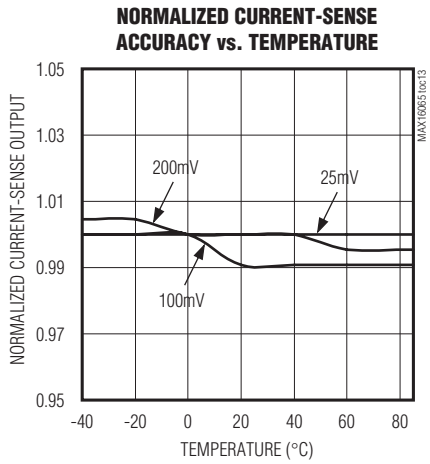
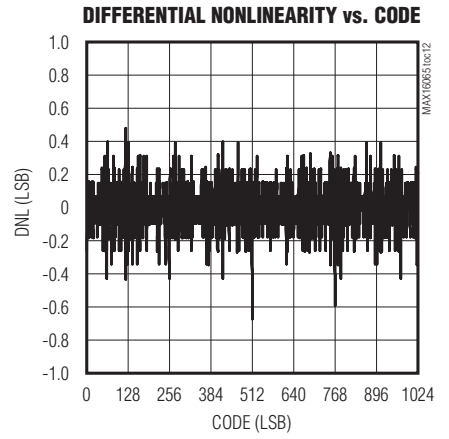
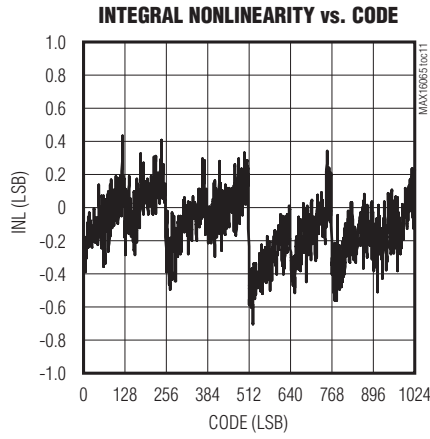
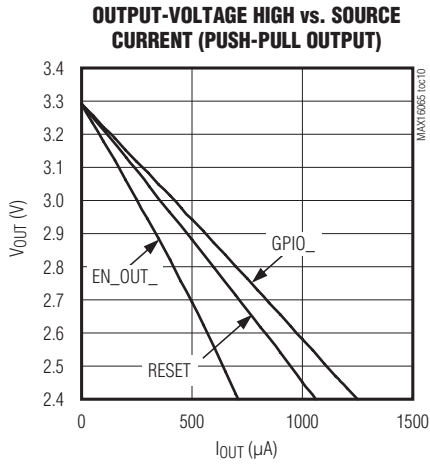


12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

典型工作特性(续)

(Typical values are at $V_{CC} = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

引脚说明

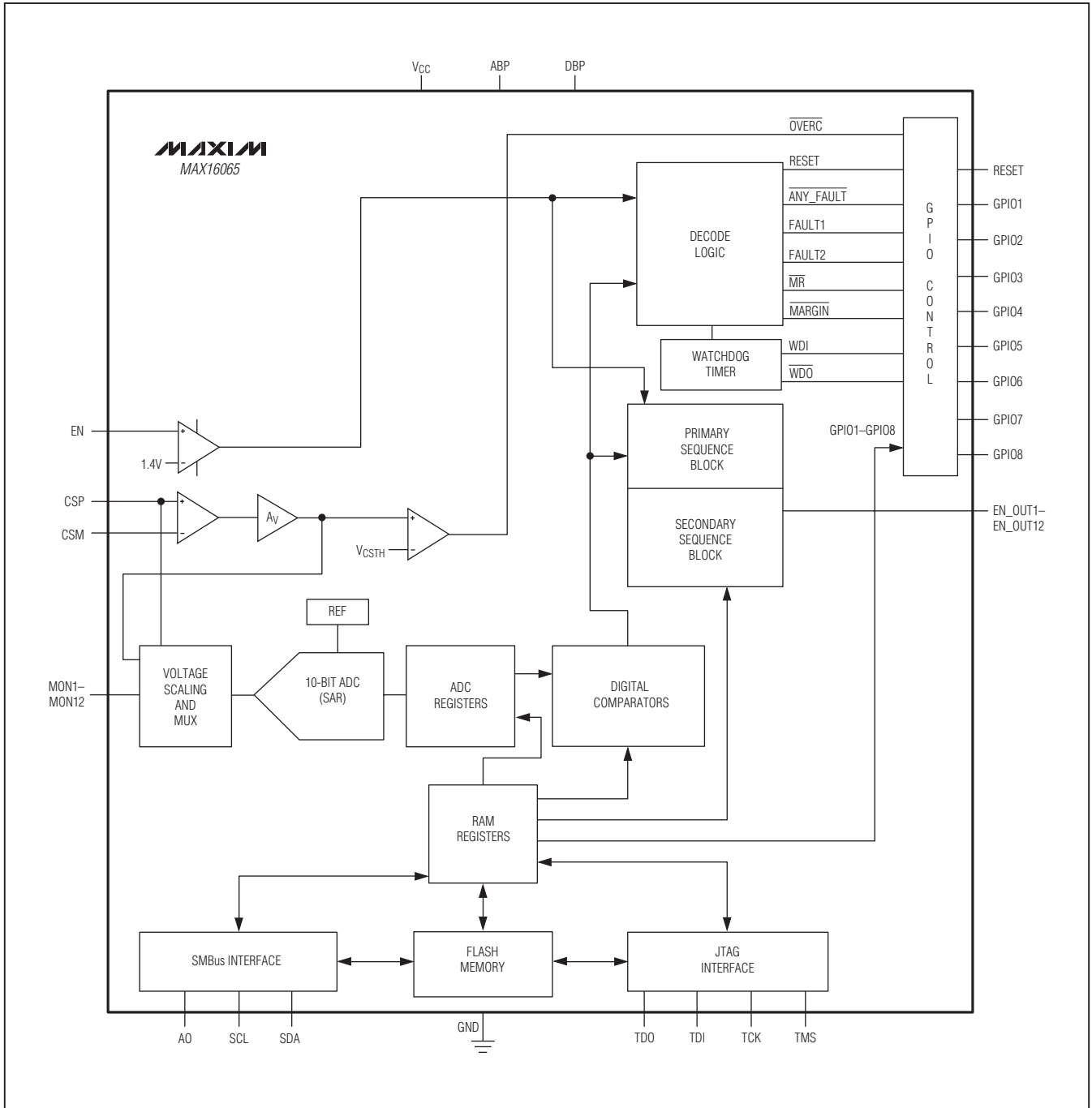
MAX16065/MAX16066

引脚		名称	功能
MAX16065	MAX16066		
1-6, 43-46	40, 1-5, 36-39	MON1- MON10	监测电压输入。通过配置寄存器设置监测电压范围，测量值写入ADC寄存器，可以通过SMBus或JTAG接口回读。
47, 48	—	MON11, MON12	监测电压输入。通过配置寄存器设置监测电压范围，测量值写入ADC寄存器，可以通过SMBus或JTAG接口回读。
7	6	CSP	检流放大器同相输入端，将CSP连接至外部检流电阻的电源侧。
8	7	CSM	检流放大器反相输入端，将CSM连接至外部检流电阻的负载侧。
9	8	RESET	可配置复位输出。
10	9	TMS	JTAG测试模式选择。
11	10	TDI	JTAG测试数据输入。
12	11	TCK	JTAG测试时钟。
13	12	TDO	JTAG测试数据输出。
14	13	SDA	SMBus串行数据漏极开路输入/输出。
15	14	A0	四态SMBus地址，POR期间采样地址。
16	15	SCL	SMBus串行时钟输入。
17, 42	16, 35	GND	地。
20-25	17-22	GPIO1- GPIO6	通用输入/输出。GPIO _n 可以配置为TTL输入或推挽、漏极开路、高阻输出，也可配置为故障状态时的下拉电路。
18, 19	—	GPIO7, GPIO8	通用输入/输出。GPIO _n 可以配置为TTL输入或推挽、漏极开路、高阻输出，也可配置为故障状态或反向排序时的下拉电路。
26-29	—	EN_OUT12- EN_OUT9	输出。EN_OUT _n 可以设置成高电平有效/低电平有效逻辑，推挽或漏极开路输出。通过闪存配置的IN _n 电压组合可以触发EN_OUT _n 输出。
30-37	23-30	EN_OUT8- EN_OUT1	输出。EN_OUT _n 可以设置成高电平有效/低电平有效逻辑，推挽或漏极开路输出。通过闪存配置的IN _n 电压组合可以触发EN_OUT _n 输出。EN_OUT1-EN_OUT8可配置为电荷泵输出(比GND高+10V)，可用来驱动外部n沟道MOSFET。
38	31	EN	模拟使能输入。V _{EN} 小于使能门限时，所有输出被禁止。
39	32	DBP	数字电源旁路。所有推挽输出均以DBP为参考，采用一个1μF电容将DBP旁路至GND。
40	33	VCC	器件电源。VCC连接至2.8V至14V电源电压，采用一个10μF电容将VCC旁路至GND。
41	34	ABP	模拟电源旁路。采用一个1μF陶瓷电容将ABP旁路至GND。
—	—	EP	裸焊盘，内部连接至GND。连接至地，但不要将其作为主要的接地端。

12通道/8通道、闪存配置系统管理器，
提供非易失故障寄存器

MAX16065/MAX16066

功能框图



12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

详细说明

电源

MAX16065可同时管理多达12路系统电压，MAX16066则可管理多达8路系统电压。启动后，如果EN是高电平且软件使能位置‘1’，则根据保存在闪存内的配置开始上电顺序控制并相应地控制EN_OUT_。成功完成上电排序后，开始相位监测，内部多路复用器循环监测每路MON_输入。每次终止多路复用操作时，10位ADC将监测的模拟电压转换成数字信号，并将结果保存到寄存器内。每完成一次转换(50 μ s，最大值)，内部逻辑电路将转换结果与存储器内保存的过压和欠压门限进行比较。当转换结果超出设置的门限时，可配置相应的转换产生故障报警。可以根据多种故障组合设置GPIO_报警。此外，可以配置为发生故障时关断系统、触发非易失故障记录器，该记录器将所有故障信息自动写入闪存，并对数据进行写保护，以防止意外擦除数据。

MAX16065/MAX16066同时提供SMBus和JTAG串行接口，用于访问寄存器和闪存，任何时候只能使用一种接口。关于如何通过这些接口对内部存储器进行访问操作，请参考SMBus兼容接口和JTAG串行接口部分。寄存器划分成3个页面，由特殊的SMBus和JTAG命令控制访问。

所有RAM寄存器在POR(上电复位)时的工厂默认值为‘0’。当V_{CC}达到2.8V(最大值)欠压锁定(UVLO)门限时，启动POR。POR过程中，器件开始装载排序设置。装载排序设置时，屏蔽所有监测输入可能触发的故障，将闪存中的内容复制到各自的寄存器。装载设置期间，不能通过串口访问MAX16065/MAX16066。装载设置持续时间为150 μ s，在此之后器件就绪，可进行正常操作。装载设置过程中，RESET置为低电平；排序完成后，如果所有被监测通道处于各自的门限范围内，RESET将在设定的超时周期内持续保持低电平。装载设置期间，GPIO_和EN_OUT_均为高阻态。

V_{CC}连接到2.8V至14V电源，为MAX16065/MAX16066供电，采用一个10 μ F电容将V_{CC}旁路至地。两个内部稳压器ABP和DBP为器件的模拟电路和数字电路供电。对于工作在3.6V或更低电压的情况，将ABP和DBP直接连接至V_{CC}，以禁止稳压器工作。

ABP为3.0V(典型值)稳压器，为内部模拟电路供电。采用一个1 μ F陶瓷电容将ABP输出旁路至GND，电容应尽可能靠近器件放置。

DBP为内部3.0V(典型值)稳压器，DBP为闪存和数字电路供电。所有推挽输出都以DBP为参考，当可编程输出配置为电荷泵输出时，DBP为内部电荷泵提供输入电压。采用一个1 μ F陶瓷电容将DBP输出旁路至GND，电容应尽可能靠近器件放置。

不要用ABP和DBP为外部电路供电。

排序

为了安全地对电源系统进行排序控制，每路电源的输出电压必须在下一电源打开之前就绪。将EN_OUT_输出连接到外部电源的使能输入，MON_输入连接到电源输出，以进行电压监测。如果电源有多路输出，则需使用多个MON_。

供电顺序

MAX16065/MAX16066提供系统供电顺序的时隙，从而控制多路电源的供电顺序。为确定供电顺序，每个EN_OUT_分配一个时隙，从时隙1到时隙12。指定为时隙1的EN_OUT_首先开启，然后开启指定为时隙2的输出，以此类推，直到时隙12。分配到同一时隙的多个EN_OUT_可同时打开。

每个时隙都可以由内部配置排序延时(寄存器r77h至r7Dh)，设置范围在20 μ s到1.6s之间。反向排序期间，从时隙12开始反向关闭。MAX16065/MAX16066可以配置同时断电模式或按照相反顺序断电，由r75h[0]设置，请参考表5和表6所示EN_OUT_时隙分配位，以及表3和表4所示排序延时。

顺序上电或顺序断电期间，排序器的当前状态可以从r21h[4:0]获得。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表1. 排序器的当前时隙

REGISTER ADDRESS	BIT RANGE	DESCRIPTION
21h	[4:0]	Current Sequencer State: 00000 = Slot 0 00001 = Slot 1 00010 = Slot 2 00011 = Slot 3 00100 = Slot 4 00101 = Slot 5 00110 = Slot 6 00111 = Slot 7 01000 = Slot 8 01001 = Slot 9 01010 = Slot 10 01011 = Slot 11 01100 = Slot 12 01101 = Secondary sequence monitoring mode 01110 = Primary sequence fault 01111 = Primary sequence monitoring mode 10000 = Secondary sequence fault 10001 to 11111 = Reserved
	[7:5]	Reserved

多级排序组

MAX16065/MAX16066排序时隙可分为两组：主排序和次级排序。主排序的最后一个时隙通过寄存器位r7Dh[7:4]选定。次级排序从寄存器位r7Dh[7:4]规定的时隙之后开始。主排序受控于EN输入和r73h[0]中的软件使能位。分配到主排序时隙的输出开启，并开始监测分配在这些时隙的输入。主排序结束并等待一个超时周期后解除RESET复位状态。

为启动次级排序和监测，将软件使能位r73h[1]置1。此外，如果GPIO_配置为EN2，软件使能2和EN2必须为高电平。分配到次级排序时隙的输出开启，并开始监测分配在这些时隙的输入。如果GPIO_配置为RESET2输出，在次级排序结束并等待一个超时周期后，解除该输出的复位状态。

如果主排序组中出现关键故障，将自动关断两个排序组。如果次级排序组出现关键故障，则仅关断分配在次级排序组时隙的输出。次级排序中的失效时隙保存在r1Dh内。

利用多组排序关闭未使用的辅助系统能够有效节省功耗。

使能和使能2

为了开启排序/跟踪并使能监测功能，EN电压必须大于1.4V，r73h[0]的软件使能位必须置‘1’。关断并禁止监测功能时，将EN拉至1.35V以下或将软件使能位置‘0’，请参考表2所示软件使能位配置。如果不使用EN，将其连接至ABP。

如果在上电过程中发生故障，无论EN处于何种状态都将立即关断EN_OUT_输出。监测状态下，如果EN跌落至门限以下，排序状态机将启动顺序断电。如果在顺序断电过程中EN上升到门限以上，排序状态机将继续顺序断电过程，直到关闭所有通道；在此之后，器件立即开始顺序上电过程。监测状态下，当EN跌落至欠压门限以下时，寄存器位ENRESET将被置‘1’。该寄存器位将闭锁，必须通过软件清零。该位指示RESET是否因为EN跌落到门限以下而被置低。ENRESET的POR状态为‘0’。该位仅在EN比较器输出的下降沿或利用软件使能位置位。如果工作在故障闭锁模式，触发EN或触发软件使能位即可清除锁定状态，一旦解除故障状态则重新启动器件。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

为了启动次级排序和监测功能，将软件使能位r73h[1]置1。另外，如果GPIO_被配置为EN2，则软件使能2的控制位和EN2必须为高电平。关断并禁止监测功能时，可将EN2驱动至低电平或将软件使能2的控制位置‘0’，请参考表2所示软件使能位配置。

如果上电期间出现故障条件，无论EN2处于何种状态将立即关断EN_OUT_输出。将EN2驱动至低电平，开始次级断电排序。在顺序断电过程中，如果将EN2驱动至高电平，排序状态机将继续断电过程，直到关闭所有辅助通道；然后器件立即开始顺序上电。

排序时监测输入
使能后的MON_输入可以分配一个时隙1到时隙12的时隙范围。每当时隙开始时触发EN_OUT_。连接在MON_输入电源电压必须在所设置的超时周期内达到欠压门限以上，否则将认为发生故障。在上电和断电期间不能禁止欠压门限检测，请参考表5和表6所示MON_时隙分配位。在转向下一时隙之前，所设置的排序延时开始计时。

表2. 软件使能配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
73h	273h	[0]	Software enable 1 (primary sequence)
		[1]	Software enable 2 (secondary sequence)
		[2]	1 = Margin mode enabled
		[3]	Early warning threshold select 0 = Early warning is undervoltage 1 = Early warning is overvoltage
		[4]	Independent watchdog mode enable 1 = Watchdog timer is independent of sequencer 0 = Watchdog timer boots after sequence completes

表3. 时隙延时寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
77h	277h	[3:0]	Sequence Slot 0 Delay
		[7:4]	Sequence Slot 1 Delay
78h	278h	[3:0]	Sequence Slot 2 Delay
		[7:4]	Sequence Slot 3 Delay
79h	279h	[3:0]	Sequence Slot 4 Delay
		[7:4]	Sequence Slot 5 Delay
7Ah	27Ah	[3:0]	Sequence Slot 6 Delay
		[7:4]	Sequence Slot 7 Delay
7Bh	27Bh	[3:0]	Sequence Slot 8 Delay
		[7:4]	Sequence Slot 9 Delay
7Ch	27Ch	[3:0]	Sequence Slot 10 Delay
		[7:4]	Sequence Slot 11 Delay
7Dh	27Dh	[3:0]	Sequence Slot 12 Delay
		[7:4]	Grouped Sequence Split Location, Final Slot of Primary Sequence

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表4. 上电/断电时隙延时

CODE	VALUE
0000	25μs
0001	500μs
0010	1ms
0011	2ms
0100	3ms
0101	4ms
0110	6ms
0111	8ms
1000	10ms
1001	12ms
1010	25ms
1011	100ms
1100	200ms
1101	400ms
1110	800ms
1111	1.6s

时隙0不对任何MON_输入进行监测，也不控制任何EN_OUT_。时隙0等待软件使能位r73h[0]变为逻辑高电平，并在启动顺序上电和其排序延时计时之前EN电压上升到1.4V以上。

上电排序期间，任何MON_输入发生故障都会导致所有EN_OUT_关闭并关断排序器，与是否使能关键故障无关(详细信息请参考故障部分)。如果系统工作对于MON_输入要求并不严格，可以将其配置为仅在主排序或次级排序时进行监测的“有限监测”(参见表6)。完成一组排序后，开始监测分配为“有限监测”的MON_输入，只有在特别配置关键故障使能时，才会触发关键故障报警。

上电

上电时，当EN为高电平且软件使能位为1时，MAX16065/MAX16066从时隙0开始排序。经过时隙0排序延时后，排序器进入时隙1，触发所有分配在该时隙的EN_OUT_。监测分配在时隙1的所有MON_输入，当电压上升到UV故障门限以上时，排序延时计数器开始计数。如果在分配到该时隙的所有MON_输入达到故障UV门限以上之前t_{FAULT}计数

器达到时间限制，则会触发故障报警，禁止EN_OUT_输出，MAX16065/MAX16066返回到关断状态。达到排序延时限制后，MAX16065/MAX16066继续处理下一时隙。

当分配到最后一个时隙的所有MON_输入电压达到故障UV门限以上，并且达到时隙延迟时间，MAX16065/MAX16066开始复位超时计数。达到复位超时周期后，解除RESET的复位状态。r75h[4:1]设置t_{FAULT}延时，详细信息请参考表7。

断电

当EN拉低或软件使能位置‘0’时，开始断电过程，将同时关断EN_OUT_或通过置位反向排序位(r75h[0])按照相反的顺序断电。

反向排序模式

在MAX16065/MAX16066完全上电(包括次级排序组，如果使能)的条件下，如果EN或软件使能位置‘0’，将关闭分配在时隙12的EN_OUT_，MAX16065/MAX16066等待时隙12的排序延时后开始关闭前一时隙(时隙11)的输出，以此类推，直到关闭分配在时隙1的EN_OUT_。如果选择同时断电(r75h[0]置‘0’)，则同时关闭所有EN_OUT_。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

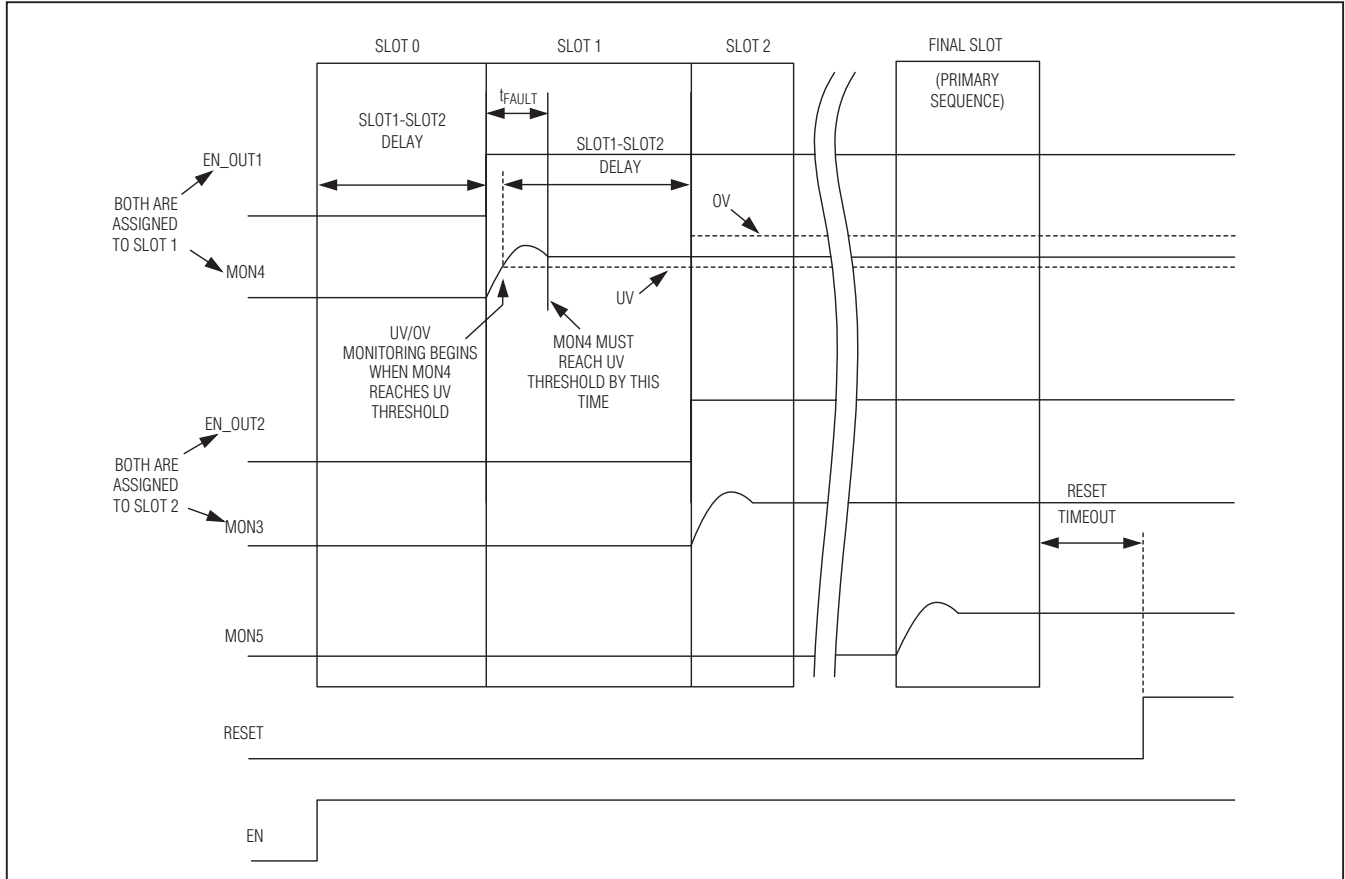


图3. 延时和复位时序

表5. MON_和EN_OUT_分配寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
7Eh	27Eh	[3:0]	MON1
		[7:4]	MON2
7Fh	27Fh	[3:0]	MON3
		[7:4]	MON4
80h	280h	[3:0]	MON5
		[7:4]	MON6
81h	281h	[3:0]	MON7
		[7:4]	MON8
82h	282h	[3:0]	MON9
		[7:4]	MON10
83h	283h	[3:0]	MON11
		[7:4]	MON12

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表5. MON_和EN_OUT_分配寄存器(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
84h	284h	[3:0]	EN_OUT1
		[7:4]	EN_OUT2
85h	285h	[3:0]	EN_OUT3
		[7:4]	EN_OUT4
86h	286h	[3:0]	EN_OUT5
		[7:4]	EN_OUT6
87h	287h	[3:0]	EN_OUT7
		[7:4]	EN_OUT8
88h	288h	[3:0]	EN_OUT9
		[7:4]	EN_OUT10
89h	289h	[3:0]	EN_OUT11
		[7:4]	EN_OUT12

表6. MON_和EN_OUT_时隙分配代码

SLOT ASSIGNMENT		
CODE	MON_ DESCRIPTION	EN_OUT_ DESCRIPTION
0000	Not assigned	Not assigned
0001	Slot 1	Slot 1
0010	Slot 2	Slot 2
0011	Slot 3	Slot 3
0100	Slot 4	Slot 4
0101	Slot 5	Slot 5
0110	Slot 6	Slot 6
0111	Slot 7	Slot 7
1000	Slot 8	Slot 8
1001	Slot 9	Slot 9
1010	Slot 10	Slot 10
1011	Slot 11	Slot 11
1100	Slot 12	Slot 12
1101	Monitoring only, primary sequence	General-purpose input (EN_OUT9–EN_OUT12 only)
1110	Monitoring only, secondary sequence	General-purpose output (EN_OUT9–EN_OUT12 only)
1111	Not assigned	Not assigned

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表7. t_{FAULT}延时设置

CODE	DELAY
0000	120μs
0001	150μs
0010	250μs
0011	380μs
0100	600μs
0101	1ms
0110	1.5ms
0111	2.5ms
1000	4ms
1001	6ms
1010	10ms
1011	15ms
1100	25ms
1101	40ms
1110	60ms
1111	100ms

当次级排序组已经断电且EN或软件使能位置‘0’时，反向断电排序与上述说明类似，但它是从分配在主排序r7Dh[7:4]中的最后一个时隙开始。分配在最后一个时隙的电源断电后，开始关断其前一时隙的电源，以此类推，直到关闭时隙0的电源为止。

为了关断次级排序组，将EN2驱动至低电平或将r75h[1]置‘0’。次级反向断电将从时隙12开始，并在进入主排序监测模式时结束，此时，只有分配在主排序组的时隙有效。

电压/电流监测

MAX16065/MAX16066具有一个内部10位ADC，用于检测MON_电压输入。内部多路复用器循环监测已经使能的每路输入，完成一次监测的时间不超过40μs，每次采集时间大约为3.2μs。每当多路复用器停止时，10位ADC将模拟输入转换成数字结果，并将结果存储到寄存器内。ADC转换结果存储在寄存器r00h至r1Ah（参见表10）。可通过SMBus或JTAG串行接口读取ADC转换结果。

MAX16065提供12路输入MON1–MON12用于电压监测；MAX16066提供8路输入MON1–MON8用于电压监测。可以通过寄存器r43h至r45h（见表9）设置每路输入电压的范围。当MON_配置寄存器置为‘11’时，不监测MON_电压，多路复用器不会停止在这些输入，从而缩短了循环检测时间。这些输入不能用来触发故障状态。

每路监测电压的三个可编程门限为过压、欠压和辅助预警门限，可以在r73h[3]中将辅助预警门限设置为欠压或过压门限，请参考故障部分了解过压和欠压门限设置的详细信息。所有电压门限均为8位字节宽度。将10位ADC转换结果的8个MSB位与过压、欠压门限进行对比。

对于要监测的欠压、过压条件以及任何故障检测，MON_输入必须分配在特定的顺序或设置为监测模式；详细信息请参考排序部分。

ADC不转换没有使能的输入，它们存储的是禁止通道之前的最后一次采集数据。

ADC转换结果寄存器在装载设置时复位至00h，执行重新装载命令时，这些寄存器不再复位。

在r46h（表9）中将MAX16065/MAX16066配置为差分模式，可选择的差分对为MON1/MON2、MON3/MON4、MON5/MON6、MON7/MON8、MON9/MON10、MON11/MON12，且第一路输入电压始终高于第二路输入电压。利用差分电压检测可以避免电压失调或测量电源电流，参见图4。差分模式下，奇数序号的MON_输入测量对GND电压的绝对值，偶数序号输入结果为奇、偶序号输入之差，典型的差分测量电路如图4所示。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

内部检流放大器

电流检测输入CSP/CSM和检流放大器简化了电源监测(参见图5)。通过r47h[0]使能检流放大器时，ADC还监测CSP相对于GND的电压。转换结果位于寄存器r19h和r1Ah(参见表10)。通过r47h[1]可设置CSP的两个可选电压范围，参见表8。虽然可以通过SMBus或JTAG监测电压，该监测电压不带门限比较器，不能触发任何故障报警。对于检流放大器，提供四种可选范围，电流转换ADC的输出为：

$$X_{ADC} = (V_{SENSE} \times A_v) / 1.4V \times (2^8 - 1)$$

其中， X_{ADC} 为寄存器r18h中的8位十进制ADC结果； V_{SENSE} 为 $V_{CSP} - V_{CSM}$ ； A_v 为r47h[3:2]设置的电流检测电压增益。

此外，提供两个可编程的电流检测触发门限：主过流门限和次过流门限。进行快速故障检测时，主过流门限通过连接到内部OVERC信号的模拟比较器实现。OVERC信号可以是

GPIO_ 的一路输出。关于配置GPIO_以输出OVERC信号的说
明请参考通用输入/输出部分。主门限通过下式设置：

$$I_{TH} = V_{CSTH} / R_{SENSE}$$

其中， I_{TH} 为需要设置的电流门限， V_{CSTH} 为r47h[3:2]设置的门限， R_{SENSE} 为检流电阻值，关于r47h的说明请参考表8。OVERC仅取决于主过流门限。次过流门限通过ADC转换与r6Ch设置的数值进行比较实现。次过流门限包括位于r73h[6:5]的可编程时间延迟选项。主过流门限和次过流门限检流故障通过r47h[0]使能/禁止。

通用输入/输出

GPIO1–GPIO8为可编程通用输入/输出。GPIO1–GPIO8可配置为手动复位输入、看门狗定时器输入和输出、逻辑输入/输出、故障报警输出。将GPIO_ 设置为输出时，可以为漏极开路或推挽式输出，关于GPIO1–GPIO8配置的详细信息请参考表12和表13。

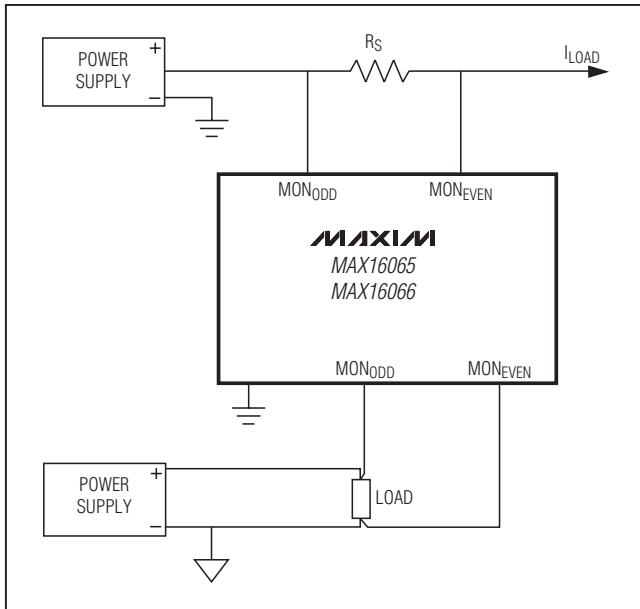


图4. 差分测量连接

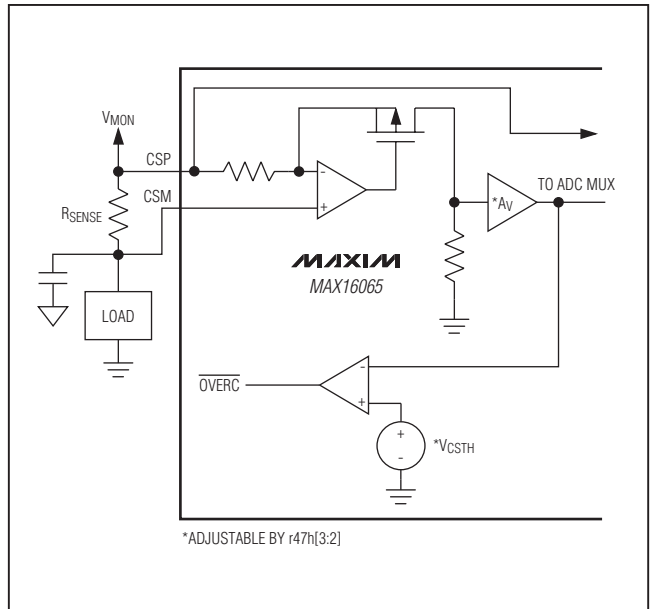


图5. 检流放大器

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表8. 主过流门限和电流检测控制

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
47h	247h	[0]	1 = Current sense is enabled 0 = Current sense is disabled
		[1]	1 = CSP full-scale range is 14V 0 = CSP full-scale range is 7V
		[3:2]	Overcurrent Primary Threshold and Current-Sense Gain Setting: 00 = 200mV threshold, $A_V = 6V/V$ 01 = 100mV threshold, $A_V = 12V/V$ 10 = 50mV threshold, $A_V = 24V/V$ 11 = 25mV threshold, $A_V = 48V/V$
73h	273h	[6:5]	Overcurrent Secondary Threshold Deglitch: 00 = No delay 01 = 4ms 10 = 15ms 11 = 60ms

表9. ADC配置寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
43h	243h	[1:0]	ADC1 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[3:2]	ADC2 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[5:4]	ADC3 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[7:6]	ADC4 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

表9. ADC配置寄存器(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
44h	244h	[1:0]	ADC5 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[3:2]	ADC6 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[5:4]	ADC7 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[7:6]	ADC8 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
45h	245h	[1:0]	ADC9 Full-Scale Range 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[3:2]	ADC10 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[5:4]	ADC11 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted
		[7:6]	ADC12 Full-Scale Range: 00 = 5.6V 01 = 2.8V 10 = 1.4V 11 = Channel not converted

MAX16065/MAX16066

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表9. ADC配置寄存器(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
46h	246h	[0]	Differential Conversion ADC1–ADC2: 0 = Disabled 1 = Enabled
		[1]	Differential Conversion ADC3–ADC4: 0 = Disabled 1 = Enabled
		[2]	Differential Conversion ADC5–ADC6: 0 = Disabled 1 = Enabled
		[3]	Differential Conversion ADC7–ADC8: 0 = Disabled 1 = Enabled
		[4]	Differential Conversion ADC9–ADC10: 0 = Disabled 1 = Enabled
		[5]	Differential Conversion ADC11–ADC12: 0 = Disabled 1 = Enabled

表10. ADC转换结果(只读)

REGISTER ADDRESS	BIT RANGE	DESCRIPTION
00h	[7:0]	ADC1 result (MSB) bits 9–2
01h	[7:6]	ADC1 result (LSB) bits 1–0
02h	[7:0]	ADC2 result (MSB) bits 9–2
03h	[7:6]	ADC2 result (LSB) bits 1–0
04h	[7:0]	ADC3 result (MSB) bits 9–2
05h	[7:6]	ADC3 result (LSB) bits 1–0
06h	[7:0]	ADC4 result (MSB) bits 9–2
07h	[7:6]	ADC4 result (LSB) bits 1–0
08h	[7:0]	ADC5 result (MSB) bits 9–2
09h	[7:6]	ADC5 result (LSB) bits 1–0
0Ah	[7:0]	ADC6 result (MSB) bits 9–2
0Bh	[7:6]	ADC6 result (LSB) bits 1–0
0Ch	[7:0]	ADC7 result (MSB) bits 9–2
0Dh	[7:6]	ADC7 result (LSB) bits 1–0
0Eh	[7:0]	ADC8 result (MSB) bits 9–2
0Fh	[7:6]	ADC8 result (LSB) bits 1–0
10h	[7:0]	ADC9 result (MSB) bits 9–2
11h	[7:6]	ADC9 result (LSB) bits 1–0
12h	[7:0]	ADC10 result (MSB) bits 9–2
13h	[7:6]	ADC10 result (LSB) bits 1–0
14h	[7:0]	ADC11 result (MSB) bits 9–2
15h	[7:6]	ADC11 result (LSB) bits 1–0
16h	[7:0]	ADC12 result (MSB) bits 9–2
17h	[7:6]	ADC12 result (LSB) bits 1–0
18h	[7:0]	Current-sense ADC result
19h	[7:0]	CSP ADC output (MSB) bits 9–2
1Ah	[7:6]	CSP ADC output (LSB) bits 1–0

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

当GPIO1-GPIO8配置为通用输入/输出时，通过r1Eh读取GPIO_端口、通过r3Eh写入GPIO_。需要注意的是：r3Eh具有相应的闪存寄存器，可对通用输出的默认状态进行编程，关于GPIO_读、写操作的详细信息请参考表11。

Fault1和Fault2

GPIO1-GPIO8可配置为专用的故障输出Fault1和Fault2。对于所选择的输入以及次过流比较器，出现一次或多次过压、欠压和预警故障时，触发故障报警输出。利用寄存器r36h至r3Ah设置Fault1和Fault2的相关因素，参见表14。如果故障输出取决于多路MON_，当一路或多路MON_超出所设置的门限电压时，将触发故障报警输出。这些故障输出与关键故障系统无关，详细说明请参考关键故障部分。

表11. GPIO_状态寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
1Eh	—	[0]	GPIO1 input state
		[1]	GPIO2 input state
		[2]	GPIO3 input state
		[3]	GPIO4 input state
		[4]	GPIO5 input state
		[5]	GPIO6 input state
		[6]	GPIO7 input state
		[7]	GPIO8 input state
3Eh	23Eh	[0]	GPIO1 output state
		[1]	GPIO2 output state
		[2]	GPIO3 output state
		[3]	GPIO4 output state
		[4]	GPIO5 output state
		[5]	GPIO6 output state
		[6]	GPIO7 output state
		[7]	GPIO8 output state

表12. GPIO_配置寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
3Fh	23Fh	[2:0]	GPIO1 configuration
		[5:3]	GPIO2 configuration
		[7:6]	GPIO3 configuration (LSB)
40h	240h	[0]	GPIO3 configuration (MSB)
		[3:1]	GPIO4 configuration
		[6:4]	GPIO5 configuration
		[7]	GPIO6 configuration (LSB)

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表12. GPIO_配置寄存器(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
41h	241h	[1:0]	GPIO6 configuration (MSB)
		[4:2]	GPIO7 configuration
		[7:5]	GPIO8 configuration
42h	242h	[0]	Output Configuration for GPIO1: 0 = Push-pull 1 = Open drain
		[1]	Output Configuration for GPIO2: 0 = Push-pull 1 = Open drain
		[2]	Output Configuration for GPIO3: 0 = Push-pull 1 = Open drain
		[3]	Output Configuration for GPIO4: 0 = Push-pull 1 = Open drain
		[4]	Output Configuration for GPIO5: 0 = Push-pull 1 = Open drain
		[5]	Output Configuration for GPIO6: 0 = Push-pull 1 = Open drain
		[6]	Output Configuration for GPIO7: 0 = Push-pull 1 = Open drain
		[7]	Output Configuration for GPIO8: 0 = Push-pull 1 = Open drain

表13. GPIO_功能配置位

	GPIO1	GPIO2	GPIO3	GPIO4	GPIO5	GPIO6	GPIO7	GPIO8
000	Logic input	Logic input	Logic input	Logic input	Logic input	Logic input	Logic input	Logic input
001	Logic output	Logic output	Logic output	Logic output	Logic output	Logic output	Logic output	Logic output
010	Fault2 output	Fault2 output	Fault2 output	Fault2 output	Fault2 output	Fault2 output	Fault2 output	Fault2 output
011	Fault1 output	Fault1 output	FAULTPU output	Fault1 output	Fault1 output	Fault1 output	Fault1 output	FAULTPU output
100	$\overline{\text{ANY_FAULT}}$ output	RESET2 output	$\overline{\text{ANY_FAULT}}$ output	$\overline{\text{ANY_FAULT}}$ output	$\overline{\text{ANY_FAULT}}$ output	RESET2 output	$\overline{\text{ANY_FAULT}}$ output	RESET2 output
101	$\overline{\text{OVERC}}$ output	$\overline{\text{OVERC}}$ output	$\overline{\text{OVERC}}$ output	$\overline{\text{OVERC}}$ output	$\overline{\text{OVERC}}$ output	$\overline{\text{OVERC}}$ output	$\overline{\text{OVERC}}$ output	$\overline{\text{OVERC}}$ output
110	$\overline{\text{MR}}$ input	$\overline{\text{WDO}}$ output	$\overline{\text{MR}}$ input	$\overline{\text{WDO}}$ output	$\overline{\text{MR}}$ input	$\overline{\text{WDO}}$ output	$\overline{\text{MR}}$ input	$\overline{\text{WDO}}$ output
111	WDI input	—	—	$\overline{\text{EXTFAULT}}$ input/output	EN2 input	$\overline{\text{MARGIN}}$ input	EN2 input	$\overline{\text{EXTFAULT}}$ input/output

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

ANY_FAULT

第二使能(EN2)

GPIO1、GPIO3、GPIO4、GPIO5和GPIO7可以配置为与故障相关的低电平有效输出。这些故障包括上电故障、掉电故障以及Fault1或Fault2触发的报警。

GPIO5和GPIO7可配置为次级排序的使能输入，详细信息请参考多级排序组部分。

表14. Fault1和Fault2相关因素

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
36h	236h	0	1 = Fault1 depends on MON1
		1	1 = Fault1 depends on MON2
		2	1 = Fault1 depends on MON3
		3	1 = Fault1 depends on MON4
		4	1 = Fault1 depends on MON5
		5	1 = Fault1 depends on MON6
		6	1 = Fault1 depends on MON7
		7	1 = Fault1 depends on MON8
37h	237h	0	1 = Fault1 depends on MON9
		1	1 = Fault1 depends on MON10
		2	1 = Fault1 depends on MON11
		3	1 = Fault1 depends on MON12
		4	1 = Fault1 depends on the overvoltage thresholds of the inputs selected by r36h and r37h[3:0]
		5	1 = Fault1 depends on the undervoltage thresholds of the inputs selected by r36h and r37h[3:0]
		6	1 = Fault1 depends on the early warning thresholds of the inputs selected by r36h and r37h[3:0]
		7	0 = Fault1 is an active-low digital output 1 = Fault1 is an active-high digital output
38h	238h	[0]	1 = Fault2 depends on MON1
		[1]	1 = Fault2 depends on MON2
		[2]	1 = Fault2 depends on MON3
		[3]	1 = Fault2 depends on MON4
		[4]	1 = Fault2 depends on MON5
		[5]	1 = Fault2 depends on MON6
		[6]	1 = Fault2 depends on MON7
		[7]	1 = Fault2 depends on MON8

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表14. Fault1和Fault2相关因素(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
39h	239h	[0]	1 = Fault2 depends on MON9
		[1]	1 = Fault2 depends on MON10
		[2]	1 = Fault2 depends on MON11
		[3]	1 = Fault2 depends on MON12
		[4]	1 = Fault2 depends on the overvoltage thresholds of the inputs selected by r38h and r39h[3:0]
		[5]	1 = Fault2 depends on the undervoltage thresholds of the inputs selected by r38h and r39h[3:0]
		[6]	1 = Fault2 depends on the early warning thresholds of the inputs selected by r38h and r39h[3:0]
		[7]	0 = Fault2 is an active-low digital output 1 = Fault2 is an active-high digital output
3Ah	23Ah	[0]	1 = Fault1 depends on secondary overcurrent comparator
		[1]	1 = Fault2 depends on secondary overcurrent comparator
		[7:2]	Reserved

过流比较器(OVERC)

GPIO1至GPIO8可以配置为在CSP和CSM两端电压超出主过流门限时置低，详细信息请参考内部检流放大器部分。

上电故障(FAULTPU)

可对GPIO3和GPIO8进行配置，用于指示次级排序时在上电或断电过程中发生故障。当MON_输入超出过压门限或欠压门限时，该输出置低。排序器仍将进入故障状态并关断所有分配在次级排序的EN_OUT_输出。

手动复位(MR)

GPIO1、GPIO3、GPIO5和GPIO7可配置为低电平有效手动复位输入MR。将MR驱动至低电平时，触发RESET复位。MR从低电平跳变到高电平时，RESET在所选择的复位超时周期内仍将保持复位状态。关于选择复位超时周期的详细信息请参考RESET2输出部分。

RESET2输出

GPIO2、GPIO6和GPIO8可配置为与次级排序相关的复位指示。上电/掉电期间触发RESET2，一旦次级上电排序完成，经过复位超时周期后将释放复位状态。当分配为时隙12的MON_输入超过其欠压门限以及时隙12排序延时结束后，次级上电排序完成。如果没有MON_输入分配到时隙12，

时隙延时结束后完成上电排序。RESET2与RESET共用配置位，但极性(高电平有效或低电平有效)和输出类型(推挽或漏极开路)除外，参见表23。

正常监测工作状态下，RESET2可配置为出现下述任意MON_输入组合超出可配置的门限组合(即出现超出过压门限、欠压门限或者预报警门限)时触发复位。利用r3Bh[1:0]选择门限组合；利用r3Ch[7:1]和r3Dh[4:0]选择MON_输入组合。需要注意的是：将次级排序中的MON_输入配置为关键故障时将始终导致RESET2复位，与配置位状态无关。

通过r42h中适当的GPIO_配置位可以将RESET2配置为低电平有效的推挽或漏极开路输出(参见表12)。将表5数值装载到r3Bh[7:4]选择RESET和RESET2的复位超时。将r3Ch[0]写'1'强制RESET和RESET2复位，RESET2在向r3Ch[0]写入'0'后的复位超时周期内仍将保持复位状态。

看门狗输入(WDI)和输出(WDO)

GPIO2、GPIO4、GPIO6和GPIO8可配置为看门狗定时器输出WDO。GPIO1可配置为WDI，详细配置信息请参考表24。WDO为低电平有效输出。关于看门狗定时器工作的详细信息请参考看门狗定时器部分。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

外部故障(EXTFAULT)

GPIO4和GPIO8可配置为外部故障输入/输出。当配置为推挽输出时，EXTFAULT指示所检测的一路或多路电压、电流出现了关键故障。当配置为漏极开路输出时，可通过外部电路拉低EXTFAULT，触发关键故障。该信号可用于多片MAX16065/MAX16066级联。

当EXTFAULT被其它器件拉低时，两个配置位决定MAX16065/MAX16066的工作状态。如果将寄存器位r72h[5]置为‘1’，则会导致排序器状态机在EXTFAULT拉低时进入故障状态，并禁止所有输出。发生这种状况时，标记位r1Ch[5]置位，用于指示故障原因。如果除了寄存器位r72h[5]之外，寄存器位r6Dh[2]也置位，则EXTFAULT置低时会触发一次非易失故障记录操作。

故障

MAX16065/MAX16066监测输入(MON_)通道，将测量结果与过压门限、欠压门限以及可选的过压或欠压预警门限进行对比。基于这些状态，MAX16065/MAX16066能够触发各种故障输出，把通道状态、电压等信息保存到非易失闪存。一旦发生关键故障，事件记录器将按照配置保存故障通道状态或/和发生故障时的ADC转换结果。事件记录器在内部闪存记录一次故障，锁存位置位以保护所储存的故障数据不会在后续上电过程中擦除。

被监测输入的电压超过相应的过压门限时，发生过压故障；被监测输入的电压低于欠压门限时，发生欠压故障。在寄存器r48h至r6Ch中设置故障门限，如表15所示。不对禁用输入通道的故障状态进行监测，输入多路复用器将跳过这些输入。只有转换结果的高8位与所设置的故障门限进行比较。

通用输入/输出(GPIO1至GPIO8)可以配置为ANY_FAULT输出或专用的Fault1和Fault2输出，以指示故障状态。这些故障输出没有被关键故障使能位屏蔽掉，如表18所示。关于将GPIO_配置为故障输出的详细信息，请参考通用输入/输出部分。

抗瞬态干扰

每次转换结束时将检测故障状态。如果在某次采样时，输入电压落在监测门限以外，输入多路复用器将停留在该通道，对其进行多次连续采样。经过一定次数的采样后，如果输入仍然超出了门限范围，则触发故障报警，采集次数由r73h[6:5]和r74h[6:5]中的抗瞬态干扰设置决定(参见表16)。

故障标志

故障标志指示某一输入的故障状态，可以随时从寄存器r1Bh和r1Ch中读取器件任一被监测输入的故障标志，如表17所示。向标志寄存器的相应位写‘1’，可清除故障标志。与发送到故障输出的故障信号不同，这些位可以被关键故障使能位屏蔽掉(见表18)。只有关键故障使能寄存器的相应使能位也置位时，故障标志才能置位。

如果GPIO_设置为漏极开路EXTFAULT输入/输出，且EXTFAULT通过外部电路拉低，则r1Ch[5]位置位。

如果处理次级排序组过程中出现故障，发生故障的时隙号将保存到r1Dh中。

MAX16065/MAX16066触发SMBus Alert报警输出后，SMBus Alert位置位。清除时向该位写‘1’，详细信息请参考SMBALERT部分。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表15. 故障门限寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
48h	248h	[7:0]	MON1 secondary threshold
49h	249h	[7:0]	MON1 overvoltage threshold
4Ah	24Ah	[7:0]	MON1 undervoltage threshold
4Bh	24Bh	[7:0]	MON2 secondary threshold
4Ch	24Ch	[7:0]	MON2 overvoltage threshold
4Dh	24Dh	[7:0]	MON2 undervoltage threshold
4Eh	24Eh	[7:0]	MON3 secondary threshold
4Fh	24Fh	[7:0]	MON3 overvoltage threshold
50h	250h	[7:0]	MON3 undervoltage threshold
51h	251h	[7:0]	MON4 secondary threshold
52h	252h	[7:0]	MON4 overvoltage threshold
53h	253h	[7:0]	MON4 undervoltage threshold
54h	254h	[7:0]	MON5 secondary threshold
55h	255h	[7:0]	MON5 overvoltage threshold
56h	256h	[7:0]	MON5 undervoltage threshold
57h	257h	[7:0]	MON6 secondary threshold
58h	258h	[7:0]	MON6 overvoltage threshold
59h	259h	[7:0]	MON6 undervoltage threshold
5Ah	25Ah	[7:0]	MON7 secondary threshold
5Bh	25Bh	[7:0]	MON7 overvoltage threshold
5Ch	25Ch	[7:0]	MON7 undervoltage threshold
5Dh	25Dh	[7:0]	MON8 secondary threshold
5Eh	25Eh	[7:0]	MON8 overvoltage threshold
5Fh	25Fh	[7:0]	MON8 undervoltage threshold
60h	260h	[7:0]	MON9 secondary threshold
61h	261h	[7:0]	MON9 overvoltage threshold
62h	262h	[7:0]	MON9 undervoltage threshold
63h	263h	[7:0]	MON10 secondary threshold
64h	264h	[7:0]	MON10 overvoltage threshold
65h	265h	[7:0]	MON10 undervoltage threshold
66h	266h	[7:0]	MON11 secondary threshold
67h	267h	[7:0]	MON11 overvoltage threshold
68h	268h	[7:0]	MON11 undervoltage threshold
69h	269h	[7:0]	MON12 secondary threshold
6Ah	26Ah	[7:0]	MON12 overvoltage threshold
6Bh	26Bh	[7:0]	MON12 undervoltage threshold
6Ch	26Ch	[7:0]	Secondary overcurrent threshold

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表16. 抗瞬态干扰配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
73h	273h	[6:5]	Overcurrent Comparator Deglitch Time: 00 = No deglitch 01 = 4ms 10 = 15ms 11 = 60ms
74h	274h	[6:5]	Voltage Comparator Deglitch Configuration: 00 = 2 cycles 01 = 4 cycles 10 = 8 cycles 11 = 16 cycles

关键故障

正常工作过程中，可配置为出现故障条件时关断所有EN_OUT_并通过设置对应的关键故障使能位将故障信息保存到闪存存储器。上电和掉电过程中，所有经过排序的MON_输入均作为关键因素。上电和掉电期间出现故障将导致EN_OUT_关断，将故障信息存储到闪存存储器，该操作和r6Dh[1:0]内容有关。对于触发关键故障的故障状态，在寄存器r6Eh至r72h中设置相应的关键故障使能位(参见表18)。故障信息记录在闪存寄存器r200h至r20Fh中(参见表19)。一旦发生故障记录事件，闪存被锁定，必须解除其锁定状态才能存储新的故障记录。向r8Ch[1]写'0'，解除闪存的锁定状态。可以配置故障信息，在寄存器中存储ADC转换结果和/或故障标志。在r6Dh[1:0]中选择关键故障配置，将r6Dh[1:0]置为'11'，关闭故障记录器。所有保存的ADC结果均为8位字宽。

上电/掉电故障

如果在上电/断电期间检测到过压或欠压故障，所有EN_OUT_将被禁止，MAX16065/MAX16066将返回到断电状态。故障信息根据r6Dh[1:0]的配置存储到闪存内，参见表18。GPIO3和GPIO8可配置为上电故障输出(FAULTPU)。

自动重试/锁存模式

可以将MAX16065/MAX16066配置为两种故障管理方法之一：自动重试或故障锁存。将r74h[4:3]置'00'，选择故障锁存模式。这种配置下，发生关键故障事件后，EN_OUT_将被禁止。在触发EN或触发复位软件使能位以前，器件不会重新初始化顺序上电，关于软件使能位设置的详细信息请参考使能和使能2部分。

表17. 故障标志

REGISTER ADDRESS	BIT RANGE	DESCRIPTION
1Bh	[0]	MON1
	[1]	MON2
	[2]	MON3
	[3]	MON4
	[4]	MON5
	[5]	MON6
	[6]	MON7
	[7]	MON8

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表17. 故障标志(续)

REGISTER ADDRESS	BIT RANGE	DESCRIPTION
1Ch	[0]	MON9
	[1]	MON10
	[2]	MON11
	[3]	MON12
	[4]	Overcurrent
	[5]	External fault (EXTFAULT)
	[6]	SMB alert
1Dh	[4:0]	Slot where failure occurred during secondary sequence
	[7:5]	Reserved

表18. 关键故障配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
6Dh	26Dh	[1:0]	Fault Information to Log: 00 = Save failed line flags and ADC values in flash 01 = Save only failed line flags in flash 10 = Save only ADC values in flash 11 = Do not save anything
		[2]	1 = Fault log triggered when EXTFAULT is pulled low externally
		[7:3]	Not used
6Eh	26Eh	[0]	1 = Fault log triggered when MON1 is below its undervoltage threshold
		[1]	1 = Fault log triggered when MON2 is below its undervoltage threshold
		[2]	1 = Fault log triggered when MON3 is below its undervoltage threshold
		[3]	1 = Fault log triggered when MON4 is below its undervoltage threshold
		[4]	1 = Fault log triggered when MON5 is below its undervoltage threshold
		[5]	1 = Fault log triggered when MON6 is below its undervoltage threshold
		[6]	1 = Fault log triggered when MON7 is below its undervoltage threshold
		[7]	1 = Fault log triggered when MON8 is below its undervoltage threshold
6Fh	26Fh	[0]	1 = Fault log triggered when MON9 is below its undervoltage threshold
		[1]	1 = Fault log triggered when MON10 is below its undervoltage threshold
		[2]	1 = Fault log triggered when MON11 is below its undervoltage threshold
		[3]	1 = Fault log triggered when MON12 is below its undervoltage threshold
		[4]	1 = Fault log triggered when MON1 is above its overvoltage threshold
		[5]	1 = Fault log triggered when MON2 is above its overvoltage threshold
		[6]	1 = Fault log triggered when MON3 is above its overvoltage threshold
		[7]	1 = Fault log triggered when MON4 is above its overvoltage threshold

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表18. 关键故障配置(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
70h	270h	[0]	1 = Fault log triggered when MON5 is above its overvoltage threshold
		[1]	1 = Fault log triggered when MON6 is above its overvoltage threshold
		[2]	1 = Fault log triggered when MON7 is above its overvoltage threshold
		[3]	1 = Fault log triggered when MON8 is above its overvoltage threshold
		[4]	1 = Fault log triggered when MON9 is above its overvoltage threshold
		[5]	1 = Fault log triggered when MON10 is above its overvoltage threshold
		[6]	1 = Fault log triggered when MON11 is above its overvoltage threshold
		[7]	1 = Fault log triggered when MON12 is above its overvoltage threshold
71h	271h	[0]	1 = Fault log triggered when MON1 is above/below the early threshold warning
		[1]	1 = Fault log triggered when MON2 is above/below the early threshold warning
		[2]	1 = Fault log triggered when MON3 is above/below the early threshold warning
		[3]	1 = Fault log triggered when MON4 is above/below the early threshold warning
		[4]	1 = Fault log triggered when MON5 is above/below the early threshold warning
		[5]	1 = Fault log triggered when MON6 is above/below the early threshold warning
		[6]	1 = Fault log triggered when MON7 is above/below the early threshold warning
		[7]	1 = Fault log triggered when MON8 is above/below the early threshold warning
72h	272h	[0]	1 = Fault log triggered when MON9 is above/below the early threshold warning
		[1]	1 = Fault log triggered when MON10 is above/below the early threshold warning
		[2]	1 = Fault log triggered when MON11 is above/below the early threshold warning
		[3]	1 = Fault log triggered when MON12 is above/below the early threshold warning
		[4]	1 = Fault log triggered when overcurrent early threshold is exceeded
		[5]	1 = $\overline{\text{EXTFAULT}}$ pulled low externally causes sequencer to enter fault state, turning off all EN_OUT_s 0 = $\overline{\text{EXTFAULT}}$ pulled low externally does not cause sequencer to enter fault state
		[7:6]	Reserved

表19. 非易失故障记录寄存器

FLASH ADDRESS	BIT RANGE	DESCRIPTION
200h	[4:0]	Sequencer state where the fault has happened (see Table 1 for state codes)
	[7:5]	Not used
201h	[0]	Fault log triggered on MON1
	[1]	Fault log triggered on MON2
	[2]	Fault log triggered on MON3
	[3]	Fault log triggered on MON4
	[4]	Fault log triggered on MON5
	[5]	Fault log triggered on MON6
	[6]	Fault log triggered on MON7
	[7]	Fault log triggered on MON8

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表19. 非易失故障记录寄存器(续)

FLASH ADDRESS	BIT RANGE	DESCRIPTION
202h	[0]	Fault log triggered on MON9
	[1]	Fault log triggered on MON10
	[2]	Fault log triggered on MON11
	[3]	Fault log triggered on MON12
	[4]	Fault log triggered on overcurrent
	[5]	Fault log triggered on $\overline{\text{EXTFAULT}}$
	[7:6]	Not used
203h	[7:0]	MON1 ADC output bits 9–2
204h	[7:0]	MON2 ADC output bits 9–2
205h	[7:0]	MON3 ADC output bits 9–2
206h	[7:0]	MON4 ADC output bits 9–2
207h	[7:0]	MON5 ADC output bits 9–2
208h	[7:0]	MON6 ADC output bits 9–2
209h	[7:0]	MON7 ADC output bits 9–2
20Ah	[7:0]	MON8 ADC output bits 9–2
20Bh	[7:0]	MON9 ADC output bits 9–2
20Ch	[7:0]	MON10 ADC output bits 9–2
20Dh	[7:0]	MON11 ADC output bits 9–2
20Eh	[7:0]	MON12 ADC output bits 9–2
20Fh	[7:0]	Current-sense ADC output bits 9–2

表20. 自动重试配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
74h	274h	[2:0]	Retry Delay: 000 = 20ms 001 = 40ms 010 = 80ms 011 = 150ms 100 = 280ms 101 = 540ms 110 = 1s 111 = 2s
		[4:3]	Autoretry/Latch Mode: 00 = Latch 01 = Retry 1 time 10 = Retry 3 times 11 = Always retry

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

将r74h[4:3]置为'00'以外的其它数值，将选择自动重试模式(参见表20)。这种配置下，发生关键故障事件时将关断器件，经过所设置的延时后重新启动。利用r74h[2:0]选择自动重试延时，范围为20ms至2s，关于自动重试延时设置的详细信息请参考表20。

如果故障信息需要保存到闪存(参见关键故障部分)并且选择了自动重试模式，自动重试延时需要设置为大于存储操作所需的时间。如果故障信息保存到闪存并且选择了故障锁存模式，则须在完成保存操作之后触发EN或复位软件使能位。如果只保存故障电源的信息，应保证在重新启动之前有至少150ms的延时。否则，需要保证最小280ms的超时周期，以确保完成ADC转换，数值被正确地存储到闪存内。

可编程输出 (EN_OUT1-EN_OUT12)

MAX16065包括12路可编程输出，MAX16066包括8路可编程输出。这些输出能够连接至DC-DC或LDO电源的使能

(EN)输入，也可以在电荷泵模式下驱动n沟道MOSFET的栅极。可选择的输出配置包括：低电平有效或高电平有效、开漏或推挽输出。EN_OUT1-EN_OUT8可用作电荷泵输出；EN_OUT9-EN_OUT12可以配置为通用输入或通用输出。使用寄存器r30h至r33h配置输出，关于配置EN_OUT1-EN_OUT12的详细信息请参考表21。

电荷泵配置下：EN_OUT1-EN_OUT8可以用作高压电荷泵输出，驱动8个外部n沟道MOSFET。在排序期间，以电荷泵配置的EN_OUT_输出能够提供对地11V的输出，关于电源排序的详细信息请参考排序部分。

开漏输出配置下：输出端与5.5V (EN_OUT9-EN_OUT12)或14V (EN_OUT1-EN_OUT8)外部电源之间连接一个外部上拉电阻。上拉电阻的选择取决于开漏输出所连接的器件数量以及所允许的电流，开漏输出可以配置为“线或”连接。

推挽输出配置下：MAX16065/MAX16066的可编程输出以V_{DBP}为参考。

表21. EN_OUT1-EN_OUT12配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
30h	230h	[1:0]	EN_OUT1 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[3:2]	EN_OUT2 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[5:4]	EN_OUT3 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[7:6]	EN_OUT4 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表21. EN_OUT1–EN_OUT12配置(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
31h	231h	[1:0]	EN_OUT5 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[3:2]	EN_OUT6 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[5:4]	EN_OUT7 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[7:6]	EN_OUT8 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
32h (MAX16065 Only)	232h	[1:0]	EN_OUT9 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[3:2]	EN_OUT10 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[5:4]	EN_OUT11 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull
		[7:6]	EN_OUT12 Configuration: 00 = Active-low, open drain 01 = Active-high, open drain 10 = Active-low, push-pull 11 = Active-high, push-pull

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表21. EN_OUT1–EN_OUT12配置(续)

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
33h	233h	[0]	EN_OUT1 Charge-Pump Output Configuration: 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[1]	EN_OUT2 Charge-Pump Output Configuration: 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[2]	EN_OUT3 Charge-Pump Output Configuration: 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[3]	EN_OUT4 Charge-Pump Output Configuration: 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[4]	EN_OUT5 Charge-Pump Output Configuration: 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[5]	EN_OUT6 Charge-Pump Output Configuration: 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[6]	EN_OUT7 Charge-Pump Output Configuration: 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)
		[7]	EN_OUT8 Charge-Pump Output Configuration: 0 = Charge-pump output disabled 1 = Charge-pump output enabled (active-high)

EN_OUT_用作GPIO_ (MAX16065)

通过将r88h和r89h中的排序时隙分配设置为‘1101’和‘1110’，可将EN_OUT9至EN_OUT12配置为GPIO_，参见表5和表6。如果将EN_OUT_配置为通用输入，该引脚状态可从r1Fh读取(参见表22)。如果将EN_OUT_配置为通用输出，则由r34h控制。

上电时EN_OUT_状态

当V_{CC}从0上升到工作电压时，EN_OUT_输出在V_{CC}达到UVLO之前为高阻，上电延迟之后，EN_OUT_将处于其配置的禁止状态，请参考图6和图7。RESET配置为低电平有效的推挽或漏极开路输出，通过一个10kΩ电阻上拉至V_{CC}，如图6和图7所示。

复位输出

复位输出RESET指示主排序的状态。上电/断电期间触发复位输出RESET，一旦上电排序完成，经过复位超时周期后释

放复位状态。当分配为最后一个时隙的MON_输入超过其欠压门限且最后一个排序延时结束后，上电排序完成。如果没有MON_输入分配到最后一个时隙，时隙排序延时结束后完成上电排序。

正常监测工作状态下，RESET可配置为出现下述任意MON_输入组合超出可配置的的门限组合(即出现超出过压门限、欠压门限或者预报警门限)时置为复位状态。利用r3Bh[1:0]选择门限组合；利用r3Ch[7:1]和r3Dh[4:0]选择MON_输入组合。需要注意的是：将MON_输入配置为关键故障时将始终导致RESET复位，与配置位状态无关。

利用r3Bh[3]将RESET配置为推挽或漏极开路输出；利用r3Bh[2]将其配置为高电平有效或低电平有效。通过将表23中的数值装载至r3Bh[7:4]选择复位超时。向r3Ch[0]写入‘1’，强制RESET复位。向r3Ch[0]写入‘0’后，RESET在复位超时周期内仍将保持复位状态，参见表23。可通过读取r20h[0]检查RESET的当前状态。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表22. EN_OUT_ GPIO_ 状态寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
1Fh	—	[0]	EN_OUT9 input state
		[1]	EN_OUT10 input state
		[2]	EN_OUT11 input state
		[3]	EN_OUT12 input state
34h	234h	[0]	1 = Assert EN_OUT9
		[1]	1 = Assert EN_OUT10
		[2]	1 = Assert EN_OUT11
		[3]	1 = Assert EN_OUT12

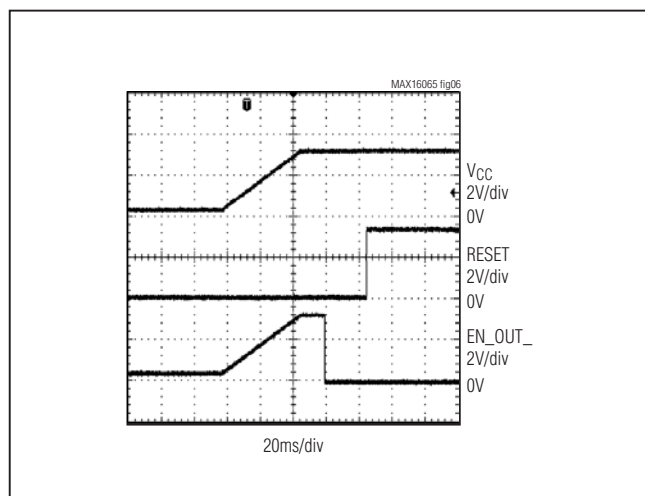


图6. 上电过程中的RESET和EN_OUT_，EN_OUT_配置为漏极开路、低电平有效输出

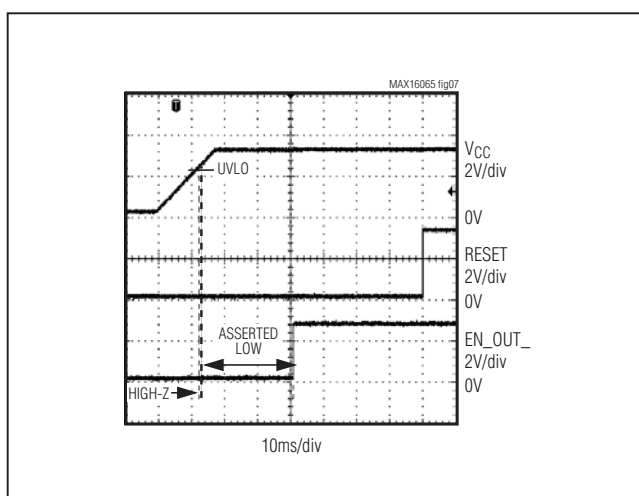


图7. 上电过程中的RESET和EN_OUT_，EN_OUT_配置为推挽式高电平有效输出

看门狗定时器

看门狗定时器可以与MAX16065/MAX16066一起工作，也可以独立工作。二者配合工作时，在排序完成、解除RESET复位之前，看门狗不会有效工作。独立工作时，看门狗定时器与排序无关，V_{CC}超过UVLO门限、启动过程完成后，将立即开启看门狗定时器。r73h[4]置‘0’，将看门狗配置为从属模式(二者配合工作)；r73h[4]置‘1’，将看门狗配置为独立模式。关于看门狗定时器从属模式、独立模式配置的详细信息请参考表24。

看门狗定时器的从属工作模式

看门狗定时器可以在两种模式下监测μP的工作。灵活的超时控制结构提供可调节看门狗延时，最大延时可以达到300s，保证复杂系统完成足够长的启动程序。可编程看门狗超时周期能够在处理器工作失效时快速发出报警指示。每当发生复位(V_{CC}降到UVLO以下后又返回到UVLO以上，软件重新启动，手动复位(MR)，拉低EN输入后又将其置高，或发生看门狗复位)后，一旦排序完成，在响应看门狗更新程序之前，看门狗启动延时为系统上电提供额外的时间，完全初始化μP和系统元件。将r76h[6:4]置为除‘000’之外的任意值，使能看门狗启动延时；将r76h[6:4]置为‘000’，禁止看门狗启动延时。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表 23. 复位输出配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
3Bh	23Bh	[1:0]	Reset Output Depends On: 00 = Undervoltage threshold violations 01 = Early warning threshold violations 10 = Overvoltage threshold violations 11 = Undervoltage or overvoltage threshold violations
		[2]	0 = Active-low 1 = Active-high
		[3]	0 = Push-pull 1 = Open drain
		[7:4]	Reset Timeout Period: 0000 = 25µs 0001 = 1.5ms 0010 = 2.5ms 0011 = 4ms 0100 = 6ms 0101 = 10ms 0110 = 15ms 0111 = 25ms 1000 = 40ms 1001 = 60ms 1010 = 100ms 1011 = 150ms 1100 = 250ms 1101 = 400ms 1110 = 600ms 1111 = 1s
3Ch	23Ch	[0]	Reset Soft Trigger: 0 = Normal RESET behavior 1 = Force RESET to assert
		[1]	1 = RESET depends on MON1
		[2]	1 = RESET depends on MON2
		[3]	1 = RESET depends on MON3
		[4]	1 = RESET depends on MON4
		[5]	1 = RESET depends on MON5
		[6]	1 = RESET depends on MON6
		[7]	1 = RESET depends on MON7
3Dh	23Dh	[0]	1 = RESET depends on MON8
		[1]	1 = RESET depends on MON9
		[2]	1 = RESET depends on MON10
		[3]	1 = RESET depends on MON11
		[4]	1 = RESET depends on MON12
		[7:5]	Reserved

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

标称看门狗超时周期 t_{WDI} ，开始于长启动看门狗周期($t_{WDI_STARTUP}$)结束之前的第一次WDI跳变之后(图8)。正常工作模式下，在标称超时周期 t_{WDI} 之内，如果 μP 没有以有效的跳变(高电平至低电平或低电平至高电平)触发WDI，将触发 \overline{WDO} 输出，在触发WDI或RESET复位之前， \overline{WDO} 保持报警状态(图9)。

EN为低电平时，看门狗定时器处于复位状态。上电结束且解除RESET复位状态之前，看门狗定时器不会开始计数。RESET复位时，看门狗定时器将被复位，解除 \overline{WDO} 超时报警(图10)。触发RESET复位时，看门狗定时器将保持在复位状态。

看门狗可以经过配置控制RESET输出以及 \overline{WDO} 输出。达到看门狗定时器周期时，如果看门狗复位输出使能位(r76h[7])置'1'，RESET在复位超时周期 t_{RP} 内保持复位，当触发RESET复位时，清除看门狗定时器且解除 \overline{WDO} 报警输出；因此，达到看门狗定时器周期时， \overline{WDO} 在短时间内被拉低(大约1 μs)。当看门狗复位输出使能位(r76h[7])置'0'时，RESET不受看门狗定时器的影响。如果触发RESET复位是由看门狗超时引起的，WDRESET位置'1'。所连接的处理器的能够检测该位，以便确认看门狗超时触发的复位，关于看门狗功能配置的详细信息请参考表24。

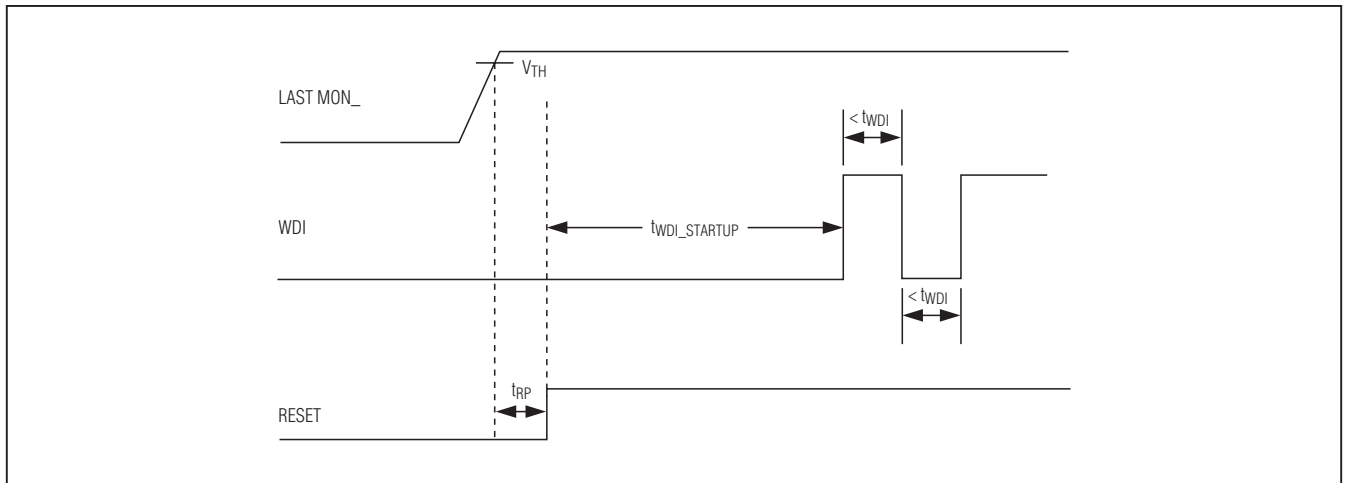


图8. 标准的看门狗启动时序

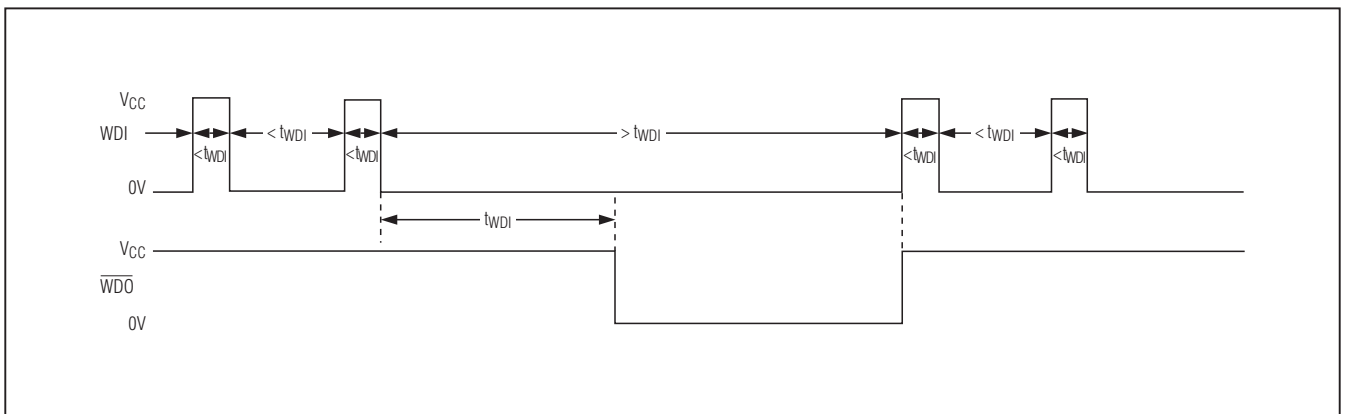


图9. 看门狗定时器工作原理

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

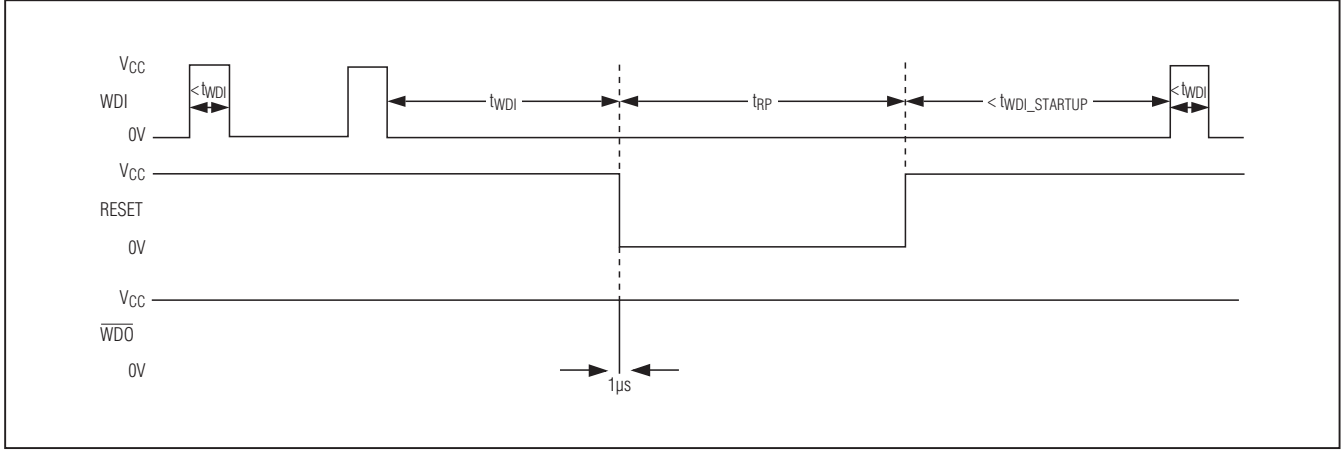


图10. 看门狗启动过程，看门狗复位输出使能位‘1’

表24. 看门狗配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
73h	273h	[4]	1 = Independent mode 0 = Dependent mode
76h	276h	[7]	1 = Watchdog affects RESET output 0 = Watchdog does not affect RESET output
		[6:4]	Watchdog Startup Delay: 000 = No initial timeout 001 = 30s 010 = 40s 011 = 80s 100 = 120s 101 = 160s 110 = 220s 111 = 300s
		[3:0]	Watchdog Timeout: 0000 = Watchdog disabled 0001 = 1ms 0010 = 2ms 0011 = 4ms 0100 = 8ms 0101 = 14ms 0110 = 27ms 0111 = 50ms 1000 = 100ms 1001 = 200ms 1010 = 400ms 1011 = 750ms 1100 = 1.4s 1101 = 2.7s 1110 = 5s 1111 = 10s

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表25. 存储器锁存位

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
8Ch	28Ch	0	Configuration Register Lock: 1 = Locked 0 = Unlocked
		1	Flash Fault Register Lock: 1 = Locked 0 = Unlocked
		2	Flash Configuration Lock: 1 = Locked 0 = Unlocked
		3	User Flash Lock: 1 = Locked 0 = Unlocked

看门狗定时器的独立工作模式

r73h[4]为'1'时，看门狗定时器工作在独立模式。独立模式下，看门狗定时器如同一个独立的芯片进行工作。V_{CC}高于UVLO后，一旦完成启动过程，将立即开启看门狗定时器。如果RESET被排序状态机触发复位，看门狗定时器和WDO不会受影响。

如果r76h[6:4]置为非'000'的任意值，将会有启动延时；如果r76h[6:4]置为'000'，则不会有启动延时，延迟时间请参见表24。

独立工作模式下，如果看门狗复位输出使能位r76h[7]置'1'，达到看门狗定时器周期时，将触发WDO报警并触发RESET复位。随后，将解除WDO报警。WDO保持低电平的时间为大约1μs。如果看门狗复位输出使能位(r76h[7])置'0'，WDT超时的情况下，将触发WDO报警，但不影响RESET输出。

用户定义的寄存器

寄存器r8Ah为用户定义配置或固件版本的存储空间。需要注意的是：该寄存器控制JTAG USERCODE寄存器位7:0的内容。用户定义寄存器保存在闪存r28Ah中。

存储器锁存位

寄存器r8Ch包含锁存位，用于配置寄存器、配置闪存、用户闪存以及故障寄存器的锁存，详细信息请参考表25。

SMBus兼容接口

MAX16065/MAX16066具有兼容于SMBus的2线串行接口，它包括一条串行数据线(SDA)和一条串行时钟线(SCL)。SDA和SCL实现MAX16065/MAX16066与主机器件的双向通信，时钟速率高达400kHz。图1显示了2线接口时序图。MAX16065/MAX16066是发送/接收从机器件，由主机器件产生时钟信号。主机器件(一般是微控制器)在总线上启动每次数据传输，产生用于数据传输的SCL。

主机器件通过发送正确的地址以及随后的命令和/或数据字，与MAX16065/MAX16066进行通信。从机地址输入A0能够设置四种不同的状态，使多个同样器件共用同一串行总线。从机地址部分详细说明了从机地址。每一次传输包括START(S)或REPEATED START(SR)条件以及STOP(P)条件。通过总线传输的每一个字均为8位，其后为应答脉冲。SCL为逻辑输入，而SDA为开漏输入/输出。SCL和SDA都需要外部上拉电阻才能产生逻辑高电平，4.7kΩ电阻适用于大多数应用。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

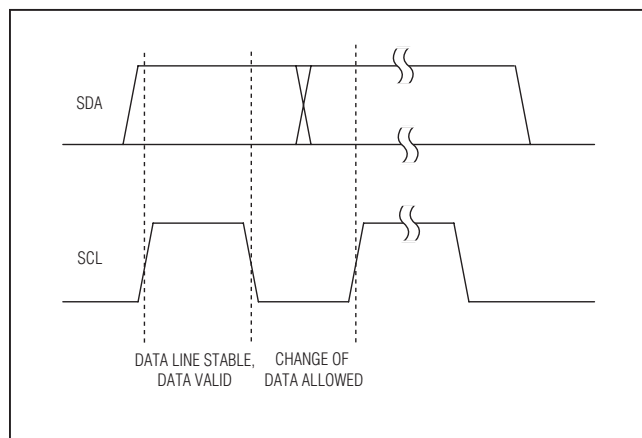


图11. 位传输

位传输

每个时钟脉冲发送一个数据位，SDA的数据必须在SCL为高电平时保持稳定(图11)；否则，MAX16065/MAX16066将从主机收到一个START或STOP条件(图12)。总线不忙时，SDA和SCL空闲，为高电平。

START和STOP条件

总线不忙时，SCL和SDA都为空闲状态，处于高电平。SCL为高电平时，主机器件将SDA从高电平跳变到低电平，发出START开启一次信号传输。SCL为高电平时，主机器件将SDA从低电平跳变到高电平，发出STOP条件。STOP条件将释放总线，以便进行下次传输。如果产生REPEATED START条件，例如在读数据块协议中，总线将保持工作状态(见图1)。

提前STOP条件

传输期间，MAX16065/MAX16066在任何时候都能识别STOP状态，除非在同一高电平脉冲内发生STOP条件和START条件。这一状态为非法SMBus格式，START和STOP条件必须至少分开一个时钟脉冲。

REPEATED START条件

可以发送REPEATED START，而不是STOP条件来保持操作期间对总线的控制。START和REPEATED START条件的作用相同。

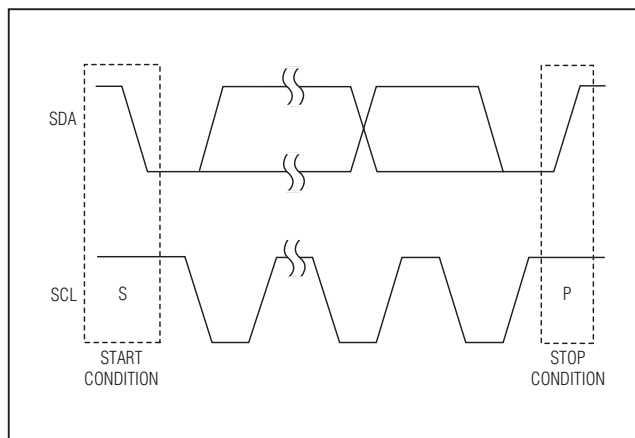


图12. START和STOP条件

应答

应答位(ACK)是第9位，附加在8位数据字后面，接收器件始终产生一个ACK。当接收到地址或数据时，MAX16065/MAX16066在第9个时钟周期将SDA拉低，产生一个ACK(图13)。发送数据时，例如，主机器件从MAX16065/MAX16066读数据时，器件等待主机器件产生ACK。监测ACK可以探测到不成功的数据传输。如果接收器件忙或系统出现了故障，数据传输失败。出现不成功的数据传输时，总线主机应稍后重新尝试通信。在软件重新启动期间，写入闪存或接收到非法的存储器地址时，MAX16065/MAX16066在接收到的命令字节之后产生一个NACK。

从机地址

利用从机地址输入A0，可以允许多个相同器件挂接在同一串行总线。将A0接GND、DBP(或大于2V的外部供电电压)、SCL或SDA设置器件的总线地址，请参考表27所示7位地址列表。

从机地址还可通过向寄存器r8Bh[6:0]装载地址设置客户定制值，参见表26。如果r8Bh[6:0]装载值为00h，通过输入A0设置地址。不要将地址设置为09h或7Fh，以避免地址冲突。写入寄存器地址后从机地址设置立即生效。

数据包错误检测(PEC)

MAX16065/MAX16066具有PEC模式，该模式可监测误码，对于提高总线通信的可靠性非常有帮助。通过使能

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表26. SMBus设置寄存器

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
8Bh	28Bh	[6:0]	SMBus Slave Address Register. Set to 00h to use A0 pin address setting.
		[7]	1 = Enable PEC (packet error check).

表27. 设置SMBus从机地址

SLAVE ADDRESSES	
A0	SLAVE ADDRESS
0	1010 000R
1	1010 001R
SCL	1010 010R
SDA	1010 011R

R = 读/写选择位。

表28. 命令代码

COMMAND CODE	ACTION
A5h	Block write
A6h	Block read
A7h	Reboot flash in register file
A8h	Trigger emergency save to flash
A9h	Flash page access ON
AAh	Flash page access OFF
ABh	User flash access ON (must be in flash page already)
ACH	User flash access OFF (return to flash page)

PEC，在每个读和/或写操作过程中会在数据串添加一个额外的CRC-8误码校验字节。将r8Bh[7]置‘1’，使能PEC。

CRC-8字节通过下列多项式进行计算：

$$C = X^8 + X^2 + X + 1$$

PEC计算包括所有传输字节，其中包括地址、命令和数据。PEC计算不包括ACK、NACK、START、STOP或REPEATED START。

命令代码

MAX16065/MAX16066可以使用8个命令代码执行数据块的读、写及其它指令，请参考表28列出的命令代码。

软件重新初始化时，按照发送字节格式发送A7h。软件重新装载数据，与硬件初始化上电复位的过程相同。启动过程中，

230h到28Ch范围的闪存配置数据被复制到默认页面r30h到r8Ch的寄存器地址。

发送命令代码A8h触发一次故障存储，将故障数据存储到闪存。配置关键故障记录控制寄存器(r6Dh)可以存储ADC转换结果和/或故障标志。

利用命令代码A9h可以访问闪存页面(地址从200h到28Dh)。一旦发出命令代码A9h，所有地址都将被识别为闪存地址。发送命令代码AAh将返回至默认页面(地址从000h至08Dh)。发送命令代码ABh，访问用户闪存页面(地址从300h至39Fh以及从3B0h至3FFh)。发送命令代码ACH，返回闪存页面。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

写闪存限制

每次必须以8个字节写入闪存。初始地址必须为8字节边界对齐，初始地址的3个LSB必须为‘000’。利用单个写数据块命令或采用8个连续写字节命令写入8个字节。

发送字节

主机器件按照发送字节协议可以向从机器件发送一个字节的数(见图14)。发送字节预设寄存器指针地址，进行连续的读写操作。如果主机发送无效的存储器地址或命令代码，从机将发出一个NACK(而不是ACK)。如果主机发送A5h或A6h，数据为ACK，这是因为，它可能是写数据块或读数据块的开始。如果在从机发出ACK之前，主机发送一个STOP条件，内部地址指针将不会改变。如果主机发送A7h，表示软件重新启动。发送字节过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生ACK。
- 4) 主机发送一个8位存储器地址或命令代码。
- 5) 被寻址的从机在SDA上产生ACK(或NACK)。
- 6) 主机发送一个STOP条件。

接收字节

主机器件按照接收字节协议可以读取MAX16065/MAX16066寄存器的内容(见图14)。闪存或寄存器地址必须通过发送字节或写字协议进行预设。每完成一次读操作，内部指针递增1。重复接收字节协议，读取下一地址的内容。接收字节过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位读控制(高电平)。
- 3) 被寻址的从机在SDA上产生ACK。
- 4) 从机发送8个数据位。
- 5) 主机在SDA上产生NACK。
- 6) 主机产生一个STOP条件。

写字节

主机器件按照写字节协议可以在默认页面、扩展页面或闪存页面写入一个字节(见图14)，这取决于当前所选择的页面。写字节过程如下：

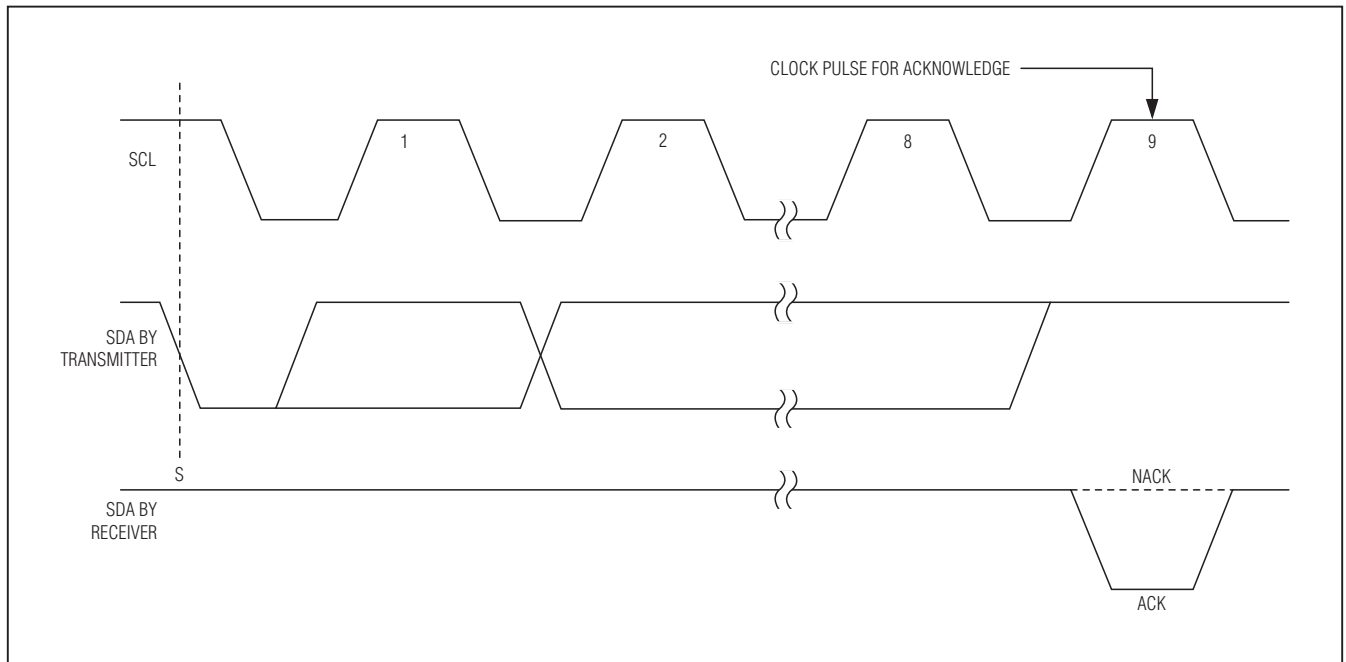


图13. 应答

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生一个ACK。
- 4) 主机发送8位存储器地址。
- 5) 被寻址的从机在SDA上产生ACK。
- 6) 主机发送8位数据字节。
- 7) 被寻址的从机在SDA上产生ACK。
- 8) 主机发送一个STOP条件。

写入一个字节时，只发送8位存储器地址和8位数据字节。如果存储器地址有效，数据字节被写入所寻址的地址。如果存储器地址无效，从机将在第5步产生NACK。

PEC使能时，写字节协议变为：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机ID和1位写控制(低电平)。
- 3) 被寻址的从机在数据线上产生一个ACK。
- 4) 主机发送8位存储器地址。
- 5) 被寻址的从机在数据线上产生ACK。
- 6) 主机发送8位数据字节。
- 7) 被寻址的从机在数据线上产生ACK。
- 8) 主机发送一个8位PEC字节。
- 9) 从机在数据线上产生一个ACK（如果PEC正确，否则发送NACK）。
- 10) 主机产生一个STOP条件。

读字节

主机器件按照读字节协议可以在默认页面、扩展页面或者闪存页面中读取一个字节(见图14)，这取决于当前所选择的页面。读字节过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生一个ACK。
- 4) 主机发送8位存储器地址。
- 5) 被寻址的从机在SDA上产生一个ACK。

- 6) 主机发送一个REPEATED START条件。
- 7) 主机发送7位从机地址和1位读控制(高电平)。
- 8) 被寻址的从机在SDA上产生一个ACK。
- 9) 从机发送8位数据字节。
- 10) 主机在SDA上产生NACK。
- 11) 主机发送一个STOP条件。

如果存储器地址无效，从机在第5步发送一个NACK，不修改地址指针。

PEC使能时，读字节协议变为：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机ID和1位写控制(低电平)。
- 3) 被寻址的从机在数据线上产生一个ACK。
- 4) 主机发送8位存储器地址。
- 5) 被寻址的从机在数据线上产生一个ACK。
- 6) 主机发送一个REPEATED START条件。
- 7) 主机发送7位从机ID和1位读控制(高电平)。
- 8) 被寻址的从机在数据线上产生一个ACK。
- 9) 从机发送8位数据字节。
- 10) 主机在数据线上产生ACK。
- 11) 从机发送一个8位PEC字节。
- 12) 主机在数据线上产生一个NACK。
- 13) 主机发送一个STOP条件。

写数据块

主机器件按照数据块写协议可以向存储器写入一个数据块(1字节至16字节)(见图14)。应通过之前的发送字节命令预先装载目的地址，否则，数据块写命令将从当前地址指针开始进行写操作。写入最后一个字节后，地址指针仍然预设到下一有效地址。如果要写入的字节数使地址指针超出配置寄存器或配置闪存的8Fh或是超出用户闪存的FFh，地址指针将停留在8Fh或FFh，剩余的数据字节将覆盖这一存储器地址。如果命令代码无效，或者如果器件忙，从机在第5步产生一个NACK，地址指针将不会发生变化。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

写数据块过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生一个ACK。
- 4) 主机发送数据块写操作的8位命令代码(A5h)。
- 5) 被寻址的从机在SDA上产生一个ACK。
- 6) 主机发送8位字节计数值(1字节至16字节)，n。
- 7) 被寻址的从机在SDA上产生一个ACK。
- 8) 主机发送8位数据。
- 9) 被寻址的从机在SDA上产生一个ACK。
- 10) 重复第8步和第9步n - 1次。
- 11) 主机发送一个STOP条件。

PEC使能时，数据块写协议变为：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机ID和1位写控制(低电平)。
- 3) 被寻址的从机在数据线上产生一个ACK。
- 4) 主机发送数据块写操作的8位命令代码。
- 5) 从机在数据线上产生一个ACK。
- 6) 主机发送8位字节计数值(1字节至16字节)，n。
- 7) 从机在数据线上产生一个ACK。
- 8) 主机发送8位数据。
- 9) 从机在数据线上产生一个ACK。
- 10) 重复第8步和第9步n - 1次。
- 11) 主机发送一个8位PEC字节。
- 12) 从机在数据线上产生一个ACK (如果PEC正确，否则发送NACK)。
- 13) 主机发送一个STOP条件。

读数据块

主器件按照读数据块协议可以从存储器读取16字节的数据块(见图14)。如果主机发出提前STOP条件或产生一个NACK，读取数据将少于16个字节。应通过之前的发送字节命令预先装载目的地址，否则，读数据块命令将从当前地址指针开始进行读操作。如果要读取的字节数使地址指

针超出配置寄存器或闪存的8Fh、或超出用户闪存的FFh，地址指针将停留在8Fh或FFh。数据块读过程如下：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机地址和1位写控制(低电平)。
- 3) 被寻址的从机在SDA上产生一个ACK。
- 4) 主机发送8位数据块读命令(A6h)。
- 5) 从机除非处于忙状态，否则将在SDA上产生ACK。
- 6) 主机发送一个REPEATED START条件。
- 7) 主机发送7位从机地址和1位读控制(高电平)。
- 8) 从机在SDA上产生ACK。
- 9) 从机发送8位字节计数值(16)。
- 10) 主机在SDA上产生ACK。
- 11) 从机发送8位数据。
- 12) 主机在SDA上产生ACK。
- 13) 重复第11步和第12步15次。
- 14) 主机在SDA上产生NACK。
- 15) 主机发送一个STOP条件。

PEC使能时，数据块读协议变为：

- 1) 主机发送一个START条件。
- 2) 主机发送7位从机ID和1位写控制(低电平)。
- 3) 被寻址的从机在数据线上产生一个ACK。
- 4) 主机发送8位数据块读命令。
- 5) 从机除非处于忙状态，否则将在数据线上产生ACK。
- 6) 主机发送一个REPEATED START条件。
- 7) 主机发送7位从机ID和1位读控制(高电平)。
- 8) 从机在数据线上产生ACK。
- 9) 从机发送8位字节计数值(16)。
- 10) 主机在数据线上产生ACK。
- 11) 从机发送8位数据。
- 12) 主机在数据线上产生ACK。
- 13) 重复第11步和第12步15次。
- 14) 从机发送一个8位PEC字节。
- 15) 主机在数据线上产生NACK。
- 16) 主机产生一个STOP条件。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

SMBALERT

MAX16065/MAX16066支持SMBus报警协议。为使能SMBus报警输出，根据表29设置r35h[1:0]，可将Fault1、Fault2以及 $\overline{\text{ANY_FAULT}}$ 输出配置为SMBus报警。该输出为漏极开路，可与SMBus总线上的其它器件配置线“或”。出现故障过程中，MAX16065/MAX16066拉低 $\overline{\text{ALERT}}$ ，发信号给主机触发中断。主机通过在总线上发送ARA（报警响应地址）协议来响应。该协议为读字节，从机地址为09h。从机响应ARA（09h）地址并向主机发送其自身SMBus地址，然后从机拉高 $\overline{\text{ALERT}}$ 。主机接着质询从机并可确定故障原因。通过检测r1Ch[6]，主机能确认MAX16065/MAX16066触发了SMBus报警。主机必须在清除r1Ch[6]之前发送ARA。通过写‘1’可清除r1Ch[6]。

JTAG串行接口

MAX16065/MAX16066带有一个JTAG端口，是IEEE® 1149.1规范的子集。可以使用SMBus或JTAG接口访问内部存储器；但是，每次只能使用一个接口。MAX16065/MAX16066不支持IEEE 1149.1边界扫描功能。MAX16065/MAX16066具有额外的JTAG指令和寄存器，这些指令和寄存器不包括在JTAG规范中，可以用于访问内部存储器。其它指令包括LOAD ADDRESS、WRITE DATA、READ DATA、REBOOT和SAVE。

测试访问端口(TAP)

控制器状态机

TAP控制器是一个有限状态机，在TCK的上升沿响应TMS逻辑电平，图16给出了有限状态机的原理图。可能出现的状态如下所述：

Test-Logic-Reset: 上电时，TAP控制器处于test-logic-reset状态。指令寄存器含有IDCODE指令。器件的所有系统逻辑电路将正常工作。如果将TMS驱动至高电平并保持5个时钟周期，器件将从任何状态进入到该状态。

Run-Test/Idle: run-test/idle状态用于扫描操作之间或特定测试中。指令寄存器和测试数据寄存器保持空闲。

Select-DR-Scan: 所有测试数据寄存器保持其前一状态。TMS为低电平时，在TCK的上升沿使控制器进入capture-DR状态，初始化扫描过程。TMS为高电平时，在TCK上升沿，控制器进入select-IR-scan状态。

Capture-DR: 将数据并行装载到当前指令选择的测试数据寄存器中。如果指令没有调用并行装载，或者所选寄存器不允许并行装载，测试数据寄存器将保持其当前值。在TCK的上升沿，如果TMS为低电平，控制器将进入shift-DR状态，如果TMS为高电平，控制器进入exit1-DR状态。

Shift-DR: 当前指令所选择的测试数据寄存器连接在TDI和TDO之间，当TMS为低电平时，在每个TCK的上升沿数据向其串行输出移动一位。在TCK的上升沿，如果TMS为高电平，控制器进入exit1-DR状态。

Exit1-DR: 在此状态下，控制器在TCK的上升沿进入update-DR状态。如果TMS为低电平，控制器在TCK的上升沿进入pause-DR状态。

表29. SMBus报警配置

REGISTER ADDRESS	FLASH ADDRESS	BIT RANGE	DESCRIPTION
35h	235h	[1:0]	SMBus Alert Configuration: 00 = Disabled 01 = Fault1 is SMBus $\overline{\text{ALERT}}$ 10 = Fault2 is SMBus $\overline{\text{ALERT}}$ 11 = $\overline{\text{ANY_FAULT}}$ is SMBus $\overline{\text{ALERT}}$

IEEE是美国电子和电气工程师学会的注册服务标志。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

Send Byte Format

S	ADDRESS	R/W	ACK	COMMAND	ACK	P
↓	7 bits	0	0	8 bits	0	↑

Slave Address: Address of the slave on the serial interface bus.

Data Byte: Presets the internal address pointer or represents a command.

Receive Byte Format

S	ADDRESS	R/W	ACK	DATA	NACK	P
↓	7 bits	1	0	8 bits	1	↑

Slave Address: Address of the slave on the serial interface bus.

Data Byte: Data is read from the location pointed to by the internal address pointer.

Write Byte Format

S	ADDRESS	R/W	ACK	COMMAND	ACK	DATA	ACK	P
↓	7 bits	0	0	8 bits	0	8 bits	0	↑

Slave Address: Address of the slave on the serial interface bus.

Command Byte: Sets the internal address pointer.

Data Byte: Data is written to the locations set by the internal address pointer.

SMBALERT#

S	ADDRESS	R/W	ACK	DATA	NACK	P
↓	0001100	D.C.	0	8 bits	1	↑

Alert Response Address: Only the device that interrupted the master responds to this address.

Slave Address: Slave places its own address on the serial bus.

Read Byte Format

S	SLAVE ADDRESS	R/W	ACK	COMMAND	ACK	SR	SLAVE ADDRESS	R/W	ACK	DATA BYTE	NACK	P
↓	7 bits	0	0	8 bits	0	↓	7 bits	1	0	8 bits	1	↑

Slave Address: Address of the slave on the serial interface bus.

Command Byte: Sets the internal address pointer.

Data Byte: Data is read from the locations set by the internal address pointer.

Block Write Format

S	ADDRESS	R/W	ACK	COMMAND	ACK	BYTE COUNT = N	ACK	DATA BYTE 1	ACK	DATA BYTE ...	ACK	DATA BYTE N	ACK	P
↓	7 bits	0	0	8 bits	0	8 bits	0	8 bits	0	8 bits	0	8 bits	0	↑

Slave Address: Address of the slave on the serial interface bus.

Command Byte: A5h

Data Byte: Data is written to the locations set by the internal address pointer.

Slave to master
 Master to slave

Block Read Format

S	ADDRESS	R/W	ACK	COMMAND	ACK	SR	ADDRESS	R/W	ACK	BYTE COUNT = N	ACK	DATA BYTE 1	ACK	DATA BYTE ...	ACK	DATA BYTE N	NACK	P
↓	7 bits	0	0	8 bits	0	↓	7 bits	1	0	8 bits	0	8 bits	0	8 bits	0	8 bits	1	↑

Slave Address: Address of the slave on the serial interface bus.

Command Byte: A6h

Slave Address: Address of the slave on the serial interface bus.

Data Byte: Data is read from the locations set by the internal address pointer.

Write Byte Format with PEC

S	ADDRESS	R/W	ACK	COMMAND	ACK	DATA	ACK	PEC	ACK	P
↓	7 BITS	0	0	8 BITS	0	8 BITS	0	8 BITS	0	↑

Read Byte Format with PEC

S	ADDRESS	R/W	ACK	COMMAND	ACK	SR	ADDRESS	R/W	ACK	DATA	ACK	PEC	NACK	P
↓	7 BITS	0	0	8 BITS	0	↓	7 BITS	1	0	8 BITS	0	8 BITS	1	↑

Block Write with PEC

S	ADDRESS	R/W	ACK	COMMAND	ACK	BYTE COUNT N	ACK	DATA BYTE 1	ACK	DATA BYTE	ACK	DATA BYTE N	ACK	PEC	ACK	P
↓	7 BITS	0	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	↑

Block Read with PEC

S	ADDRESS	R/W	ACK	COMMAND	ACK	SR	ADDRESS	R/W	ACK	BYTE COUNT N	ACK	DATA BYTE 1	ACK	DATA BYTE	ACK	DATA BYTE N	ACK	PEC	NACK	P
↓	7 BITS	0	0	8 BITS	0	↓	7 BITS	1	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	0	8 BITS	1	↑

S = START Condition
P = STOP Condition
Sr = REPEATED START Condition
D.C. = Don't Care

ACK = Acknowledge, SDA pulled low during rising edge of SCL.
NACK = Not acknowledge, SDA left high during rising edge of SCL.
All data is clocked in/out of the device on rising edges of SCL.

↓ = SDA transitions from high to low during period of SCL.

↑ = SDA transitions from low to high during period of SCL.

图14. SMBus协议

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

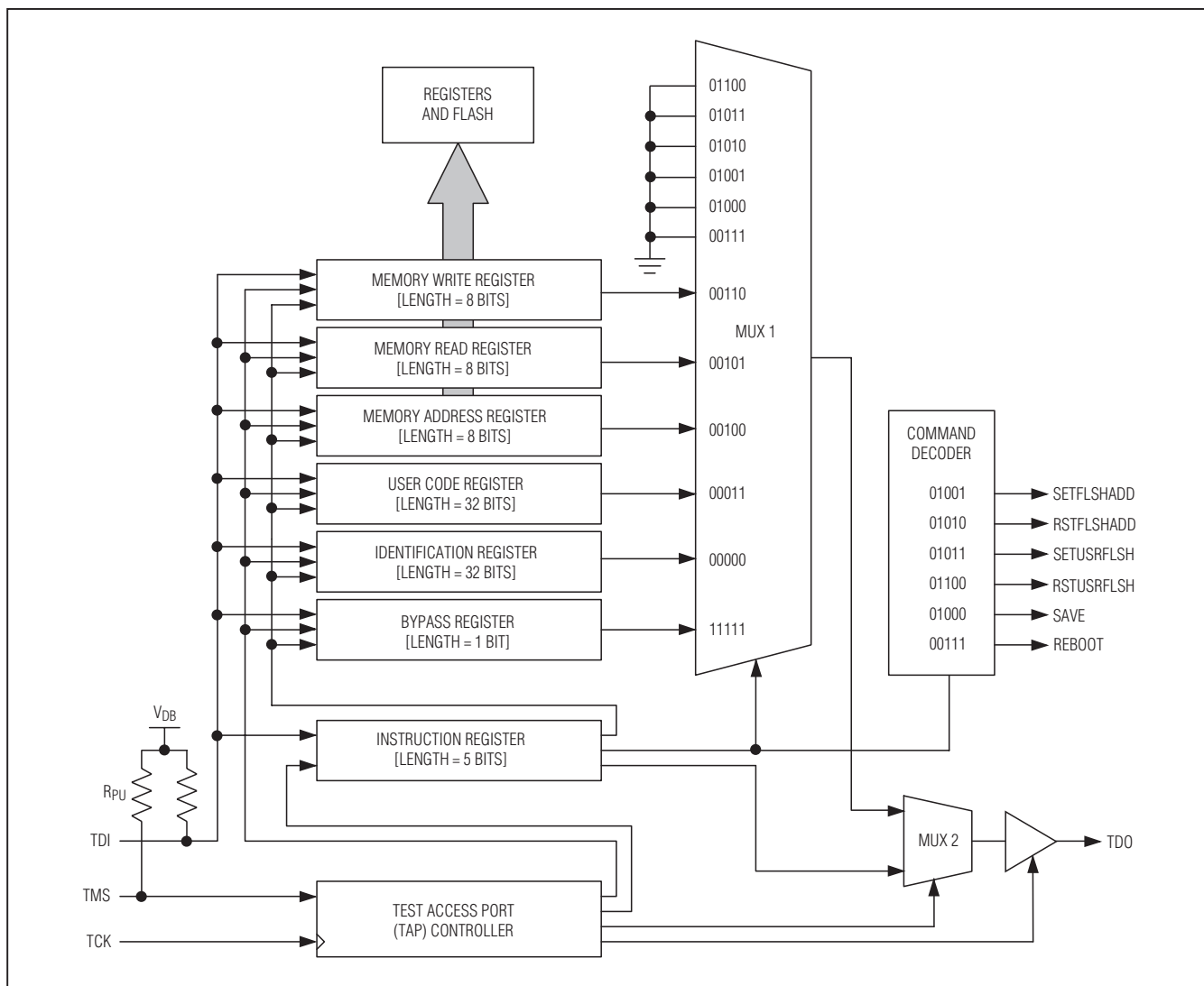


图15. JTAG方框图

Pause-DR: 此状态下暂停测试数据寄存器的移位。所有测试数据寄存器保持其前一状态。TMS为低电平时，控制器将保持该状态；TMS为高电平时，控制器在TCK的上升沿进入exit2-DR状态。

Exit2-DR: 此状态下，如果TMS为高电平，控制器在TCK的上升沿进入update-DR状态；如果TMS为低电平，控制器在TCK的上升沿进入shift-DR状态。

Update-DR: update-DR状态下，TCK的下降沿将数据从测试数据寄存器的移位寄存器通路锁存到输出锁存器。可以防止由于移位寄存器变化而导致并行输出的变化。在TCK

上升沿，如果TMS为低电平，控制器进入run-test/idle状态；如果TMS为高电平，进入select-DR-scan状态。

Select-IR-Scan: 所有测试数据寄存器保持其前一状态。在此状态下，指令寄存器保持不变。TMS为低电平时，控制器在TCK的上升沿进入capture-IR状态；如果TMS为高电平，控制器在TCK的上升沿返回到test-logic-reset状态。

Capture-IR: 通过capture-IR状态将固定值装载到指令寄存器的移位寄存器，在TCK上升沿装载该数值。如果TMS为高电平，控制器在TCK的上升沿进入exit1-IR状态。如果TMS为低电平，控制器在TCK的上升沿进入shift-IR状态。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

Shift-IR: 在此状态下，指令寄存器的移位寄存器连接在TDI和TDO之间，如果TMS为低电平，在每个TCK的上升沿数据向TDO串行输出移动一位。指令寄存器以及测试数据寄存器并行输出保持其前一状态。如果TMS为高电平，控制器在TCK的上升沿进入exit1-IR状态。如果TMS为低电平，控制器在TCK的上升沿进入shift-IR状态，并将数据在指令移位寄存器中移动一位。

Exit1-IR: 如果TMS为低电平，控制器在TCK的上升沿进入pause-IR状态；如果TMS为高电平，控制器在TCK的上升沿进入update-IR状态。

Pause-IR: 暂停指令移位寄存器的移位过程。如果TMS为高电平，控制器在TCK的上升沿进入exit2-IR状态；如果TMS为低电平，TCK的上升沿使控制器保持在pause-IR状态。

Exit2-IR: 如果TMS为高电平，控制器在TCK的上升沿进入update-IR状态；此状态下，如果TMS为低电平，控制器将在TCK的上升沿回到shift-IR。

Update-IR: 控制器进入此状态后，移入指令移位寄存器的代码在TCK的下降沿锁存到指令寄存器的并行输出。一旦锁存，该指令变为当前指令。当TMS为低电平时，控制器在TCK的上升沿进入run-test/idle状态；TMS为高电平时，控制器进入select-DR-scan状态。

指令寄存器

指令寄存器含有一个移位寄存器和一个并行锁存输出，字长为5位。当TAP控制器进入shift-IR状态时，指令移位寄存器连接在TDI和TDO之间。在shift-IR状态下，如果TMS为低电平，在TCK的上升沿数据向TDO的串行输出移动一位。Exit1-IR状态或exit2-IR状态下，如果TMS为高电平，控制器在TCK的上升沿进入update-IR状态。在同一TCK的下降沿，将指令移位寄存器的数据锁存到指令寄存器的并行输出。表30列出了MAX16065/MAX16066所支持的指令及其各自的二进制运算代码。

BYPASS: 当BYPASS指令锁存到并行指令寄存器时，TDI通过1位旁路测试数据寄存器连接至TDO。使数据能够由TDI传递至TDO，而不影响器件的正常工作。

IDCODE: 当IDCODE指令锁存到并行指令寄存器时，选中标识数据寄存器。进入capture-DR状态后，在TCK上升沿，器件标识码装载到标识数据寄存器。Shift-DR可通过TDO将标识码串行移出。在test-logic-reset过程中，IDCODE指令被强制送入指令寄存器。标识码的LSB位始终为‘1’，后续的11位表示制造商的JEDEC号，随后的16位数字为器件信息，4位是版本号，参见表31。

USERCODE: 当USERCODE指令锁存到并行指令寄存器时，选中用户代码数据寄存器。进入capture-DR状态后，器件用户代码在TCK上升沿装载到用户代码数据寄存器。Shift-DR可通过TDO将用户代码串行移出，参见表32。这一指令可用于识别多个连接在JTAG链路的MAX16065/MAX16066器件。

LOAD ADDRESS: 这是对标准IEEE 1149.1指令集的扩展，以支持对MAX16065/MAX16066存储器的访问。在shift-DR状态下，当LOAD ADDRESS指令锁存到指令寄存器时，TDI通过8位存储器地址测试数据寄存器连接至TDO。

READ DATA: 这是对标准IEEE 1149.1指令集的扩展，以支持对MAX16065/MAX16066存储器的访问。在shift-DR状态下，当READ DATA指令锁存到指令寄存器时，TDI通过8位存储器读测试数据寄存器连接至TDO。

WRITE DATA: 这是对标准IEEE 1149.1指令集的扩展，以支持对MAX16065/MAX16066存储器的访问。在shift-DR状态下，当WRITE DATA指令锁存到指令寄存器时，TDI通过8位存储器写测试数据寄存器连接至TDO。

REBOOT: 这是对标准IEEE 1149.1指令集的扩展，启动MAX16065/MAX16066软件控制的复位。当REBOOT指令锁存到指令寄存器中时，MAX16065/MAX16066复位，立即开始启动序列。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

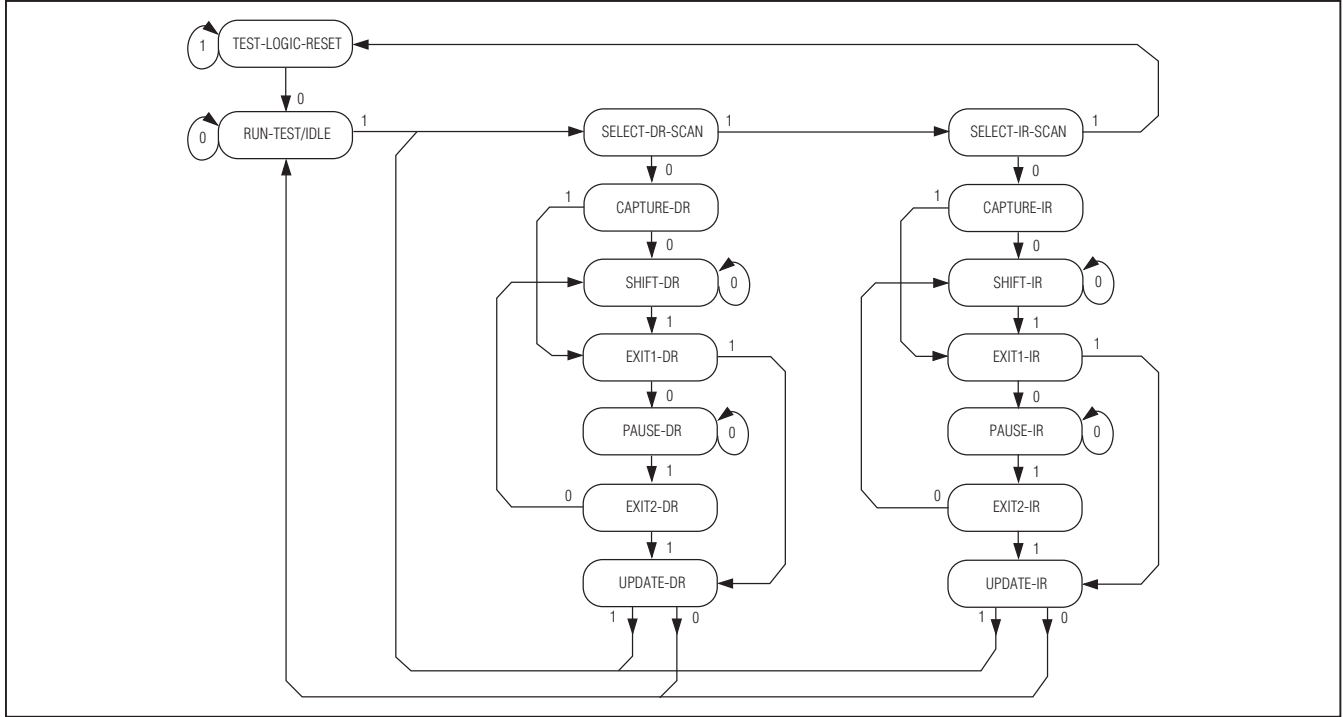


图16. 抽头控制器状态图

表30. JTAG指令集

INSTRUCTION	CODE	NOTES
BYPASS	0x1F	Mandatory instruction code
IDCODE	0x00	Load manufacturer ID code/part number
USERCODE	0x03	Load user code
LOAD ADDRESS	0x04	Load address register content
READ DATA	0x05	Read data pointed by current address
WRITE DATA	0x06	Write data pointed by current address
REBOOT	0x07	Reboot FLASH data content into register file
SAVE	0x08	Trigger emergency save to flash
SETFLSHADD	0x09	Flash page access ON
RSTFLSHADD	0x0A	Flash page access OFF
SETUSRFLSH	0x0B	User flash access ON (must be in flash page already)
RSTUSRFLSH	0x0C	User flash access OFF (return to flash page)

表31. 32位识别码

MSB			LSB
Version (4 bits)	Part number (16 bits)	Manufacturer (11 bits)	Fixed value (1 bit)
0001	1000000000000001	00011001011	1

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表32. 32位用户代码数据

MSB		LSB							
Don't Care	SMBus slave id	User ID (r8Ah[7:0])							
0000000000000000	See Table 27								

SAVE: 这是对标准IEEE 1149.1指令集的扩展，用于触发故障记录。根据关键故障记录控制寄存器(r6Dh)的配置，当前的ADC转换结果以及故障信息被存入闪存中。

SETFLSHADD: 这是对标准IEEE 1149.1指令集的扩展，支持对闪存页面的访问。闪存寄存器包括ADC转换结果以及GPIO_输入/输出数据。利用该页面可访问寄存器200h至2FFh。

RSTFLSHADD: 这是对标准IEEE 1149.1指令集的扩展。通过RSTFLSHADD返回到默认页面，禁止对闪存页面的访问。

SETUSRFLSH: 这是对标准IEEE 1149.1指令集的扩展，支持对用户闪存页面的访问。在配置闪存页面上发送SETUSRFLSH命令，所有地址只被识别为闪存地址。利用该页面可访问寄存器300h至3FFh。

RSTUSRFLSH: 这是对标准IEEE 1149.1指令集的扩展。通过RSTUSRFLSH返回到配置闪存页面，禁止对用户闪存的访问。

写闪存限制

每次必须以8个字节写入闪存。初始地址必须为8字节边界对齐，初始地址的3个LSB必须为'000'。采用8个连续的WRITE DATA命令写入8个字节。

应用信息

编程前的器件状态

没有通过JTAG或SMBus接口设置闪存时，EN_OUT_输出的默认配置为低电平有效的漏极开路输出。这意味着EN_OUT_输出为高阻。如果需要保持EN_OUT_为高电平或低电平，以防止在闪存设置之前过早开启电源，则需在EN_OUT_与地或电源之间连接一个电阻。如果输出配置为漏极开路，采用单独的上拉电阻，不要对地连接电阻。

上电时的器件状态

当V_{CC}从0上升时，RESET输出在V_{CC}达到1.4V之前为高阻态，从这一点开始RESET输出被驱动至低电平。在V_{CC}达到2.7V，闪存内容被复制到寄存器存储器之前，所有其它输出保持高阻态；这样将持续150μs (最大值)，之后输出恢复到相应的设置状态。

MAX16065/MAX16066在电路编程

MAX16065/MAX16066可以实现在应用电路编程，电路设计时考虑以下几点：

- MAX16065/MAX16066需要从中等电压总线供电或由辅助电源供电，可以在电路板电源断电后继续编程。利用“或”逻辑二极管实现电源连接，电源通过可编程连接器提供。
- SMBus或JATG总线不能通过供电电压摆幅受控于MAX16065/MAX16066的总线复用器连接。如果器件需要通过板上μP控制，考虑将μP连接到一路总线(例如SMBus)，并利用另一总线进行在电路编程。
- MAX16065/MAX16066的EN_OUT_输出在设置之前为高阻，要防止出现不希望的电路状态。必要时，可以连接下拉电阻防止电源开启。

维持故障状态下的供电

发生电路掉电故障时，需要在一定时间内维持MAX16065/MAX16066的供电，以确保完成闪存故障记录。所需要的时间周期取决于故障控制寄存器(r6Dh[1:0])的设置，如表33所示。

对于没有提供不间断电源的应用，发生故障期间可以利用电源V_{IN}和V_{CC}之间放置的二极管和大电容维持关断状态下的供电(图17)。电容值取决于V_{IN}以及需要支持的供电时间t_{FAULT_SAVE}。利用下式计算电容值：

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

表33. 最大写时间

r6Dh[1:0] VALUE	DESCRIPTION	MAXIMUM WRITE TIME (ms)
00	Save flags and ADC readings	244
01	Save flags	77
10	Save ADC readings	153
11	Do not save anything	—

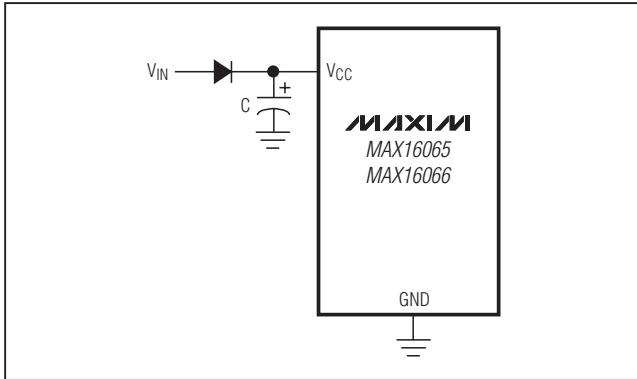


图17. 发生故障期间维持关断状态下的供电电路

$$C = (t_{\text{FAULT_SAVE}} \times I_{\text{CC}}(\text{MAX})) / (V_{\text{IN}} - V_{\text{DIODE}} - V_{\text{UVLO}})$$

其中，电容单位是法拉， $t_{\text{FAULT_SAVE}}$ 的单位为秒； $I_{\text{CC}}(\text{MAX})$ 为14mA； V_{DIODE} 为二极管压降，且 V_{UVLO} 为2.7V。例如，对于14V的 V_{IN} ，0.7V的二极管压降和153ms的 $t_{\text{FAULT_SAVE}}$ ，需要的最小电容是202 μF 。

驱动高边MOSFET开关

MAX16065/MAX16066的8路可编程输出(EN_OUT1-EN_OUT8)可以配置为电荷泵输出，可以驱动串联n沟道MOSFET的栅极。以这种方式配置时，这些输出可以作为简单的功率开关，接通电源电压。利用下式近似计算摆率SR：

$$SR = I_{\text{CP}} / (C_{\text{GATE}} + C_{\text{EXT}})$$

其中， I_{CP} 为4 μA （典型值）电荷泵源出电流， C_{GATE} 是MOSFET的栅极电容， C_{EXT} 是连接在栅极和地之间的电容。如果实际应用中需要控制8个以上的串联MOSFET，可以在配置为低电平有效的漏极开路输出上连接额外的p沟道串联MOSFET（图18）。在MOSFET的栅极和源极之间连接一个

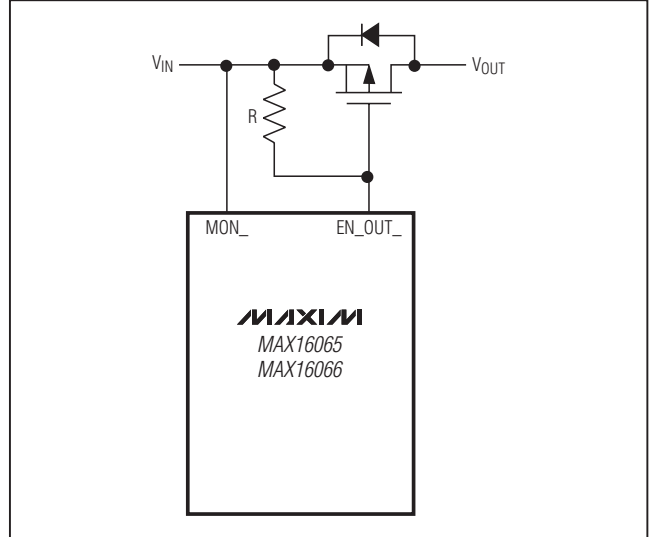


图18. p沟道串联MOSFET的连接

上拉电阻，确保不会超过MAX16065/MAX16066的绝对最大额定值。

配置器件

提供评估板和图形用户界面(GUI)，可用来进行该器件的定制配置。配置信息请参考MAX16065/MAX16066评估板。

多个MAX16065/MAX16066级联

多个MAX16065/MAX16066可级联使用，以便扩充排序和监测控制的电源数量。根据所需状态不同可提供多种器件级联方式。通常，有以下几种：

- 将每个器件的GPIO_配置为EXTFAULT（漏极开路），通过一个上拉电阻在外部将它们连接在一起。将寄存器位r72h[5]和r6Dh[2]置‘1’，所有故障状态将在器件之间传输。如果一个器件出现了关键故障，EXTFAULT将置位，所有级联器件将触发非易失故障记录，并记录所有系统电压的瞬态值。
- 将漏极开路的RESET复位输出连接在一起，以便获得主机系统复位信号。
- 将所有EN输入连接在一起，用于主机使能信号。既然每个级联器件的内部时序不同步，则在不同器件放置于同一时隙的EN_OUT_将不会按照所要求的顺序输出，即便其排序延时相同。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

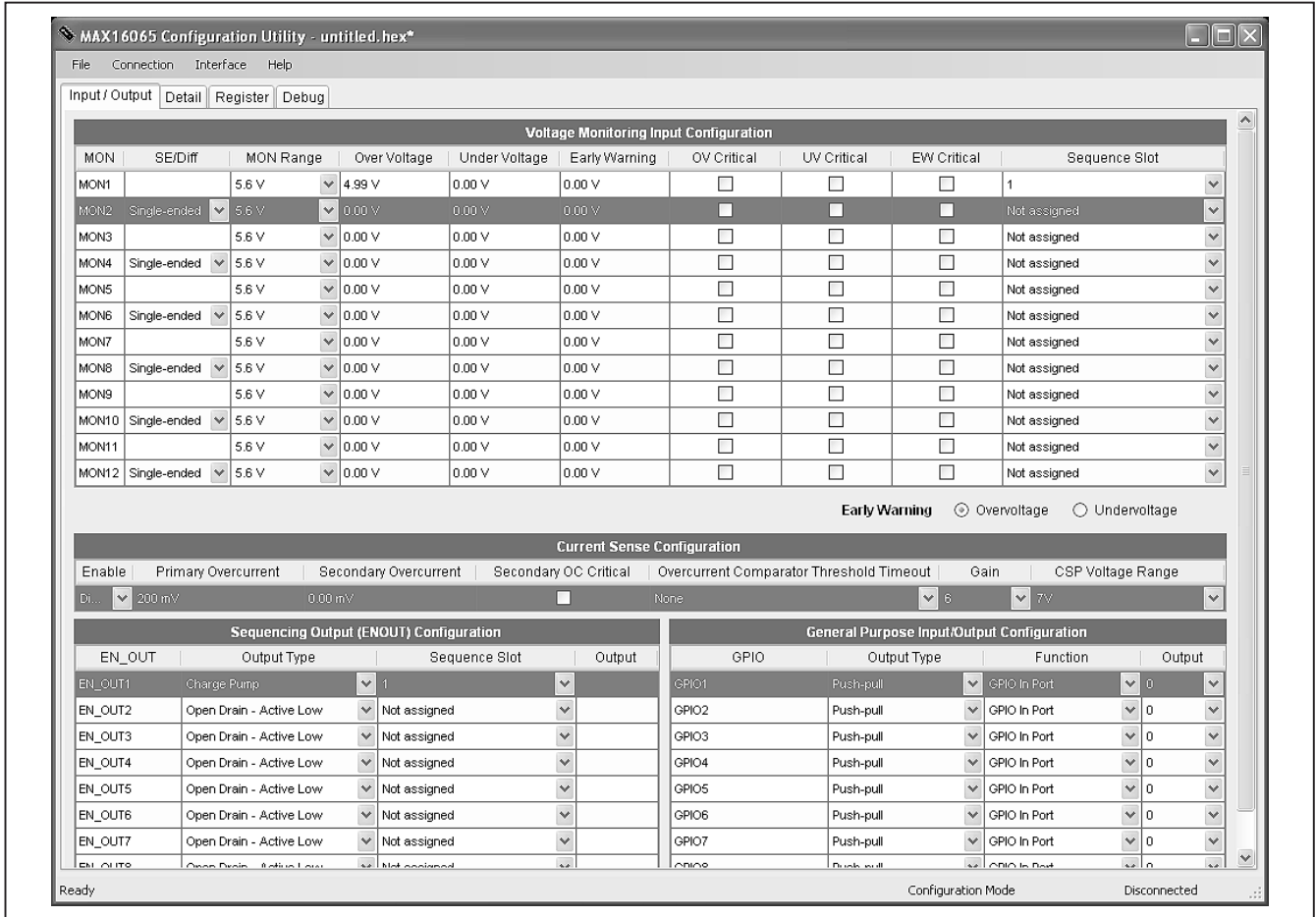


图19. 图形用户界面屏幕截图

- 考虑采用外部μP控制EN输入或级联器件的软件使能位，所监测的RESET复位输出作为电源就绪信号。
- 需要管理更多数量的电源电压时，可分级级联MAX16065/MAX16066；利用一个主机器件的EN_OUT_输出控制多个从机器件的EN输入实现。

不使用排序器时的电源控制

EN_OUT_配置为GPIO_可通过μP手动控制电源，而无需通过排序时隙系统。这种控制方式下的电源输出可通过配置为“仅监测(主排序)”或“仅监测(次级排序)”的MON_输入进行检测(参见排序时监测输入部分)。为监测电源的关键故障，

μP需要在开启EN_OUT_输出后手动设置r6Eh至r72h中的关键故障使能位，并在关断EN_OUT_输出之前手动清除关键故障使能位。

采用差分输入监测电流

MAX16065/MAX16066可利用专用的检流放大器以及配置为差分模式的6对输入监测多达7路电流，差分输入对的精度受限于电压范围和10位转换。每个输入对利用奇数标记MON_输入和偶数标记MON_输入相组合方式，以便监测奇数标记MON_输入的对地电压以及两路MON_输入之间的电压差。这种方式下，一对输入即可监测电源电压和电流。偶数标记MON_输入的过压门限可用作过流标志。

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

图20提供了一对MON_输入连接检流电阻的方式，用于监测电流和电压。

为了获得最佳精度，将偶数标记MON_电压范围设置为1.4V。因为ADC转换结果为10位，则监测精度为 $1.4V/1024 = 1.4mV$ 。对于更加精确的电流测量，可以使用较大的检流电阻。根据具体的应用要求折衷选择精度和检流电阻两端的压降。

布板和旁路

采用 $1\mu F$ 陶瓷电容分别将DBP和ABP旁路至GND，通过 $10\mu F$ 电容将 V_{CC} 旁路至地。避免在敏感的模拟区域(例如模拟供电输入回路或ABP的旁路电容接地等)出现数字电流返回通道。使用专用的模拟和数字地平面，电容应尽可能靠近器件放置。

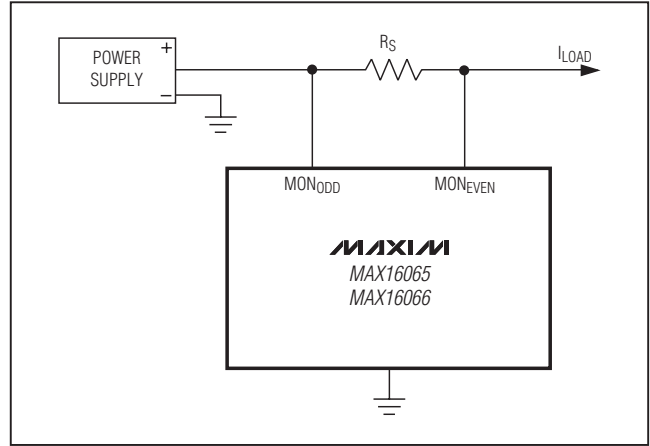


图20. 电流监测连接

MAX16065/MAX16066

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

寄存器

MAX16065/MAX16066

FLASH ADDRESS	REGISTER ADDRESS	READ/ WRITE	DESCRIPTION
ADC VALUES, FAULT REGISTERS, GPIO_s AS INPUT PORTS—NOT IN FLASH			
—	000	R	MON1 ADC output, MSBs
—	001	R	MON1 ADC output, LSBs
—	002	R	MON2 ADC output, MSBs
—	003	R	MON2 ADC output, LSBs
—	004	R	MON3 ADC output, MSBs
—	005	R	MON3 ADC output, LSBs
—	006	R	MON4 ADC output, MSBs
—	007	R	MON4 ADC output, LSBs
—	008	R	MON5 ADC output, MSBs
—	009	R	MON5 ADC output, LSBs
—	00A	R	MON6 ADC output, MSBs
—	00B	R	MON6 ADC output, LSBs
—	00C	R	MON7 ADC output, MSBs
—	00D	R	MON7 ADC output, LSBs
—	00E	R	MON8 ADC output, MSBs
—	00F	R	MON8 ADC output, LSBs
—	010	R	MON9 ADC output, MSBs
—	011	R	MON9 ADC output, LSBs
—	012	R	MON10 ADC output, MSBs
—	013	R	MON10 ADC output, LSBs
—	014	R	MON11 ADC output, MSBs
—	015	R	MON11 ADC output, LSBs
—	016	R	MON12 ADC output, MSBs
—	017	R	MON12 ADC output, LSBs
—	018	R	Current-sense ADC output
—	019	R	CSP ADC output, MSBs
—	01A	R	CSP ADC output, LSBs
—	01B	R/W	Fault register—failed line flags
—	01C	R/W	Fault register—failed line flags/overcurrent
—	01D	R	Failing slot during secondary sequence
—	01E	R	GPIO data in (read only)
—	01F	R	EN_OUT_ as GPIO data in (read only)
—	020	R/W	Flash status/reset output monitor
—	021	R	Current state of the FSM

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

寄存器(续)

MAX16065/MAX16066

FLASH ADDRESS	REGISTER ADDRESS	READ/ WRITE	DESCRIPTION
GPIO AND OUTPUT DEPENDENCIES/CONFIGURATIONS			
230	030	R/W	OUT configuration
231	031	R/W	OUT configuration
232	032	R/W	OUT configuration
233	033	R/W	Charge-pump configuration, bits
234	034	R/W	EN_OUT_ as GPIO data out
235	035	R/W	SMBALERT pin configuration
236	036	R/W	Fault1 dependencies
237	037	R/W	Fault1 dependencies
238	038	R/W	Fault2 dependencies
239	039	R/W	Fault2 dependencies
23A	03A	R/W	Fault1/Fault2 secondary overcurrent dependencies
23B	03B	R/W	RESET output configuration
23C	03C	R/W	RESET output dependencies
23D	03D	R/W	RESET output dependencies
23E	03E	R/W	GPIO data out
23F	03F	R/W	GPIO configuration
240	040	R/W	GPIO configuration
241	041	R/W	GPIO configuration
242	042	R/W	GPIO push-pull/open drain
ADC—CONVERSIONS			
243	043	R/W	ADCs voltage ranges—MON_ monitoring
244	044	R/W	ADCs voltage ranges—MON_ monitoring
245	045	R/W	ADCs voltage ranges—MON_ monitoring
246	046	R/W	Differential pairs enables
247	047	R/W	Current-sense gain-setting (CSP, HV, or LV)
INPUT THRESHOLDS			
248	048	R/W	MON1 secondary selectable UV/OV
249	049	R/W	MON1 primary OV
24A	04A	R/W	MON1 primary UV
24B	04B	R/W	MON2 secondary selectable UV/OV
24C	04C	R/W	MON2 primary OV
24D	04D	R/W	MON2 primary UV
24E	04E	R/W	MON3 secondary selectable UV/OV
24F	04F	R/W	MON3 primary OV
250	050	R/W	MON3 primary UV
251	051	R/W	MON4 secondary selectable UV/OV
252	052	R/W	MON4 primary OV
253	053	R/W	MON4 primary UV

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

寄存器(续)

FLASH ADDRESS	REGISTER ADDRESS	READ/ WRITE	DESCRIPTION
254	054	R/W	MON5 secondary selectable UV/OV
255	055	R/W	MON5 primary OV
256	056	R/W	MON5 primary UV
257	057	R/W	MON6 secondary selectable UV/OV
258	058	R/W	MON6 primary OV
259	059	R/W	MON6 primary UV
25A	05A	R/W	MON7 secondary selectable UV/OV
25B	05B	R/W	MON7 primary OV
25C	05C	R/W	MON7 primary UV
25D	05D	R/W	MON8 secondary selectable UV/OV
25E	05E	R/W	MON8 primary OV
25F	05F	R/W	MON8 primary UV
260	060	R/W	MON9 secondary selectable UV/OV
261	061	R/W	MON9 primary OV
262	062	R/W	MON9 primary UV
263	063	R/W	MON10 secondary selectable UV/OV
264	064	R/W	MON10 primary OV
265	065	R/W	MON10 primary UV
266	066	R/W	MON11 secondary selectable UV/OV
267	067	R/W	MON11 primary OV
268	068	R/W	MON11 primary UV
269	069	R/W	MON12 secondary selectable UV/OV
26A	06A	R/W	MON12 primary OV
26B	06B	R/W	MON12 primary UV
26C	06C	R/W	Secondary overcurrent threshold
FAULT SETUP			
26D	06D	R/W	Save after EXTFAULT fault control
26E	06E	R/W	Faults causing store in flash
26F	06F	R/W	Faults causing store in flash
270	070	R/W	Faults causing store in flash
271	071	R/W	Faults causing store in flash
272	072	R/W	Faults causing store in flash
TIMEOUTS			
273	073	R/W	Overcurrent debounce, watchdog mode, secondary threshold type, software enables
274	074	R/W	ADC fault deglitch/autoretry configuration
275	075	R/W	WDI toggle, power-up fault timer, reverse sequence
276	076	R/W	Watchdog reset output enable, watchdog timers
277	077	R/W	Sequence delay for Slot 0 and Slot 1

12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

寄存器(续)

MAX16065/MAX16066

FLASH ADDRESS	REGISTER ADDRESS	READ/ WRITE	DESCRIPTION
278	078	R/W	Sequence delay for Slot 2 and Slot 3
279	079	R/W	Sequence delay for Slot 4 and Slot 5
27A	07A	R/W	Sequence delay for Slot 6 and Slot 7
27B	07B	R/W	Sequence delay for Slot 8 and Slot 9
27C	07C	R/W	Sequence delay for Slot 10 and Slot 11
27D	07D	R/W	Primary sequence final slot, sequence delay for Slot 12
MISCELLANEOUS			
27E	07E	R/W	MON1/MON2 slot assignment
27F	07F	R/W	MON3/MON4 slot assignment
280	080	R/W	MON5/MON6 slot assignment
281	081	R/W	MON7/MON8 slot assignment
282	082	R/W	MON9/MON10 slot assignment
283	083	R/W	MON11/MON12 slot assignment
284	084	R/W	EN_OUT1/EN_OUT2 slot assignment
285	085	R/W	EN_OUT3/EN_OUT4 slot assignment
286	086	R/W	EN_OUT5/EN_OUT6 slot assignment
287	087	R/W	EN_OUT7/EN_OUT8 slot assignment
288	088	R/W	EN_OUT9/EN_OUT10 slot assignment
289	089	R/W	EN_OUT11/EN_OUT12 slot assignment
28A	08A	R/W	Customer use (version)
28B	08B	R/W	PEC enable/SMBus address
28C	08C	R/W	Lock bits
28D	08D	R	Revision code
NONVOLATILE FAULT LOG			
200	—	R/W	Sequence state
201	—	R/W	Fault flags, MON1–MON8
202	—	R/W	Fault flags, MON9–MON12, OC, $\overline{\text{EXTFAULT}}$
203	—	R/W	MON1 ADC output
204	—	R/W	MON2 ADC output
205	—	R/W	MON3 ADC output
206	—	R/W	MON4 ADC output
207	—	R/W	MON5 ADC output
208	—	R/W	MON6 ADC output
209	—	R/W	MON7 ADC output
20A	—	R/W	MON8 ADC output
20B	—	R/W	MON9 ADC output
20C	—	R/W	MON10 ADC output
20D	—	R/W	MON11 ADC output
20E	—	R/W	MON12 ADC output
20F	—	R/W	Current-sense ADC output

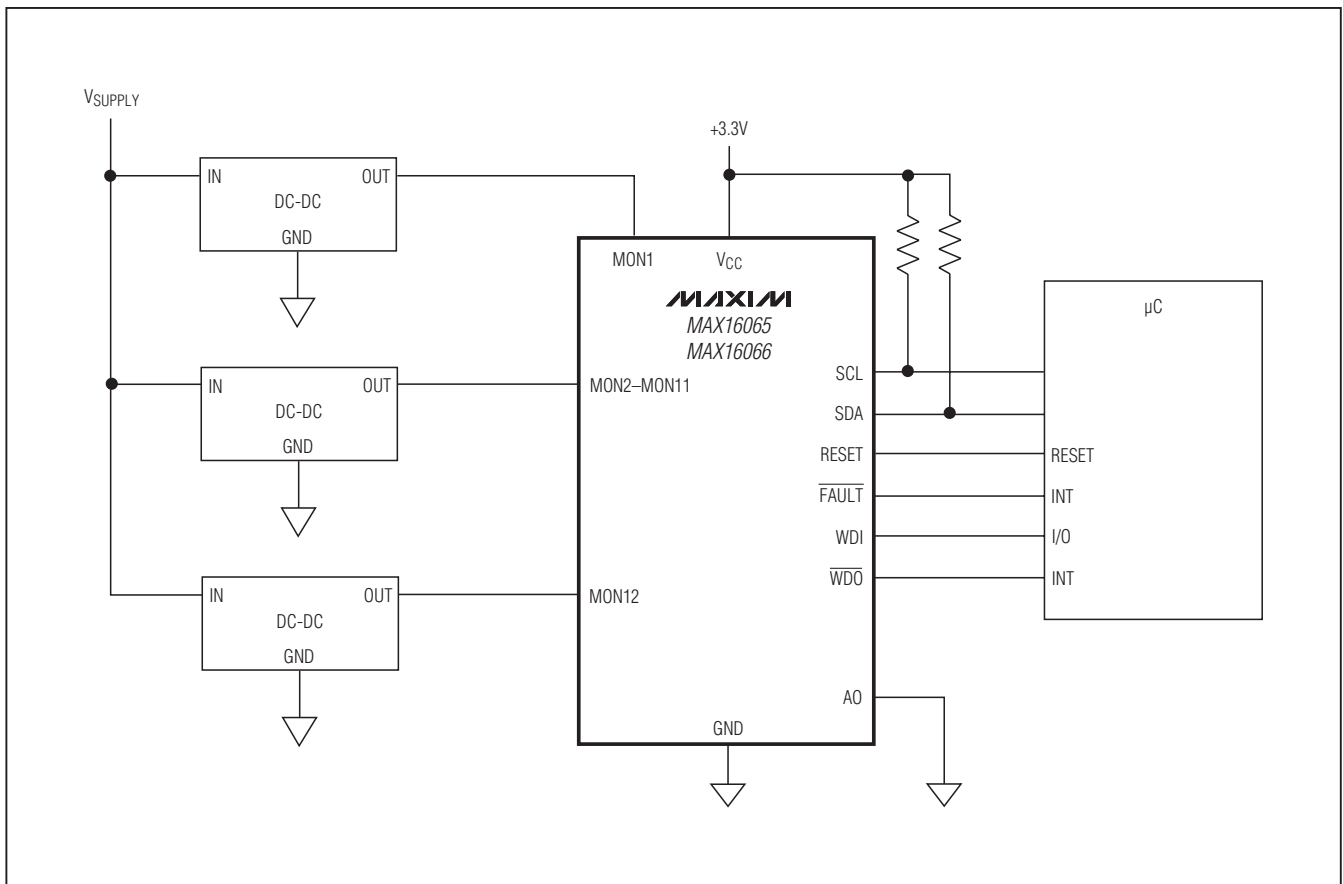
12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

寄存器(续)

USER FLASH			
300	39F	R/W	User flash
3A0	3AF	—	Reserved
3B0	3FF	R/W	User flash

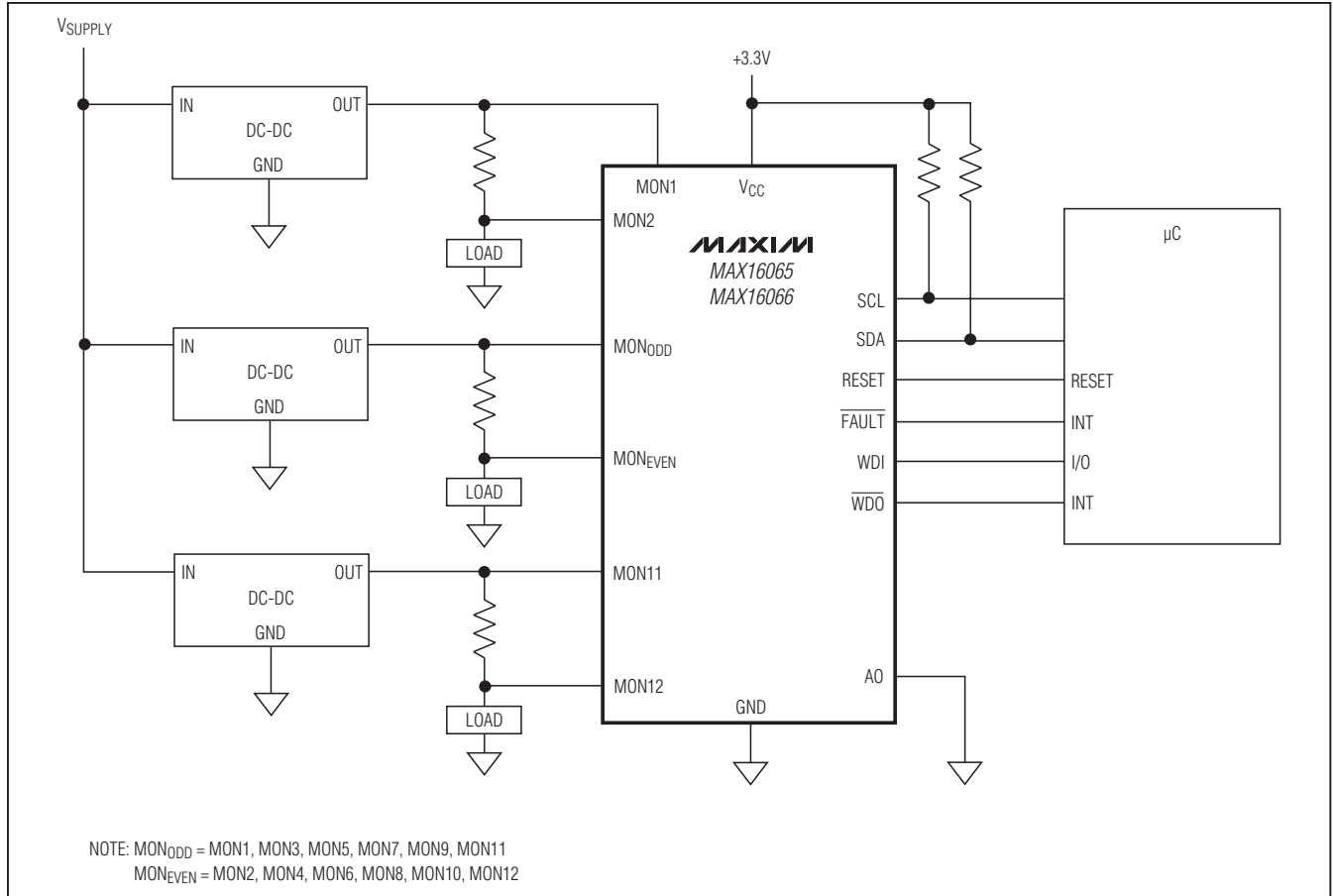
典型工作电路



12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

典型工作电路(续)

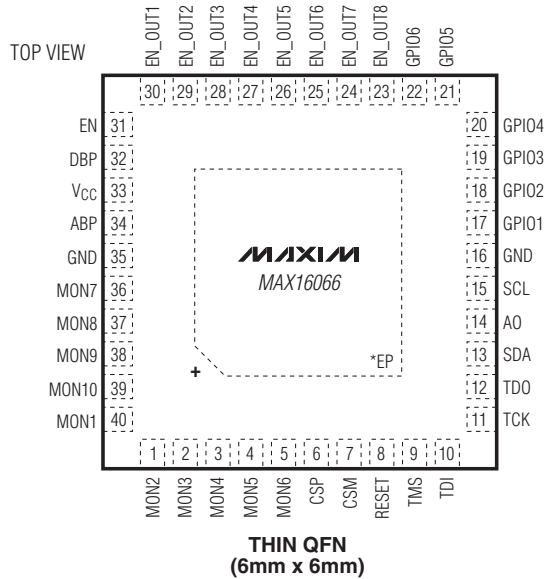
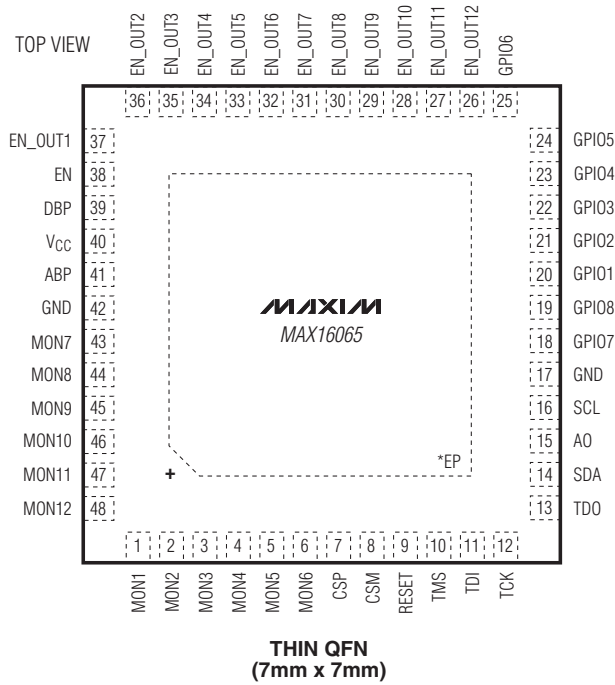
MAX16065/MAX16066



12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

MAX16065/MAX16066

引脚配置



12通道/8通道、闪存配置系统管理器， 提供非易失故障寄存器

芯片信息

PROCESS: BiCMOS

封装信息

如需最近的封装外形信息和焊盘布局，请查询
china.maxim-ic.com/packages。

封装类型	封装编码	文档编号
48 TQFN-EP	T4877-6	21-0144
40 TQFN-EP	T4066-5	21-0141

MAX16065/MAX16066

Maxim北京办事处

北京8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6211 5199

传真: 010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 61

© 2009 Maxim Integrated Products

Maxim是Maxim Integrated Products, Inc.的注册商标。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442