



I²C 端口扩展器，提供4路推挽输出和4路开漏 I/O

MAX7323

概述

特性

MAX7323 2线串口外设包括8个I/O端口，4个端口为推挽式输出，其它4个为漏极开路I/O。I/O口具有+6V过压保护，且与供电电压无关。

器件连续监视配置成输入的4个I/O口的状态变化(瞬态检测)，由漏极开路INT输出指示状态的变化。锁存中断能够实现瞬态变化的检测。当随后通过串行接口访问MAX7323时，任何待处理中断均被清除。

4路推挽式和4路开漏式输出额定吸收电流为20mA，可驱动LED。

RST输入可将串行接口清零，终止任何与MAX7323的I²C通信。

MAX7323具有两个4电平逻辑的地址输入端，支持16个I²C从地址。从地址还能设置I/O口的上电状态，并以2个端口为一组使能或禁止输入端口的40kΩ内部上拉电阻。

MAX7323是引脚兼容的端口扩展器系列产品之一，该系列产品提供可选的输入端口、开漏I/O和推挽式输出口(参见表1)。

MAX7323提供16引脚QSOP和16引脚TQFN封装，工作于汽车级温度范围(-40°C至+125°C)。

- ◆ 400kHz、I²C串行接口
- ◆ +1.71V至+5.5V工作电压
- ◆ 4路推挽式输出，额定吸入电流为20mA
- ◆ 4个漏极开路I/O，额定吸入电流为20mA
- ◆ 4个I/O口具有+6V过压保护
- ◆ 锁存瞬态变化，允许在读操作之间进行检测
- ◆ 输入发生变化时产生INT中断
- ◆ 通过AD0和AD2输入选择16个从地址
- ◆ 低待机电流：0.6μA (典型值)
- ◆ -40°C至+125°C工作温度范围

订购信息

PART	TEMP RANGE	PIN-PACKAGE	TOP MARK	PKG CODE
MAX7323AEE+	-40°C to +125°C	16 QSOP	—	E16-4
MAX7323ATE+	-40°C to +125°C	16 TQFN-EP* 3mm x 3mm	ADE	T1633-4

+表示无铅封装。
*EP = 裸焊盘。

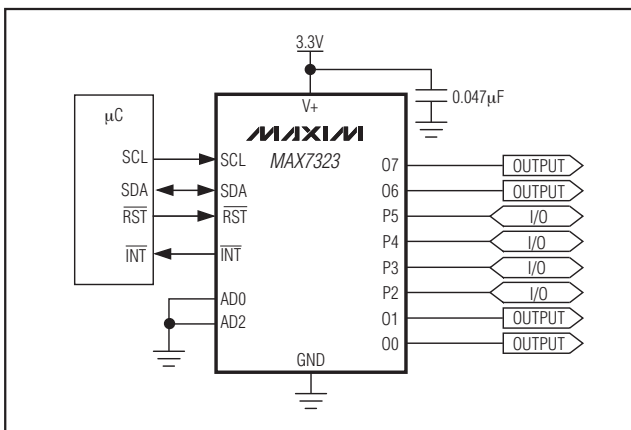
应用

- | | |
|---------|-------|
| 蜂窝电话 | 笔记本电脑 |
| SAN/NAS | RAID |
| 服务器 | 汽车电子 |

选型指南

PART	INPUTS	INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS
MAX7319	8	Yes	—	—
MAX7320	—	—	—	8
MAX7321	Up to 8	—	Up to 8	—
MAX7322	4	Yes	—	4
MAX7323	Up to 4	—	Up to 4	4
MAX7328	Up to 8	—	Up to 8	—
MAX7329	Up to 8	—	Up to 8	—

典型应用电路



引脚配置及功能框图在数据资料的最后给出。



I²C 端口扩展器，提供4路推挽输出和4路开漏I/O

MAX7323

ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND.)

Supply Voltage V+	-0.3V to +6V
SCL, SDA, AD0, AD2, $\overline{\text{RST}}$, INT, P2-P5	-0.3V to +6V
O0, O1, O6, O7	-0.3 to (V+ + 0.3V)
O0, O1, O6, O7 Output Current	±25mA
P2-P5 Sink Current	±25mA
SDA Sink Current	10mA
INT Sink Current	10mA
Total V+ Current	50mA

Total GND Current	100mA
Continuous Power Dissipation (T _A = +70°C)	
16-Pin QSOP (derate 8.3mW/°C above +70°C)	667mW
16-Pin TQFN (derate 15.6mW/°C above +70°C)	1250mW
Operating Temperature Range	-40°C to +125°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V+ = +1.71V to +5.5V, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at V+ = +3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage	V+		1.71		5.50	V
Power-On Reset Voltage	V _{POR}	V+ falling			1.6	V
Standby Current (Interface Idle)	I _{STB}	SCL and SDA and other digital inputs at V+		0.6	1.5	μA
Supply Current (Interface Running)	I+	f _{SCL} = 400kHz; other digital inputs at V+		23	55	μA
Input High Voltage SDA, SCL, AD0, AD2, $\overline{\text{RST}}$, P2-P5	V _{IH}	V+ ≤ 1.8V V+ ≥ 1.8	0.8 x V+			V
Input Low Voltage SDA, SCL, AD0, AD2, $\overline{\text{RST}}$, P2-P5	V _{IL}	V+ ≤ 1.8V V+ ≥ 1.8V			0.2 x V+ 0.3 x V+	V
Input Leakage Current SDA, SCL, AD0, AD2, $\overline{\text{RST}}$, P2-P5	I _{IH} , I _{IL}	SDA, SCL, AD0, AD2, $\overline{\text{RST}}$, P2-P5 at V+ or GND, internal pullup disabled	-0.2		+0.2	μA
Input Capacitance SDA, SCL, AD0, AD2, $\overline{\text{RST}}$, P2-P5				10		pF
Output Low Voltage O0, O1, O6, O7, P2-P5	V _{OL}	V+ = +1.71V, I _{SINK} = 5mA V+ = +2.5V, I _{SINK} = 10mA V+ = +3.3V, I _{SINK} = 15mA V+ = +5V, I _{SINK} = 20mA		105 131 154 160	180 240 290 310	mV
Output High Voltage O0, O1, O6, O7	V _{OH}	V+ = +1.71V, I _{SOURCE} = 2mA V+ = +2.5V, I _{SOURCE} = 5mA V+ = +3.3V, I _{SOURCE} = 5mA V+ = +5V, I _{SOURCE} = 10mA	V+ - 250 V+ - 360 V+ - 260 V+ - 350	V+ - 30 V+ - 70 V+ - 100 V+ - 120		mV
Output Low Voltage SDA	V _{OLSDA}	I _{SINK} = 6mA			250	mV
Output Low Voltage INT	V _{OLINT}	I _{SINK} = 5mA		130	250	mV
Port Input Pullup Resistor	R _{PU}		25	40	55	kΩ

I²C 端口扩展器，提供4路推挽输出和 4路开漏I/O

MAX7323

PORT AND INTERRUPT $\overline{\text{INT}}$ TIMING CHARACTERISTICS

(V₊ = +1.71V to +5.5V, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at V₊ = +3.3V, T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Port Output Data Valid	t _{PPV}	C _L ≤ 100pF			4	μs
Port Input Setup Time	t _{PSU}	C _L ≤ 100pF	0			μs
Port Input Hold Time	t _{PH}	C _L ≤ 100pF	4			μs
$\overline{\text{INT}}$ Input Data Valid Time	t _{IV}	C _L ≤ 100pF			4	μs
$\overline{\text{INT}}$ Reset Delay Time from STOP	t _{IP}	C _L ≤ 100pF			4	μs
$\overline{\text{INT}}$ Reset Delay Time from Acknowledge	t _{IR}	C _L ≤ 100pF			4	μs

TIMING CHARACTERISTICS

(V₊ = +1.71V to +5.5V, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at V₊ = +3.3V, T_A = +25°C.) (Note 1)

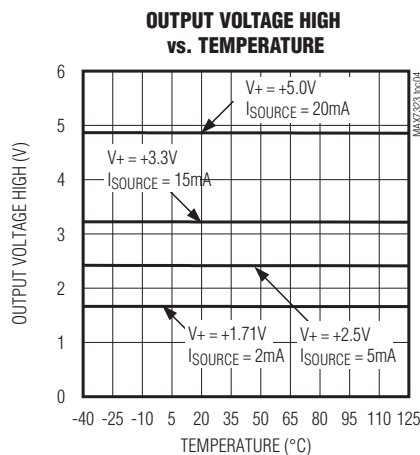
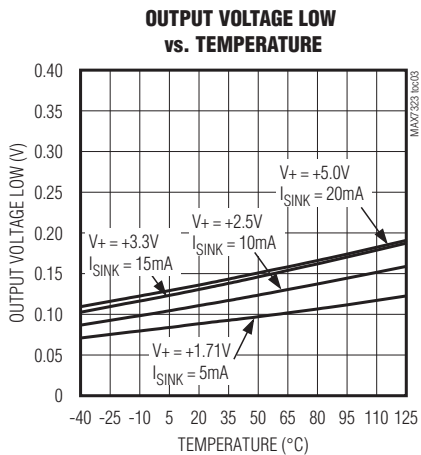
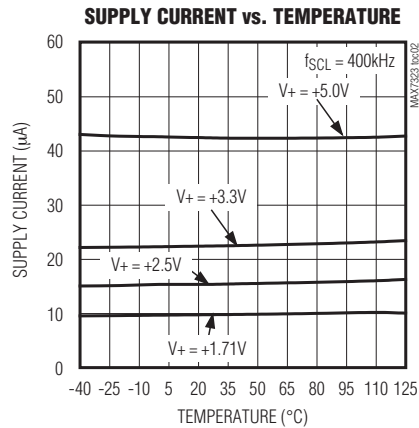
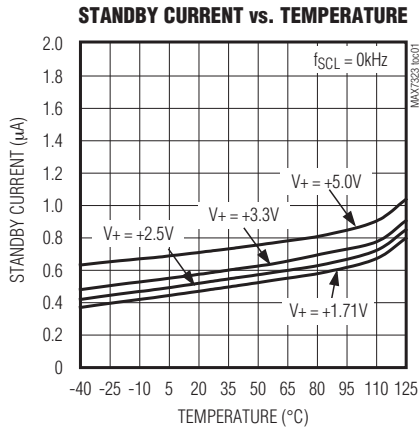
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Serial-Clock Frequency	f _{SCL}				400	kHz
Bus Free Time Between a STOP and a START Condition	t _{BUF}		1.3			μs
Hold Time (Repeated) START Condition	t _{HD, STA}		0.6			μs
Repeated START Condition Setup Time	t _{SU, STA}		0.6			μs
STOP Condition Setup Time	t _{SU, STO}		0.6			μs
Data Hold Time	t _{HD, DAT}	(Note 2)			0.9	μs
Data Setup Time	t _{SU, DAT}		100			ns
SCL Clock Low Period	t _{LOW}		1.3			μs
SCL Clock High Period	t _{HIGH}		0.7			μs
Rise Time of Both SDA and SCL Signals, Receiving	t _R	(Notes 3, 4)		20 + 0.1C _b	300	ns
Fall Time of Both SDA and SCL Signals, Receiving	t _F	(Notes 3, 4)		20 + 0.1C _b	300	ns
Fall Time of SDA, Transmitting	t _{F, TX}	(Notes 3, 4)		20 + 0.1C _b	250	ns
Pulse Width of Spike Suppressed	t _{SP}	(Note 5)		50		ns
Capacitive Load for Each Bus Line	C _b	(Note 3)			400	pF
$\overline{\text{RST}}$ Pulse Width	t _w		500			ns
$\overline{\text{RST}}$ Rising to START Condition Setup Time	t _{TRST}		1			μs

Note 1: All parameters tested at T_A = +25°C. Specifications over temperature are guaranteed by design.**Note 2:** A master device must provide a hold time of at least 300ns for the SDA signal (referred to V_{IL} of the SCL signal) in order to bridge the undefined region of SCL's falling edge.**Note 3:** Guaranteed by design.**Note 4:** C_b = total capacitance of one bus line in pF. t_R and t_F measured between 0.3 × V₊ and 0.7 × V₊ with I_{SINK} ≤ 6mA.**Note 5:** Input filters on the SDA and SCL inputs suppress noise spikes less than 50ns.

I²C 端口扩展器，提供4路推挽输出和4路开漏 I/O

典型工作特性

(T_A = +25°C, unless otherwise noted.)



引脚说明

引脚		名称	功能
QSOP	TQFN		
1, 3	15, 1	AD0, AD2	地址输入端。通过AD0和AD2选择器件的从地址，AD0和AD2可以连接到GND、V+、SCL或SDA，提供四种逻辑组合(见表3)。
2	16	$\overline{\text{RST}}$	低电平有效复位输入，驱动 $\overline{\text{RST}}$ 为低时清除2线接口。
4, 5, 11, 12	2, 3, 9, 10	O0, O1, O6, O7	输出端口，O0、O1、O6和O7为推挽式输出。
6, 7, 9, 10	4, 5, 7, 8	P2-P5	I/O口，P2至P5为漏极开路I/O，额定电压为+6V、额定电流为20mA。
8	6	GND	地。
13	11	$\overline{\text{INT}}$	中断输出， $\overline{\text{INT}}$ 是漏极开路输出。
14	12	SCL	I ² C兼容的串行时钟输入。
15	13	SDA	I ² C兼容的串行数据I/O。
16	14	V+	正电源，用至少0.047µF的陶瓷电容将V+旁路到GND。
—	EP	EP	裸焊盘，裸焊盘接GND。

I²C 端口扩展器，提供4路推挽输出和4路开漏I/O

MAX7323

详细说明

功能说明

MAX7319–MAX7329系列器件比较

MAX7319–MAX7323系列产品包含5种引脚兼容的8端口扩展器，每种器件针对不同的应用优化。MAX7328和MAX7329为工业标准器件。

MAX7324–MAX7327系列包括4种引脚兼容的16端口扩展器，集成了MAX7320的功能电路和MAX7319、MAX7321、MAX7322、MAX7323的功能之一。

MAX7323是通用端口扩展器，工作在+1.71V至+5.5V电源，提供4个推挽式输出端口，每端口具有额定20mA的吸电流和10mA的源出电流能力；4个漏极开路I/O端口具有额定20mA的吸电流能力。4个漏极开路输出具有+6V过压保护，与供电电压无关。

通过地址选择输入端AD2和AD0，可将MAX7323设定在16个I²C从地址(0x60至0x6F)的其中之一，并可通过高达400kHz的I²C串行接口访问。总线闭锁时，RST输入可清除串行接口，终止与MAX7323的任何串行通信。

表 1. MAX7319–MAX7329系列器件比较

PART	I ² C SLAVE ADDRESS	INPUTS	INPUT INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	APPLICATION
8-PORT EXPANDERS						
MAX7319	110xxxx	8	Yes	—	—	Input-only versions: 8 input ports with programmable latching transition detection interrupt and selectable pullups. Offers maximum versatility for automatic input monitoring. An interrupt mask selects which inputs cause an interrupt on transitions, and transition flags identify which inputs have changed (even momentarily) since the ports were last read.
MAX7320	101xxxx	—	—	—	8	Output-only versions: 8 push-pull outputs with selectable power-up default levels. Push-pull outputs offer faster rise time than open-drain outputs, and require no pullup resistors.
MAX7321	110xxxx	Up to 8	—	Up to 8	—	I/O versions: 8 open-drain I/O ports with latching transition detection interrupt and selectable pullups. Open-drain outputs can level shift the logic-high state to a higher or lower voltage than V+ using external pullup resistors. Any port can be used as an input by setting the open-drain output to logic-high. Transition flags identify which inputs have changed (even momentarily) since the ports were last read.
MAX7322	110xxxx	4	Yes	—	4	4 input-only, 4 output-only versions: 4 input ports with programmable latching transition detection interrupt and selectable pullups; 4 push-pull outputs with selectable power-up default levels.

I²C端口扩展器，提供4路推挽输出和4路开漏I/O

MAX7323

表1. MAX7319–MAX7329系列器件比较(续)

PART	I ² C SLAVE ADDRESS	INPUTS	INPUT INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	APPLICATION
MAX7323	110xxxx	Up to 4	—	Up to 4	4	4 I/O, 4 output-only versions: 4 open-drain I/O ports with latching transition detection interrupt and selectable pullups. 4 push-pull outputs with selectable power-up default levels.
MAX7328 MAX7329	0100xxx 0111xxx	Up to 8	—	Up to 8	—	8 open-drain I/O ports with nonlatching transition detection interrupt and pullups on all ports. All ports power up as inputs (or logic-high outputs). Any port can be used as an input by setting the open-drain output to logic-high.
16-PORT EXPANDERS						
MAX7324	101xxxx and 110xxxx	8	Yes	—	8	Software equivalent to a MAX7320 plus a MAX7319.
MAX7325		Up to 8	—	Up to 8	8	Software equivalent to a MAX7320 plus a MAX7321.
MAX7326		4	Yes	—	12	Software equivalent to a MAX7320 plus a MAX7322.
MAX7327		Up to 4	—	Up to 4	12	Software equivalent to a MAX7320 plus a MAX7323.

设置端口输出为高电平(对于漏极开路输出来说，逻辑高即为高阻态)可以将4个开漏端口配置为逻辑输入端。通过串口读取MAX7323时，将返回端口的实际逻辑电平。

4个端口具有带锁存的瞬态检测功能，器件连续监测所有输入端口的状态变化。输入端口的变化将4个标志位中的1个置位，以便区分发生变化的输入端口。随后的MAX7323读操作或写操作将清除所有标志位。

锁存中断输出， \overline{INT} ，自动标记用作输入的I/O口的逻辑变化。当随后通过串行接口访问MAX7323时将解除中断输出 \overline{INT} 和所有瞬变标记。

通过地址设置输入AD0和AD2可选择V+的内部上拉电阻。输入端口的上拉以2个为一组进行使能控制(见表3)。

利用从地址选择确保作为输入的I/O在上电时为逻辑高电平，内部上拉使能的I/O口其默认状态为逻辑高电平输出；内部上拉禁止的I/O口其默认状态为逻辑低电平输出。输出端口的上电逻辑电平由地址选择输入AD0、AD2设置。上电时，端口以2个为一组设置在默认的逻辑高电平或逻辑低电平(见表3)。

初始上电

上电时，瞬变检测逻辑复位，并解除 \overline{INT} 。中断屏蔽寄存器置为0x3C，当4个输入端口发生瞬变时使能中断输出。瞬态标记清零表示没有发生数据变化。上电时，可通过I²C从地址选择输入端AD0和AD2设置4个推挽式输出端口的上电默认状态(表3)。

上电复位

MAX7323集成了上电复位(POR)电路，上电时可确保所有寄存器复位到已知状态。当V+上升到V_{POR}(1.6V，最大值)以上时，POR电路释放寄存器和2线接口，开始正常工作。当V+跌落到V_{POR}以下时，MAX7323将所有端口复位到POR默认值(表3)。

\overline{RST} 输入

低电平有效的 \overline{RST} 输入可禁止任何与MAX7323相关的I²C通信，强制MAX7323进入I²C STOP状态。复位操作不会清除中断输出(\overline{INT})。

待机模式

当串行接口空闲时，MAX7323自动进入待机模式，消耗最小的电源电流。

I²C 端口扩展器，提供4路推挽输出和4路开漏I/O

MAX7323

表2. 8端口扩展器系列产品的读、写操作

PART	I ² C SLAVE ADDRESS	INPUTS	INTERRUPT MASK	OPEN-DRAIN OUTPUTS	PUSH-PULL OUTPUTS	I ² C DATA WRITE	I ² C DATA READ
MAX7319	110xxxx	8	Yes	—	—	<I7-I0 interrupt mask>	<I7-I0 port inputs> <I7-I0 transition flags>
MAX7320	101xxxx	—	—	—	8	<O7-O0 port outputs>	<O7-O0 port inputs>
MAX7321	110xxxx	Up to 8	—	Up to 8	—	<P7-P0 port outputs>	<P7-P0 port inputs> <P7-P0 transition flags>
MAX7322	110xxxx	4	Yes	—	4	<O7, O6 outputs, I5-I2 interrupt mask, O1, O0 outputs>	<O7, O6, I5-I2, O1, O0 port inputs> <O, 0, I5-I2 transition flags, 0, 0>
MAX7323	110xxxx	Up to 4	—	Up to 4	4	<port outputs>	<O7, O6, P5-P2, O1, O0 port inputs> <O, 0, P5-P2 transition flags, 0, 0>
MAX7328	0100xxx	Up to 8	—	Up to 8	—	<P7-P0 port outputs>	<P7-P0 port inputs>
MAX7329	0111xxx	Up to 8	—	Up to 8	—	<P7-P0 port outputs>	<P7-P0 port inputs>

从地址和输入上拉选择

地址输入AD0、AD2确定MAX7323的从地址，选择带上拉电阻的输入，设置输出端的默认状态。输入端口的上拉使能以2个端口为一组进行设置(表3)。MAX7319、MAX7321、MAX7322和MAX7323的从地址范围(110xxxx)与MAX7320(101xxxx)不同。

MAX7323的从地址由每次I²C传输决定，无论该传输是否是真正寻址MAX7323。MAX7323能在传输期间辨别出地址输入AD2和AD0是否连到SDA或SCL，而不是将逻辑电平固定在V+或GND。因此，在应用中可动态设置MAX7323的从地址，无需给器件重新上电。

初始上电过程中，在第一次I²C传输结束之前MAX7323无法完全对地址输入AD2和AD0进行解码，AD0和AD2最初连接在V+或GND。这一点十分重要，因为地址选择决定输出端口、I/O口的初始逻辑状态和是否使能上拉。当然，上电时，挂载在总线上每个器件(主机器件或从机器件)的I²C SDA和SCL总线接口均为高阻态，包括MAX7323。作为I²C标准接口器件必须满足这一要求。因此，连接在SDA或SCL的地址输入端AD2和AD0，在上电时通常接到

V+。上拉选择逻辑通过AD0确定是否使能端口P2和P3的上拉，设置O0和O1的初始逻辑状态；通过AD2选择是否使能端口P4和P5的上拉，设置O6和O7的初始逻辑状态。设置原则是：SDA或SCL的逻辑高电平选择上拉，默认逻辑状态设置为高电平；逻辑低电平则禁止上拉，默认逻辑状态设置为低电平(表3)。当SDA或SCL通过外部I²C总线上拉电阻上拉到V+时，其端口配置在标准I²C结构的上电状态。

有些情况下，上电时不能满足SDA = SCL = V+的假设——例如，上电期间，存在一个合法的总线动作。另外，如果SDA和SCL被上拉到一个与MAX7323电源不同的电压，或上拉电源的上升速度迟于MAX7323的供电电源，那么，SDA或SCL在上电时将被认为连接到GND。这种情况下，存在四种地址组合的可能，该组合通过将地址输入端AD2和AD0连接到V+或GND进行选择(如表3中的**粗体字**所示)。上电时应保证这些选择的正确性，而且不受SDA、SCL总线状态的影响。如果选用了其它12种地址组合的一种，须注意：在总线上出现第一次I²C传输之前(针对任何器件，不是仅对MAX7323)，可能出现不希望的上拉组合。

I²C 端口扩展器，提供4路推挽输出和4路开漏I/O

表3. MAX7323地址

PIN CONNECTION		DEVICE ADDRESS								OUTPUTS POWER-UP DEFAULT								40kΩ INPUT PULLUPS ENABLED							
AD2	AD0	A6	A5	A4	A3	A2	A1	A0	O7	O6	P5	P4	P3	P2	O1	O0	O7	O6	P5	P4	P3	P2	O1	O0	
SCL	GND	1	1	0	0	0	0	0	1	1	1	1	0	0	0	0	Pullups are not enabled for push-pull outputs.	Pullups are not enabled for push-pull outputs.	Y	Y	—	—	Pullups are not enabled for push-pull outputs.	Pullups are not enabled for push-pull outputs.	
SCL	V+	1	1	0	0	0	0	1	1	1	1	1	1	1	1	Y			Y	Y	Y				
SCL	SCL	1	1	0	0	0	1	0	1	1	1	1	1	1	1	Y			Y	Y	Y				
SCL	SDA	1	1	0	0	0	1	1	1	1	1	1	1	1	1	Y			Y	Y	Y				
SDA	GND	1	1	0	0	1	0	0	1	1	1	1	0	0	0	Y			Y	—	—				
SDA	V+	1	1	0	0	1	0	1	1	1	1	1	1	1	1	Y			Y	Y	Y				
SDA	SCL	1	1	0	0	1	1	0	1	1	1	1	1	1	1	Y			Y	Y	Y				
SDA	SDA	1	1	0	0	1	1	1	1	1	1	1	1	1	1	Y			Y	Y	Y				
GND	GND	1	1	0	1	0	0	0	0	0	0	0	0	0	0	—			—	—	—				
GND	V+	1	1	0	1	0	0	1	0	0	0	0	1	1	1	—			—	Y	Y				
GND	SCL	1	1	0	1	0	1	0	0	0	0	0	1	1	1	—			—	Y	Y				
GND	SDA	1	1	0	1	0	1	1	0	0	0	0	1	1	1	—			—	Y	Y				
V+	GND	1	1	0	1	1	0	0	1	1	1	1	0	0	0	Y			Y	—	—				
V+	V+	1	1	0	1	1	0	1	1	1	1	1	1	1	1	Y			Y	Y	Y				
V+	SCL	1	1	0	1	1	1	0	1	1	1	1	1	1	1	Y			Y	Y	Y				
V+	SDA	1	1	0	1	1	1	1	1	1	1	1	1	1	1	Y			Y	Y	Y				

I/O 端口输入

I/O 端口输入按照CMOS逻辑电平转换，该逻辑电平由扩展器的电源电压决定，且具有+6V的过压容限，与器件的电源电压无关。

I/O 端口输入瞬变检测

器件在最后一次通过串口访问扩展器的操作后，将连续监测所有4个配置成输入的I/O端口的变化。I/O口状态被存储在“瞬像”寄存器中，用于瞬态监测。“瞬像”存储值与实际输入连续地进行比较，若检测到任何端口发生变化，将触发INT指示端口状态发生变化。该端口的内部瞬变标志位置位。在每个MAX7323的I²C读、写操作的应答期间，对输入端口进行采样(由内部把数据锁存到“瞬像”寄存器)，同时清除原先的瞬变标志位。通过串行接口可读取之前的端口瞬变标志位，包含在2字节读序列的第2字节。

可以使用长读序列(多于2个字节)从扩展器中连续读取数据，不需要重新发送从地址。如果从扩展器中读取2个以上的字节，扩展器将重复地轮流返回输入端口数据和瞬变标记。每读取一对字节，输入将被重新采样、瞬变标志被重新复位。器件检测并报告发生在长读序列中的所有变化。

读操作过程中不会重复触发INT输出，以避免重复进入中断服务程序。一旦发生数据变化，将触发INT输出，INT触发将持续保持到STOP条件之后。STOP条件之前发生的数据变化不会重复触发INT。INT逻辑确保不会发生不必要的中断触发，当然，器件会检测并报告任何情况下发生的数据变化。

端口输出

向MAX7323写入1个字节可以同时设置4个推挽式输出和4个开漏I/O端口的输出电平。

I²C端口扩展器，提供4路推挽输出和4路开漏I/O

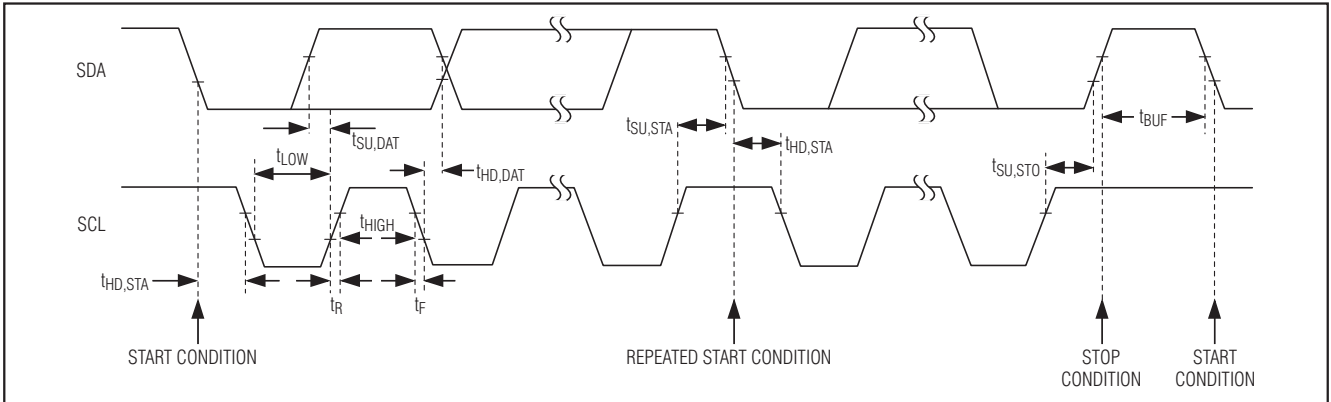


图1. 2线串口时序

串行接口 串口地址

MAX7323作为从机通过I²C接口发送和接收数据，利用串行数据线(SDA)和串行时钟线(SCL)实现主机与从机之间的双向通信。主机启动所有向MAX7323发送数据或从MAX7323接收数据的传输，并生成同步数据传输的SCL时钟(图1)。

SDA既可作为输入，也可作为漏极开路输出工作。SDA需要一个典型值为4.7kΩ的上拉电阻，SCL仅作为输入工作。如果2线接口上挂接了多个主机，或单主机系统中的主控制器具有漏极开路SCL输出，那么，SCL也需要一个典型值为4.7kΩ的上拉电阻。

每次传输过程包括：主机发送一个开始(START)条件，接下来发送MAX7323的7位从地址和R/ \bar{W} 位，1个或多个数据字节，最后发送停止(STOP)条件终止传输(图2)。

START和STOP条件

串行接口空闲时，SCL和SDA均保持高电平。主机通过发出START (S)条件指示传输开始，START条件是在SCL为高时、SDA由高至低的跳变产生的。主机完成与从机的通信时，主机发出STOP (P)条件，STOP条件是在SCL为高时、SDA由低至高的跳变产生的。之后，释放总线，以进行下一次传输(图2)。

位传输

每个时钟脉冲传输一个数据位。在SCL为高电平期间，SDA上的数据必须保持稳定(图3)。

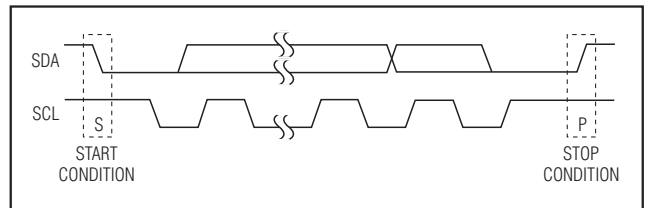


图2. START和STOP条件

应答

应答位是第9位，接收器件利用这一位作为收到每一数据字节的应答信号(图4)。有效传输每个字节需要9位。主机产生第9位时钟信号，接收器件在应答脉冲期间拉低SDA，这样时钟脉冲为高电平期间SDA为稳定的低电平。当主机向MAX7323发送数据时，MAX7323产生应答信号，因为MAX7323是接收器件。当MAX7323向主机发送数据时，主机产生应答信号，因为主机是接收设备。

从地址

MAX7323具有7位长的从地址(图5)，紧跟在7位从地址之后的第8位为R/ \bar{W} 位。它在写命令时为低电平；读命令时为高电平。

MAX7323从地址的第1位(A6)、第2位(A5)、第3位(A4)始终为1、1、0。把AD2和AD0连接到GND、V+、SDA或SCL，以选择从地址位A3、A2、A1和A0。MAX7323具有16种可能的从地址(表3)，允许在一条I²C总线上最多挂接16个MAX7323器件。

I²C 端口扩展器，提供 4 路推挽输出和 4 路开漏 I/O

访问 MAX7323

通过 I²C 端口访问 MAX7323，每当器件应答 I²C 从地址时，瞬变标记被清除，清除 $\overline{\text{INT}}$ 中断。

单字节读操作从 MAX7323 返回 4 个 I/O 口和 4 个输出口的状态(作为输入读回)。

2 字节读操作首先从 MAX7323 返回 4 个 I/O 口和 4 个输出口的状态(与单字节读操作相同)，随后是标志 4 个 I/O 口的 4 位瞬变标志位。

多字节读操作(I²C STOP 位之前有 2 个以上的字节)将重复地轮流返回端口数据和瞬变标志位。由于每次传输都重新采样端口数据，且每次均复位瞬变标志位，多字节读操作将不断返回端口的当前数据并识别 I/O 端口的任何变化。

如果在读过程中端口输入出现数据变化，那么，在 I²C STOP 位之后将重新触发 $\overline{\text{INT}}$ 。在单字节读操作或多字节读操作期间，MAX7323 不会产生另外一次中断。

在 I²C 应答期间(单字节读操作或 2 字节读操作时，对 I²C 从地址的应答)对端口数据采样。

向 MAX7323 写入单字节，设置 4 个漏极开路 I/O 口和 4 个推挽式输出的逻辑状态。

向 MAX7323 写入 2 个字节，第一个字节设置 4 个漏极开路 I/O 口和 4 个推挽式输出的逻辑状态；第二个字节设置 4 个漏极开路 I/O 口的中断屏蔽位。

从 MAX7323 读取数据

MAX7323 的读操作开始于主机发送 MAX7323 的从地址， $\text{R}/\overline{\text{W}}$ 位置为高电平。MAX7323 应答从地址，并在应答期间对端口进行采样。应答从地址期间，解除 $\overline{\text{INT}}$ 。

主机从 MAX7323 读取 1 或 2 个字节时，除最后一个字节外，主机在接收到每个字节时都将产生应答信号。

主机从 MAX7323 读取 1 个字节时，将随后发送 STOP 条件(图 6)。MAX7323 发送当前的端口数据，清除标记并复位

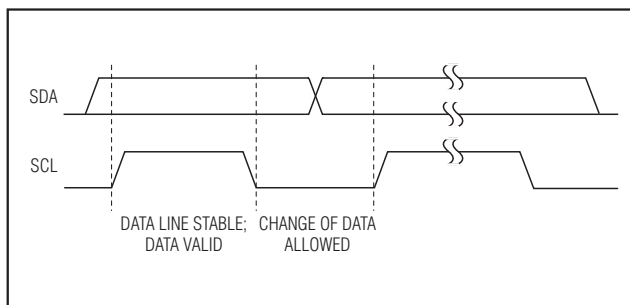


图 3. 位传输

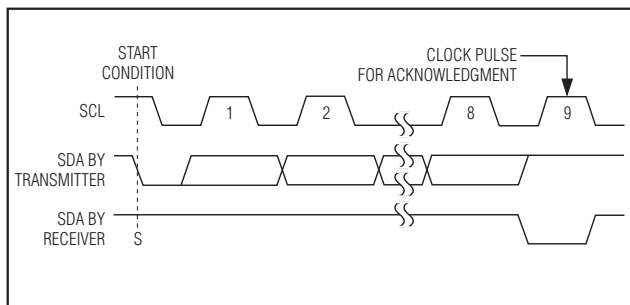


图 4. 应答

瞬变检测电路。应答从地址期间解除 $\overline{\text{INT}}$ 。新的“瞬像”数据是当前发送到主机的输入端口数据，因此，可检测到传输期间的任何输入端口的变化情况。出现 STOP 条件之前， $\overline{\text{INT}}$ 将始终保持高电平。

主机可以从 MAX7323 读取 2 个字节，然后发送 STOP 条件(图 7)。这种情况下，MAX7323 发送当前的端口数据，随后发送瞬变标记。然后清除标记并复位瞬变检测电路。从机应答期间 $\overline{\text{INT}}$ 置为高电平(没有上拉电阻时相当于高阻态)。新的“瞬像”数据是当前发送到主机的输入端口数据，因此，可检测到传输期间的任何输入端口的变化情况。出现 STOP 条件之前， $\overline{\text{INT}}$ 将始终保持高电平。

I²C 端口扩展器，提供4路推挽输出和4路开漏 I/O

MAX7323

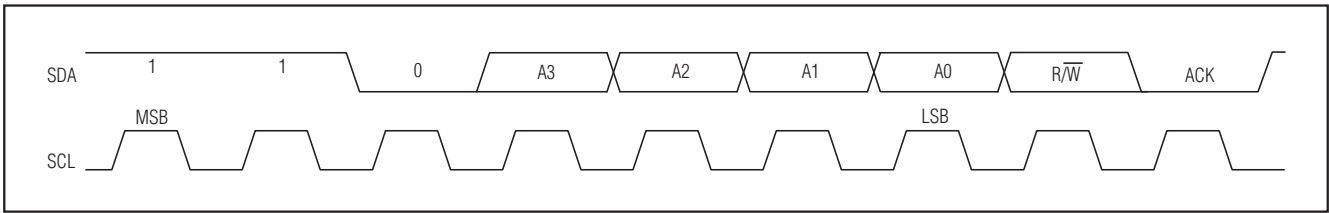


图5. 从地址

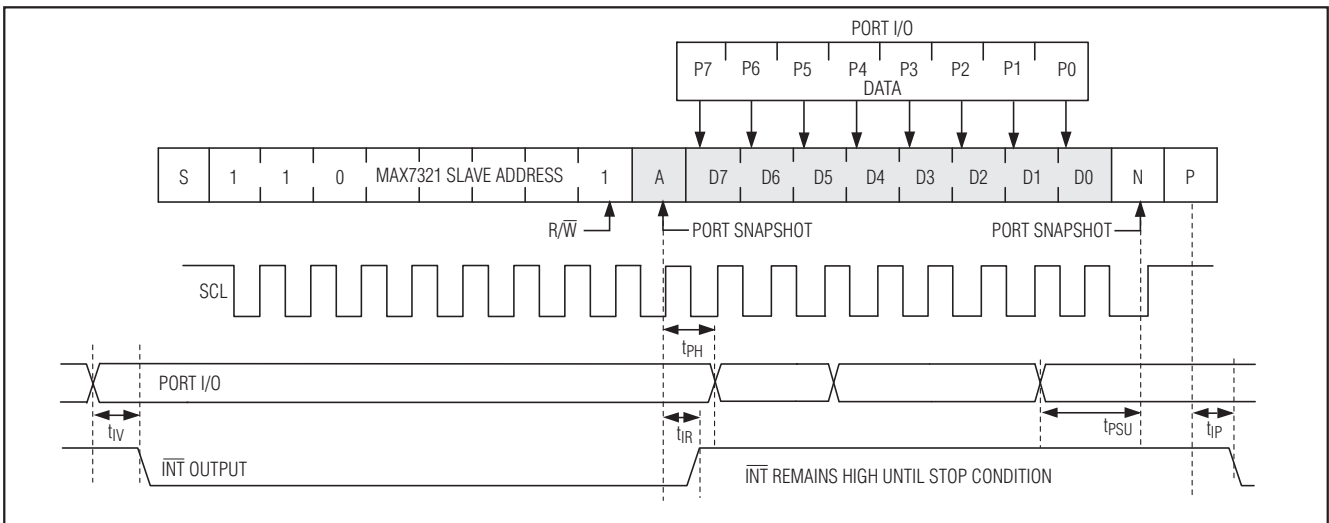


图6. 读MAX7323 (1个数据字节)

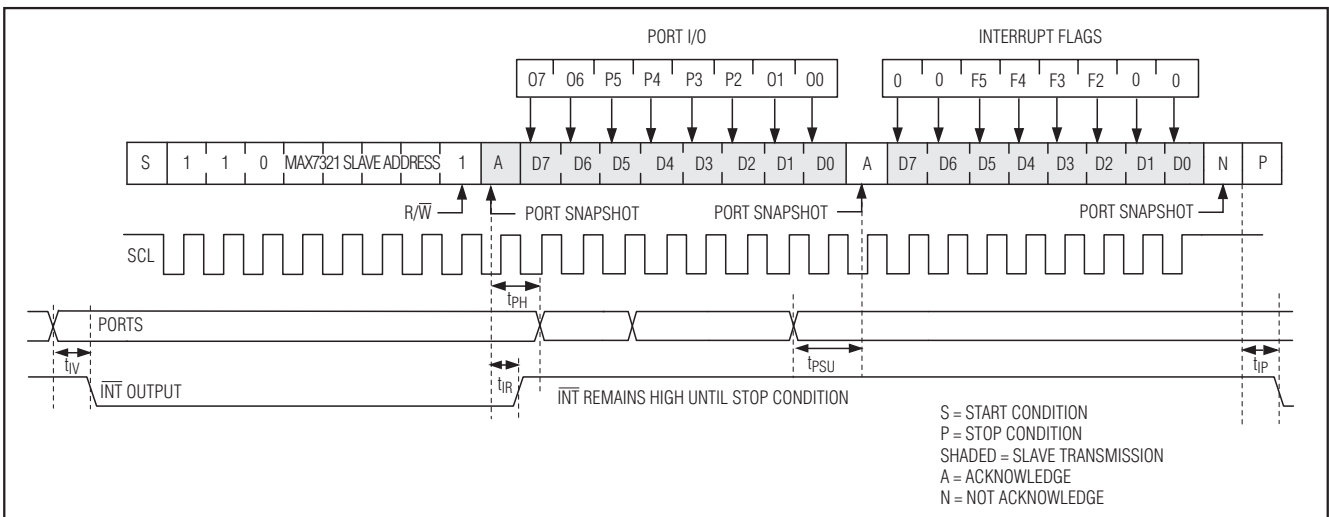


图7. 读MAX7323 (2个数据字节)

I²C 端口扩展器，提供4路推挽输出和4路开漏I/O

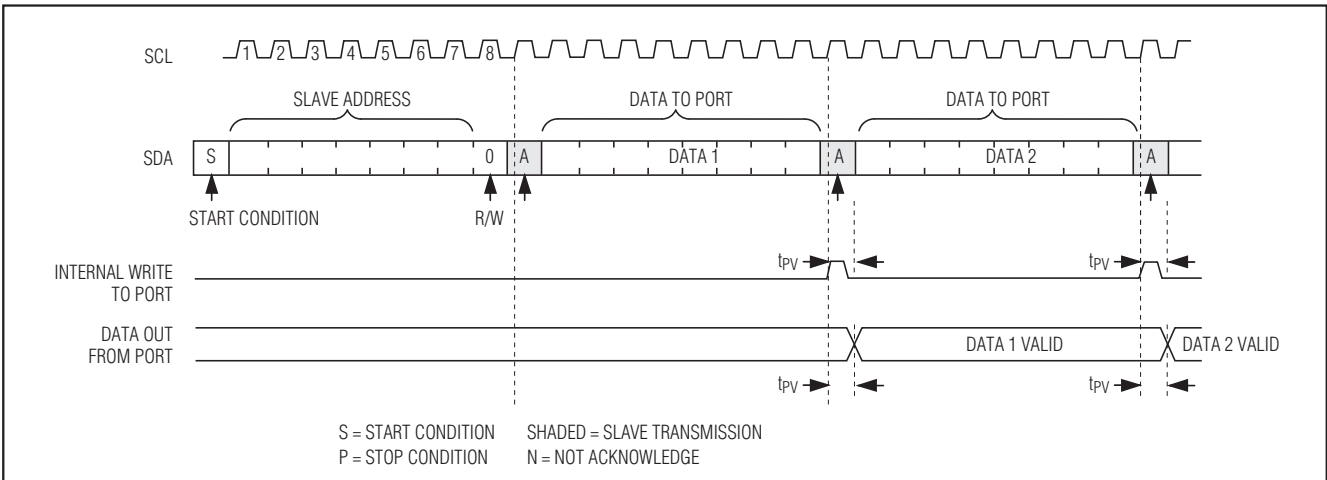


图8. 写MAX7323

向MAX7323写数据

MAX7323的写操作开始于主机发送MAX7323的从地址，且R/W位置低。MAX7323应答从地址，并在应答期间采样输入端口数据。应答从地址期间将INT置为高电平(没有上拉电阻时相当于高阻态)。随后，主机可以发送1个或多个数据字节。MAX7323应答这些后续的数据字节，并用每个新字节更新中断屏蔽寄存器，直到主机发出STOP条件(图8)。

应用信息

端口输入和I²C接口在较高或较低逻辑电平间的转换

MAX7323的SDA、SCL、AD0、AD2和RST、INT以及P2-P5均具有+6V过压保护，且与V+无关。这样，允许MAX7323工作在一个较低的电源电压下，例如+3.3V，而I²C接口和/或4个I/O端口可由较高的逻辑电平驱动，例如：+5V。

MAX7323也可以工作在较高的电源电压下，例如+3V，而I²C接口和/或P2-P5 4个I/O口均可由较低的逻辑电平驱动，例如：+2.5V。最小值为0.7 x V+的电压可以在任意输入端口触发一个逻辑高电平。例如，工作在+5V电源电压的MAX7323可能识别不出+3.3V的标称逻辑高电平。对输入

电平进行转换的解决方案之一是：由漏极开路输出驱动MAX7323的输入。使用连接到V+或更高电压的上拉电阻，以确保大于0.7 x V+的逻辑高电平电压。

输出端口电平转换

漏极开路输出架构允许电平转换到高于或低于MAX7323的电源电压，通过输出端口的外部上拉电阻将高阻态转换到正电源电压。上拉电阻可以连接到最高+6V的任何电压，选择适当的电阻确保逻辑低电平条件下的吸电流不会高于20mA。与CMOS输入接口时，选择220kΩ上拉电阻将是一个好的起点。选用较低的电阻可以提高噪声抑制能力，这种情况适用于对功耗要求不太严格或者是需要快速上升时间以驱动容性负载的应用。

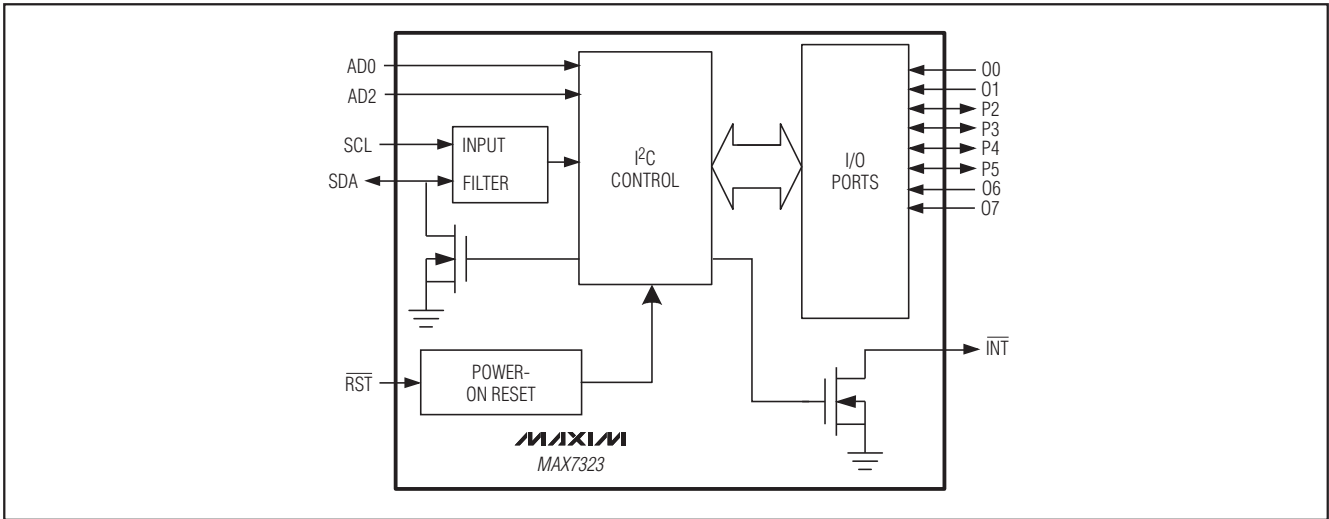
4个输出端口O0、O1、O6和O7与GND之间均连接了保护二极管(图9)。当端口驱动电压低于GND时，保护二极管将输出钳位到低于GND一个二极管导通压降的电压上。

P2-P5 4个I/O口都有一个可被使能或禁止的40kΩ(典型值)上拉电阻。当端口电压被驱动到V+以上时，上拉使能开关的体二极管导通，40kΩ上拉电阻使能。当MAX7323断电(V+ = 0)时，每个I/O口如同一个40kΩ电阻与二极管串联，连接到零电位。每个端口在任何情况下均具有+6V保护(图10)。

I²C 端口扩展器，提供4路推挽输出和4路开漏 I/O

功能框图

MAX7323



驱动LED负载

利用4个输出端口(O0、O1、O6或O7)驱动LED时，必须加合适的电阻与LED串联，以将LED电流限制在20mA以内。把LED的阴极连接到MAX7323端口，将LED的阳极通过串联限流电阻R_{LED}连接到V₊。设置端口输出低电平点亮LED。可以依照下列公式选择电阻：

$$R_{LED} = (V_{SUPPLY} - V_{LED} - V_{OL}) / I_{LED}$$

其中：

R_{LED}是与LED串联的电阻(Ω)。

V_{SUPPLY}是用于驱动LED的电源电压(V)。

V_{LED}是LED的正向电压(V)。

V_{OL}是当吸收I_{LED}电流时，MAX7323的低电平输出电压(V)。

I_{LED}是所要求的LED工作电流(A)。

例如，+5V电源供电、以10mA电流驱动一个2.2V红光LED时：

$$R_{LED} = (5 - 2.2 - 0.07) / 0.010 = 270\Omega$$

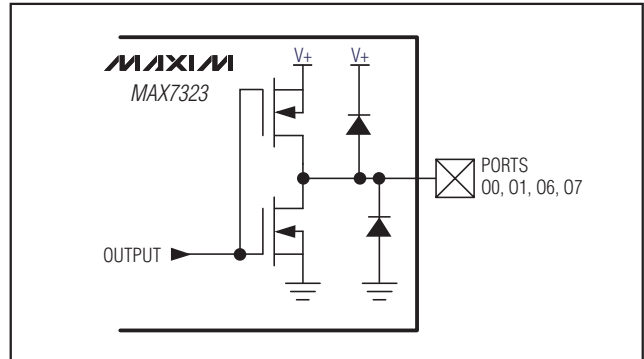


图9. MAX7323推挽式输出端口结构

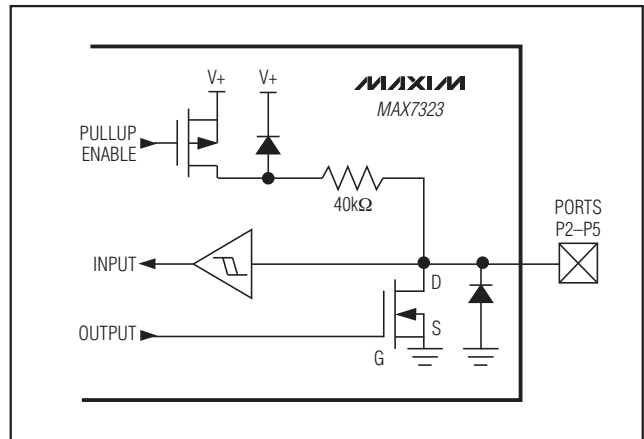


图10. MAX7323 I/O口结构

I²C 端口扩展器，提供 4 路推挽输出和 4 路开漏 I/O

驱动电流大于 20mA 的负载

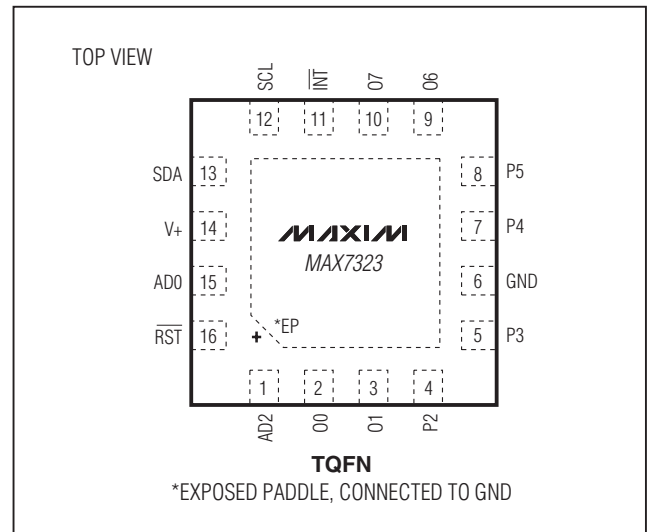
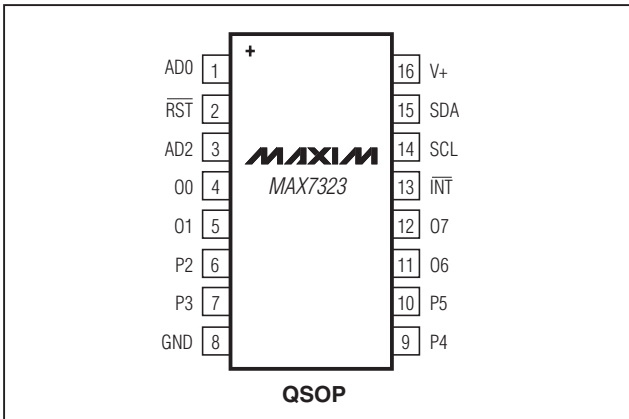
电源考虑

MAX7323 通过并联输出可用于驱动继电器等吸收电流大于 20mA 的负载。每 20mA 负载至少需要一个输出端口，例如，一个 5V、330mW 的继电器吸收电流为 66mA，因此需要 4 个并联输出。任何输出组合均可用作负载共享设计端口，因为端口的任何组合均可在同一时间通过写入 MAX7323 进行置位或清零。器件总吸收电流不要超出 100mA。

MAX7323 工作在 +1.71V 至 +5.5V 电源电压，工作温度范围为 -40°C 至 +125°C。用一个尽可能靠近器件的 0.047μF 陶瓷电容将电源旁路至 GND。对于 TQFN 封装，需要将裸焊盘接 GND。

关闭感性负载时(如继电器)会产生瞬态负压，通过在感性负载上跨接一个反偏二极管实现对 MAX7323 的保护。选择二极管时，其峰值电流要大于感性负载的工作电流。

引脚配置



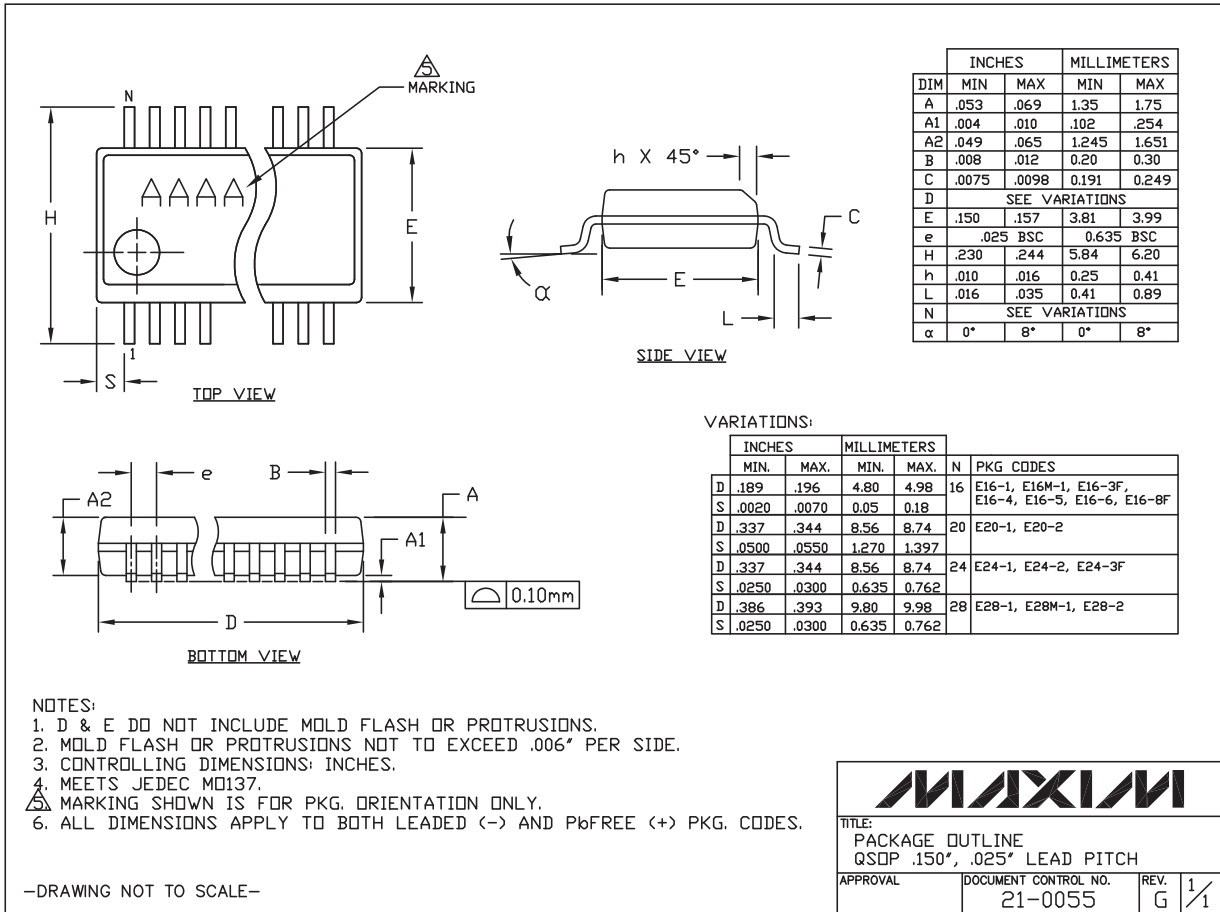
I²C 端口扩展器，提供 4 路推挽输出和 4 路开漏 I/O

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 www.maxim-ic.com.cn/packages.)

MAX7323

QSOP-EPS

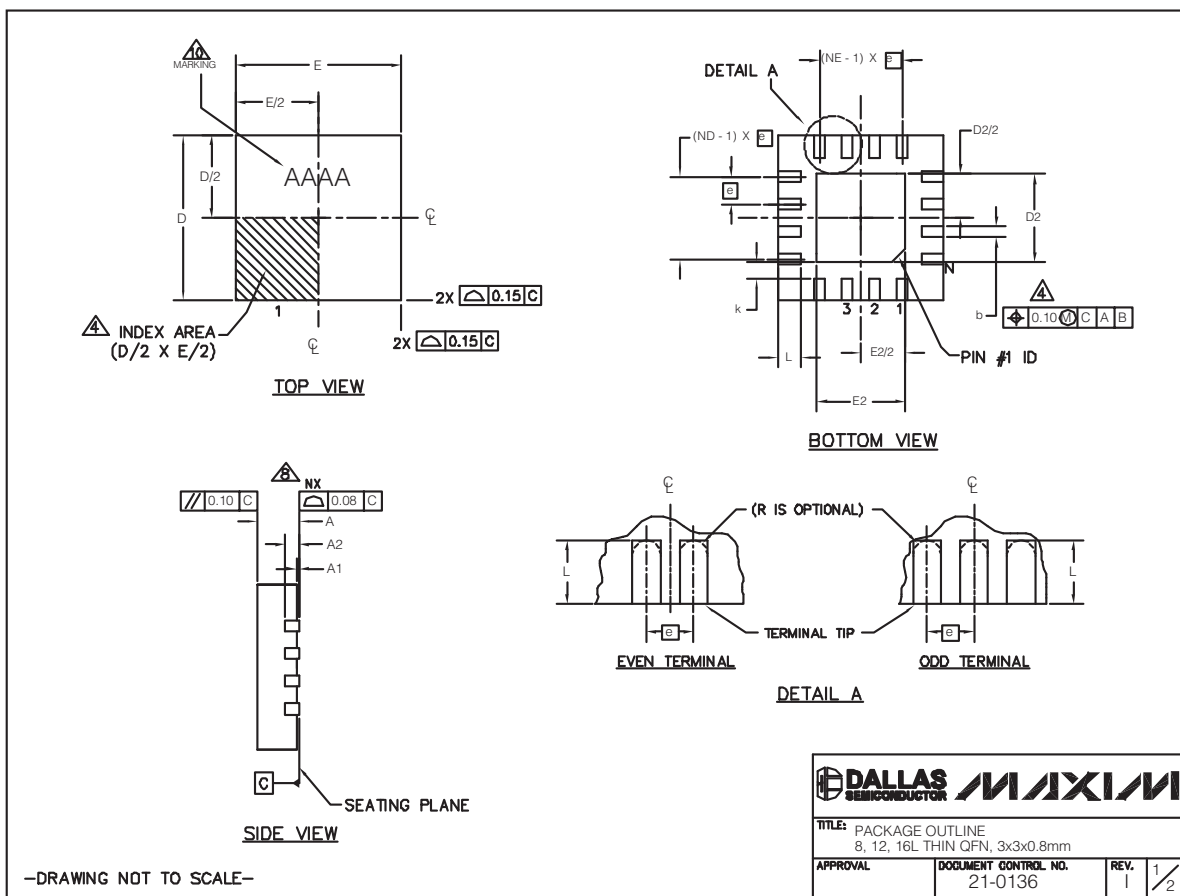


I²C 端口扩展器，提供 4 路推挽输出和 4 路开漏 I/O

MAX7323

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 www.maxim-ic.com.cn/packages.)



12x16L QFN THIN.EPS

I²C 端口扩展器，提供4路推挽输出和 4路开漏I/O

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 www.maxim-ic.com.cn/packages.)

MAX7323

PKG	8L 3x3			12L 3x3			16L 3x3		
REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
b	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30
D	2.90	3.00	3.10	2.90	3.00	3.10	2.90	3.00	3.10
E	2.90	3.00	3.10	2.90	3.00	3.10	2.90	3.00	3.10
e	0.65 BSC.			0.50 BSC.			0.50 BSC.		
L	0.35	0.55	0.75	0.45	0.55	0.65	0.30	0.40	0.50
N	8			12			16		
ND	2			3			4		
NE	2			3			4		
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A2	0.20 REF			0.20 REF			0.20 REF		
k	0.25	-	-	0.25	-	-	0.25	-	-

EXPOSED PAD VARIATIONS									
PKG CODES	D2			E2			PIN ID	JEDEC	
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			
TQ833-1	0.25	0.70	1.25	0.25	0.70	1.25	0.35 x 45°	WEEC	
T1233-1	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-1	
T1233-3	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-1	
T1233-4	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-1	
T1633-2	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-2	
T1633F-3	0.65	0.80	0.95	0.65	0.80	0.95	0.225 x 45°	WEED-2	
T1633FH-3	0.65	0.80	0.95	0.65	0.80	0.95	0.225 x 45°	WEED-2	
T1633-4	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-2	
T1633-5	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-2	

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.20 mm AND 0.25 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220 REVISION C.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
- WARPAGE NOT TO EXCEED 0.10mm.

—DRAWING NOT TO SCALE—

TITLE: PACKAGE OUTLINE 8, 12, 16L THIN QFN, 3x3x0.8mm	
APPROVAL	DOCUMENT CONTROL NO. 21-0136
REV. 1	2/2

修订历史

Rev 1中的修改页：更改标题—所有页：1-17。

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 _____ 17

© 2007 Maxim Integrated Products 是 Maxim Integrated Products, Inc. 的注册商标。

项目开发 芯片解密 零件配单 TEL: 15013652265 QQ: 38537442