

双路、低电压线性稳压器， 外置MOSFET

概述

MAX8737是双路、大功率线性稳压控制器，通过外部n沟道MOSFET为笔记本电脑产生所需的两路低压电源。MAX8737可提供0.5V至2.5V ($\pm 5\text{mV}$ 空载精度) 低电压输出。通过选择外部元件可实现灵活的供电电流设计，电流高达5A，并可提供出色的负载调节精度(1%)。该稳压器工作在低输入电压，从而可降低外部n沟道MOSFET的功耗。控制器通过标准的5V系统电源为外部MOSFET栅极驱动器供电。

MAX8737具有限流和过热保护功能，避免损坏线性稳压器。MAX8737采用外部电阻分压器实现折返式限流保护，从而降低总功耗。MAX8737通过将外部电阻分压器串联在电流检测输入端(CS₋)提供折返式限流保护，有效降低了短路功耗。

输出欠压超时功能可在低成本应用中省去电流检测电阻。输出欠压(UVP)定时时间取决于V_{OUT}电压的大小。如果输出电压跌落到稳压范围以下，UVP可检测到这一状况并关断LDO。控制器采用可调节基准输入(REFIN₋)设置标称输出电压(V_{OUT₋})，并可大大降低成本，而且稳定性与输出电压无关。

每路线性稳压器都具有可调节的软启动功能，并产生经过延迟的电源就绪(PGOOD)信号，以指示线性稳压器是否处于稳压状态。MAX8737是低成本解决方案，只需极少的外部元件，采用小尺寸、4mm x 4mm、16引脚、薄型QFN封装。

应用

笔记本电脑和台式电脑
负载点稳压器
V_{MCH}和V_{CCP} CPU电源
低电压偏置电源
服务器

特性

- ◆ 低成本双路线性稳压器
- ◆ 输出电压精度为 $\pm 5\text{mV}$
- ◆ 独立的0.5V至2.5V基准输入
- ◆ 折返式限流保护
- ◆ 输出欠压锁定保护
- ◆ 过热保护(内部传感器)
- ◆ 1.0V至5.5V输入电源电压(外部FET漏极)
- ◆ 5V偏置电源电压
- ◆ 独立的电源就绪漏极开路输出
- ◆ 独立的使能输入
- ◆ 软关断输出放电
- ◆ 低电源电流(0.5mA)
- ◆ 5 μA (最大值)关断电源电流

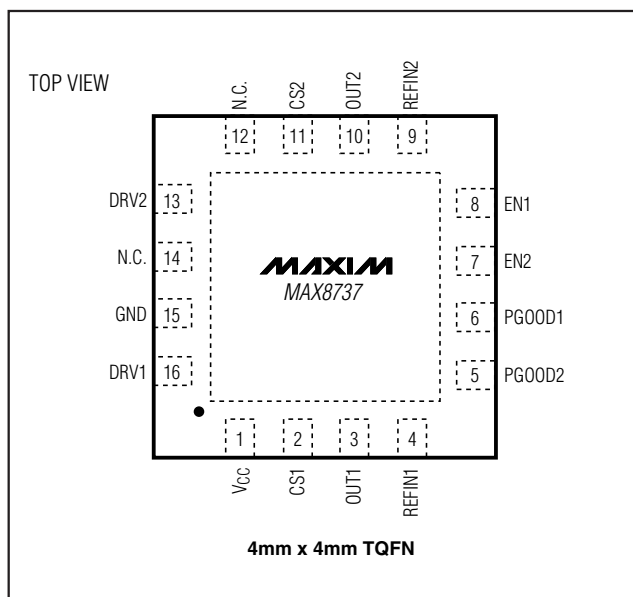
订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX8737ETE	-40°C to +85°C	16 Thin QFN-EP* 4mm x 4mm
MAX8737ETE+	-40°C to +85°C	16 Thin QFN-EP* 4mm x 4mm

*EP = 裸露焊盘。

+表示无铅封装

引脚配置



双路、低电压线性稳压器， 外置MOSFET

ABSOLUTE MAXIMUM RATINGS

V _{CC} to GND	-0.3V to +6V
OUT1, OUT2 to GND	-0.3V to +6V
REFIN1, REFIN2, PGOOD1, PGOOD2, EN1, EN2 to GND	-0.3V to +6V
DRV1, DRV2, CS1, CS2 to GND	-0.3V to (V _{CC} + 0.3V)
Continuous Power Dissipation (T _A = +70°C)	
16-Pin 4mm x 4mm Thin QFN (derated 25mW/°C above +70°C)2000mW

Operating Temperature Range	
MAX8737ETE-40°C to +85°C
Junction Temperature+150°C
Storage Temperature Range-65°C to +150°C
Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = 5V, EN₋ = CS₋ = V_{CC}, V_{REFIN} = 1.0V, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Supply Voltage Range	V _{CC}		4.75		5.50	V	
V _{CC} Undervoltage Lockout Threshold		Rising edge, 200mV hysteresis (typ)	4.1	4.35	4.6	V	
V _{CC} Quiescent Supply Current	I _{CC}	EN1 = EN2 = V _{CC}		0.5	1	mA	
V _{CC} Shutdown Supply Current		EN1 = EN2 = GND		0.1	5	μA	
REFIN to OUT Offset Voltage	V _{OUT_}		-5		+5	mV	
OUT ₋ Input Bias Current	I _{OUT_}		-1		+1	μA	
DRIVERS							
DRV ₋ Output Voltage Swing (Note 1)		Output high; V _{OUT_} = V _{REFIN_} - 25mV, I _{LOAD} = 1mA	V _{CC} - 0.3	V _{CC} - 0.05		V	
		Output low; V _{OUT_} = V _{REFIN_} + 25mV, I _{LOAD} = 1mA		0.03	0.3		
DRV ₋ Maximum Sourcing Current		V _{OUT_} = V _{REFIN_} - 25mV; V _{DRV} = 3V	6	14		mA	
DRV ₋ Maximum Sinking Current		V _{OUT_} = V _{REFIN_} + 25mV; V _{DRV} = 3V	6	14		mA	
OUT ₋ to DRV ₋ Transconductance (Large Signal)	G _{MDRV}			0.8		S	
DRV ₋ Power-Supply Rejection Ratio		10Hz < f < 10kHz, I _{DRV} = 1mA, C _{DRV} = 10nF		-80		dB	
DRV ₋ Soft-Start Charging Current	I _{SOFT}		40	170	400	μA	
REFERENCE INPUT							
REFIN ₋ Voltage Range	V _{REFIN_}	V _{CC} = 4.75V to 5.5V	0.5		2.5	V	
REFIN ₋ Input Bias Current	I _{REFIN_}	V _{REFIN_} = 0 to 2.5V	-100	-10	+100	nA	
FAULT PROTECTION							
Thermal Shutdown Threshold	T _{SHDN}	Hysteresis = 20°C		+125		°C	
Current-Limit Threshold	V _{ILIM}	V _{CS_} - V _{OUT_}	T _A = 0°C to +85°C	7	10	13	mV
			T _A = +85°C	7.5	10	12.5	
CS ₋ Input Current			-1		+1	μA	
Linear Regulator UVP Threshold (Slow)	UVP(SLOW)	With respect to V _{REFIN} ; CS ₋ = V _{CC}	72	80	88	%	

双路、低电压线性稳压器， 外置MOSFET

MAX8737

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = 5V, EN₋ = CS₋ = V_{CC}, V_{REFIN} = 1.0V, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Linear Regulator UVP Threshold (Fast)	UVP(FAST)	With respect to V _{REFIN} ; CS ₋ = V _{CC}	54	60	66	%
Slow Short-Circuit Timer Duration	t _{UVP(SLOW)}	With respect to V _{REFIN} ; CS ₋ = V _{CC}		75		μs
Fast Short-Circuit Timer Duration	t _{UVP(FAST)}	With respect to V _{REFIN} ; CS ₋ = V _{CC}		5		μs
Discharge-Mode On-Resistance OUT ₋ Pin	R _{OUT}			10		Ω
INPUTS AND OUTPUTS						
EN ₋ Input Low Level					0.6	V
EN ₋ Input High Level		Rising edge, 200mV (typ) hysteresis	1.6			V
Enable Leakage Current			-1		+1	μA
Power-Good Trip Threshold (Lower)		With respect to error comparator threshold, hysteresis = 4% (falling edge)	-15	-12	-9	%
Power-Good Startup Delay				2		ms
Power-Good Propagation Delay	t _{PGOOD}	OUT ₋ forced 2% beyond PGOOD ₋ trip threshold		1		μs
Power-Good Output Low Voltage		I _{SINK} = 4mA			0.3	V
Power-Good Leakage Current	I _{PGOOD}	V _{OUT₋} = 1.0V (PGOOD ₋ high impedance), PGOOD ₋ forced to 5V		1		μA

ELECTRICAL CHARACTERISTICS

(V_{CC} = 5V, EN₋ = CS₋ = V_{CC}, V_{REFIN} = 1.0V, T_A = -40°C to +85°C, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage Range	V _{CC}		4.75		5.50	V
V _{CC} Undervoltage Lockout Threshold		Rising edge 200mV hysteresis (typ)	4.1		4.6	V
V _{CC} Quiescent Supply Current	I _{CC}	EN1 = EN2 = V _{CC}			1.5	mA
V _{CC} Shutdown Supply Current		EN1 = EN2 = GND			5	μA
REFIN to OUT Offset Voltage	V _{OUT₋}		-7		+7	mV
DRIVERS						
DRV ₋ Output Voltage Swing (Note 1)		Output high; V _{OUT₋} = V _{REFIN₋} - 25mV; I _{LOAD} = 1mA	V _{CC} - 0.3			V
		Output low; V _{OUT₋} = V _{REFIN₋} + 25mV; I _{LOAD} = 1mA			0.3	
DRV ₋ Maximum Sourcing Current		V _{OUT₋} = V _{REFIN₋} - 25mV; V _{DRV} = 3V	3.5			mA
DRV ₋ Maximum Sinking Current		V _{OUT₋} = V _{REFIN₋} + 25mV; V _{DRV} = 3V	3.5			mA
DRV ₋ Soft-Start Charging Current	I _{SOFT}		40		400	μA

双路、低电压线性稳压器， 外置MOSFET

ELECTRICAL CHARACTERISTICS (continued)

($V_{CC} = 5V$, $EN_{-} = CS_{-} = V_{CC}$, $V_{REFIN} = 1.0V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 2)

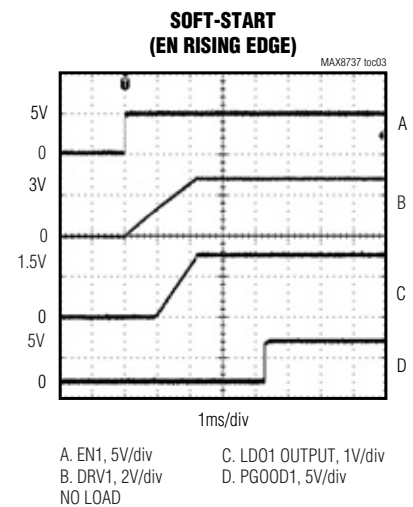
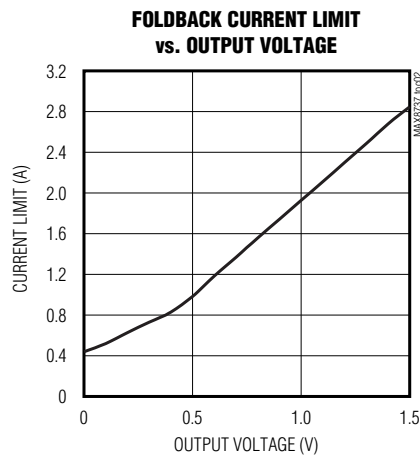
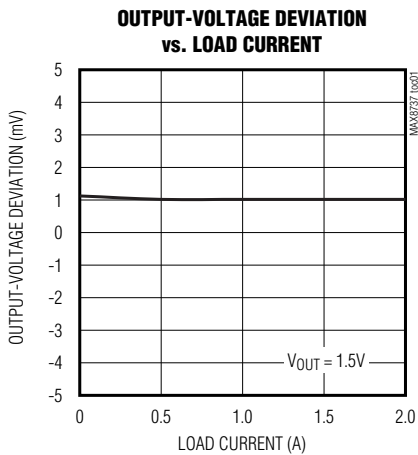
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
REFERENCE INPUT						
REFIN_ Voltage Range	$V_{REFIN_}$	$V_{CC} = 4.75V$ to $5.5V$	0.5		2.5	V
FAULT PROTECTION						
Current-Limit Threshold	V_{ILIM}	$V_{CS_} - V_{OUT_}$	6.5		13.5	mV
Linear Regulator UVP Threshold (Slow)	$UVP_{(SLOW)}$	With respect to V_{REFIN} ; $CS_{-} = V_{CC}$	72		88	%
Linear Regulator UVP Threshold (Fast)	$UVP_{(FAST)}$	With respect to V_{REFIN} ; $CS_{-} = V_{CC}$	54		66	%
INPUTS AND OUTPUTS						
EN_ Input Low Level					0.6	V
EN_ Input High Level			1.6			V
Power-Good Trip Threshold (Lower)		With respect to error comparator threshold, hysteresis = 4% (falling edge)	-15		-9	%
Power-Good Output Low Voltage		$I_{SINK} = 4mA$			0.3	V

Note 1: Low threshold n-channel MOSFET is required for 2.5V ($\pm 2\%$) output.

Note 2: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

典型工作特性

(Circuit of Figure 1, $T_A = +25^{\circ}C$, unless otherwise noted.)



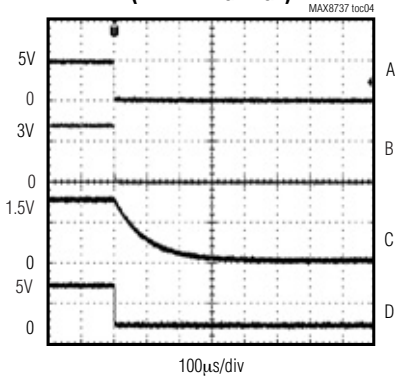
双路、低电压线性稳压器， 外置MOSFET

典型工作特性 (续)

MAX8737

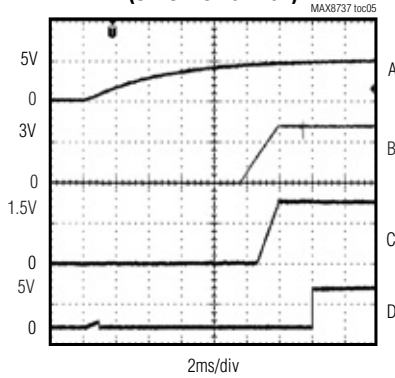
(Circuit of Figure 1, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

**SOFT-STOP
(EN FALLING EDGE)**



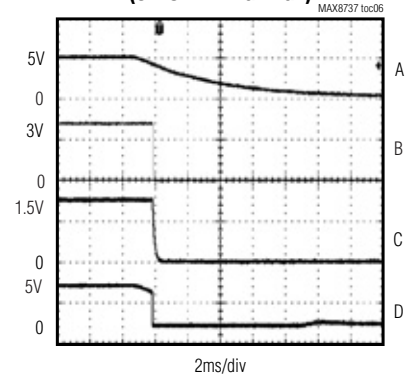
A. EN1, 5V/div
B. DRV1, 2V/div
NO LOAD
C. LDO1 OUTPUT, 1V/div
D. PGOOD1, 5V/div

**SOFT-START
(UVLO RISING EDGE)**



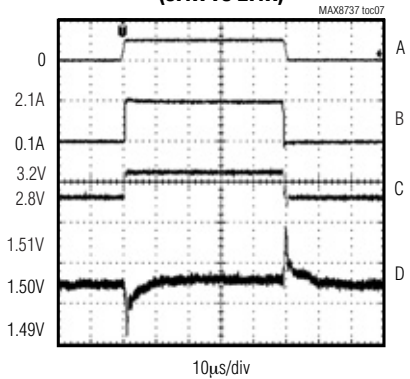
A. 5V BIAS (V_{CC}), 5V/div
B. DRV1, 2V/div
NO LOAD, EN = V_{CC}
C. LDO1 OUTPUT, 1V/div
D. PGOOD1, 5V/div

**SOFT-STOP
(UVLO FALLING EDGE)**



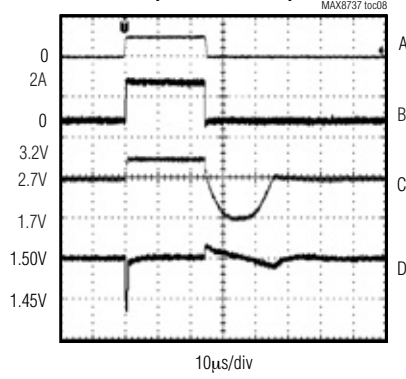
A. 5V BIAS (V_{CC}), 5V/div
B. DRV1, 2V/div
NO LOAD, EN = V_{CC}
C. LDO1 OUTPUT, 1V/div
D. PGOOD1, 5V/div

**LOAD TRANSIENT
(0.1A TO 2.1A)**



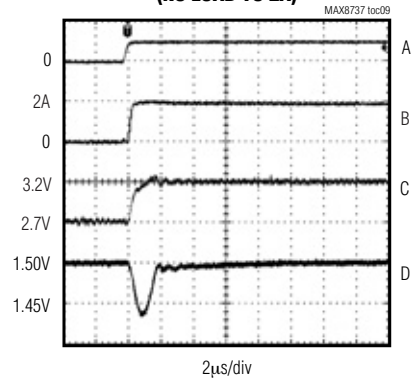
A. CONTROL SIGNAL
B. LOAD CURRENT, 2A/div
C. DRV1, 500mV/div
D. LDO1 OUTPUT VOLTAGE,
10mV/div

**LOAD TRANSIENT
(NO LOAD TO 2A)**



A. CONTROL SIGNAL
B. LOAD CURRENT, 2A/div
C. DRV1, 1V/div
D. LDO1 OUTPUT VOLTAGE,
50mV/div

**LOAD TRANSIENT
(NO LOAD TO 2A)**



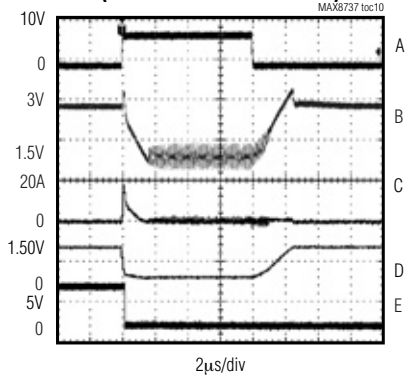
A. CONTROL SIGNAL
B. LOAD CURRENT, 2A/div
C. DRV1, 1V/div
D. LDO1 OUTPUT VOLTAGE,
50mV/div

双路、低电压线性稳压器， 外置MOSFET

典型工作特性 (续)

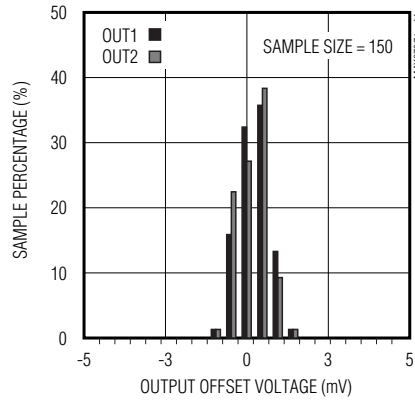
(Circuit of Figure 1, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

**FOLDBACK CURRENT LIMIT
(SHORT-CIRCUIT RESPONSE)**

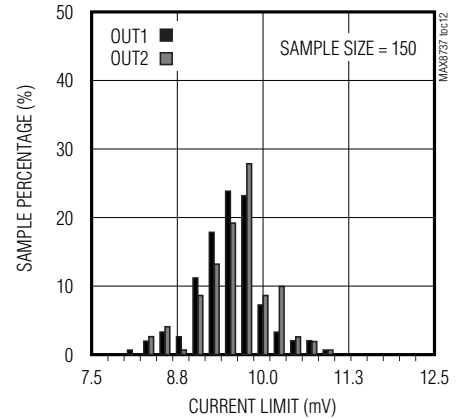


A. GATE OF FET LOAD, 10V/div D. LD01 OUTPUT VOLTAGE, 2V/div
 B. DRV1, 1V/div VOLTAGE, 2V/div
 C. MOSFET CURRENT, 20A/div E. PGOOD1, 5V/div

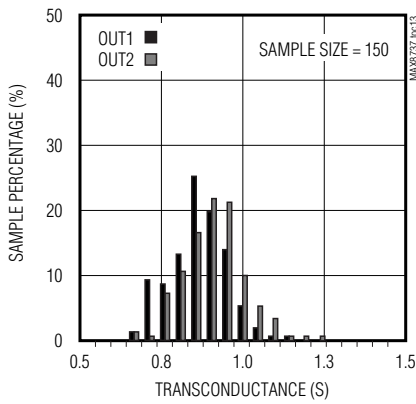
**OUTPUT OFFSET VOLTAGE
DISTRIBUTION**



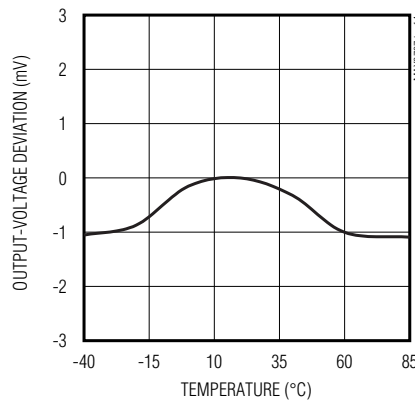
**CURRENT-LIMIT THRESHOLD
DISTRIBUTION**



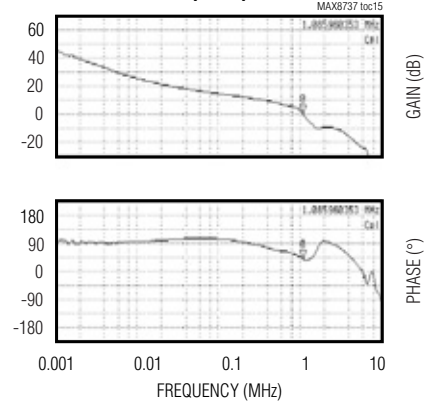
**DRV TRANSCONDUCTANCE
DISTRIBUTION**



**OUTPUT-VOLTAGE DEVIATION
vs. TEMPERATURE**

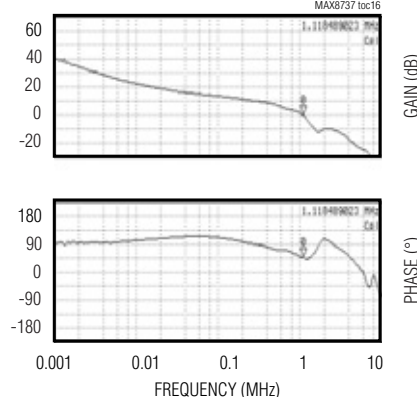


**GAIN AND PHASE
(OUT1)**



1.5V OUTPUT, 1A LOAD, $C_{OUT} = (1) 10\mu\text{F}$ 1206 16V CERAMIC

**GAIN AND PHASE
(OUT2)**



1.05V OUTPUT, 2A LOAD, $C_{OUT} = (1) 22\mu\text{F}$ 1206 6V CERAMIC

双路、低电压线性稳压器， 外置MOSFET

引脚说明

MAX8737

引脚	名称	功能
1	V _{CC}	模拟和驱动器电源输入。连接系统供电电压 (+5.0V)，应使用1μF或更高容量的陶瓷电容器将V _{CC} 旁路到模拟地。
2	CS1	用于LDO1的电流检测输入正极。使能限流(折返式)时，将CS1连接到图1所示检流元件的正端。超出10mV(典型值)的限流门限时，MAX8737驱动器将减小栅极电压。CS1接V _{CC} 时，MAX8737禁止限流保护功能，同时使能输出欠压保护功能(见UVP短路保护部分)。
3	OUT1	输出反馈检测，负电流检测端和LDO1的放电输入。直接连接到线性稳压器的输出。禁止LDO1时，OUT1通过内部10Ω FET对地放电。
4	REFIN1	LDO1的外部基准输入，REFIN1设置主输出稳定电压($V_{OUT1} = V_{REFIN1}$)。
5	PGOOD2	LDO2的电源就绪漏极开路输出。在软启动和关断期间，输出电压比标称电压低12%(典型值)以上时，PGOOD2为低。当OUT2达到稳压值(REFIN2)大约2ms(典型值)后，只要输出还维持在稳压值以内，PGOOD2将输出高阻态。
6	PGOOD1	LDO1的电源就绪漏极开路输出。在软启动和关断期间，输出电压比标称电压低12%(典型值)以上时，PGOOD1为低。当OUT1达到稳压值(REFIN1)大约2ms(典型值)后，只要输出还维持在稳压值以内，PGOOD1将输出高阻态。
7	EN2	LDO2的使能输入，EN2接V _{CC} 时为工作使能状态；EN2拉低时，线性稳压器关断并将输出拉至地电位。
8	EN1	LDO1的使能输入，EN1接V _{CC} 时为工作使能状态；EN1拉低时，线性稳压器关断并将输出拉至地电位。
9	REFIN2	第二路稳压器(LDO2)的外部基准输入，REFIN2可设定主输出稳定电压($V_{OUT2} = V_{REFIN2}$)。
10	OUT2	输出反馈检测，负电流检测输入端和第二路稳压器(LDO2)的放电输入。直接连接到线性稳压器的输出。禁止LDO2时，OUT2通过内部10Ω FET对地放电。
11	CS2	用于LDO2的电流检测输入正极。使能限流(折返式)时，将CS2连接到图1所示检流元件的正端。超出10mV的限流门限时，MAX8737驱动器将减小栅极电压。CS2接V _{CC} 时，MAX8737禁止限流保护功能，同时使能输出欠压保护功能(见UVP短路保护部分)。
12, 14	N.C.	没有内部连接。
13	DRV2	LDO2的外部n沟道栅极驱动。
15	GND	接地端。将薄型QFN背部的裸露焊盘连接到接地端。
16	DRV1	LDO1的外部n沟道栅极驱动。
—	EP	裸露焊盘，将薄型QFN背部的裸露焊盘连接到接地端。

双路、低电压线性稳压器， 外置MOSFET

详细说明

MAX8737是用于低电压笔记本电脑供电的双路、低压差、外置n沟道场效应管的线性稳压控制器。该线性稳压器可提供0.5V到2.5V ($\pm 5\text{mV}$, 空载) 输出, 为台式计算机和笔记本电脑的CPU芯片组提供低压电源 (V_{CCP} 和 $V_{\text{CC_MCH}}$)。该稳压器能够工作在低输入电压, 从而降低外部n沟道MOSFET的功率损耗。控制器可通过标准5V系统电源为外部MOSFET栅极驱动器供电。

该控制器具有独立的使能输入 (EN_-)、PGOOD输出 (PGOOD_)、输入欠压锁定输出 (UVLO) 和输出欠压保护 (UVP)。控制器利用可调节基准输入 (REFIN_) 设置标称输出电压 (V_{OUT}), 从而保证成本最低, 电路稳定性不受输出电压的影响。输出UVP定时与 V_{OUT} 电压有关。如果输出电压降到标称输出电压 (V_{REFIN}) 以下, UVP将检测到该状况并关断LDO。每路线性稳压器均具有可调节的软启动功能, 在线性稳压器达到稳定值时产生一个经过延迟的PGOOD信号。MAX8737利用一个与检流电阻输入 (CS_-) 串联的外部电阻分压器提供折返式限流保护, 有效降低短路功耗。MAX8737采用超薄型QFN封装降低热阻, 改善控制器和外部MOSFET之间的热耦合。

REFIN输入

这种低成本线性稳压器利用可调节基准输入 (REFIN_) 设置标称输出电压 (V_{OUT}), 从而保证成本最低, 电路稳定性不受输出电压 V_{OUT} 的影响。输出电压精度取决于REFIN的电压精度。系统中允许使用多个精密基准 (例如开关稳压器提供的低电压输入电源)。如果可以接受较低的输出精度, 也可以对另一路稳压输出进行分压、滤波后将其作为基准。

设置输出电压时, 选择 $R2 = 100\text{k}\Omega$, 然后利用下列公式选择 $R1$:

$$R1 = \left(\frac{V_{\text{REF}}}{V_{\text{REFIN}_-}} - 1 \right) R2$$

软启动

LDO使能时, 对应的 DRV_- 以 $170\mu\text{A}$ 的典型软启动电流从GND开始上拉。软启动电流限制了输出电压的摆率, 同时也通过外部n沟道MOSFET限制初始峰值电流。摆率还会受到 DRV_- 引脚补偿电容的限制。

启动过程中, 最大漏极电流为 C_{OUT} 与 C_{COMP} 之比乘以 $170\mu\text{A}$ (典型值) 软启动电流 I_{SOFT} 。

使能和电源就绪

MAX8737具有独立的使能控制输入 ($\text{EN}1$ 、 $\text{EN}2$)。驱动 $\text{EN}1$ 为高电平使能输出1; 驱动 $\text{EN}2$ 为高电平使能输出2。当 EN_- 被驱动为低电平时, 相应的 DRV_- 和PGOOD_引脚拉至GND, 输出通过一个 10Ω 开关放电。

通过两个独立的PGOOD_输出指示电源状态, 控制器使能2ms后PGOOD_被拉高 (EN_- 为高电平, V_{CC} 高于UVLO门限), 输出进入稳压状态。如果任一输出超出稳压范围, 对应的PGOOD立即变低。输出电压跌落到门限电压的12% (典型值) 以下时, 或 V_{CC} 处于UVLO范围, 或当 EN_- 拉低时, MAX8737将拉低PGOOD_。

软关断

EN_- 驱动为低电平或 V_{CC} 处于UVLO范围时, MAX8737可通过内部 10Ω 开关对输出放电, 使能软关断。输出放电时间取决于输出电容、输出负载和内部放电开关的电阻值。要减慢放电速度, 可增大连接到OUT_引脚的串联电阻。

5.0V 偏置电源 (V_{CC})

该线性稳压器可工作在非常低的输入电压。 V_{IN} 可低至1.2V, 因此, 为了提供足够的栅极驱动, 需要另外一路5V电源。在靠近 V_{CC} 输入的地方用一个 $1\mu\text{F}$ 或更大的陶瓷电容进行旁路, 可减少输入纹波。

电流限制

MAX8737通过监测电流检测电阻两端的电压实现电流限制, 从而将 $V_{\text{CS}_-} - V_{\text{OUT}_-}$ 限制在 10mV (典型值) 以内。然而, 在短路情况下, 外部FET的功率损耗非常高。为了保护外部FET, MAX8737使用一个外部电阻分压器 (见图1) 实现折返式限流, 降低整体功耗。

双路、低电压线性稳压器， 外置MOSFET

MAX8737

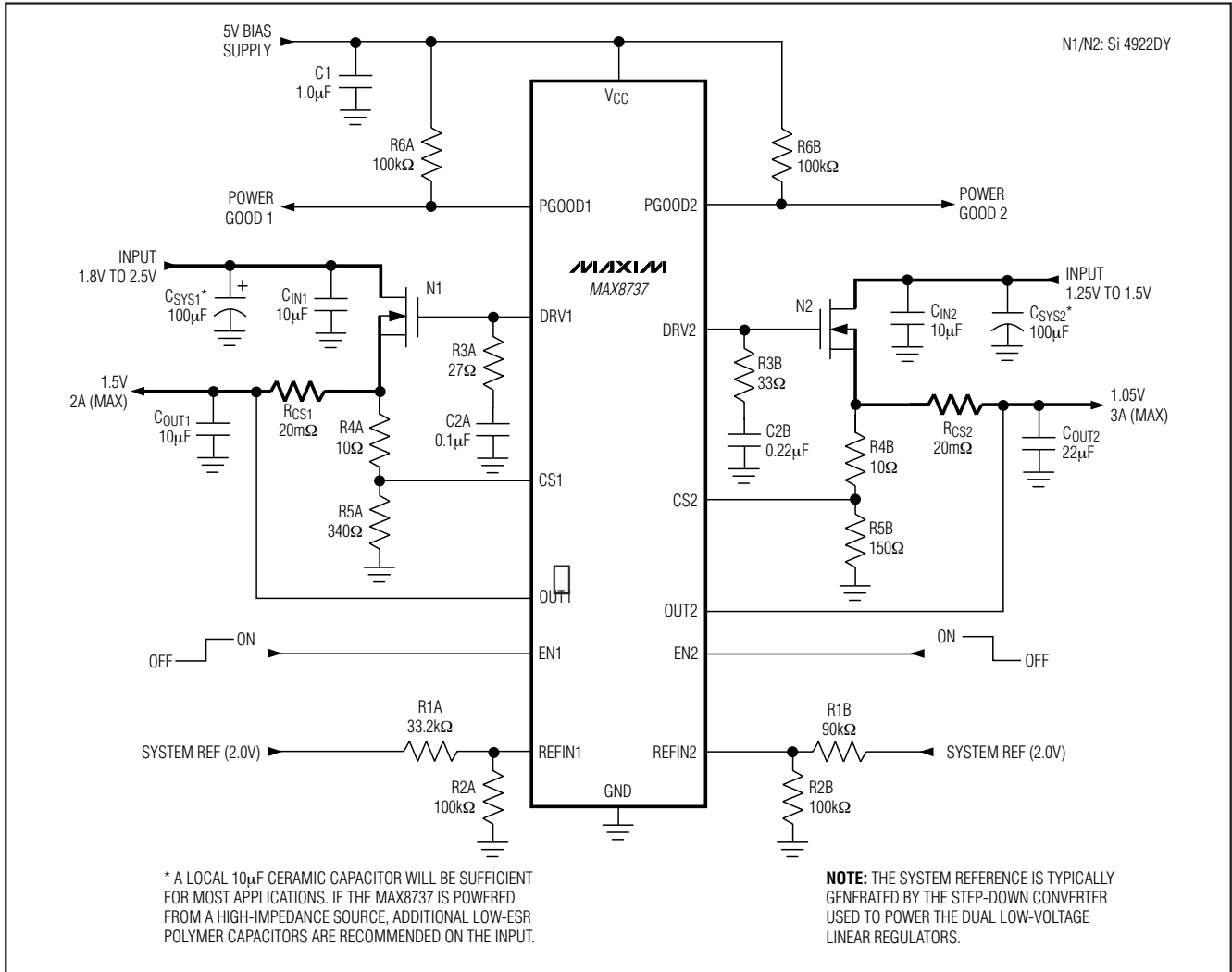


图1. 带电流限制的典型工作电路

折返式电阻网络由短路电流 (I_{SHORT})、最大负载电流 (I_{MAX})、电流检测电阻 (R_{CS})、10mV ($\pm 3mV$) 限流门限 (V_{LIM}) 以及外部基准输入 ($REFIN_{-}$) 计算。见图3:

1) 选择 R_{CS} 需要考虑最大短路电流:

$$R_{CS} = V_{LIM} / I_{SHORT}$$

2) 选择 $R1 = 10\Omega$ ，利用下列公式计算 $R2$:

$$R2 = \frac{(V_{REFIN} + V_{LIM})R1}{I_{MAX}R_{CS} - V_{LIM}}$$

UVP 短路保护

该控制器中存在两个短路UVP电平。不使用限流保护时 ($CS_{-} = V_{CC}$)，使能输出欠压保护，为稳压器提供短路保护。输出UVP定时取决于输出电压的跌落幅度。如需清除UVP故障锁存，可触发相应的 EN_{-} 输入，或将 V_{CC} 电压降至 $UVLO$ 门限以下重新上电。

双路、低电压线性稳压器， 外置MOSFET

MAX8737

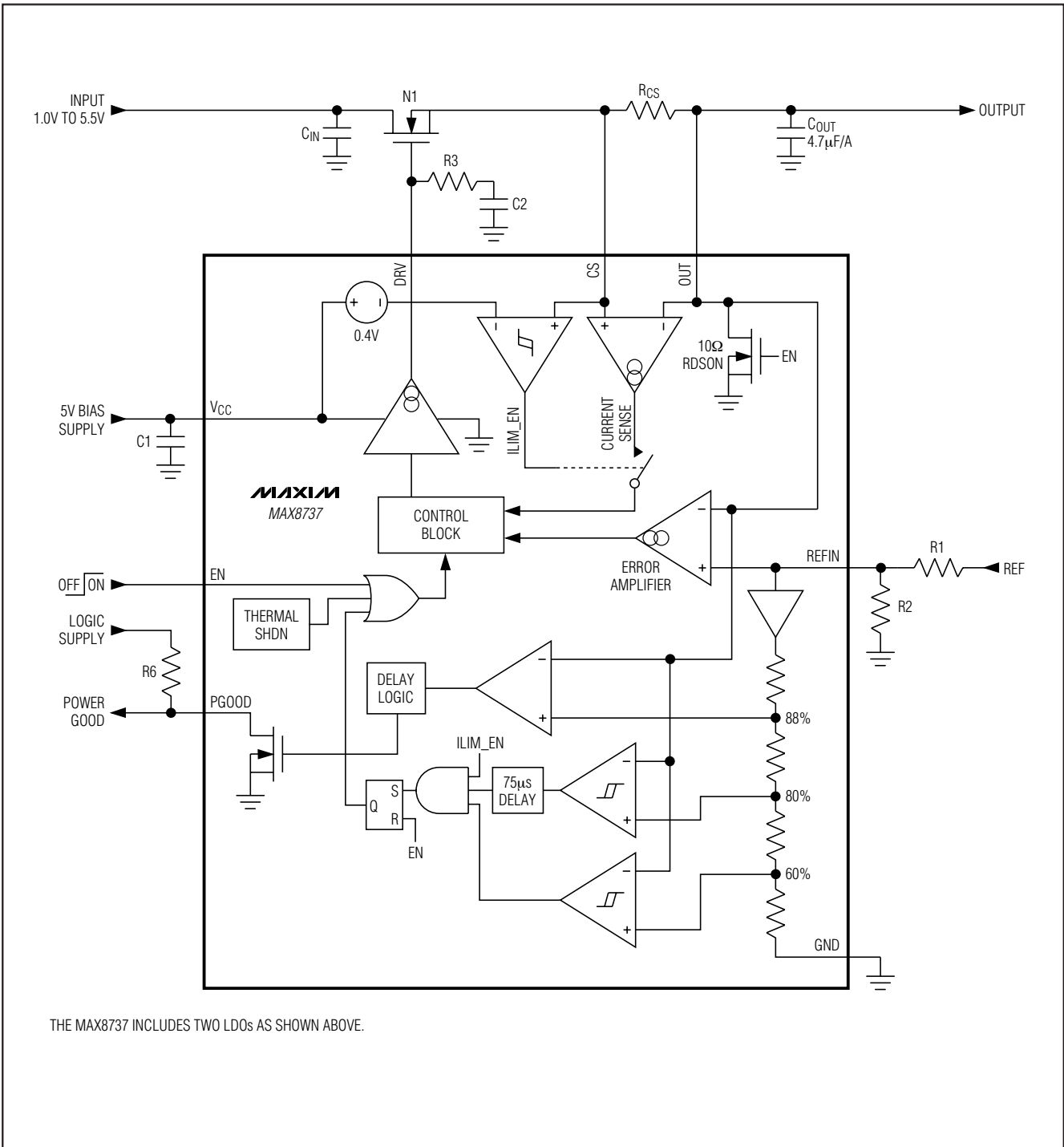


图2. 功能框图

双路、低电压线性稳压器， 外置MOSFET

MAX8737

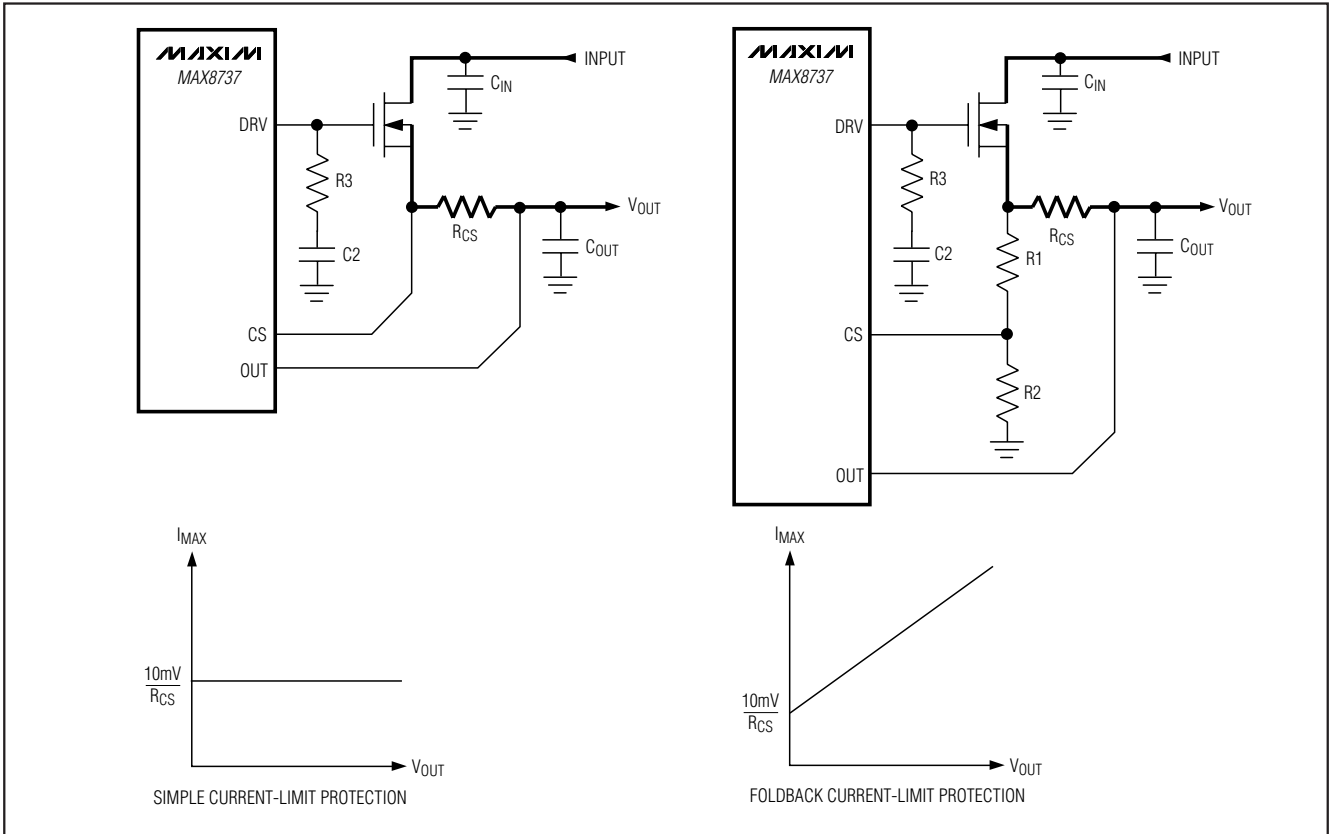


图3. 限流保护

低速UVP

如果输出电压跌落到标称电压 (V_{REFIN}) 80% 以下的时间达到 $75\mu s$ ，MAX8737 将关断LDO，并将DRV_引脚下拉至地电平。如果输出电压在 $75\mu s$ 内恢复到标称电压 (V_{REFIN}) 的80%以上，控制器将忽略此时的负载瞬变。

快速UVP

如果输出跌落到标称电压 (V_{REFIN}) 60% 以下的时间达到 $5\mu s$ ，MAX8737 将立即关断，并将DRV_引脚拉至地电位。如果输出电压在 $5\mu s$ 内恢复到标称电压 (V_{REFIN}) 的80%以上，控制器将忽略此时的负载瞬变。

热保护

MAX8737 采用超薄QFN封装以减小热阻，同时可改善控制器和外部MOSFET之间的热耦合。当控制器的结温超过 $T_j = +125^\circ C$ (最大值) 时，温度传感器关闭外部调整管，

使系统冷却。当控制器结温下降大约 $20^\circ C$ 时，温度传感器将恢复调整管操作。

设计步骤

输入电容选择 (C_{IN})

典型情况下，MAX8737 由一个降压型调节器的输出供电，可提供一个有效的低阻电源。对于大多数应用，在 V_{IN} 引脚使用一个 $10\mu F$ 的陶瓷电容、在 V_{BIAS} 引脚使用一个 $1.0\mu F$ 的陶瓷电容就足够了。但是，如果线性稳压器连接到一个高阻输入，则在输入端推荐使用低等效串联电阻 (ESR) 的聚合物电容。

输出电容选择 (C_{OUT})

为了保持输出稳定，提供良好的瞬态响应，MAX8737 需要在输出端使用 $4.7\mu F/A$ (最小 $4.7\mu F$) 的低等效串联电阻

双路、低电压线性稳压器， 外置MOSFET

(ESR) 陶瓷电容。稳压器使用较高容量的旁路电容时比使用最小电容的情况更稳定。当选择输出电容以提供较好的瞬态响应时，电容的等效串联电阻也要保持在最小：

$$\Delta V_{OUT} = \Delta I_{OUT} \times ESR$$

其中， ΔI_{OUT} 是负载跃变时的最大峰值电流， ΔV_{OUT} 是瞬态输出电压容限。

稳压器补偿

补偿网络 (R3_、C2_) 可根据负载和MOSFET规格设计：

- 通过使用低等效串联电阻 (R_{ESR}) 的输出陶瓷电容保证稳定性，同时可减小负载上的ESR压降；
- 外部n沟道MOSFET的强度 (g_M)，它的正向跨导 (g_{FS}) 和栅-源电容 (C_{GS})；
- 集成电路驱动器的驱动跨导 (G_{MDRV})
- 负载电流范围 (包括最低负载)： I_{MIN} 到 I_{MAX}

推荐步骤

从选定的晶体管数据资料中查找 C_{GS} 、 g_{FS} 、 I_D 参数，利用以下公式将测量值 g_{FS} 转换成 g_M ：

- 1) 利用MOSFET的正向跨导 (g_{FS}) 和漏极电流 (I_D) 确定LDO跨导，检测所选择的MOSFET：

$$g_M = g_{FS} \sqrt{\frac{I_{MAX}}{I_D}}$$

- 2) 根据输出电容器 (C_{OUT})、MOSFET的栅-源电容 ($C_{GS} = C_{ISS} - C_{RSS}$) 和最小驱动器跨导计算补偿电阻：

$$R3 = \sqrt{\frac{C_{OUT}}{C_{GS} g_M \times 0.5S}}$$

- 3) 利用最小负载电流 (I_{MIN}) 和上面计算出的补偿电阻计算补偿电容：

$$C2 = \frac{2V_T C_{OUT}}{I_{MIN} G_{MDRV} (R3)^2}$$

其中， $V_T = 25mV$ 。

举例：以下示例用于说明图1应用电路的稳定性计算。

- 1) 选择 $V_{OUT} = 1.05V$ 和 $I_{MAX} = 3A$ ，由折返式限流电阻可确定最低负载：

$$I_{MIN} = \frac{V_{OUT}}{R1 + R2} \approx 6mA$$

- 2) 对于选定的MOSFET (Si4922DY)，在1.5V时， $C_{GS} = 2000pF$ ，当 $I_D = 8.8A$ 时， $g_{FS} = 30S$ ：

$$g_M = 30S \sqrt{\frac{3A}{8.8A}} = 17.5S$$

- 3) 输出电容至少为 $4.7\mu F/A$ 。设计时必须使用一个最小 $14.1\mu F$ 的电容器。最接近的标准电容器值为 $22\mu F$ 。

- 4) 基于上述工作条件和元件选择，补偿电阻为：

$$R3 = \sqrt{\frac{22\mu F}{2nF \times 17.5S \times 0.5S}} = 35\Omega$$

- 5) 最后选择补偿电容值：

$$C2 = \frac{2 \times 25mV \times 22\mu F}{6mA \times 1S \times (35\Omega)^2} = 0.15\mu F$$

外部MOSFET选择

MAX8737利用一个n沟道MOSFET作为调整管，而不是p沟道MOSFET，从而可有效降低成本。所选MOSFET必须具有符合下列标准的栅极门限电压 (负载最大时)：

$$V_{GS_MAX} \leq V_{CC} - V_{OUT}$$

其中， V_{CC} 是该控制器的偏置电压， V_{GS_MAX} 是达到制造商数据资料中指定导通电阻 (R_{DS_ON}) 所必需的最大栅极电压。须确保输入与输出电压满足以下条件，以防进入电压跌落状态，在此状态下，输出电压开始下降，输入电源的纹波进入输出端。 R_{DS_ON} 具有正温度系数 (大约

双路、低电压线性稳压器， 外置MOSFET

PC板布局规则

0.5%/°C)，因此，下式中应该使用最高工作结温下的 R_{DSON} ：

$$V_{\text{IN_MIN}} - V_{\text{OUT_MAX}} \geq I_{\text{MAX}}(R_{\text{DSON_MAX}} + R_{\text{CS}})$$

其中， $V_{\text{IN_MIN}}$ 是MOSFET漏极的最小输入电压。

MOSFET的功率耗散

MAX8737的最大耗散功率决定于外部n沟道MOSFET封装的热阻、电路板设计、管芯与周围环境的温差和气流速度等。MOSFET的功耗为：

$$P_{\text{DIS}} = I_{\text{OUT}}(V_{\text{IN}} - V_{\text{CSP}})$$

最大允许功耗由下式决定：

$$R_{\text{DIS(MAX)}} = \frac{T_{\text{J(MAX)}} - T_{\text{A}}}{\theta_{\text{JC}} + \theta_{\text{CA}}}$$

式中， $T_{\text{J(MAX)}}$ 是最大结温 (+150°C)， T_{A} 是周围环境温度， θ_{JC} 是管芯到封装的热阻， θ_{CA} 则是管壳通过PC板、覆铜线及其它材料到周围空气之间的热阻。标准的8引脚SO MOSFET的典型额定值为2W，新型功率封装 (PowerPAK®、DirectFET™ 等) 可以达到5W的耗散功率。为了优化功率耗散指标，应使用较大的接地层，并且与地之间保持良好的导热通路，使用尽可能宽的输入和输出引线。PC板上的大面积覆铜可增强散热，减小电路板的热阻。见图4。

大多数应用都需要大电流通路和严格的输出精度，需要仔细地进行PC板布局。评估板 (MAX8737EVKIT) 有助于加快设计进度。**重要的是保持所有引线尽可能短，以降低大电流引线的长度，减小寄生电感。**由于存在大电流，MOSFET需要耗散很大的热量，特别是在输入和输出压差较大时。为了耗散MOSFET的热量，需要采用较宽的功率引线，占用较大的覆铜区域。改善表贴封装散热的有效途径是在多层板MOSFET的下方直接布置覆铜区，并将覆铜区域通过过孔连接。

除考虑一般的大功率因素外，还可通过以下四点保证较高的输出精度：

- 确保与 C_{OUT} 连接的反馈线尽可能短，且直接相连；
- 在靠近REFIN_引脚的地方放置一个基准输入电阻；
- 在靠近DRV_引脚的地方放置RC和CC；
- 保证REFIN_ 和DRV_引线远离噪声源，从而保证高精度输出。

PowerPAK是Vishay Siliconix的注册商标。
DirectFET是International Rectifier Corp.的商标。

双路、低电压线性稳压器， 外置MOSFET

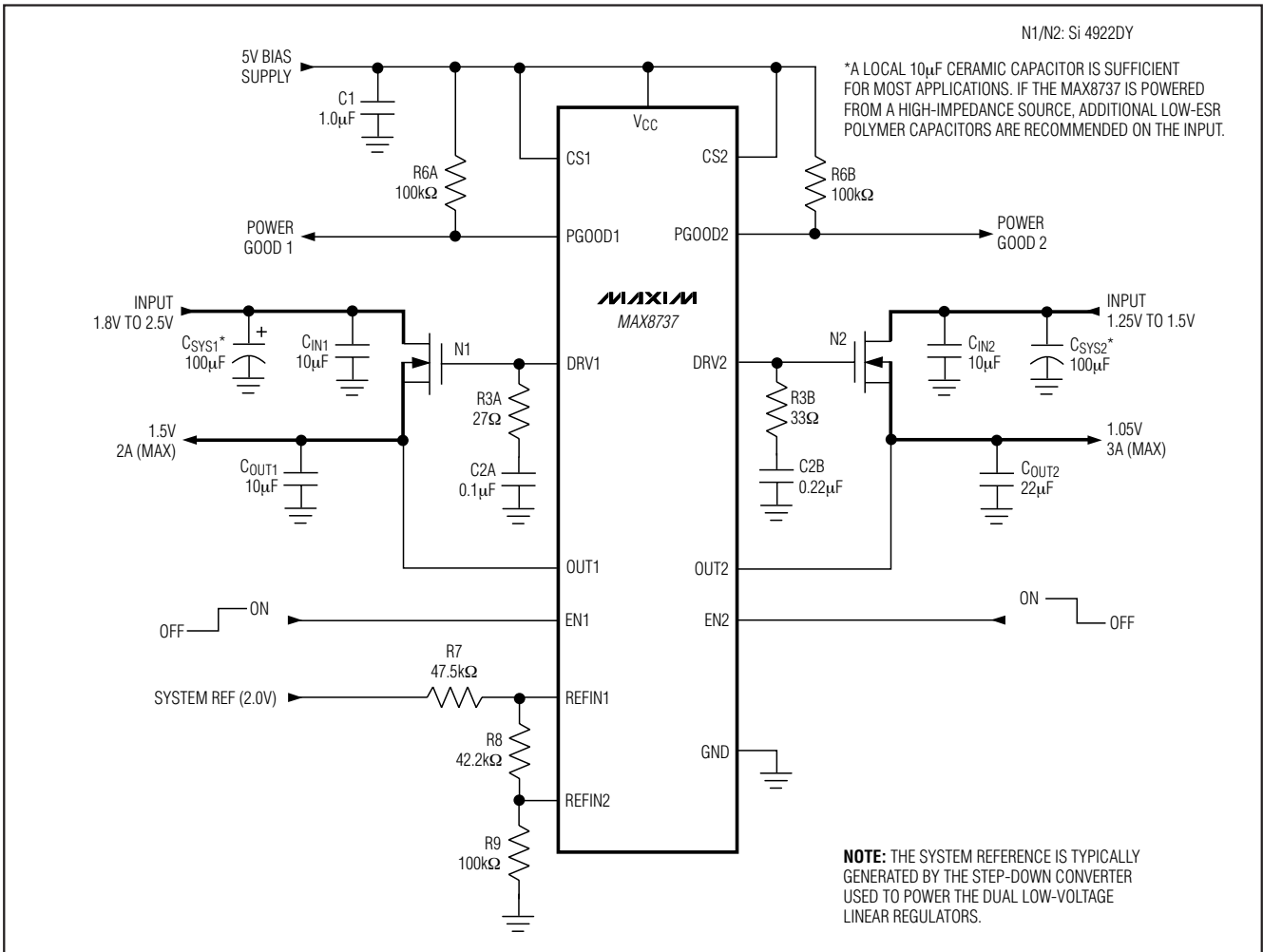


图4. 带输出欠压保护的典型工作电路

芯片信息

TRANSISTOR COUNT: 1562

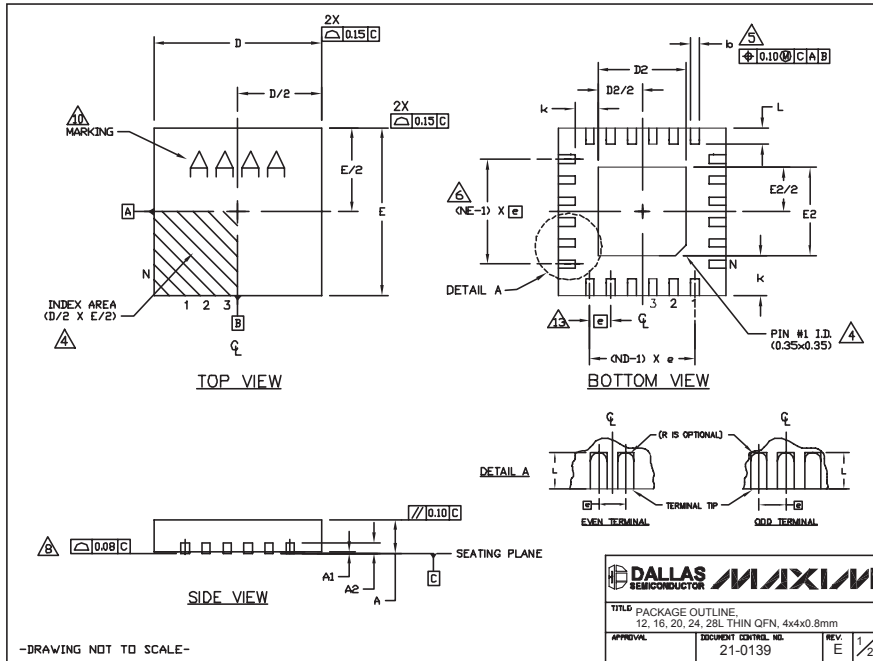
PROCESS: BiCMOS

双路、低电压线性稳压器， 外置MOSFET

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages.)

MAX8737



COMMON DIMENSIONS															
PKG REF.	12L 4x4			16L 4x4			20L 4x4			24L 4x4			28L 4x4		
	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05	0.0	0.02	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.20	0.25	0.30	0.18	0.23	0.30	0.15	0.20	0.25
D	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
E	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10	3.90	4.00	4.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.45	0.55	0.65	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.30	0.40	0.50
N	12			16			20			24			28		
ND	3			4			5			6			7		
NE	3			4			5			6			7		
WGGC	VGGB			VGGC			WGGD-1			WGGD-2			WGGE		

EXPOSED PAD VARIATIONS									
PKG CODES	D2			E2			DOWN BOND ALLOWED		
	MIN.	NDM.	MAX.	MIN.	NDM.	MAX.			
T1244-3	1.95	2.10	2.25	1.95	2.10	2.25	YES		
T1244-4	1.95	2.10	2.25	1.95	2.10	2.25	NO		
T1644-3	1.95	2.10	2.25	1.95	2.10	2.25	YES		
T1644-4	1.95	2.10	2.25	1.95	2.10	2.25	NO		
T2044-2	1.95	2.10	2.25	1.95	2.10	2.25	YES		
T2044-3	1.95	2.10	2.25	1.95	2.10	2.25	NO		
T2444-2	1.95	2.10	2.25	1.95	2.10	2.25	YES		
T2444-3	2.45	2.60	2.63	2.45	2.60	2.63	YES		
T2444-4	2.45	2.60	2.63	2.45	2.60	2.63	NO		
T2844-1	2.50	2.60	2.70	2.50	2.60	2.70	NO		

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.

△ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.

△ DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.

△ ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.

7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.

△ COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.

8. DRAWING CONFORMS TO JEDEC M0220, EXCEPT FOR T2444-3, T2444-4 AND T2844-1.

△ MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.

11. COPLANARITY SHALL NOT EXCEED 0.08mm

12. WARPAGE SHALL NOT EXCEED 0.10mm

△ LEAD CENTERLINES TO BE AT TRUE POSITION AS DEFINED BY BASIC DIMENSION "e", ±0.05.

14. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.

DALLAS SEMICONDUCTOR MAXIM

TITL# PACKAGE OUTLINE
12, 16, 20, 24, 28L THIN QFN, 4x4x0.8mm

APPROVAL DOCUMENT CONTROL NO. REV. E 2/2
21-0139

Maxim 不对 Maxim 产品以外的任何电路使用负责，也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 15