

MSP430F20X1、F20X2、F20X3 混合信号控制器

低电压范围: 1.8V-3.6V

超低功耗

-活动模式: 1MHz 2.2V时为200 μ A

-待机模式: 0.5 μ A

-掉电模式(RAM 数据保持): 0.1 μ A

5 种省电模式

从待机到唤醒不超过 1 μ s

16 位精简指令集,指令周期 62.5ns

基本时钟模块

-内部频率高至16MHz,4种频率经校准精度为 $\pm 1\%$

-内部超低功耗的低频晶振

-外部 32kHz 晶振

-外部时钟信号源

带 2 个捕获/比较寄存器的 16 位定时器 Timer_A

集成比较器,用于模拟信号比较或作斜边 A/D 转换(MSP430X20X1)

集成内部参考电压,采样及保持和自动扫描电路的 10 位、200-ksps A/D (MSP430X20X2)

集成差分 PGA 输入和内部参考电压的 16 位 - A/D(MSP430X20X3)

通用串行接口 (USI), 支持 SPI 和 I²C(MSP430X20X2 和 MSP430X20X3)

电源电压监测模块

串行在线编程,无需外部编程电压.安全熔丝保证代码安全

集成 Spy-Bi-Wire 调试接口

该系列包括

MSP430F2001: 1KB+256B FLASH 存储器
128B RAM

MSP430F2011: 2KB+256B FLASH 存储器
128B RAM

MSP430F2002: 1KB+256B FLASH 存储器
128B RAM

MSP430F2012: 2KB+256B FLASH 存储器
128B RAM

MSP430F2003: 1KB+256B FLASH 存储器
128B RAM

MSP430F2013: 2KB+256B FLASH 存储器
128B RAM

封装:14脚TSSOP(Plastic Small-Outline Thin Package)封装,14脚PDIP(Plastic Dual Inline Package)封装,16脚QFN封装

产品描述:

MSP430 是 TI 公司的一个超低功耗微控制器系列,片内组合了不同功能模块,可适应不同应用层次的需求.在硬件架构上,提供了五种低功耗模式,可最大限度的延长手持设备的电池寿命。MSP430 系列的 CPU 采用 16 位精简指令集,集成了 16 个通用寄存器和常数发生器,极大的提高了代码的执行效率.数字可控振荡器(DCO)可在 1 μ s 内由低功耗模式切换到活动模式。

MSP430x20xx是该家族中的一个超低功耗控制器系列,其中集成了带捕获/比较功能的16位定时器和10个I/O口。另外MSP430x20x1集成了一个多用途的比较器;MSP430x20x2和MSP430x20x3集成了串行通信模块(支持SPI和I2C),并且拥有一个10位的A/D转换器(MSP430x20x2)或一个16位的 - A/D 转换器 (MSP430x20x3)。

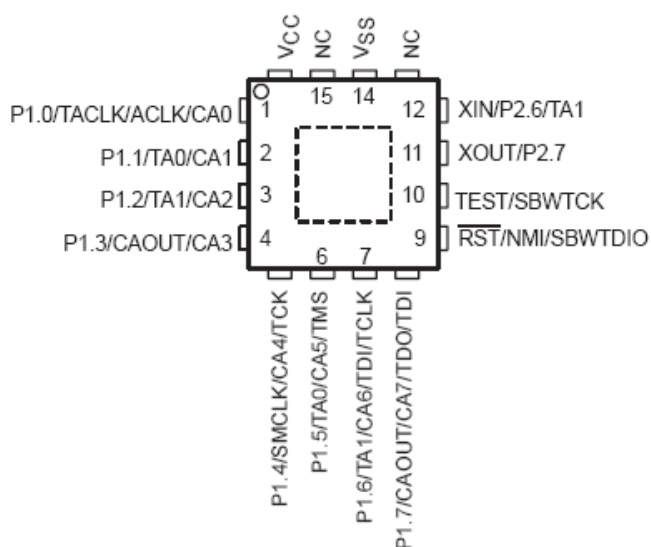
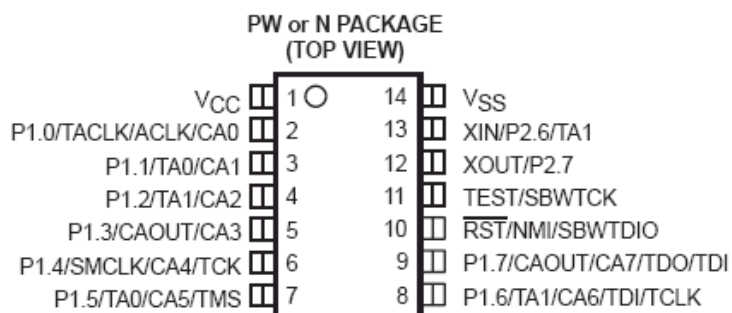
典型应用包括:采集模拟信号,进行A/D转换和处理并显示数据或传输到主机的传感系统;独立的射频传感器前端等。

可选型号

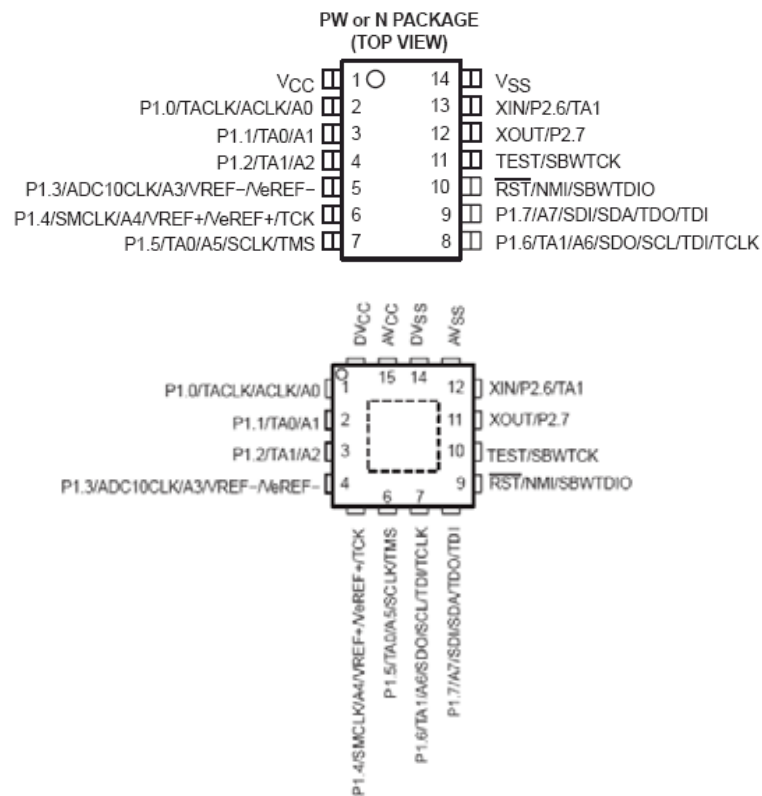
T _A	封装		
	14 脚 TSSOP (PW)	14 脚 DIP (N)	16 脚 QFN (RSA)
-40 -85	MSP430F2001IPW MSP430F2011IPW MSP430F2002IPW MSP430F2012IPW MSP430F2003IPW MSP430F2013IPW	MSP430F2001IN MSP430F2011IN MSP430F2002IN MSP430F2012IN MSP430F2003IN MSP430F2013IN	MSP430F2001IRSA MSP430F2011IRSA MSP430F2002IRSA MSP430F2012IRSA MSP430F2003IRSA MSP430F2013IRSA

引脚定义

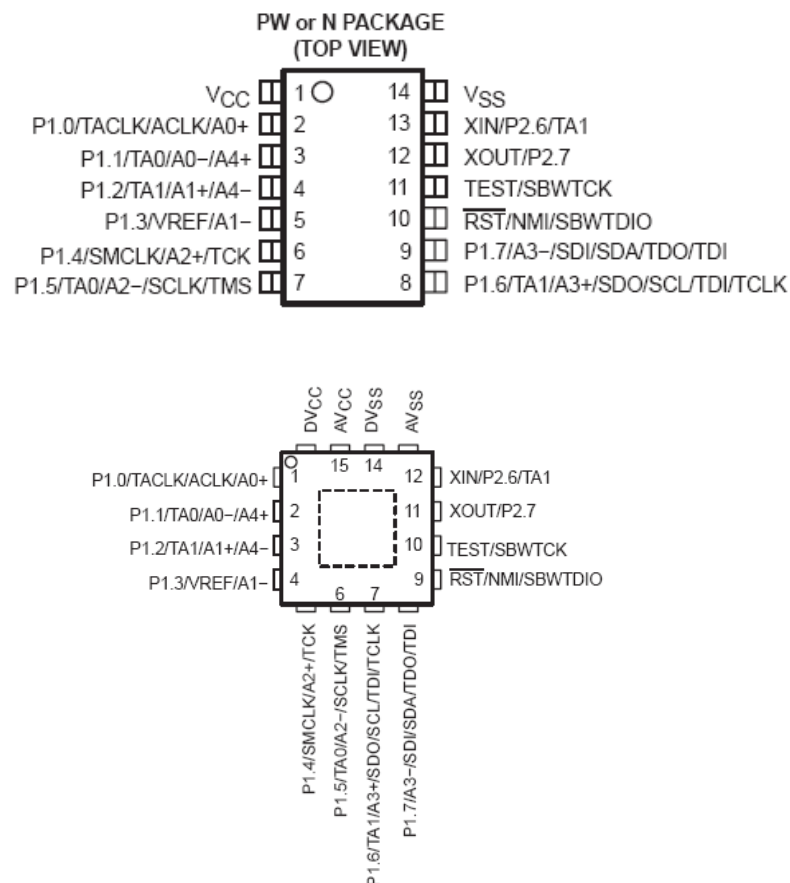
MSP430F20x1

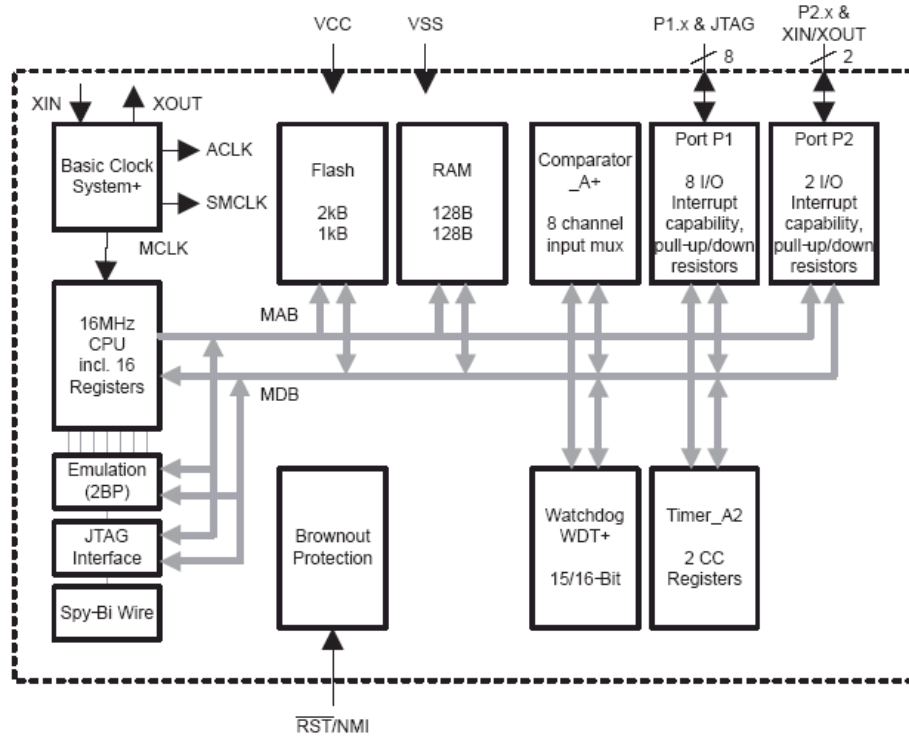


MSP430F20x2

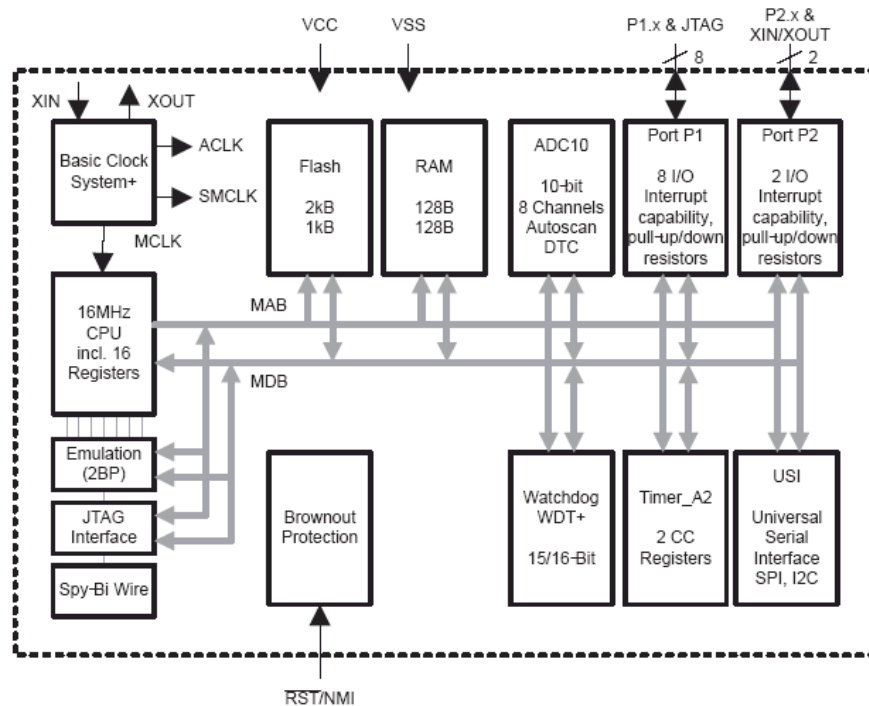


MSP430F20x3



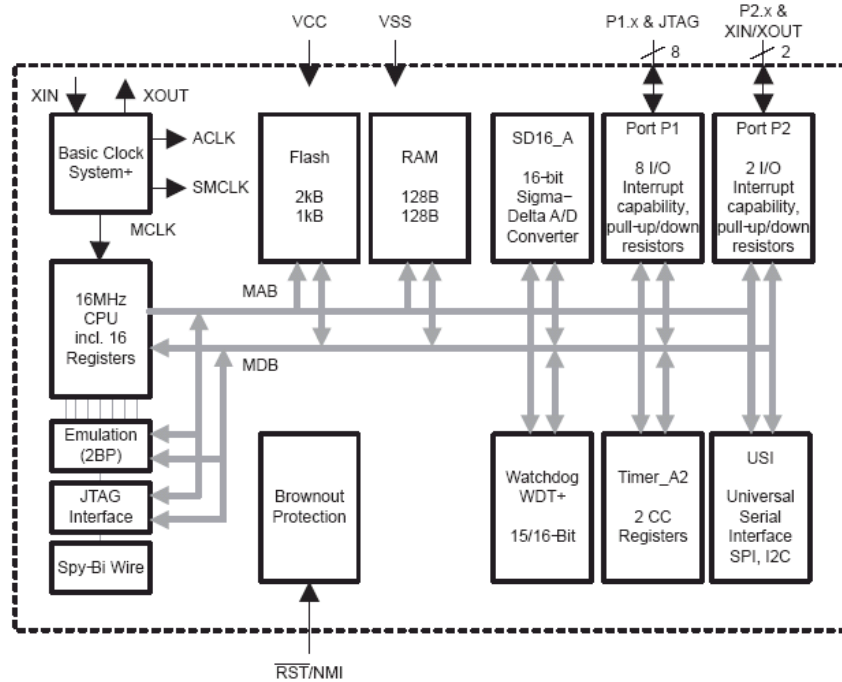
功能模块图
MSP430F20X1


注：I/O 口详细信息请参看引脚原理图

MSP430F20X2


注：I/O 口详细信息请参看引脚原理图

MSP430F20X3



注：I/O 口详细信息请参看引脚原理图

引脚功能定义

MSP430F20X1

引脚				引脚说明
名称	PW,N 引脚	RSA 引脚	I/O	
P1.0/TACLK/ACLK/CA0	2	1	I/O	通用数字 I/O 口/定时器 A 时钟信号 TACLK 输入/ACLK 信号输出/比较器 CA0 输入
P1.1/TA0/CA1	3	2	I/O	通用数字 I/O 口/定时器 A 捕获方式:CCI0A 输入;比较方式:OUT0 输出/比较器 CA1 输入
P1.2/TA1/CA2	4	3	I/O	通用数字 I/O 口/定时器 A 捕获方式:CCI1A 输入;比较方式:OUT1 输出/比较器 CA2 输入
P1.3/CAOUT/CA3	5	4	I/O	通用数字 I/O 口/比较器输出/CA3 输入
P1.4/SMCLK/C4/TCK	6	5	I/O	通用数字 I/O 口/SMCLK 信号输出/比较器 CA4 输入/在芯片编程和测试时作测试时钟输入端
P1.5/TA0/CA5/TMS	7	6	I/O	通用数字 I/O 口/定时器 A 比较方式 OUT0 输出/比较器 CA5 输入/测试模式选择,在芯片编程和测试时作输入端
P1.6/TA1/CA6/TDI/TCLK	8	7	I/O	通用数字 I/O 口/定时器 A 比较方式 OUT1 输出/比较器 CA6 输入/在芯片编程和测试时作数据和时钟输入端
P1.7/CAOUT/CA7/ TDO/TDI†	9	8	I/O	通用数字 I/O 口/比较器输出 CA7 输入/在芯片编程和测试时作数据输出/输入端
XIN/P2.6/TA1	13	12	I/O	晶振输入端/通用数字 I/O 口/定时器 A 比较方式 OUT1 输出

XOUT/P2.7	12	11	I/O	晶振输出端/通用数字 I/O 口
RST/NMI/SBWDIO	10	9	I	复位或非屏蔽中断输入/在芯片编程和测试(Spy-Bi-Wire)时作数据输入输出端
TEST/SBWTCK	11	10	I	JTAG 连接模式选择.器件的安全熔丝连接在该引脚上/在芯片编程和测试(Spy-Bi-Wire)时作时钟信号输入端
VCC	1	16		供电电压
VSS	14	14		参考地
NC	NA	13 ,15		没有连接
QFN Pad	NA	封装 垫盘		建议连接到VSS

注：

- 1、TDO/TDI 是通过 JTAG 指令选择的
- 2、当 XOUT/P2.7 作为输入端口时,若没有将 P2SEL.7 复位,则有大电流通过.原因是复位后振荡器的输出驱动连接在该引脚上。

MSP430F20X2

引脚				引脚说明
名称	PW,N 引脚	RSA 引脚	I/O	
P1.0/TACLK/ACLK/A0	2	1	I/O	通用数字 I/O 口/定时器 A 时钟信号 TACLK 输入/ACLK 信号输出/ADC10 输入通道 A0
P1.1/TA0/A1	3	2	I/O	通用数字 I/O 口/定时器 A 捕获方式：CCI0A 输入;比较方式：OUT0 输出/ADC10 输入通道 A1
P1.2/TA1/A2	4	3	I/O	通用数字 I/O 口/定时器 A 捕获方式：CCI1A 输入;比较方式：OUT1 输出//ADC10 输入通道 A2
P1.3/ADC10CLK/ A3/VREF-/VeREF-	5	4	I/O	通用数字 I/O 口/ ADC10 时钟信号输出/ ADC10 输入通道 A3/ ADC10 外部参考电压输入负端/ ADC10 内部参考电压输出负端
P1.4/SMCLK/A4/VREF +/VeREF+/TCK	6	5	I/O	通用数字 I/O 口/SMCLK 信号输出/ADC10 输入通道 A4/ ADC10 外部参考电压输入正端/ ADC10 内部参考电压输出正端/在芯片编程和测试时作测试时钟输入端
P1.5/TA0/A5/ SCLK/TMS	7	6	I/O	通用数字 I/O 口/定时器 A 比较方式 OUT0 输出/ ADC10 输入通道 A5/通用串行接口 SPI 或 I2C 模式时外部时钟输入; SPI 模式为时钟输出端/测试模式选择,在芯片编程和测试时作输入端
P1.6/TA1/A6/SDO/SC L/TDI/TCLK	8	7	I/O	通用数字 I/O 口/定时器 A 捕获方式:CCI1B 输入;比较方式:OUT1 输出/ADC10 输入通道 A6/SPI 模式下为数据输出端; I2C 模式下为时钟信号端/在芯片编程和测试时作数据和时钟输入端
P1.7/A7/SDI/SDA/TDO /TDI†	9	8	I/O	通用数字 I/O 口/比较器 CA7 输入/在芯片编程和测试时作数据输出/输入端/SPI 模式下为数据输入端; I2C 模式下为数据端

XIN/P2.6/TA1	13	12	I/O	晶振输入端/通用数字 I/O 口/定时器 A 比较方式 OUT1 输出
XOUT/P2.7	12	11	I/O	晶振输出端/通用数字 I/O 口
RST/NMI/SBWTDIO	10	9	I	复位或非屏蔽中断输入/在芯片编程和测试(Spy-Bi-Wire)时作数据输入输出端
TEST/SBWTCK	11	10	I	JTAG 连接模式选择.器件的安全熔丝连接在该引脚上/在芯片编程和测试(Spy-Bi-Wire)时作时钟信号输入端
VCC	1	NA		供电电压
VSS	14	NA		参考地
DVCC	NA	16		数字供电电压
AVCC	NA	15		模拟供电电压
DVSS	NA	14		数字参考地
AVSS	NA	13		模拟参考地
QFN Pad	NA	封装 垫盘		建议连接到VSS

注：

1、TDO/TDI 是通过 JTAG 指令选择的

2、当 XOUT/P2.7 作为输入端口时,若没有将 P2SEL.7 复位,则有大电流通过.原因是复位后振荡器的输出驱动连接在该引脚上。

MSP430F20X3

引脚				引脚说明
名称	PW,N 引脚	RSA 引脚	I/O	
P1.0/TACLK/ACLK/A0	2	1	I/O	通用数字 I/O 口/定时器 A 时钟信号 TACLK 输入/ACLK 信号输出/SD16_A 正端输入 A0
P1.1/TA0/A0-/A4+	3	2	I/O	通用数字 I/O 口/定时器 A 捕获方式:CCI0A 输入;比较方式:OUT0 输出/ SD16_A 负端输入 A0/ SD16_A 正端输入 A4
P1.2/TA1/A1+/A4-	4	3	I/O	通用数字 I/O 口/定时器 A 捕获方式:CCI1A 输入;比较方式:OUT1 输出/ SD16_A 正端输入 A1/ SD16_A 负端输入 A4
P1.3/VREF/A1-	5	4	I/O	通用数字 I/O 口/外部参考电压输入/内部参考电压输出/SD16_A 负端输入 A1
P1.4/SMCLK/A2+/TCK	6	5	I/O	通用数字 I/O 口/SMCLK 信号输出// SD16_A 正端输入 A2/在芯片编程和测试时作测试时钟输入端
P1.5/TA0/A2-/SCLK/TMS	7	6	I/O	通用数字 I/O 口/定时器 A 比较方式 OUT0 输出/ SD16_A 负端输入 A2/ ADC10 输入通道 A5/SPI 或 I2C 模式时为外部时钟输入端 SPI 模式下为时钟输出端/测试模式选择,在芯片编程和测试时作输入端
P1.6/TA1/A3+/SDO/SCL/TDI/TCLK	8	7	I/O	通用数字 I/O 口/定时器 A 捕获方式:CCI1B 输入;比较方式:OUT1 输出/ SD16_A 正端输入 A3/SPI 模式下为数据输出端; I2C 模式下为时钟信号端/在芯片编程和测试时作数据和时钟输入端
P1.7/A3-/SDI/SDA/TDO/TDI†	9	8	I/O	通用数字 I/O 口/ SD16_A 负端输入 A3/在芯片编程和测试时作数据输出/输入端/SPI 模式下为数据输入端;

XIN/P2.6/TA1	13	12	I/O	晶振输入端/通用数字 I/O 口/定时器 A 比较方式 OUT1 输出
XOUT/P2.7	12	11	I/O	晶振输出端/通用数字 I/O 口
RST/NMI/SBWDIO	10	9	I	复位或非屏蔽中断输入/在芯片编程和测试(Spy-Bi-Wire)时作数据输入输出端
TEST/SBWTCK	11	10	I	JTAG 连接模式选择.器件的安全熔丝连接在该引脚上/在芯片编程和测试(Spy-Bi-Wire)时作时钟信号输入端
VCC	1	NA		供电电压
VSS	14	NA		参考地
DVCC	NA	16		数字供电电压
AVCC	NA	15		模拟供电电压
DVSS	NA	14		数字参考地
AVSS	NA	13		模拟参考地
QFN Pad	NA	封装垫盘		建议连接到VSS

注：

TDO/TDI 是通过 JTAG 指令选择的

当 XOUT/P2.7 作为输入端口时,若没有将 P2SEL.7 复位,则有大电流通过.原因是复位后振荡器的输出驱动连接在该引脚上。

简介

CPU

MSP430 CPU 特有的 16 位精简指令架构体系,对应用高度透明.除跳转指令外,所有的操作指令都是通过源操作数的 7 种寻址方式和目的操作数的 4 种寻址方式的组合来对寄存器进行的。

CPU 集成了 16 个寄存器,极大地缩短了指令执行周期.寄存器到寄存器的指令只需一个 CPU 周期.其中 R0-R3 寄存器有特殊用途,分别用作程序计数器,堆栈指针,状态寄存器和常数发生器.他寄存器可作为通用寄存器使用.外围模块通过数据,地址和控制总线与 CPU 相连,CPU 通过操作指令可以方便对它们进行控制。

指令集

指令集包括 3 种格式和 7 种寻址方式的 51 条指令.每条指令均可操作字或字节类型的数据。表 1 给出了 3 种指令格式的例子，寻址方式见表 2。

程序计数器	PC/R0
堆栈指针	SP/R1
状态寄存器	SR/CG1/R2
常数寄存器	CG2/R3
通用寄存器	R4
通用寄存器	R5
通用寄存器	R6
通用寄存器	R7
通用寄存器	R13
通用寄存器	R14
通用寄存器	R15

表 1 指令格式

双操作数,源-目的	e.g ADD R4, R5	R4+R5 R5
单操作数	e.g CALL R8	PC (TOS),R8 PC
相对转移,条件或无条件	e.g JNE	Z=0 时跳转

表 2 寻址方式

寻址方式	S	D	语法	示例	说明
寄存器寻址			Mov Rs, Rd	Mov R10 ,R11	R10 R11
相对寻址			Mov X(Rn),Y(Rm)	Mov 2(R5),6(R6)	M(2+R5) M(6+R6)
符号(相对PC)寻址			Mov EDE,EONI		M(EDE) M(TONI)
绝对寻址			Mov &MEM, &TCDAT		M(MEM) M(TCDAT)
间接寻址			Mov @Rn, Y(Rm)	Mov @R10, Tab(R6)	M(R10) M(Tab+R6)
间接变址寻址			Mov @Rn+, Rm	Mov @R10+,R11	M(R10) R11 R10+2 R10
立即数			Mov #X, TONI	Mov #45,TONI	45 M(TONI)

注：

“S”为源操作数，“D”为目的操作数。

工作模式

MSP430 有一个活动模式和 5 个可软件设置的低功耗模式。中断事件可把系统从任何低功耗模式唤醒,并且在执行完中断服务程序后可返回到中断前的工作状态。

MSP430 支持如下 6 种运行模式,可软件设置:

活动模式 AM

-所有时钟信号活动

低功耗模式 0 LPM0

-CPU 关闭

-ACLK 和 SMCLK 信号活动

-MCLK 停止

低功耗模式 1 LPM1

-CPU 关闭

-ACLK 和 SMCLK 信号活动.

-MCLK 停止,若没有在活动模式中使用,DCO 发生器关闭

低功耗模式 2 LPM2

-CPU 关闭

-MCLK 和 SMCLK 停止.

-ACLK 保持活动

-DCO 发生器保持活动

低功耗模式 3 LPM3

-CPU 关闭

-MCLK 和 SMCLK 停止.

-DCO 发生器停止

-ACLK 保持活动

低功耗模式 4 LPM4

- CPU 关闭
- MCLK 和 SMCLK 停止.
- ACLK 停止
- DCO 发生器停止
- 晶体振荡器停止

中断向量地址

中断向量地址和上电复位地址位于 0FFFFh-0FFC0h 中,其中包括各种中断服务程序的 16 位入口地址.如果复位中断向量(地址 0FFFEH)的内容为 0FFFFH, CPU 在上电后将进入 LPM4 模式。

中断源	中断标志	系统中断	字地址	优先级
上电 外部复位 看门狗溢出 FLASH 访问错误 PC 越界(注释 1)	PORIFG RSTIFG WDTIFG KEYV (注释 2)	Reset	0FFFEh	31(最高)
非屏蔽中断 NMI 振荡器失效 非法访问 FLASH 存储器	NMIIFG OFIFG ACCIFG (注释 2&4)	(非)可屏蔽 (非)可屏蔽 (非)可屏蔽	0FFFCh	30
			0FFFAh	29
			0FFF8h	28
比较器 A+ (MSP430F20X1)	CAIFG(注释 3)	可屏蔽	0FFF6h	27
看门狗定时器 模式	WDTIFG	可屏蔽	0FFF4h	26
定时器 A2	TACCRO CCIFG(注释 3)	可屏蔽	0FFF2h	25
定时器 A2	TACCR1 CCIFG TACCR2 CCIFG TAIFG(注释 2&3)	可屏蔽	0FFF0h	24
			0FFEEh	23
			0FFECCh	22
ADC10 (MSP430F20X2)	ADC10IFG(注释3)	可屏蔽	0FFEAh	21
SD16_A (MSP430F20X3)	SD16CCTL0 SD16OVIFG, SD16CCTL0 SD16IFG (注释 2&3)	可屏蔽		
USI (MSP430F20X2, MSP430F20X3)	USIIFG, USISTTIFG (注释 2&3)	可屏蔽	0FFE8h	20
P2 口	P2IFG.0-P2IFG7 (注释 2&3)	可屏蔽	0FFE6h	19
P1 口	P1IFG.0-P1IFG7 (注释 2&3)	可屏蔽	0FFE4h	18
			0FFE2h	17
			0FFE0h	16
(注释 5)			0FFDEh...0FFC0h	15...0

注：

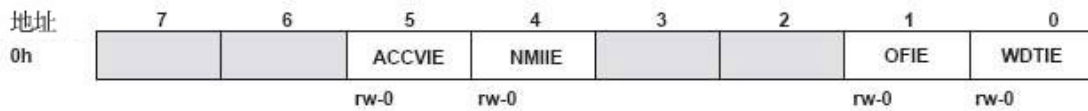
- 1、 CPU 从外围功能模块寄存器(0h-1FFh)取指令时将触发 Reset 信号。
- 2、 源中断标志。
- 3、 中断标志在该模块内部。
- 4、 (非)可屏蔽中断指的是相应的允许位可禁止该中断，但总中断允许屏蔽不了的中断，非屏蔽中断指的是总中断允许和相应中断允许位都禁止不了的中断。

5、部中断向量地址 0FFDEh-0FFC0h 在本系统器件中没有使用，用户可将它作为代码区。

特殊功能寄存器

MSP430 多数的中断允许和模块允许位寄存器处于低地址区域,特殊功能寄存器位没有分配功能时在物理上不存在，这样的安排提供了简单的软件入口。

中断使能寄存器 1&2



WDTIE: 看门狗定时器中断允许.只有在定时器模式下有效,看门狗模式下无效。

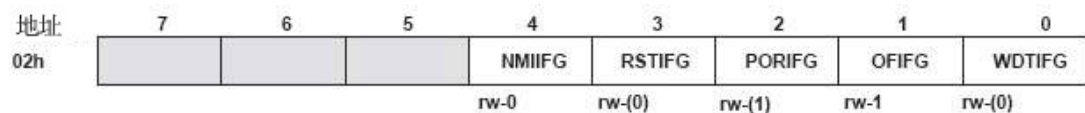
OFIE: 振荡器失效中断允许。

NMIIE: (非)可屏蔽中断允许。

ACCVIE: 访问 FLASH 存储器错误中断允许。



中断标志寄存器 1&2



WDTIFG: 看门狗定时器溢出(看门狗模式)或安全口令错误、Vcc 上电复位或 \overline{RST}/NMI 在复位模式时产生复位事件时置位。

OFIFG: 振荡器失效时置位。

RSTIFG: 外部复位中断标志, \overline{RST}/NMI 在复位模式时产生复位事件置位,VCC 上电时复位。

PORIFG: 上电复位中断标志,上电时置位。

NMIIFG: 通过 \overline{RST}/NMI 置位。




图例:

rw: 该位可读可写。

rw-0,1 该位可读可写。PUC 时被置位或复位

rw-(0,1) 该位可读可写。POR 时被置位或复位

 该类型器件中没有该位

存储器组织

		MSP430F200X	MSP430F201X
存储器	大小	1KB	2KB
中断向量	FLASH	0FFFFh-0FFC0h	0FFFFh-0FFC0h
代码存储区	FLASH	0FFFFh-0FC00h	0FFFFh-0F800h
信息存储区	大小	256 Byte	256 Byte
	FLASH	010FFh-01000h	010FFh-01000h
RAM	大小	128 Byte	128 Byte
		027Fh-0200h	027Fh-0200h
外围模块	16 位	01FFh-0100h	01FFh-0100h
	8 位	0FFh-010h	0FFh-010h
	8 位 SFR	0Fh-00h	0Fh-00h

FLASH 存储器

FLASH 存储器可由 JTAG, Spy-Bi-Wire 和由 CPU 在系统编程. CPU 可进行字节或字的读写. 其特性包括:

FLASH 存储器包括 n 段主存储器(每段 512 字节)和 4 个信息段(A,B,C,D,每段 64 字节)。

段 0-n 可以一次性擦除, 也可以每段单独擦除。

段 A 到段 D 可单独擦除, 也可以和段 0-n 一起擦除。

段 A 中包含器件的校正数据. 复位后该段禁止编程和擦除。它可以被开锁, 但若需要这些校正数据, 请不要擦除该段。

外围模块

外围模块通过数据总线, 地址总线和控制总线和 CPU 相连, 并可通过指令对其进行访问。需要获取详细资料, 请参考 MSP430x2xx Family User's Guide。

振荡器和时钟

系统时钟模块包括: 32768Hz 晶体振荡器, 片内低功耗低频率的振荡器和数字可控振荡器. 时钟模块的独特设计可满足低成本和低功耗的要求. 内部 DCO 可在 1 μ s 快速启动和稳定. 基本时钟模块包括:

辅助时钟 ACLK, 来自 32768Hz 晶振或内部低频晶振

系统主时钟 MCLK, 用来给 CPU 提供时钟信号

子系统时钟 SMCLK, 用于外围模块的时钟信号

DCO 的校正数据保存在信息段 A 中

DCO 频率	校正寄存器	大小	地址
1MHz	CALBC1_1MHz	1 字节	010FFh
	CALDCO_1MHz	1 字节	010FEh
8MHz	CALBC1_8MHz	1 字节	010FDh
	CALDCO_8MHz	1 字节	010FCh
12MHz	CALBC1_12MHz	1 字节	010FBh
	CALDCO_12MHz	1 字节	010FAh
16MHz	CALBC1_16MHz	1 字节	010F9h
	CALDCO_16MHz	1 字节	010F8h

电源检测

电源检测电路用来实现上电和掉电时产生合适的内部复位信号。

数字 I/O

本类型器件包括 1 个 8 位 I/O-P1 和 2 位的 I/O-P2

所有 I/O 位可单独编程设置

端口可以作为输入,输出和中断输入的任意组合

P1 和 P2 的所有引脚都可以选择中断触发沿

所有指令支持对端口控制寄存器的读写

每个 I/O 都有独立的可编程上拉/下拉电阻

看门狗 WDT+

看门狗定时器(WDT+)模块主要功能是在发生软件问题后进行可控制的系统重启.若看门狗溢出将使系统产生复位.若应用中不需要看门狗功能,可将该模块配置为间隔定时器,在选定的时间间隔产生中断信号。

定时器 A2

定时器 A2 是一个带 2 个捕获/比较寄存器的 16 位定时器/计数器。定时器 A2 可同时支持多个捕获/比较, PWM 输出和内部定时。定时器 A2 也能触发多个中断, 中断可以由计数器溢出或捕获/比较寄存器产生。

定时器 A2 信号引脚连接

MSP430F20X1

输入信号引脚号		输入信号名称	模块信号名称	模块	模块输出信号	输出信号引脚号	
PW _N	RSA					PW _N	RSA
2-P1.0	1-P1.0	TACLK	TACLK	定时器	无		
		ACLK	ACLK				
		SMCLK	SMCLK				
2-P1.0	1-P1.0	TACLK	INCLK	CCR0	TA0	3-P1.1	2-P1.1
3-P1.1	2-P1.1	TA0	CCI0A			7-P1.5	6-P1.5
		ACLK(内部)	CCI0B				
		V _{ss}	GND				
		V _{cc}	V _{cc}				
4-P1.2	3-P1.2	TA1	CCI1A	CCR1	TA1	4-P1.2	3-P1.2
		CAOUT(内部)	CCI1B			8-P1.6	7-P1.6
		V _{ss}	GND			13-P2.6	12-P2.6
		V _{cc}	V _{cc}				

MSP430F20X2, MSP430F20X3

输入信号引脚号		输入信号名称	模块信号名称	模块	模块输出信号	输出信号引脚号	
PW _N	RSA					PW _N	RSA
2-P1.0	1-P1.0	TACLK	TACLK	定时器	无		
		ACLK	ACLK				
		SMCLK	SMCLK				
2-P1.0	1-P1.0	TACLK	INCLK	CCR0	TA0	3-P1.1	2-P1.1
3-P1.1	2-P1.1	TA0	CCI0A				

7-P1.5	6-P1.5	ACLK(内部)	CCI0B			7-P1.5	6-P1.5
		Vss	GND				
		Vcc	Vcc				
4-P1.2	3-P1.2	TA1	CCI1A	CCR1	TA1	4-P1.2	3-P1.2
8-P1.6	7-P1.6	TA1	CCI1B			8-P1.6	7-P1.6
		Vss	GND			13-P2.6	12-P2.6
		Vcc	Vcc				

比较器 A+ (MSP430F20X1)

比较器的主要是用来实现高精度的斜边 A/D 转换，电池电压检测和外部模拟信号检测。

USI (MSP430F20X2 和MSP430F20X3)

通用串行接口模块用于串行数据通信和提供同步通信如SPI和I2C。

ADC10 (MSP430F20X2)

ADC10模块提供10位快速A/D转换.该模块包含10位SAR内核,采样保持,参考电压发生电路和数据传输控制,传输控制电路DTC可以在不需要CPU参与的情况下实现数据转换和存储。

SD16_A (MSP430F20X3)

SD16_A 模块支持16位数模转换.该模块包含16位sigma-delta内核和电压参考发生电路.并集成了电压和温度传感器。

外围模块布局

字访问的外围模块寄存器

ADC10 (MSP430F20X2)	ADC 控制寄存器 0	ADC10CTL0	01B0h
	ADC 控制寄存器 1	ADC10CTL1	01B2h
	ADC 存储器	ADC10MEM	01B4h
SD16_A (MSP430F20X3)	通用控制器	SD16CTL	0100h
	通道 0 控制寄存器	SD16CCTL0	0102h
	中断向量控制寄存器	SD16IV	0110h
	通道 0 存储器	SD16MEM0	0112h
定时器 A	捕获/比较寄存器	TACCR1	0174h
	捕获/比较寄存器	TACCR0	0172h
	计数寄存器	TAR	0170h
	捕获/比较控制寄存器	TACCTL1	0164h
	捕获/比较控制寄存器	TACCTL0	0162h
	定时器控制寄存器	TACTL	0160h
	定时器中断字寄存器	TAIV	012Eh
FLASH 存储器	FLASH 控制寄存器 3	FCTL3	012Ch
	FLASH 控制寄存器 2	FCTL2	012Ah
	FLASH 控制寄存器 1	FCTL1	0128h
看门狗	看门狗/定时器寄存器	WDTCTL	0120h

字节访问的外围模块寄存器

ADC10 (MSP430F20X2)	模拟输入允许	ADC10AE	04Ah
SD16_A (MSP430F20X3)	通道 0 输入控制寄存器	SD16INCTL0	0B0h
	模拟输入允许	SD16AE	0B7h
USI (MSP430F20X2 MSP430F20X3)	USI 控制寄存器 0	USICTL0	078h
	USI控制寄存器1	USICTL1	079h
	USI时钟控制寄存器	USICKCTL	07Ah
	USI位计数器	USICNT	07Bh
	USI移位寄存器	USISR	07Ch
比较器 A (MSP430F20X1)	比较器端口禁止寄存器	CAPD	05Bh
	比较器控制寄存器 2	CACTL2	05Ah
	比较器控制寄存器 1	CACTL1	059h
基本时钟模块	系统基本时钟控制寄存器 3	BCSCTL3	053h
	系统基本时钟控制寄存器 2	BCSCTL2	058h
	系统基本时钟控制寄存器 1	BCSCTL1	057h
	DCO 频率控制寄存器	DCOCTL	056h
P2	P2 电阻允许寄存器	P2REN	02Fh
	P2 功能选择寄存器	P2SEL	02Eh
	P2 中断允许寄存器	P2IE	02Dh
	P2 中断沿选择寄存器	P2IES	02Ch
	P2 中断标志寄存器	P2IFG	02Bh
	P2 方向选择寄存器	P2DIR	02Ah
	P2 输出寄存器	P2OUT	029h
	P2 输入寄存器	P2IN	028h
P1	P1 电阻允许寄存器	P1REN	027h
	P1 功能选择寄存器	P1SEL	026h
	P1 中断允许寄存器	P1IE	025h
	P1 中断沿选择寄存器	P1IES	024h
	P1 中断标志寄存器	P1IFG	023h
	P1 方向选择寄存器	P1DIR	022h
	P1 输出寄存器	P1OUT	021h
	P1 输入寄存器	P1IN	020h
特殊功能寄存器	SFR 中断标志寄存器 2	IFG2	003h
	SFR 中断标志寄存器 1	IFG1	002h
	SFR 中断允许寄存器 2	IE2	001h
	SFR 中断允许寄存器 1	IE1	000h

绝对最大额定范围

 供电电压 $V_{cc}-V_{ss}$:-0.3 – 4.1V

 引脚外加电压 :-0.3 – $V_{cc}+0.3V$

 器件引脚的二极管电流 : $\pm 2mA$

存储温度(未编程芯片) :-55 – 150

(编程芯片) :-40 – 85

注：

特别指出的是超过“最大额定范围”可能导致器件的永久损坏。所有参数都只是特定范围的指标，不包括器件在超出规定范围的工作特性。在最大额定条件下使用可能导致器件不稳定。

所有电压都是相对于 V_{SS} 来说的，但烧 JTAG 安全熔丝的电压 V_{FB} 可以超出最大绝对电压值，该电压在烧熔丝时加在 TEST 引脚上。

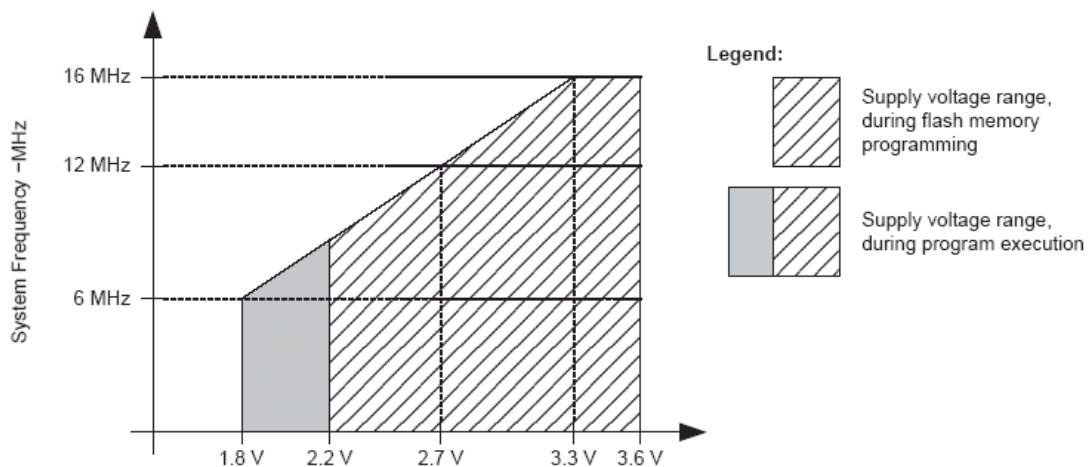
在电路板的焊接过程中温度可以高于以上规定的最高温度。

推荐工作条件

		MIN	NOM	MAX	UNITS
Supply voltage during program execution, V_{CC}		1.8		3.6	V
Supply voltage during program/erase flash memory, V_{CC}		2.2		3.6	V
Supply voltage, V_{SS}		0			V
Operating free-air temperature range, T_A		-40		85	°C
Processor frequency f_{SYSTEM} (Maximum MCLK frequency)	$V_{CC} = 1.8\text{ V}$, Duty Cycle = 50% $\pm 10\%$	dc		6	MHz
	$V_{CC} = 2.7\text{ V}$, Duty Cycle = 50% $\pm 10\%$	dc		12	
	$V_{CC} \geq 3.3\text{ V}$, Duty Cycle = 50% $\pm 10\%$	dc		16	

注：

- 1、MSP430 CPU 时钟选择 MCLK，时钟高沿和低沿的宽度不能小于最高频率所对应的脉冲宽度。
- 2、围模块可能具有不同的最高时钟频率，请参考相关模块的说明。



注：最小时钟频率由系统时钟确定。FLASH 编程和擦除操作要求 V_{CC} 在 2.2V 以上。

图 1 安全运行范围

推荐工作电压和温度范围下的电气特性(除特别说明)

不包括外部的供电电流(经过 V_{CC})

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
I _{AM} , 1MHz Active mode (AM) current (1MHz)	f _{DCO} = f _{MCLK} = f _{SMCLK} = 1MHz, f _{ACLK} = 32,768Hz, Program executes in flash, BCSCTL1 = CALBC1_1MHz, DCOCTL = CALDCO_1MHz, CPUOFF = 0, SCG0 = 0, SCG1 = 0, OSCOFF = 0	2.2 V		220	270	μA
		3 V		300	370	
I _{AM} , 1MHz Active mode (AM) current (1MHz)	f _{DCO} = f _{MCLK} = f _{SMCLK} = 1MHz, f _{ACLK} = 32,768Hz, Program executes in RAM, BCSCTL1 = CALBC1_1MHz, DCOCTL = CALDCO_1MHz, CPUOFF = 0, SCG0 = 0, SCG1 = 0, OSCOFF = 0	2.2 V		190		μA
		3 V		260		
I _{AM} , 4kHz Active mode (AM) current (4kHz)	f _{MCLK} = f _{SMCLK} = f _{ACLK} = 32,768Hz/8 = 4,096Hz, f _{DCO} = 0Hz, Program executes in flash, SELMx = 11, SELS = 1, DIVMx = DIVSx = DIVAx = 11, CPUOFF = 0, SCG0 = 1, SCG1 = 0, OSCOFF = 0	2.2 V		1.2	3	μA
		3 V		1.6	4	
I _{AM} , 100kHz Active mode (AM) current (100kHz)	f _{MCLK} = f _{SMCLK} = f _{DCO} (0, 0) = 100kHz, f _{ACLK} = 0Hz, Program executes in flash, RSELx = 0, DCOx = 0, CPUOFF = 0, SCG0 = 0, SCG1 = 0, OSCOFF = 1	2.2 V		37	50	μA
		3 V		40	55	

注：

- 1、所有输入引脚都被置为 0V 或 V_{CC}，输出引脚没有获得输入或输出电流，
- 2、该电流是在采用CC4V-T1A SMD晶体加9PF负载电容定性的。
选择接近要求的9pF内部和外部负载电容。

活动模式下的供电电流（流入VCC）

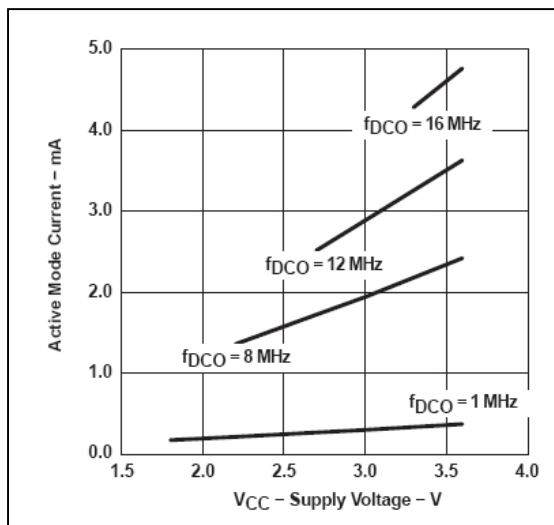


图2 活动模式VS VCC Ta=25

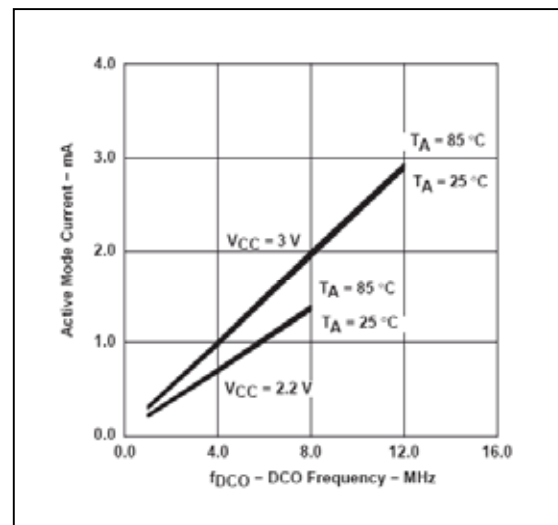


图3 活动模式 VS DCO频率

低功耗模式下的供电电流（流入Vcc引脚）不包含外部电流

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
I _{LPM0} , 1MHz Low-power mode 0 (LPM0) current, see Note 3	f _{MCLK} = 0MHz, f _{SMCLK} = f _{DCO} = 1MHz, f _{ACLK} = 32,768Hz, BCSCCTL1 = CALBC1_1MHz, DCOCTL = CALDCO_1MHz, CPUOFF = 1, SCG0 = 0, SCG1 = 0, OSCOFF = 0	2.2 V		65	80	μA
		3 V		85	100	
I _{LPM0} , 00kHz Low-power mode 0 (LPM0) current, see Note 3	f _{MCLK} = 0MHz, f _{SMCLK} = f _{DCO} (0, 0) ~ 100kHz, f _{ACLK} = 0Hz, RSELx = 0, DCOx = 0, CPUOFF = 1, SCG0 = 0, SCG1 = 0, OSCOFF = 1	2.2 V		37	48	μA
		3 V		41	52	
I _{LPM2} Low-power mode 1 (LPM2) current, see Note 4	f _{MCLK} = f _{SMCLK} = 0MHz, f _{DCO} = 1MHz, f _{ACLK} = 32,768Hz, BCSCCTL1 = CALBC1_1MHz, DCOCTL = CALDCO_1MHz, CPUOFF = 1, SCG0 = 0, SCG1 = 1, OSCOFF = 0	2.2 V		22	29	μA
		3 V		25	32	
I _{LPM3} , LFXT1 Low-power mode 3 (LPM3) current, see Note 4	f _{DCO} = f _{MCLK} = f _{SMCLK} = 0MHz, f _{ACLK} = 32,768Hz, CPUOFF = 1, SCG0 = 1, SCG1 = 1, OSCOFF = 0	2.2 V	T _A = -40°C	0.7	1.2	μA
			T _A = 25°C	0.7	1.0	
			T _A = 85°C	1.4	2.3	
		3 V	T _A = -40°C	0.9	1.2	
			T _A = 25°C	0.9	1.2	
			T _A = 85°C	1.6	2.8	
I _{LPM3} , VLO Low-power mode 3 current, (LPM3) see Note 4	f _{DCO} = f _{MCLK} = f _{SMCLK} = 0MHz, f _{ACLK} from internal LF oscillator (VLO), CPUOFF = 1, SCG0 = 1, SCG1 = 1, OSCOFF = 0	2.2 V	T _A = -40°C	0.4	0.7	μA
			T _A = 25°C	0.5	0.7	
			T _A = 85°C	1.0	1.6	
		3 V	T _A = -40°C	0.5	0.9	
			T _A = 25°C	0.6	0.9	
			T _A = 85°C	1.3	1.8	
I _{LPM4} Low-power mode 4 (LPM4) current, see Note 5	f _{DCO} = f _{MCLK} = f _{SMCLK} = 0MHz, f _{ACLK} = 32,768Hz, CPUOFF = 1, SCG0 = 1, SCG1 = 1, OSCOFF = 1	2.2 V/3 V	T _A = -40°C	0.1	0.5	μA
			T _A = 25°C	0.1	0.5	
			T _A = 85°C	0.8	1.5	

注：

- 1、 入引脚接 V_{SS} 或 V_{CC}，输出引脚不输出或吸入电流。
- 2、 电流时在使用 CC4V-T1A SMD 晶振（加 9pF 负载电容）的条件下测定的。选择接近要求的 9pF 内部和外部负载电容。
- 3、 采用 SMCLK 时钟信号的电源检测和 WDT 模块的电流消耗已经计算在内。
- 4、 采用 ACLK 时钟信号的电源检测和 WDT 模块的电流消耗已经计算在内。
- 5、 电源检测模块的电流计算在内。

施密特触发输入端-P1& P2

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{IT+} Positive-going input threshold voltage			0.45		0.75	V _{CC}
		2.2 V	1.00		1.65	V
		3 V	1.35		2.25	
V _{IT-} Negative-going input threshold voltage			0.25		0.55	V _{CC}
		2.2 V	0.55		1.20	V
		3 V	0.75		1.65	
V _{hys} Input voltage hysteresis (V _{IT+} - V _{IT-})		2.2 V	0.2		1.0	V
		3 V	0.3		1.0	
R _{Pull} Pull-up/pull-down resistor	For pull-up: V _{IN} = V _{SS} ; For pull-down: V _{IN} = V _{CC}		20	35	50	kΩ
C _I Input Capacitance	V _{IN} = V _{SS} or V _{CC}			5		pF

中断输入-P1&P2

参数	测试条件	VCC	最小	典型	最大	单位
T(int)外部中断触发时间	P1,P2 口触发中断的最小脉冲宽度	2.2V/3V	20			ns

注：

- 1、当外部中断触发信号宽度不小于 T(int)时将置位中断标志 ,甚至在触发信号宽度小于 T(int)时也可能置位中断标志。

漏电流

参数	测试条件	VCC	最小	典型	最大	单位
I _{ikg} (P _{x.x}) 高阻漏电流	见注 1&2	2.2V/3V			± 50	nA

注：

- 1、除非另外指明，测试时相应引脚接 V_{ss} 或 V_{cc}。
- 2、数字引脚的漏电流是单个测试的，测试时引脚被选为输入，上拉/下拉电阻禁止。

输出特性-P1&P2

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{OH}	High-level output voltage	I _(OHmax) = -1.5 mA (see Notes 1)	2.2 V	V _{CC} -0.25		V _{CC}	V
		I _(OHmax) = -6 mA (see Notes 2)	2.2 V	V _{CC} -0.6		V _{CC}	
		I _(OHmax) = -1.5 mA (see Notes 1)	3 V	V _{CC} -0.25		V _{CC}	
		I _(OHmax) = -6 mA (see Notes 2)	3 V	V _{CC} -0.6		V _{CC}	
V _{OL}	Low-level output voltage	I _(OLmax) = 1.5 mA (see Notes 1)	2.2 V	V _{SS}		V _{SS} +0.25	V
		I _(OLmax) = 6 mA (see Notes 2)	2.2 V	V _{SS}		V _{SS} +0.6	
		I _(OLmax) = 1.5 mA (see Notes 1)	3 V	V _{SS}		V _{SS} +0.25	
		I _(OLmax) = 6 mA (see Notes 2)	3 V	V _{SS}		V _{SS} +0.6	

注：

1. 所有 I_{OHmax} , I_{OLmax} 之和不要超过 ±12mA ,以保证不超过规定的最大电压降。
2. 所有 I_{OHmax} , I_{OLmax} 之和不要超过 ±48mA ,以保证不超过规定的最大电压降。

输出频率-P1&P2

参数	测试条件	Vcc	最小	典型	最大	单位
f _{Px.y}	端口输出频率 (加负载)	P1.4/SMCLK, CL = 20 pF, RL = 1 k(注 1&2)	2.2V		10	MHz
			3V		12	MHz
f _{Port_CLK}	输出时钟频率	P2.0/ACLK, P1.4/SMCLK, CL = 20 pF (注 2)	2.2V		12	MHz
			3V		16	MHz

注：

- 1、试是将两个 0.5K 的电阻串接在 V_{cc} 和 V_{ss} 之间,端口输出接在两个电阻的中间
- 2、出电压在指定频率时达到 V_{cc} 的 10 % 和 90 %

输出特性-P1&P2

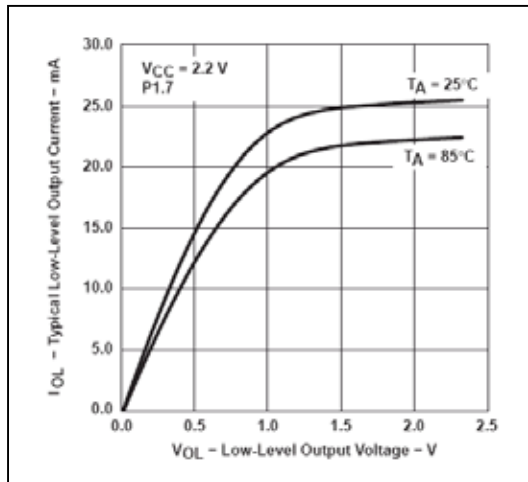


图 4 典型“0”输出电流 VS 电压

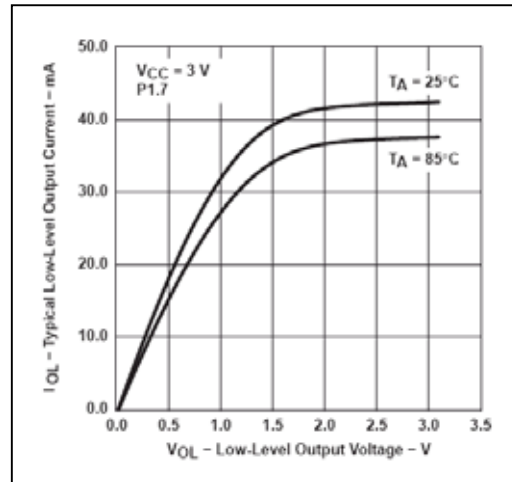


图 5 典型“0”输出电流 VS 电压

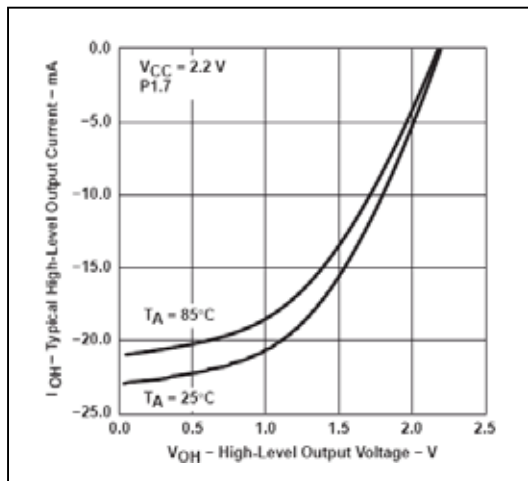


图 6 典型“1”输出电流 VS 电压

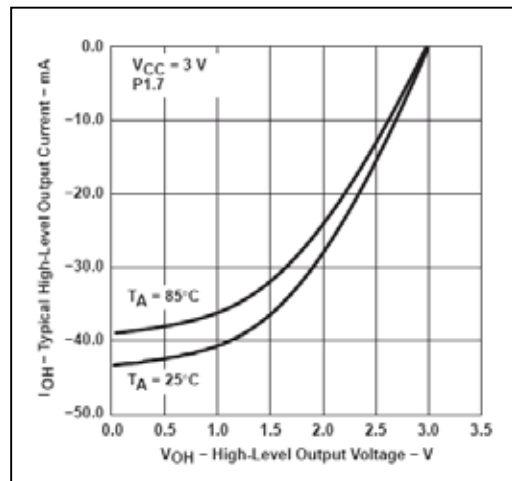


图 7 典型“1”输出电流 VS 电压

注：一次只测量一个端口的负载输出特性

POR/电压检测复位 (注 1&2)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{CC(start)} (see Figure 8)	dV _{CC} /dt ≤ 3 V/s		0.7 × V _(B_IT-)			V
V _(B_IT-) (see Figure 8 through Figure 10)	dV _{CC} /dt ≤ 3 V/s		1.71			V
V _{hys(B_IT-)} (see Figure 8)	dV _{CC} /dt ≤ 3 V/s		70	130	180	mV
t _{d(BOR)} (see Figure 8)			2000			μs
t _(reset)	Pulse length needed at RST/NMI pin to accepted reset internally	2.2 V/3 V	2			μs

注：

- 1、rownout 模块的电流消耗已经包含在 I_{cc} 电流消耗数据里.V_(B_IT-)+V_{hys(B_IT+)}<1.8V。
- 2、电后在 V_{CC}=V_(B_IT-)+V_{hys(B_IT+)}后经过一段时间 T_d(BOR)后开始执行代码.DCO 的缺省设置必须保持不变直到 V_{CC} > V_{CC(MIN)},V_{CC(MIN)}即在该频率下工作所需的最低供电电压。

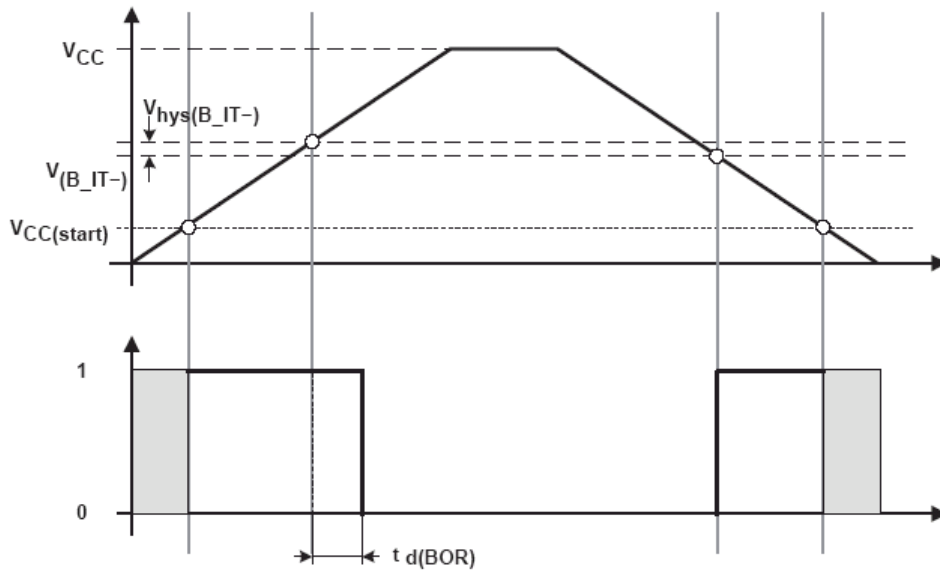


图 8 POR/Brownout 复位 VS 供电电压

POR/Brownout 复位 (BOR)

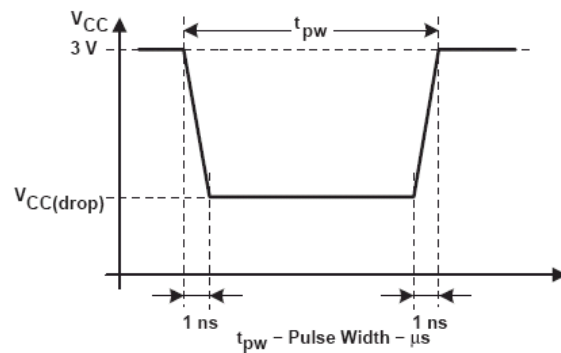
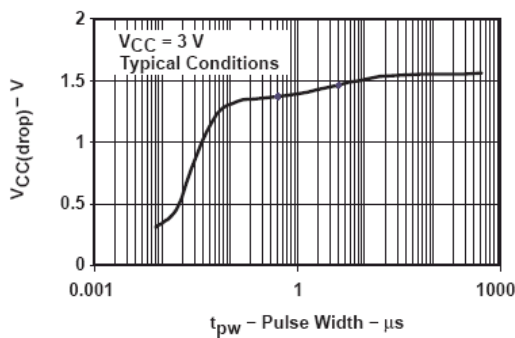


图 9 VCC 上有方波形掉电电压 VCC(drop) 产生 POR/Brownout 信号

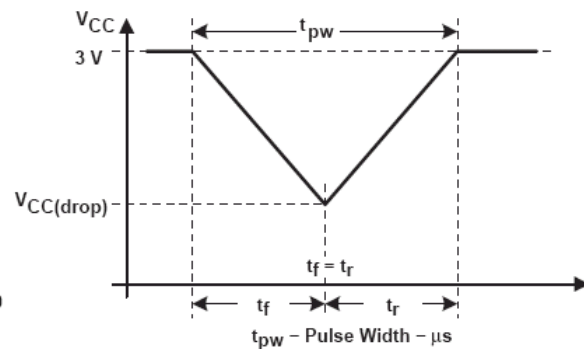
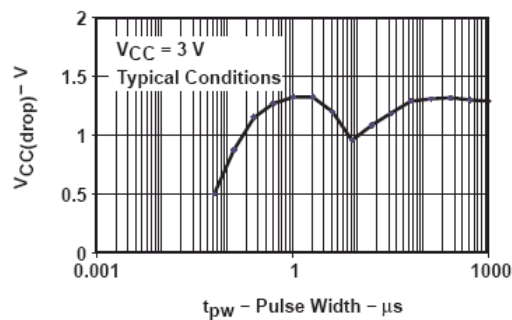


图 10 VCC 上有三角波形掉电电压 VCC(drop) 产生 POR/Brownout 信号

DCO 主要特性

由 RSEL_x 选择设置的频率可与由 RSEL_{x+1} 选择的频率相重叠。如 RSEL_x=0 选择的频率可等于 RSEL_x=1 选定的频率等。

DCO 控制位 DCO_x 所代表的间隔大小由参数 Sdco 指定。

调制控制位 MOD_x 用于指定在 32 个 DCOCLK 中 f_{DCO(RSEL,DCO+1)} 和 f_{DCO(RSEL,DCO)} 的使用次数。

混合频率计算如下：

$$f_{average} = \frac{32 \times f_{DCO(RSEL,DCO)} \times f_{DCO(RSEL,DCO+1)}}{MOD \times f_{DCO(RSEL,DCO)} + (32 - MOD) \times f_{DCO(RSEL,DCO+1)}}$$

DCO 频率

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
Vcc	Supply voltage range	RSELx < 14		1.8		3.6	V
		RSELx = 14		2.2		3.6	V
		RSELx = 15		3.0		3.6	V
f _{DCO(0,0)}	DCO frequency (0, 0)	RSELx = 0, DCOx = 0, MODx = 0	2.2 V/3 V	0.06		0.14	MHz
f _{DCO(0,3)}	DCO frequency (0, 3)	RSELx = 0, DCOx = 3, MODx = 0	2.2 V/3 V	0.07		0.17	MHz
f _{DCO(1,3)}	DCO frequency (1, 3)	RSELx = 1, DCOx = 3, MODx = 0	2.2 V/3 V	0.10		0.20	MHz
f _{DCO(2,3)}	DCO frequency (2, 3)	RSELx = 2, DCOx = 3, MODx = 0	2.2 V/3 V	0.14		0.28	MHz
f _{DCO(3,3)}	DCO frequency (3, 3)	RSELx = 3, DCOx = 3, MODx = 0	2.2 V/3 V	0.20		0.40	MHz
f _{DCO(4,3)}	DCO frequency (4, 3)	RSELx = 4, DCOx = 3, MODx = 0	2.2 V/3 V	0.28		0.54	MHz
f _{DCO(5,3)}	DCO frequency (5, 3)	RSELx = 5, DCOx = 3, MODx = 0	2.2 V/3 V	0.39		0.77	MHz
f _{DCO(6,3)}	DCO frequency (6, 3)	RSELx = 6, DCOx = 3, MODx = 0	2.2 V/3 V	0.54		1.06	MHz
f _{DCO(7,3)}	DCO frequency (7, 3)	RSELx = 7, DCOx = 3, MODx = 0	2.2 V/3 V	0.80		1.50	MHz
f _{DCO(8,3)}	DCO frequency (8, 3)	RSELx = 8, DCOx = 3, MODx = 0	2.2 V/3 V	1.10		2.10	MHz
f _{DCO(9,3)}	DCO frequency (9, 3)	RSELx = 9, DCOx = 3, MODx = 0	2.2 V/3 V	1.60		3.00	MHz
f _{DCO(10,3)}	DCO frequency (10, 3)	RSELx = 10, DCOx = 3, MODx = 0	2.2 V/3 V	2.50		4.30	MHz
f _{DCO(11,3)}	DCO frequency (11, 3)	RSELx = 11, DCOx = 3, MODx = 0	2.2 V/3 V	3.00		5.50	MHz
f _{DCO(12,3)}	DCO frequency (12, 3)	RSELx = 12, DCOx = 3, MODx = 0	2.2 V/3 V	4.30		7.30	MHz
f _{DCO(13,3)}	DCO frequency (13, 3)	RSELx = 13, DCOx = 3, MODx = 0	2.2 V/3 V	6.00		9.60	MHz
f _{DCO(14,3)}	DCO frequency (14, 3)	RSELx = 14, DCOx = 3, MODx = 0	2.2 V/3 V	8.60		13.9	MHz
f _{DCO(15,3)}	DCO frequency (15, 3)	RSELx = 15, DCOx = 3, MODx = 0	3 V	12.0		18.5	MHz
f _{DCO(15,7)}	DCO frequency (15, 7)	RSELx = 15, DCOx = 7, MODx = 0	3 V	16.0		26.0	MHz
S _{RSEL}	Frequency step between range RSEL and RSEL+1	$\frac{f_{DCO(RSEL+1,DCO)}}{f_{DCO(RSEL,DCO)}}$	2.2 V/3 V			1.55	ratio
S _{DCO}	Frequency step between tap DCO and DCO+1	$\frac{f_{DCO(RSEL,DCO+1)}}{f_{DCO(RSEL,DCO)}}$	2.2 V/3 V	1.05	1.08	1.12	
Duty Cycle		Measured at P1.4/SMCLK	2.2 V/3 V	40	50	60	%

经校正的 DCO 频率范围

PARAMETER		TEST CONDITIONS	T _A	VCC	MIN	TYP	MAX	UNIT
Frequency tolerance at calibration			25°C	3 V	-1	±0.2	+1	%
f _{CAL(1MHz)}	1MHz calibration value	BCSCTL1= CALBC1_1MHz; DCOCTL = CALDCO_1MHz Gating time: 5ms	25°C	3 V	0.990	1	1.010	MHz
f _{CAL(8MHz)}	8MHz calibration value	BCSCTL1= CALBC1_8MHz; DCOCTL = CALDCO_8MHz Gating time: 5ms	25°C	3 V	7.920	8	8.080	MHz
f _{CAL(12MHz)}	12MHz calibration value	BCSCTL1= CALBC1_12MHz; DCOCTL = CALDCO_12MHz Gating time: 5ms	25°C	3 V	11.88	12	12.12	MHz
f _{CAL(16MHz)}	16MHz calibration value	BCSCTL1= CALBC1_16MHz; DCOCTL = CALDCO_16MHz Gating time: 2ms	25°C	3 V	15.84	16	16.16	MHz

DCO 频率在 0 -85 的变化

PARAMETER	TEST CONDITIONS	T _A	VCC	MIN	TYP	MAX	UNIT
1 MHz tolerance over temperature		0°C - +85°C	3.0 V	-2.5	±0.5	+2.5	%
8 MHz tolerance over temperature		0°C - +85°C	3.0 V	-2.5	±1.0	+2.5	%
12 MHz tolerance over temperature		0°C - +85°C	3.0 V	-2.5	±1.0	+2.5	%
16 MHz tolerance over temperature		0°C - +85°C	3.0 V	-3.0	±2.0	+3.0	%
f _{CAL} (1MHz) 1MHz calibration value	BCSCTL1= CALBC1_1MHz; DCOCTL = CALDCO_1MHz Gating time: 5ms	0°C - +85°C	2.2 V	0.970	1	1.030	MHz
			3.0 V	0.975	1	1.025	MHz
			3.6 V	0.970	1	1.030	MHz
f _{CAL} (8MHz) 8MHz calibration value	BCSCTL1= CALBC1_8MHz; DCOCTL = CALDCO_8MHz Gating time: 5ms	0°C - +85°C	2.2 V	7.760	8	8.400	MHz
			3.0 V	7.800	8	8.200	MHz
			3.6 V	7.600	8	8.240	MHz
f _{CAL} (12MHz) 12MHz calibration value	BCSCTL1= CALBC1_12MHz; DCOCTL = CALDCO_12MHz Gating time: 5ms	0°C - +85°C	2.2 V	11.70	12	12.30	MHz
			3.0 V	11.70	12	12.30	MHz
			3.6 V	11.70	12	12.30	MHz
f _{CAL} (16MHz) 16MHz calibration value	BCSCTL1= CALBC1_16MHz; DCOCTL = CALDCO_16MHz Gating time: 2ms	0°C - +85°C	3.0 V	15.52	16	16.48	MHz
			3.6 V	15.00	16	16.48	MHz

DCO 频率随 Vcc 的变化

PARAMETER	TEST CONDITIONS	T _A	VCC	MIN	TYP	MAX	UNIT
1 MHz tolerance over V _{CC}		25°C	1.8 V - 3.6 V	-2.5	±2	+2.5	%
8 MHz tolerance over V _{CC}		25°C	1.8 V - 3.6 V	-2.5	±2	+2.5	%
12 MHz tolerance over V _{CC}		25°C	2.2 V - 3.6 V	-2.5	±2	+2.5	%
16 MHz tolerance over V _{CC}		25°C	3.0 V - 3.6 V	-3	±2	+3	%
f _{CAL} (1MHz) 1MHz calibration value	BCSCTL1= CALBC1_1MHz; DCOCTL = CALDCO_1MHz Gating time: 5ms	25°C	1.8 V - 3.6 V	0.970	1	1.030	MHz
f _{CAL} (8MHz) 8MHz calibration value	BCSCTL1= CALBC1_8MHz; DCOCTL = CALDCO_8MHz Gating time: 5ms	25°C	1.8 V - 3.6 V	7.760	8	8.240	MHz
f _{CAL} (12MHz) 12MHz calibration value	BCSCTL1= CALBC1_12MHz; DCOCTL = CALDCO_12MHz Gating time: 5ms	25°C	2.2 V - 3.6 V	11.64	12	12.36	MHz
f _{CAL} (16MHz) 16MHz calibration value	BCSCTL1= CALBC1_16MHz; DCOCTL = CALDCO_16MHz Gating time: 2ms	25°C	3.0 V - 3.6 V	15.00	16	16.48	MHz

DCO 频率总的变化

PARAMETER	TEST CONDITIONS	T _A	VCC	MIN	TYP	MAX	UNIT
1 MHz tolerance overall		-40°C - +85°C	1.8 V - 3.6 V	-5	±2	+5	%
8 MHz tolerance overall		-40°C - +85°C	1.8 V - 3.6 V	-5	±2	+5	%
12 MHz tolerance overall		-40°C - +85°C	2.2 V - 3.6 V	-5	±2	+5	%
16 MHz tolerance overall		-40°C - +85°C	3.0 V - 3.6 V	-6	±3	+6	%
f _{CAL} (1MHz) 1MHz calibration value	BCSCTL1= CALBC1_1MHz; DCOCTL = CALDCO_1MHz Gating time: 5ms	-40°C - +85°C	1.8 V - 3.6 V	0.950	1	1.050	MHz
f _{CAL} (8MHz) 8MHz calibration value	BCSCTL1= CALBC1_8MHz; DCOCTL = CALDCO_8MHz Gating time: 5ms	-40°C - +85°C	1.8 V - 3.6 V	7.600	8	8.400	MHz
f _{CAL} (12MHz) 12MHz calibration value	BCSCTL1= CALBC1_12MHz; DCOCTL = CALDCO_12MHz Gating time: 5ms	-40°C - +85°C	2.2 V - 3.6 V	11.40	12	12.60	MHz
f _{CAL} (16MHz) 16MHz calibration value	BCSCTL1= CALBC1_16MHz; DCOCTL = CALDCO_16MHz Gating time: 2ms	-40°C - +85°C	3.0 V - 3.6 V	15.00	16	17.00	MHz

校准的 1MHz DCO 频率的特性

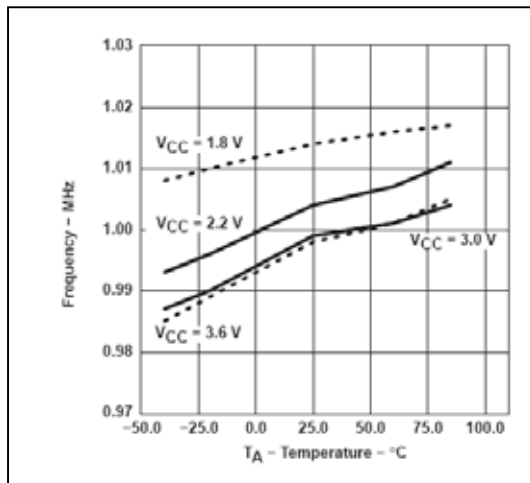


图 11 DCO 在 1MHz 时的特性 VS 温度

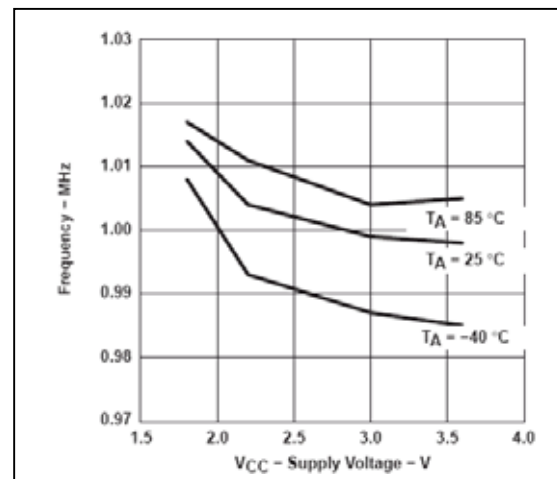


图 12 DCO 在 1MHz 时的特性 VS 温度

从低功耗模式(LPM3/4)唤醒的特性

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
$t_{DCO,LPM3/4}$ DCO clock wake-up time from LPM3/4 (see Note 1)	BCSCTL1= CALBC1_1MHz; DCOCTL = CALDCO_1MHz	2.2 V/3 V			2	μ s
	BCSCTL1= CALBC1_8MHz; DCOCTL = CALDCO_8MHz	2.2 V/3 V			1.5	
	BCSCTL1= CALBC1_12MHz; DCOCTL = CALDCO_12MHz	2.2 V/3 V			1	
	BCSCTL1= CALBC1_16MHz; DCOCTL = CALDCO_16MHz	3 V			1	
$t_{CPU,LPM3/4}$ CPU wake-up time from LPM3/4 (see Note 2)				$\frac{1}{f_{MCLK}} + t_{Clock,LPM3/4}$		

注:

- 1、 DCO 时钟唤醒时间是指从外部唤醒信号的边沿到时钟引脚(MCLK/SMCLK)上出现时钟信号。
- 2、 只有在 DCOCLK 被用作 MCLK 时参数有效

DCO 时钟从 LPM3/4 唤醒

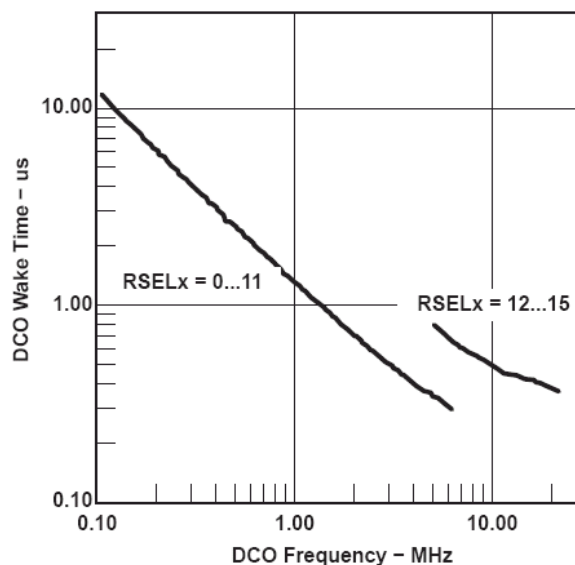


图 13 从 LPM3 唤醒时间 VS DCO 频率

晶体振荡器 LFXT1，低频模式（注 4）

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT	
$f_{LFXT1,LF}$	LFXT1 oscillator crystal frequency, LF mode 0, 1	1.8 V – 3.6 V		32,768		Hz	
$f_{LFXT1,LF,logic}$	LFXT1 oscillator logic level square wave input frequency, LF mode	1.8 V – 3.6 V	10,000	32,768	50,000	Hz	
OA_{LF}	Oscillation Allowance for LF crystals	XTS = 0, LFXT1Sx = 0; $f_{LFXT1,LF} = 32,768$ kHz, $C_{L,eff} = 6$ pF		500		kΩ	
		XTS = 0, LFXT1Sx = 0; $f_{LFXT1,LF} = 32,768$ kHz, $C_{L,eff} = 12$ pF		200		kΩ	
$C_{L,eff}$	Integrated effective Load Capacitance, LF mode (see Note 1)	XTS = 0, XCAPx = 0		1		pF	
		XTS = 0, XCAPx = 1		5.5		pF	
		XTS = 0, XCAPx = 2		8.5		pF	
		XTS = 0, XCAPx = 3		11		pF	
Duty Cycle	LF mode	XTS = 0, Measured at P1.4/ACLK, $f_{LFXT1,LF} = 32,768$ Hz	2.2 V/3 V	30	50	70	%
$f_{Fault,LF}$	Osc. fault frequency threshold, LF mode (see Note 3)	XTS = 0, LFXT1Sx = 3 (see Note 2)	2.2 V/3 V	10		10,000	Hz

注：

- 1、 括了寄生耦合和封装电容(大约每个引脚 2PF).由于 PCB 增加了额外的电容，因此推荐通过测量 ACLK 频率来确认正确的负载，有效负载满足晶体的要求才能确保频率的正确设置。
- 2、 试时采用的是逻辑电平输入作为时钟脉冲，但结果对外加晶体同样适用。
- 3、 于该 MIN 频率将导致振荡器失效标志置位，高于指定 MAX 频率不会置位，而在两者之间的频率可能导致置位。
- 4、 为改善 LFXT1 振荡器的 EMI，应遵循如下原则：
 - 尽量缩短振荡器和晶体之间的走线距离。
 - 在振荡器周围设置一个比较好的地平面。
 - 避免其它时钟或数据线给 XIN，XOUT 引脚引进干扰。
 - 避免在 XIN 和 XOUT 引脚下面或旁边布线。
 - 避免在 XIN，XOUT 引脚间产生寄生电容负载。
- 如果使用共形涂层，因保证它不会导致振荡器引脚间的电容/电阻性泄漏。
- 不要将 XOUT 引脚与 JTAG 的某针相连，该信号已经不再用于串行编程适配器。

内部低功耗，低频振荡器（VLO）

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
f_{VLO}	VLO frequency	2.2 V/3 V	4	12	20	kHz
df_{VLO}/dT	VLO frequency temperature drift	(see Note 1)		0.5		%/°C
df_{VLO}/dV_{CC}	VLO frequency supply voltage drift	$T_A = 25^{\circ}C$ (see Note 2)	1.8V...3.6V	4		%/V

注：

1. 使用了统计方法 (Box)： $(MAX(-40...85_C) - MIN(-40...85_C))/MIN(-40...85_C)/(85_C - (-40_C))$
2. 使用了统计方法 (Box)： $(MAX(1.8...3.6V) - MIN(1.8...3.6V))/MIN(1.8...3.6V)/(3.6V - 1.8V)$

定时器A

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
f_{TA}	Timer_A clock frequency	Internal: SMCLK, ACLK; External: TACLK, INCLK; Duty Cycle = 50% ±10%	2.2 V		10	MHz
		3 V		16		
$t_{TA,cap}$	Timer_A, capture timing	TA0, TA1	2.2 V/3 V	20		ns

通用串行接口 (USI) (MSP430F20X2, MSP430F20X3)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT	
f _{USI}	USI clock frequency	External: SCLK; Duty Cycle = 50% ±10%; SPI Slave Mode	2.2 V			10	MHz
		3 V			16		
V _{OL,I2C}	Low-level output voltage on SDA and SCL	USI module in I2C mode I _(OLmax) = 1.5 mA	2.2 V/3 V	V _{SS}	V _{SS} +0.4	V	

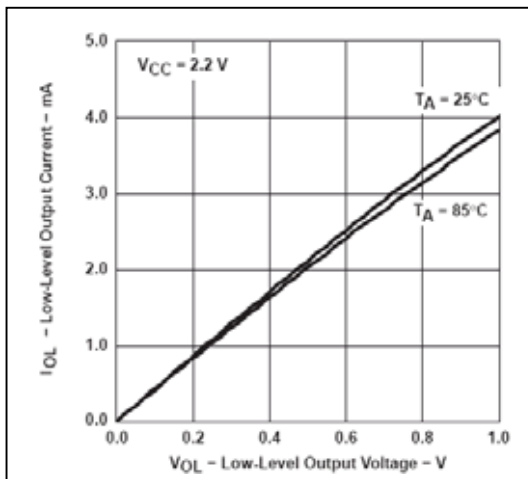
USI SDA, SCL “0”输出电压 (MSP430F20X2, MSP430F20X3)


图14 USI “0”输出电压 VS 输出电流

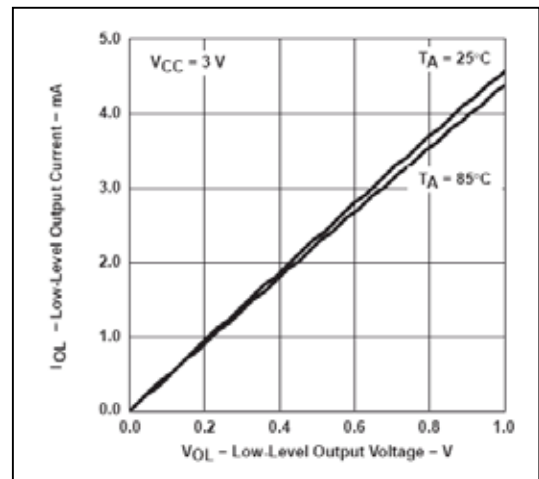


图15 USI “0”输出电压 VS 输出电流

比较器A+ (注1) (MSP430F20X1)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT	
I _(DD)	CAON=1, CARSEL=0, CAREF=0	2.2 V		25	40	μA	
		3 V		45	60		
I _(RefLadder/RefDiode)	CAON=1, CARSEL=0, CAREF=1/2/3, no load at P1.0/CA0 and P1.1/CA1	2.2 V		30	50	μA	
		3 V		45	71		
V _(IC)	Common-mode input voltage	CAON=1	2.2 V/3 V	0	V _{CC} -1	V	
V _(Ref025)	Voltage @ 0.25 V _{CC} node V _{CC}	PCA0=1, CARSEL=1, CAREF=1, no load at P1.0/CA0 and P1.1/CA1	2.2 V/3 V	0.23	0.24	0.25	
V _(Ref050)	Voltage @ 0.5V _{CC} node V _{CC}	PCA0=1, CARSEL=1, CAREF=2, no load at P1.0/CA0 and P1.1/CA1	2.2 V/3 V	0.47	0.48	0.5	
V _(RefVT)	(see Figure 19 and Figure 20)	PCA0=1, CARSEL=1, CAREF=3, no load at P1.0/CA0 and P1.1/CA1, T _A = 85°C	2.2 V	390	480	540	mV
		3 V		400	490	550	
V _(offset)	Offset voltage	See Note 2	2.2 V/3 V	-30	30	mV	
V _{hys}	Input hysteresis	CAON=1	2.2 V/3 V	0	0.7	1.4	mV
t _(response)	Response time (low-high and high-low)	T _A = 25°C, Overdrive 10 mV, Without filter: CAF=0 (see Note 3, Figure 16 and Figure 17)	2.2 V	80	165	300	ns
			3 V		70	120	
		T _A = 25°C, Overdrive 10 mV, With filter: CAF=1 (see Note 3, Figure 16 and Figure 17)	2.2 V	1.4	1.9	2.8	μs
			3 V		0.9	1.5	

注：

1. 比较器端口的漏电流和 I_{ikg} 相同。
2. 在连续测量时可用 CAEX 位交换输入引脚的极性从而抵消输入偏置电压。
3. 该响应时间是在 P1.3/CAOUT 测量的。

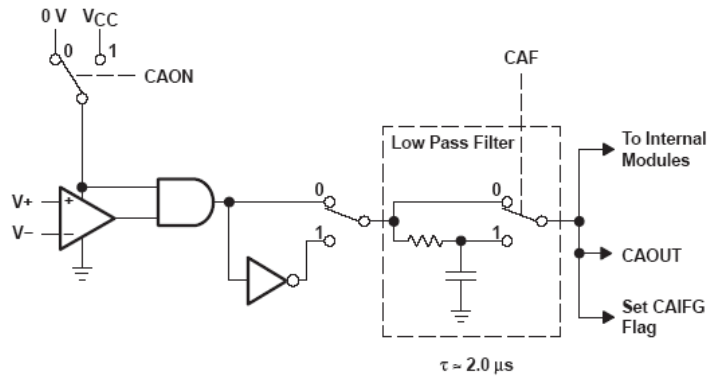


图 16 比较器 A+模块示意图

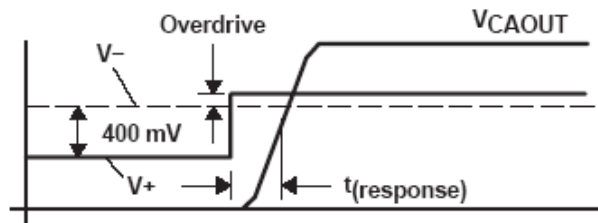


图 17 驱动过载定义

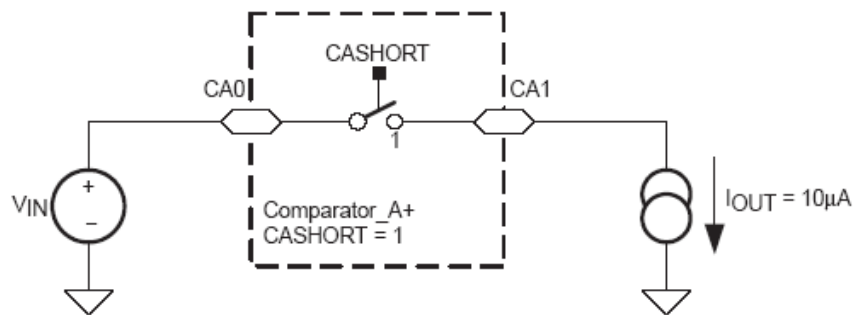


图 18 比较器 A+短路测试条件

比较器A+特性 (MSP430x20x1)

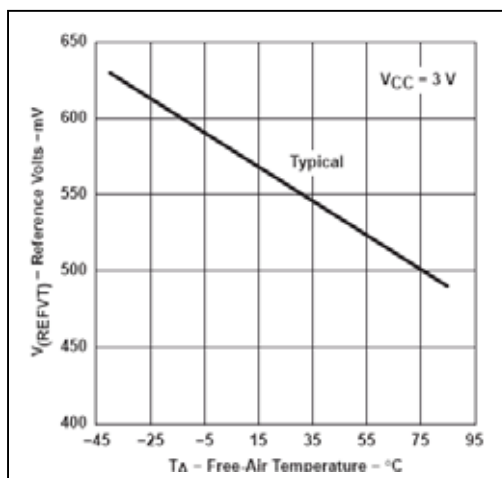


图19 V (RefVT) VS 温度, VCC=3V

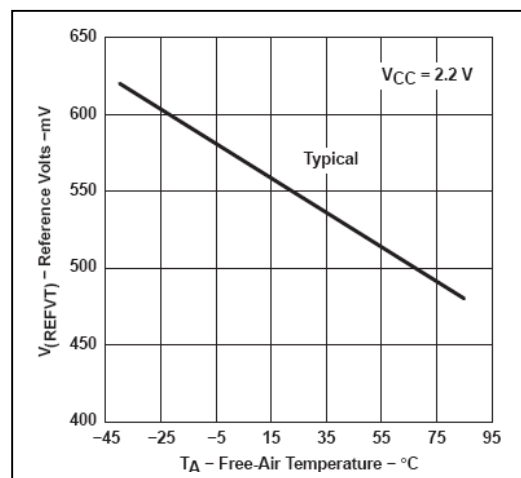


图20 V (RefVT) VS 温度, VCC=2.2V

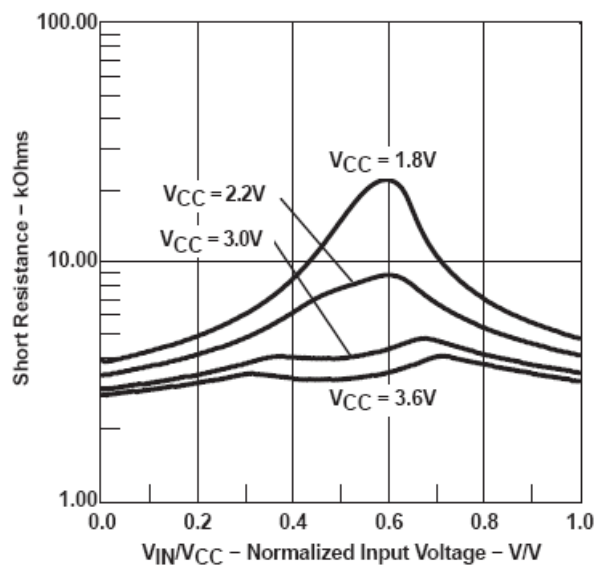


图21 短路电阻 VS Vin/VCC

10位ADC的电流消耗和输入范围（注1）（MSP430F20X2）

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{CC}	Analog supply voltage range	V _{SS} = 0 V	2.2		3.6	V
V _{Ax}	Analog input voltage range (see Note 2)	All Ax terminals. Analog inputs selected in ADC10AE register.	0		V _{CC}	V
I _{ADC10}	ADC10 supply current (see Note 3)	f _{ADC10CLK} = 5.0 MHz ADC10ON = 1, REFON = 0 ADC10SHT0 = 1, ADC10SHT1 = 0, ADC10DIV = 0	2.2 V	0.52	1.05	mA
		3 V		0.6	1.2	
I _{REF+}	Reference supply current, reference buffer disabled (see Note 4)	f _{ADC10CLK} = 5.0 MHz ADC10ON = 0, REFON = 1, REFOUT = 0	REF2_5V=0 2.2 V/3 V	0.25	0.4	mA
		REF2_5V=1 3 V				
I _{REFB}	Reference buffer supply current (see Note 4)	f _{ADC10CLK} = 5.0 MHz ADC10ON = 0, REFON = 1, REF2_5V = 0 REFOUT = 1	ADC10SR=0 2.2 V/3 V	1.1	1.4	mA
		ADC10SR=1 2.2 V/3 V	0.46	0.55		
C _I	Input capacitance	Only one terminal Ax selected at a time			27	pF
R _I	Input MUX ON resistance	0V ≤ V _{Ax} ≤ V _{CC}	2.2 V/3 V		2000	Ω

注：

- 1、电流由Px.x/Ax漏电流参数表定义。
- 2、模拟输入电压范围应在参考电压VR+ 和 VR-之间。
- 3、内部参考电压发生电路的电流消耗未包含在Iadc10内。
- 4、内部参考电压发生电路的电流由Vcc提供.在不进行转换时，其电流消耗与ADC10ON无关.REFON位用于在进行A/D转换前将内建电压稳定。

**10位ADC 内建参考电压 (MSP430F20X2)**

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{CC,REF+}	Positive built-in reference analog supply voltage range		2.2		V _{CC}	V
			V _{REF+} +0.15		V _{CC}	
			V _{REF+} +0.15		V _{CC}	
V _{REF+}	Positive built-in reference voltage	2.2 V/3 V	1.41	1.5	1.59	V
		3 V	2.35	2.5	2.65	V
I _{LD,VREF+}	Maximum V _{REF+} load current	2.2 V	±0.5			mA
		3 V	±1			
V _{REF+} load regulation	V _{REF+} load regulation	2.2 V/3 V	±2			LSB
		3 V	±2			LSB
V _{REF+} load regulation response time	V _{REF+} load regulation response time	3 V	400			ns
		3 V	2000			
C _{VREF+}	Max. capacitance at pin V _{REF+} (see Note 1)	2.2 V/3 V	100			pF
T _{CREF+}	Temperature coefficient	2.2 V/3 V	±100			ppm/°C
t _{REFON}	Settling time of internal reference voltage (see Note 2)	3.6 V	30			μs
t _{REFBURST}	Settling time of reference buffer (see Note 2)	2.2 V	1			
		2.2 V	2.5			

注：

1、当ADC模块输出电压到P2.4/TA2/A4/VREF+/VeREF+ (REFOUT=1)引脚时，其外接的电容不能超过限定值，否则将导致参考电压不稳。

2、测试条件是在时间t_{REFON} 或 t_{RefBuf}后转换开始并且测量误差小于0.5 LSB。

10位ADC外部参考电压 (注1) (MSP430F20X2)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{eREF+}	V _{eREF+} > V _{eREF-} SREF1 = 1, SREF0 = 0		1.4		V _{CC}	V
	V _{eREF-} ≤ V _{eREF+} ≤ V _{CC} - 0.15V SREF1 = 1, SREF0 = 1 (see Note 3)		1.4		3.0	V
V _{eREF-}	Negative external reference input voltage range (see Note 4)		0		1.2	V
ΔV _{eREF}	Differential external reference input voltage range ΔV _{eREF} = V _{eREF+} - V _{eREF-}		1.4		V _{CC}	V
I _{VeREF+}	0V ≤ V _{eREF+} ≤ V _{CC} , SREF1 = 1, SREF0 = 0	2.2 V/3 V	±1			μA
	0V ≤ V _{eREF+} ≤ V _{CC} - 0.15V ≤ 3V SREF1 = 1, SREF0 = 1 (see Note 3)	2.2 V/3 V	0			μA
I _{VeREF-}	Static input current into V _{eREF-}	2.2 V/3 V	±1			μA

注：

- 部参考电压由于对电容阵列充放电，输入电容C_i也是外部参考电压的动态负载，外部参考源的动态阻抗必须满足建议的模拟信号源阻抗电压建立达到10位精度。
- 度要求限制了最小的外部参考正电压，更低的外部参考电压可能导致精度下降。
- 在这种情况下外部参考被内部缓冲，该缓存需要消耗电流I_{REFB}，当REBURST=1时该电流消耗发生在采样和转换期间。

4、精度要求限制了最大的外部参考负电压，更高的外部参考电压可能导致精度下降。

5、精度要求限制了外部，更小差分参考电压值可能导致精度下降。

10位ADC时间参数 (MSP430F20X2)

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
f _{ADC10CLK}	ADC10 input clock frequency	For specified performance of ADC10 linearity parameters	ADC10SR=0	2.2 V/3 V	0.45	6.3	MHz
			ADC10SR=1	2.2 V/3 V	0.45	1.5	
f _{ADC10OSC}	ADC10 built-in oscillator frequency	ADC10DIVx=0, ADC10SSELx = 0 f _{ADC10CLK} = f _{ADC10OSC}	2.2 V/3 V	3.7		6.3	MHz
t _{CONVERT}	Conversion time	ADC10 built-in oscillator, ADC10SSELx = 0 f _{ADC10CLK} = f _{ADC10OSC}	2.2 V/3 V	2.06		3.51	μs
		f _{ADC10CLK} from ACLK, MCLK or SMCLK: ADC10SSELx ≠ 0			13× ADC10DIVx 1/f _{ADC10CLK}		μs
t _{ADC10ON}	Turn on settling time of the ADC	(see Note 1)				100	ns

注：

1、测试条件是在t_{ADC10ON}后转换开始，测量误差小于0.5LSB，参考电压和外部输入信号已经建立。

10位ADC线性参数 (MSP430F20X2)

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
E _I	Integral linearity error		2.2 V/3 V			±1	LSB
E _D	Differential linearity error		2.2 V/3 V			±1	LSB
E _O	Offset error	Source impedance R _S < 100 Ω	2.2 V/3 V			±1	LSB
E _G	Gain error		2.2 V/3 V		±1.1	±2	LSB
E _T	Total unadjusted error		2.2 V/3 V		±2	±5	LSB

10位ADC温度传感器与内建Vmid (MSP430F20X2)

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
I _{SENSOR}	Temperature sensor supply current (see Note 1)	REFON = 0, INCHx = 0Ah, T _A = 25°C	2.2 V		40	120	μA
			3 V		60	160	
TC _{SENSOR} [†]		ADC10ON = 1, INCHx = 0Ah (see Notes 2, 3)	2.2 V/3 V	3.44	3.55	3.66	mV/°C
V _{Offset,Sensor}	Sensor offset voltage	ADC10ON = 1, INCHx = 0Ah (see Notes 2, 3)		-100		100	mV
V _{Sensor}	Sensor output voltage (see Note 4)	Temperature sensor voltage at T _A = 85°C	2.2 V/3 V	TBD	TBD	TBD	mV
		Temperature sensor voltage at T _A = 25°C	2.2 V/3 V	TBD	TBD	TBD	
		Temperature sensor voltage at T _A = 0°C (see Note 2)	2.2 V/3 V	935	985	1035	
t _{Sensor(sample)}	Sample time required if channel 10 is selected (see Note 5)	ADC10ON = 1, INCHx = 0Ah, Error of conversion result ≤ 1 LSB	2.2 V/3 V	30			μs
I _{VMID}	Current into divider at channel 11 (see Note 6)	ADC10ON = 1, INCHx = 0Bh,	2.2 V			NA	μA
			3 V			NA	
V _{VMID}	V _{CC} divider at channel 11	ADC10ON = 1, INCHx = 0Bh, V _{VMID} is ≈0.5 × V _{CC}	2.2 V	1.06	1.1	1.14	V
			3 V	1.46	1.5	1.54	
t _{VMID(sample)}	Sample time required if channel 11 is selected (see Note 7)	ADC10ON = 1, INCHx = 0Bh, Error of conversion result ≤ 1 LSB	2.2 V	1400			ns
			3 V	1220			

注：

- 1、 电流ISENSOR消耗只有在(ADC100N =1, REFON=1)或者(ADC100N=1, INCH=0Ah 并且采样信号为高)时才发生。当REFON=1时, ISENSOR包含在IREF+中；当REFON =0时,采样温度传感器存在ISENSOR。
- 2、 不是产品测试,而是特性限制。
- 3、 以下公式可以用来计算温度传感器的输出电压:
 $V_{\text{Sensor, typ}} = TCSensor(273 + T[]) + V_{\text{Offset, sensor}} [mV]$ 或者
 $V_{\text{Sensor, typ}} = TCSensorT[] + V_{\text{Sensor}}(TA = 0) [mV]$
- 4、 结果基于产品测试和特性,而不是基于传感器的TCSensor或VOffset
- 5、 传感器的典型阻抗是51k,采样时间包括传感器稳定时间tSENSOR(on)
- 6、 无需额外电流,采样时利用VMID
- 7、 打开时间tVMID(on) 包含在采样时间tVMID(sample)中；无需额外电流。

SD16_A,供电和建议工作环境 (MSP430x20x3)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT	
AVCC	Analog supply voltage range	AVCC = DVCC = VCC AVSS = DVSS = VSS = 0V		2.5		3.6 V	
ISD16	Analog supply current including internal reference	SD16LP = 0, fSD16 = 1 MHz, SD16OSR = 256	GAIN: 1,2	3 V	730	1050	μA
			GAIN: 4,8,16	3 V	810	1150	
			GAIN: 32	3 V	1160	1700	
		SD16LP = 1, fSD16 = 0.5 MHz, SD16OSR = 256	GAIN: 1	3 V	720	1030	
			GAIN: 32	3 V	810	1150	
fSD16	SD16 input clock frequency	SD16LP = 0 (Low power mode disabled)	3 V	0.03	1	1.1	MHz
		SD16LP = 1 (Low power mode enabled)	3 V	0.03	0.5		

SD16_A,输入范围 (MSP430x20x3)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT	
VID,FSR	Bipolar Mode, SD16UNI = 0		$-(V_{\text{REF}}/2)/\text{GAIN}$		$+(V_{\text{REF}}/2)/\text{GAIN}$	mV	
	Unipolar Mode, SD16UNI = 1		0		$+(V_{\text{REF}}/2)/\text{GAIN}$	mV	
VID	Differential input voltage range for specified performance (see Note 1)	SD16REFON=1	SD16GAINx=1		±500	mV	
			SD16GAINx=2		±250		
			SD16GAINx=4		±125		
			SD16GAINx=8		±62		
			SD16GAINx=16		±31		
			SD16GAINx=32		±15		
Zi	Input impedance (one input pin to AVSS)	fSD16 = 1MHz	SD16GAINx=1	3 V	200	kΩ	
			SD16GAINx=32	3 V	75		
ZiD	Differential input impedance (IN+ to IN-)	fSD16 = 1MHz	SD16GAINx=1	3 V	300	400	kΩ
			SD16GAINx=32	3 V	100	150	
Vi	Absolute input voltage range		AVSS -0.1V		AVCC	V	
ViC	Common-mode input voltage range		AVSS -0.1V		AVCC	V	

注：

- 1、 拟输入范围依赖于VREF上的输入参考电压.若VREF由外部提供,满量程由VFSR+ = +(VREF/2)/GAIN和VFSR- = -(VREF/2)/GAIN定义,模拟输入电压值不应超过VFSR+或VFSR-的80%。

SD16_A, SINAD特性 (MSP430F20X3)

PARAMETER	TEST CONDITIONS	VCC	PW, or N		RSA		UNIT
			MIN	TYP	MIN	TYP	
SINAD ₁₀₂₄ Signal-to-Noise + Distortion Ratio (OSR = 1024)	SD16GAINx = 1, Signal Amplitude: V _{IN} = 500mV, Signal Frequency: f _{IN} = 100Hz	3 V	84	85	TBD	TBD	dB
	SD16GAINx = 2, Signal Amplitude: V _{IN} = 250mV, Signal Frequency: f _{IN} = 100Hz	3 V	82	83	TBD	TBD	
	SD16GAINx = 4, Signal Amplitude: V _{IN} = 125mV, Signal Frequency: f _{IN} = 100Hz	3 V	78	79	TBD	TBD	
	SD16GAINx = 8, Signal Amplitude: V _{IN} = 62mV, Signal Frequency: f _{IN} = 100Hz	3 V	73	74	TBD	TBD	
	SD16GAINx = 16, Signal Amplitude: V _{IN} = 31mV, Signal Frequency: f _{IN} = 100Hz	3 V	68	69	TBD	TBD	
	SD16GAINx = 32, Signal Amplitude: V _{IN} = 15mV, Signal Frequency: f _{IN} = 100Hz	3 V	62	63	TBD	TBD	

SD16_A, SINAD 特性(fSD16 = 1MHz, SD16OSRx = 256, SD16REFON = 1, MSP430F20X3)

PARAMETER	TEST CONDITIONS	VCC	PW, or N		RSA		UNIT
			MIN	TYP	MIN	TYP	
SINAD ₂₅₆ Signal-to-Noise + Distortion Ratio (OSR = 256)	SD16GAINx = 1, Signal Amplitude: V _{IN} = 500mV, Signal Frequency: f _{IN} = 100Hz	3 V	80	81	TBD	TBD	dB
	SD16GAINx = 2, Signal Amplitude: V _{IN} = 250mV, Signal Frequency: f _{IN} = 100Hz	3 V	74	75	TBD	TBD	
	SD16GAINx = 4, Signal Amplitude: V _{IN} = 125mV, Signal Frequency: f _{IN} = 100Hz	3 V	69	70	TBD	TBD	
	SD16GAINx = 8, Signal Amplitude: V _{IN} = 62mV, Signal Frequency: f _{IN} = 100Hz	3 V	63	64	TBD	TBD	
	SD16GAINx = 16, Signal Amplitude: V _{IN} = 31mV, Signal Frequency: f _{IN} = 100Hz	3 V	58	59	TBD	TBD	
	SD16GAINx = 32, Signal Amplitude: V _{IN} = 15mV, Signal Frequency: f _{IN} = 100Hz	3 V	52	53	TBD	TBD	

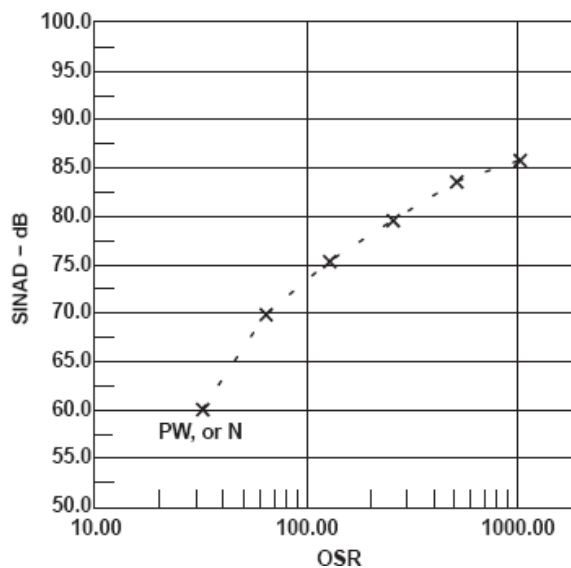
SD16_A SINAD 随OSR的变化 (MSP430F20X3)


图22 SINAD VS OSR, fSD16 = 1MHz, SD16REFON = 1, SD16GAINx = 1

SD16_A特性 (fSD16 = 1MHz, SD16OSRx = 256, SD16REFON = 1, MSP430F20X3)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT	
G	Nominal Gain (see Note 1)	SD16GAINx = 1	3 V	0.97	1.00	1.02	
		SD16GAINx = 2	3 V	1.90	1.96	2.02	
		SD16GAINx = 4	3 V	3.76	3.86	3.96	
		SD16GAINx = 8	3 V	7.36	7.62	7.84	
		SD16GAINx = 16	3 V	14.56	15.04	15.52	
		SD16GAINx = 32	3 V	27.20	28.35	29.76	
dG/dT	Gain Temperature Drift	SD16GAINx = 1 (see Note 2)	3 V	15		ppm/°C	
dG/dVCC	Gain Supply Voltage Drift	SD16GAINx = 1; VCC = 2.5V - 3.6V (see Note 3)	2.5V-3.6V	0.35		%/V	
EOS	Offset Error (see Note 1)	SD16GAINx = 1	3 V	±0.2		%FSR	
		SD16GAINx = 32	3 V	±1.5			
dEOS/dT	Offset Error Temperature Coefficient (see Note 1)	SD16GAINx = 1	3 V	±4	±20	ppm FSR/°C	
		SD16GAINx = 32	3 V	±20	±100		
CMRR	Common-Mode Rejection Ratio	SD16GAINx = 1, Common-mode input signal: VID = 500 mV, fIN = 50 Hz, 100 Hz	3 V	>90		dB	
		SD16GAINx = 32, Common-mode input signal: VID = 16 mV, fIN = 50 Hz, 100 Hz	3 V	>75			
PSRR	Power Supply Rejection Ratio	SD16GAINx = 1	3 V	>80		dB	

注：

- 1、非产品测试,而是特性限制.
- 2、由统计方法 (Box) 计算： $(\text{MAX}(-40\dots85) - \text{MIN}(-40\dots85)) / \text{MIN}(-40\dots85) / (85 - (-40))$
- 3、由统计方法 (Box) 计算： $(\text{MAX}(2.5\dots3.6V) - \text{MIN}(2.5\dots3.6V)) / \text{MIN}(2.5\dots3.6V) / (3.6V - 2.5V)$

SD16_A温度传感器 (MSP430F20X3)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT	
TC _{Sensor}	Sensor temperature coefficient	See Note 1		1.18	1.32	1.46	mV/K
V _{Offset,Sensor}	Sensor offset voltage	See Note 1		-100		100	mV
V _{Sensor}	Sensor output voltage (see Note 3)	Temperature sensor voltage at TA = 85°C	3 V	435	475	515	mV
		Temperature sensor voltage at TA = 25°C	3 V	355	395	435	
		Temperature sensor voltage at TA = 0°C (see Note 1)	3 V	320	360	400	

注：

- 1、非产品测试,而是特性限制.
- 2、以下公式可以用来计算温度传感器的输出电压：
 $V_{\text{Sensor,typ}} = TC_{\text{Sensor}}(273 + T []) + V_{\text{Offset,sensor}} [mV]$ 或者
 $V_{\text{Sensor,typ}} = TC_{\text{Sensor}}T [] + V_{\text{Sensor}}(TA =) [mV]$
- 3、结果基于产品测试和特性限制，而不是基于传感器的TC_{Sensor} 或 V_{Offset}

SD16_A内建参考电压 (MSP430F20x3)

PARAMETER	TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT	
VREF	Internal reference voltage	SD16REFON = 1, SD16VMIDON = 0	3 V	1.14	1.20	1.26	V
IREF	Reference supply current	SD16REFON = 1, SD16VMIDON = 0	3 V	190	280		μA
TC	Temperature coefficient	SD16REFON = 1, SD16VMIDON = 0	3 V	18	50		ppm/K
CREF	VREF load capacitance	SD16REFON = 1, SD16VMIDON = 0 (see Note 1)		100			nF
ILOAD	VREF(I) maximum load current	SD16REFON = 1; SD16VMIDON = 0	3 V		±200		nA
tON	Turn on time	SD16REFON = 0 → 1; SD16VMIDON = 0; CREF = 100nF	3 V	5			ms
PSRR	Line regulation	SD16REFON = 1; SD16VMIDON = 0	3 V	10			uV/V

注：VREF引脚上无需电容，当建议使用一个至少100nF的电容以降低参考电压噪声。

SD16_A参考电压输出缓冲 (MSP430F20X3)

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{REF,BUF}	Reference buffer output voltage	SD16REFON = 1, SD16VMIDON = 1	3 V		1.2		V
I _{REF,BUF}	Reference Supply + Reference output buffer quiescent current	SD16REFON = 1, SD16VMIDON = 1	3 V		385	600	μA
C _{REF(O)}	Required load capacitance on V _{REF}	SD16REFON = 1, SD16VMIDON = 1		470			nF
I _{LOAD,Max}	Maximum load current on V _{REF}	SD16REFON = 1, SD16VMIDON = 1	3 V			±1	mA
Maximum voltage variation vs. load current		I _{LOAD} = 0 to 1mA	3 V	-15		+15	mV
t _{ON}	Turn on time	SD16REFON = 0 → 1; SD16VMIDON = 1; C _{REF} = 470nF	3 V		100		μs

SD16_A外部参考电压输入 (MSP430F20X3)

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{REF(I)}	Input voltage range	SD16REFON = 0	3 V	1.0	1.25	1.5	V
I _{REF(I)}	Input current	SD16REFON = 0	3 V			50	nA

FLASH存储器

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{CC(PGM/ERASE)}	Program and Erase supply voltage			2.2		3.6	V
f _{FTG}	Flash Timing Generator frequency			257		476	kHz
I _{PGM}	Supply current from V _{CC} during program		2.2 V/3.6 V		1	5	mA
I _{ERASE}	Supply current from V _{CC} during erase		2.2 V/3.6 V		1	7	mA
t _{CPT}	Cumulative program time (see Note 1)		2.2 V/3.6 V			10	ms
t _{CMErase}	Cumulative mass erase time		2.2 V/3.6 V	20			ms
Program/Erase endurance				10 ⁴	10 ⁵		cycles
t _{Retention}	Data retention duration	T _J = 25°C		100			years
t _{Word}	Word or byte program time	see Note 2			30		t _{FTG}
t _{Block, 0}	Block program time for 1 st byte or word				25		
t _{Block, 1-63}	Block program time for each additional byte or word				18		
t _{Block, End}	Block program end-sequence wait time				6		
t _{Mass Erase}	Mass erase time				10593		
t _{Seg Erase}	Segment erase time				4819		

注：

- 1、论是字节,字或是块写入,64 字节数据的写入累积时间不能超过该值。
- 2、物理连接直接送入 FLASH 控制器($t_{FTG} = 1 / f_{FTG}$)

RAM

参数	测试条件	最小	典型	最大	单位
V _(RAMh)	RAM 保持电压	CPU 停止	1.6		V

注：

- 1、参数为保持 RAM 中数据不变的最低电压.在这种条件下,CPU 不能执行程序。

JTAG 和 Spy-Bi-Wire 接口

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
f _{SBW}	Spy-Bi-Wire input frequency		2.2 V / 3 V	0		20	MHz
t _{SBW,Low}	Spy-Bi-Wire low clock pulse length		2.2 V / 3 V	0.025		15	us
t _{SBW,En}	Spy-Bi-Wire enable time (TEST high to acceptance of first clock edge, see Note 1)		2.2 V / 3 V			1	us
t _{SBW,Ret}	Spy-Bi-Wire return to normal operation time		2.2 V / 3 V	15		100	us
f _{TCK}	TCK input frequency – 4-wire JTAG (see Note 2)		2.2 V	0		5	MHz
			3 V	0		10	MHz
R _{Internal}	Internal pull-down resistance on TEST		2.2 V / 3 V	25	60	90	kΩ

注：

- 1、利用 Spy-Bi-Wire 接口时，抬高 TEST/SBWCLK 引脚电平后应至少等待最大 t_{SBW,En} 的时间，才能输入 SBWCLK 时钟
- 2、TCK 应该满足被选择模块的时序要求。

JTAG 熔丝

PARAMETER		TEST CONDITIONS	VCC	MIN	TYP	MAX	UNIT
V _{CC(FB)}	Supply voltage during fuse-blow condition	T _A = 25°C		2.5			V
V _{FB}	Voltage level on TEST for fuse-blow			6		7	V
I _{FB}	Supply current into TEST during fuse blow					100	mA
t _{FB}	Time to blow fuse					1	ms

注：

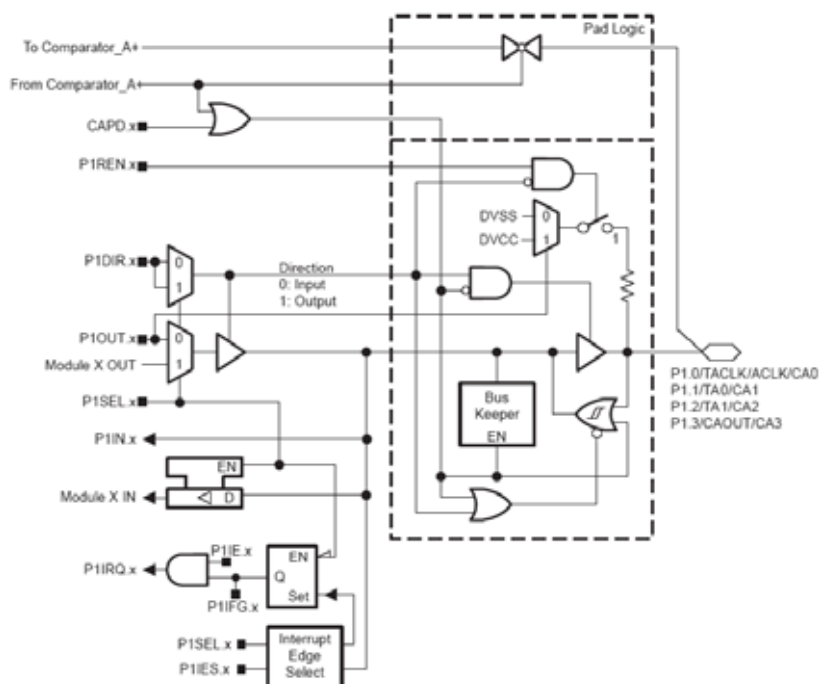
1. 一旦熔丝烧断，JTAG 和调试模块被旁路，JTAG 和 Spy-Bi-Wire 接口将无法访问。

P1口:P1.0-P1.3 MSP430x20x1

PIN NAME (P1.X)	X	FUNCTION	CONTROL BITS / SIGNALS		
			P1DIR.x	P1SEL.x	CAPD.x
P1.0/TACLK/ACLK/ CA0	0	P1.0† Input/Output	0/1	0	0
		Timer_A2.TACLK/INCLK	0	1	0
		ACLK	1	1	0
		CA0 (see Note 3)	X	X	1
P1.1/TA0/CA1	1	P1.1† Input/Output	0/1	0	0
		Timer_A2.CCI0A	0	1	0
		Timer_A2.TA0	1	1	0
		CA1 (see Note 3)	X	X	1
P1.2/TA1/CA2	2	P1.2† Input/Output	0/1	0	0
		Timer_A2.CCI1A	0	1	0
		Timer_A2.TA1	1	1	0
		CA2 (see Note 3)	X	X	1
P1.3/CAOUT/CA3	3	P1.3† Input/Output	0/1	0	0
		N/A	0	1	0
		CAOUT	1	1	0
		CA3 (see Note 3)	X	X	1

注：

- 1、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、设置 CAPD.x 位将禁止输出驱动电路和输入施密特触发器，以防止加载外界模拟信号时产生寄生电流。当设置 P2CAx 位选择某引脚为比较器输入时，该引脚内部输入缓冲自动禁止，不管 CAPD.x 位的状态。

P1 口原理图:P1.0-P1.3

比较器 A+的控制信号

PIN NAME	FUNCTION	SIGNAL "FROM COMPARATOR_A+" = 1					
		P2CA4	P2CA0	OR	P2CA3	P2CA2	P2CA1
P1.0/TACLK/ACLK/CA0	CA0	0	1			N/A	N/A
P1.1/TA0/CA1	CA1	1	0	0		0	1
P1.2/TA1/CA2	CA2	1	1	0		1	0
P1.3/CAOUT/CA3	CA3	N/A	N/A	0		1	1

注： N/A 不存在或不可用。

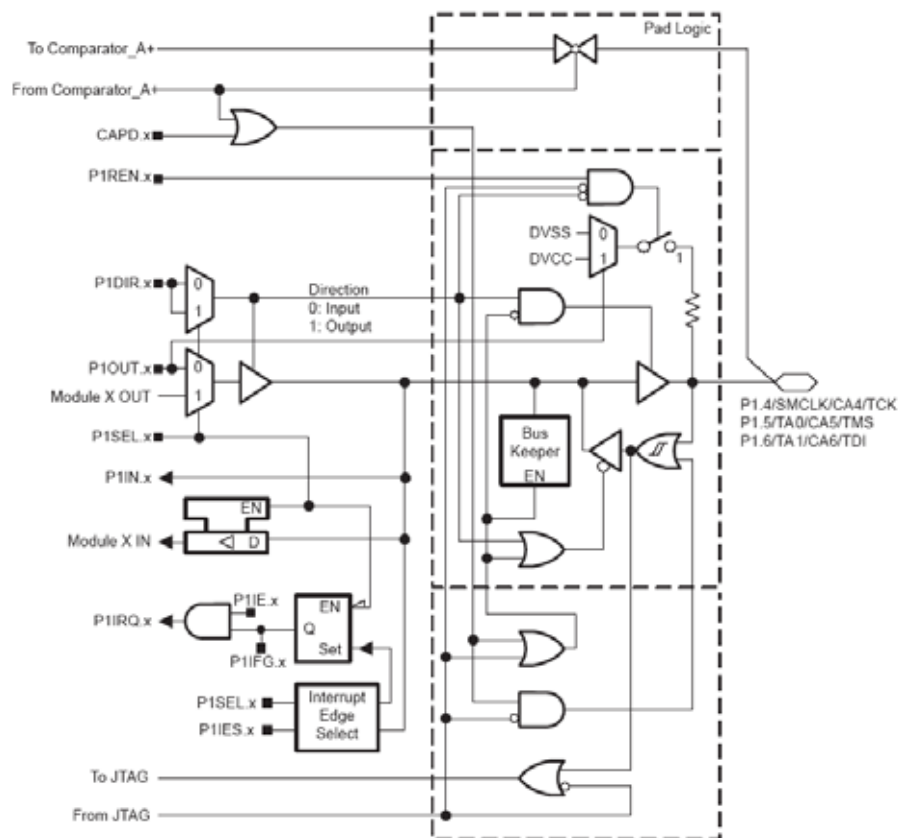
P1 口：P1.4-P1.7

PIN NAME (P1.X)	X	FUNCTION	CONTROL BITS / SIGNALS			
			P1DIR.x	P1SEL.x	CAPD.x	JTAG Mode
P1.4/SMCLK/CA4/ TCK	4	P1.4 \uparrow Input/Output	0/1	0	0	0
		N/A	0	1	0	0
		SMCLK	1	1	0	0
		CA4 (see Note 3)	X	X	1	0
		TCK (see Note 4)	X	X	X	1
P1.5/TA0/CA5/ TMS	5	P1.5 \uparrow Input/Output	0/1	0	0	0
		N/A	0	1	0	0
		Timer_A2.TA0	1	1	0	0
		CA5 (see Note 3)	X	X	1	0
		TMS (see Note 4)	X	X	X	1
P1.6/TA1/CA6/ TDI	6	P1.6 \uparrow Input/Output	0/1	0	0	0
		N/A	0	1	0	0
		Timer_A2.TA1	1	1	0	0
		CA6 (see Note 3)	X	X	1	0
		TDI (see Note 4)	X	X	X	1
P1.7/CAOUT/CA7/ TDO/TDI	7	P1.7 \uparrow Input/Output	0/1	0	0	0
		N/A	0	1	0	0
		CAOUT	1	1	0	0
		CA7 (see Note 3)	X	X	1	0
		TDO/TDI (see Notes 4, 5)	X	X	X	1

注：

- 1、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、设置 CAPD.x 位将禁止输出驱动电路和输入施密特触发器，以防止外界模拟信号加载时产生寄生电流。当设置 P2CAx 位选择某引脚为比较器输入时，该引脚的内部输入缓冲自动禁止，不管 CAPD.x 位的状态。
- 4、在 JTAG 模式下内部的上拉/下拉电阻禁止。
- 5、功能由 JTAG 模式下确定。

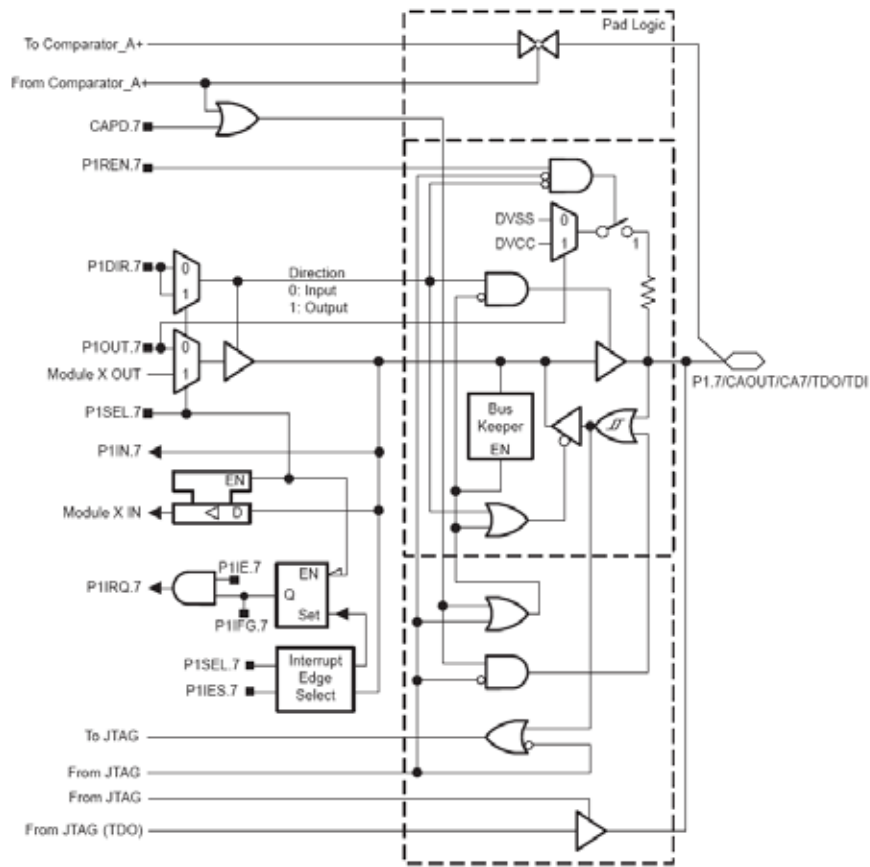
P1 口原理图:P1.4-P1.6



比较器 A+ 的控制信号

PIN NAME	FUNCTION	SIGNAL "FROM COMPARATOR_A+" = 1		
		P2CA3	P2CA2	P2CA1
P1.4/SMCLK/CA4/TCK	CA4	1	0	0
P1.5/TA0/CA5/TMS	CA5	1	0	1
P1.6/TA1/CA6/TDI	CA6	1	1	0

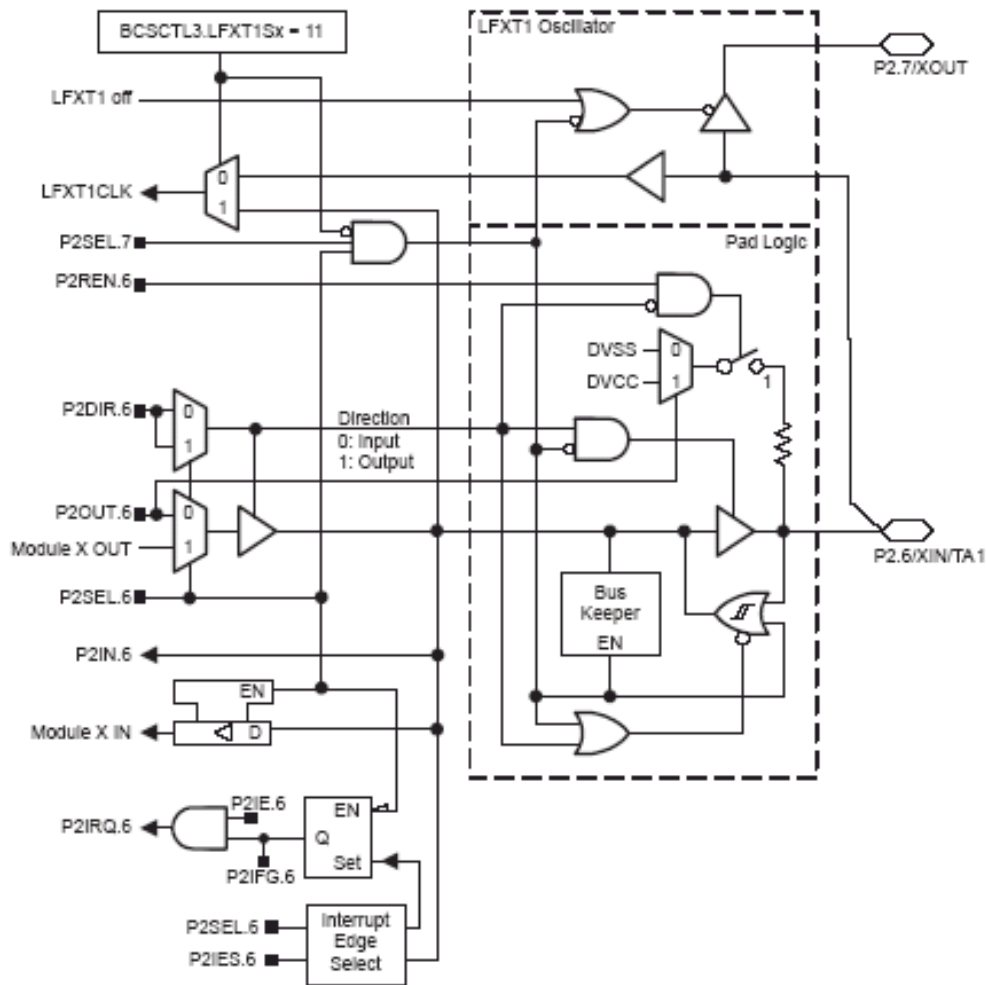
注：N/A 不存在或不可用。

P1 口原理图:P1.7

比较器 A+的控制信号

PIN NAME	FUNCTION	SIGNAL "FROM COMPARATOR_A+" = 1		
		P2CA3	P2CA2	P2CA1
P1.7/CAOUT/CA7/TDO/TDI	CA7	1	1	1

注：N/A 不存在或不可用。

P2(P2.6)口原理图,MSP430x20x1



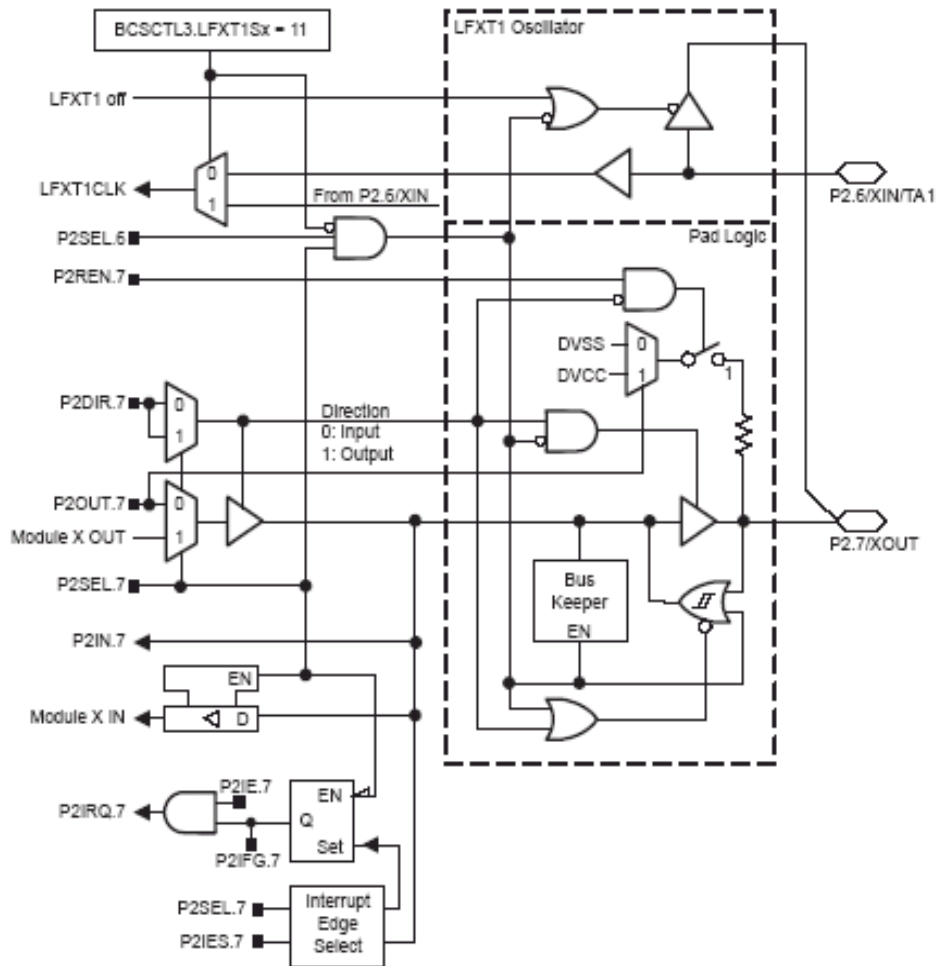
P2 口(P2.6)功能,MSP430F20X1

PIN NAME (P2.X)	X	FUNCTION	CONTROL BITS / SIGNALS	
			P2DIR.x	P2SEL.x
P2.6/XIN/TA1	6	P2.6 Input/Output	0/1	0
		XIN† (see Note 3)	0	1
		Timer_A2.TA1	1	1

注:

- 1、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、当 BCSCCTL3 寄存器中的 LFXT1Sx 位被设置为 11 时 XIN 作为时钟输入。

P2 口(P2.7)原理图,MSP430x20x1



P2 口(P2.7)功能,MSP430F20X1

PIN NAME (P2.X)	X	FUNCTION	CONTROL BITS / SIGNALS	
			P2DIR.x	P2SEL.x
P2.7/XOUT	7	P2.7 Input/Output	0/1	0
		DVSS	0	1
		XOUT† (see Note 3)	1	1

注:

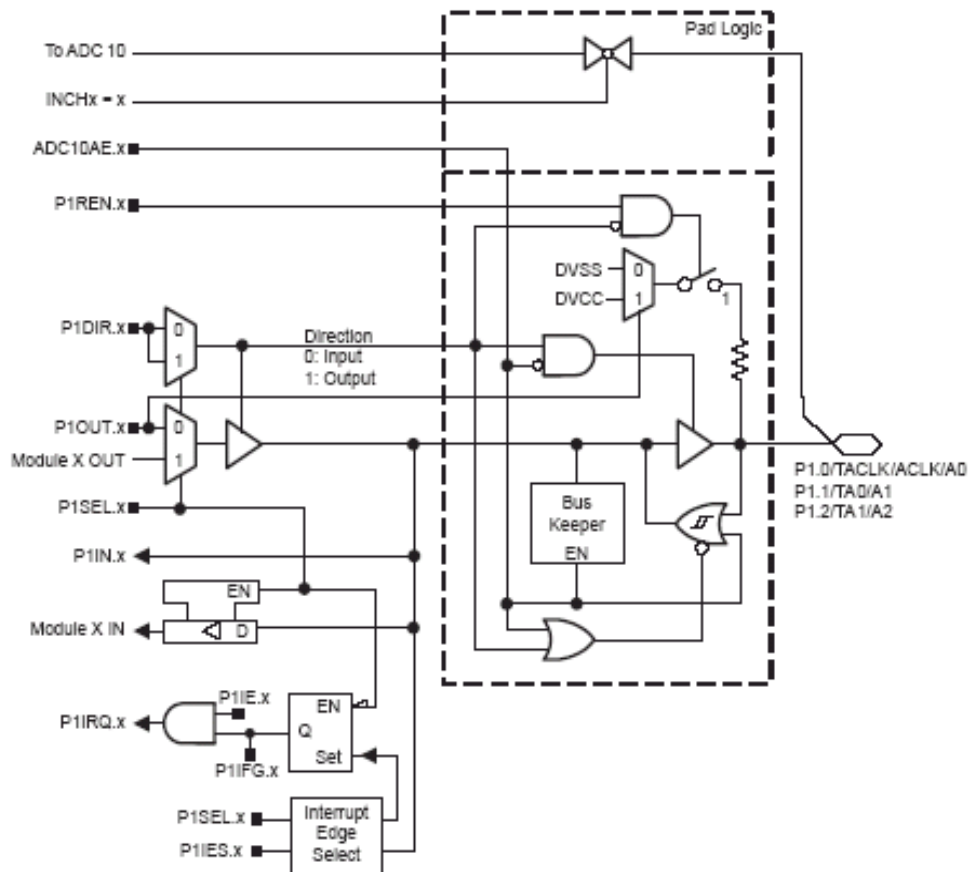
- 1、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、由于振荡器输出驱动连接到P2.7/XOUT引脚，故当P2SEL.7复位并且该引脚作为输入时有电流流过。

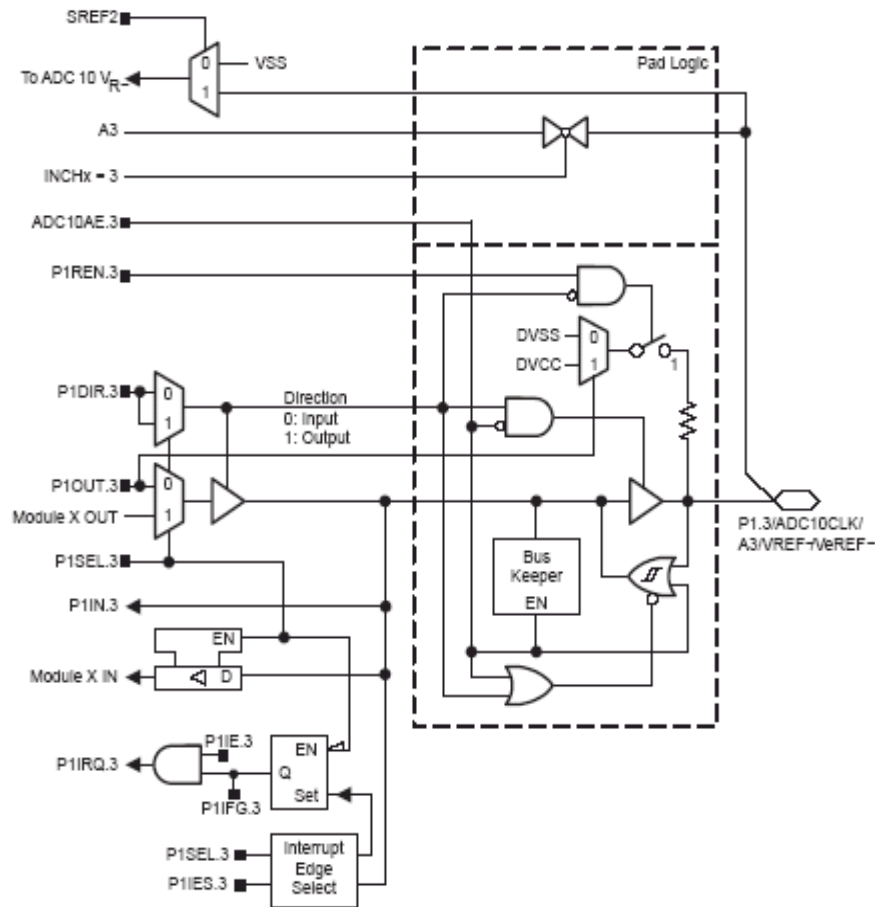
MSP430F20X2
P1 口:P1.0-P1.2 功能,MSP430F20X2

PIN NAME (P1.X)	X	FUNCTION	CONTROL BITS / SIGNALS			
			P1DIR.x	P1SEL.x	ADC10AE.x	INCHx
P1.0/TACLK/ACLK/A0	0	P1.0† Input/Output	0/1	0	0	N/A
		Timer_A2.TACLK/INCLK	0	1	0	N/A
		ACLK	1	1	0	N/A
		A0 (see Note 3)	X	X	1	0
P1.1/TA0/A1	1	P1.1† Input/Output	0/1	0	0	N/A
		Timer_A2.CCI0A	0	1	0	N/A
		Timer_A2.TA0	1	1	0	N/A
		A1 (see Note 3)	X	X	1	1
P1.2/TA1/A2	2	P1.2† Input/Output	0/1	0	0	N/A
		Timer_A2.CCI1A	0	1	0	N/A
		Timer_A2.TA1	1	1	0	N/A
		A2 (see Note 3)	X	X	1	2

注:

- 1、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、设置 ADC10AE.x 位将禁止输出驱动和输入施密特触发器，防止加载外界模拟信号时产生寄生电流。

P1 口原理图:P1.0-P1.2


P1 口(P1.3)原理图,MSP430F20X2

P1 口:P1.0-P1.3 功能,MSP430F20X2

PIN NAME (P1.X)	X	FUNCTION	CONTROL BITS / SIGNALS			
			P1DIR.x	P1SEL.x	ADC10AE.x	INCHx
P1.3/ADC10CLK/ A3/VREF-/VeREF-	3	P1.3† Input/Output	0/1	0	0	N/A
		N/A	0	1	0	N/A
		ADC10CLK	1	1	0	N/A
		A3 (see Note 3)	X	X	1	3
		VREF-/VeREF- (see Notes 3, 4)	X	X	1	N/A

注:

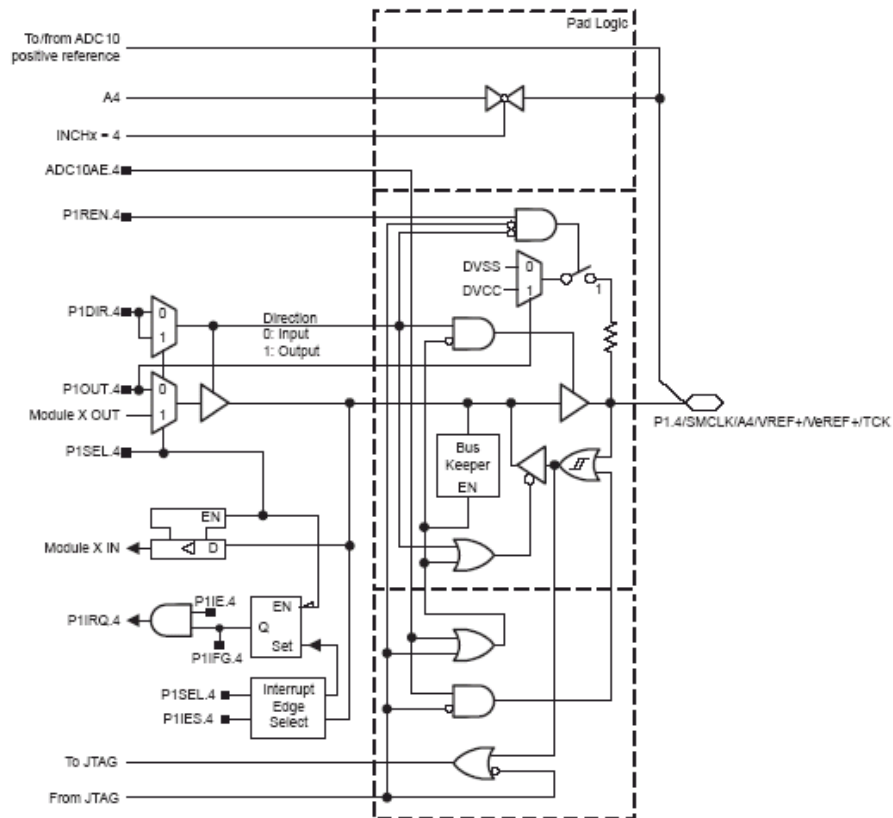
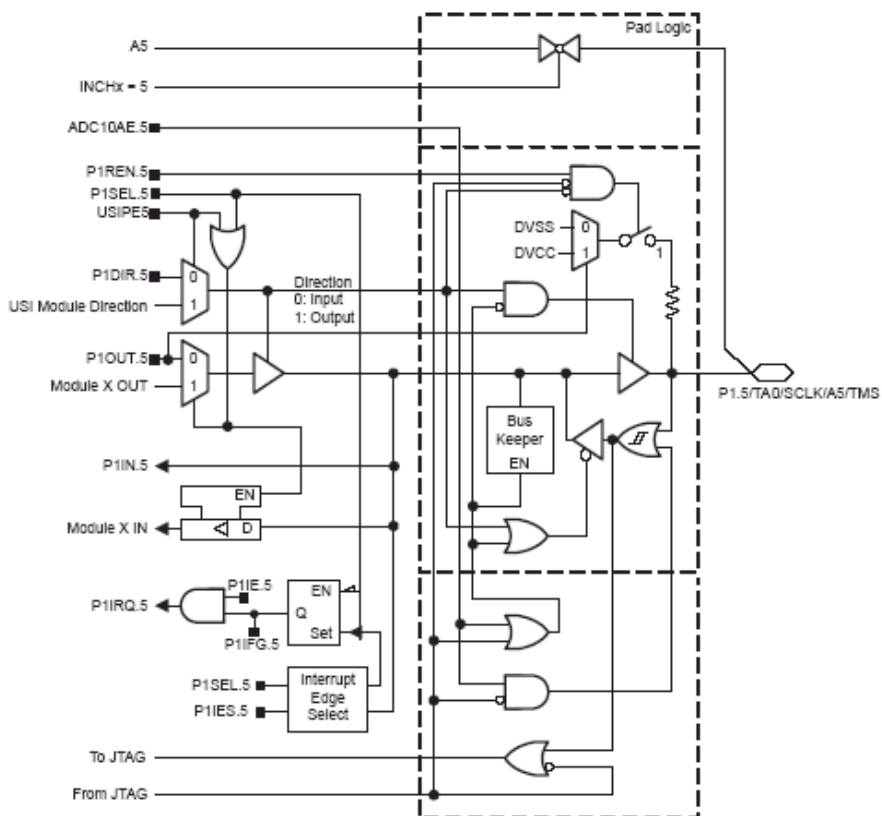
- 1.、N/A 不存在或不可用。
- 2.、X 表示任意。
- 3、设置 ADC10AE.x 位将禁止输出驱动和输入施密特触发器，防止加载外界模拟信号时产生寄生电流。
- 4、当 ADC10CTL0 寄存器中的 SREF3 位置位时，该电压用作参考电压负端。

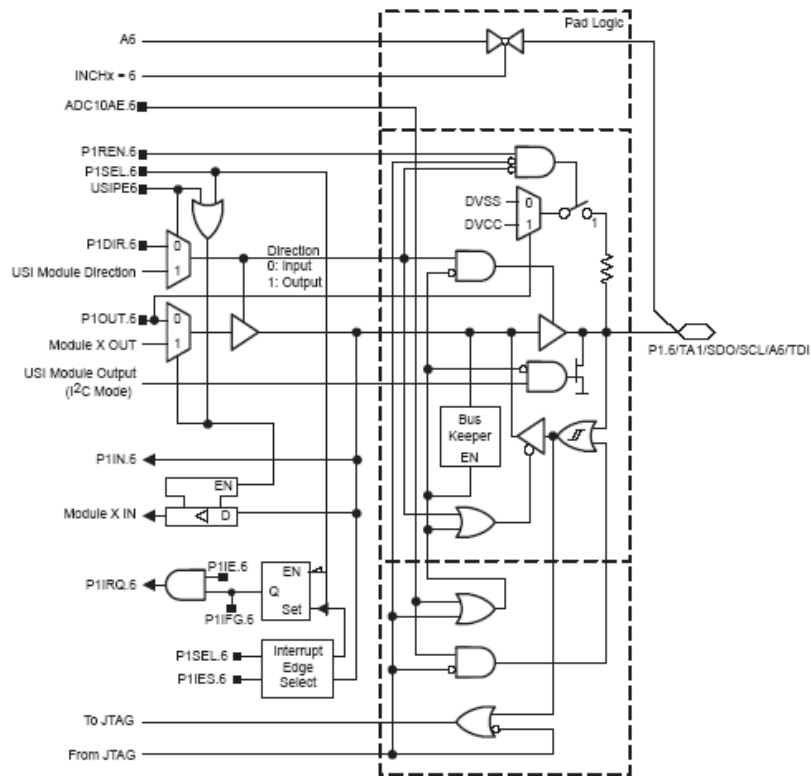
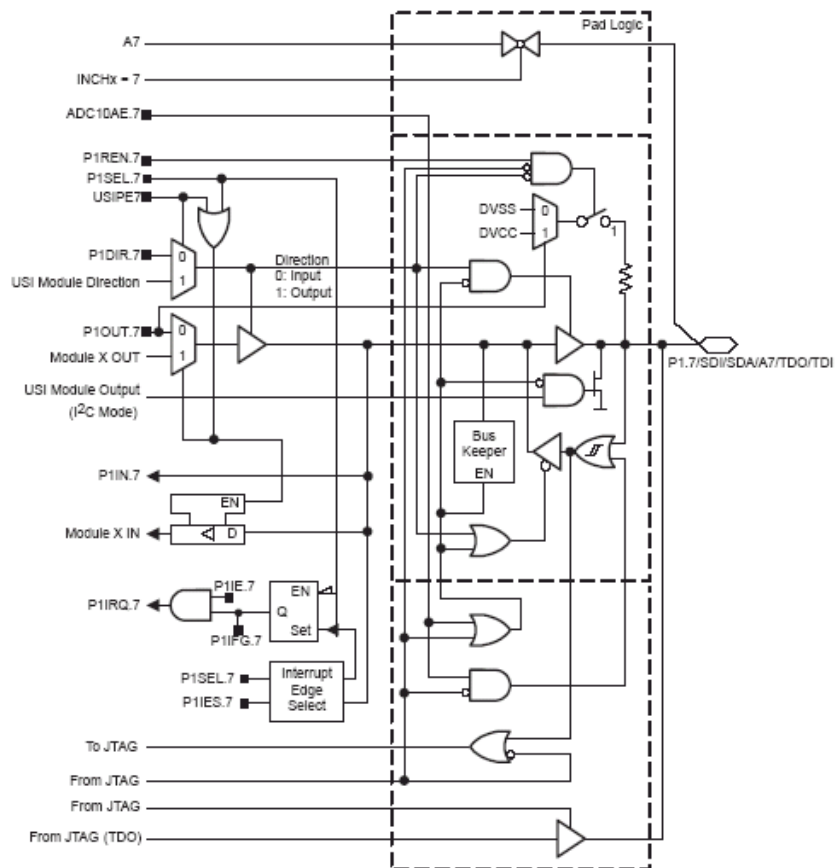
P1 口:P1.4-P1.7 功能,MSP430F20X2

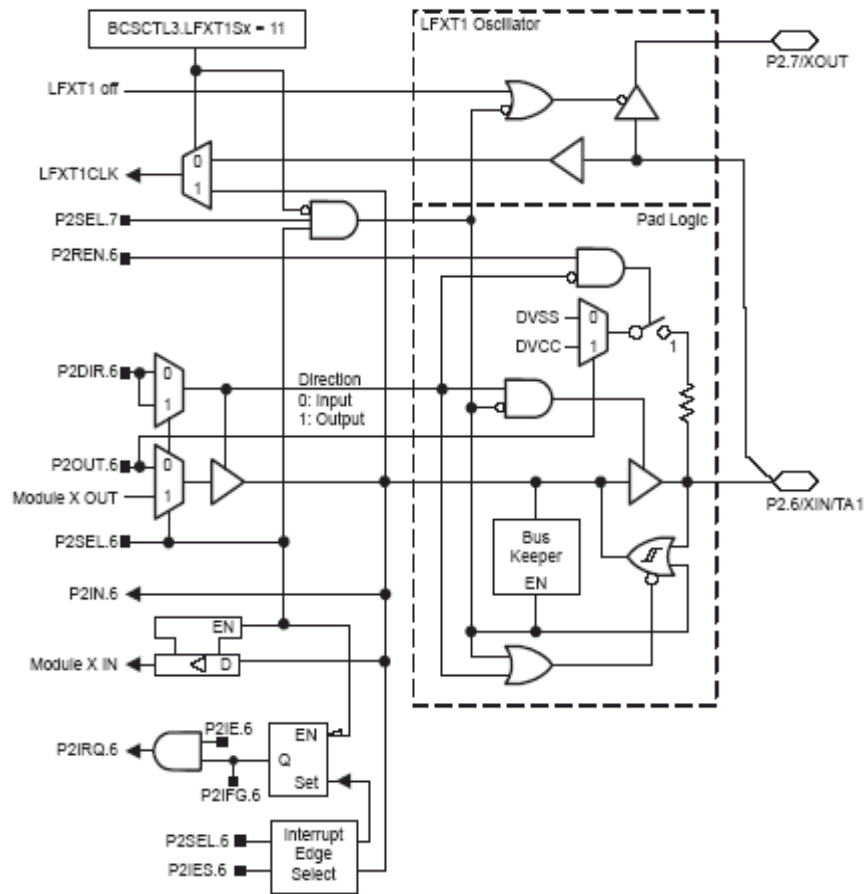
PIN NAME (P1.X)	X	FUNCTION	CONTROL BITS / SIGNALS					
			P1DIR.x	P1SEL.x	USIP.x	ADC10AE.x	INCHx	JTAG Mode
P1.4/SMCLK/A4/ VREF+/VeREF+/ TCK	4	P1.4† Input/Output	0/1	0	N/A	0	N/A	0
		N/A	0	1		0	N/A	0
		SMCLK	1	1		0	N/A	0
		A4 (see Note 3)	X	X		1	4	0
		VREF+/VeREF+ (see Notes 3, 4)	X	X		1	N/A	0
		TCK (see Note 5)	X	X		X	X	1
P1.5/TA0/SCLK/A5/ TMS	5	P1.5† Input/Output	0/1	0	X	0	N/A	0
		N/A	0	1	X	0	N/A	0
		Timer_A2.TA0	1	1	X	0	N/A	0
		SCLK	X	X	1	0	N/A	0
		A5 (see Note 3)	X	X	X	1	5	0
		TMS (see Note 5)	X	X	X	X	X	1
P1.6/TA1/SDO/SCL/A6/ TDI	6	P1.6† Input/Output	0/1	0	X	0	N/A	0
		Timer_A2.CC11B	0	1	X	0	N/A	0
		Timer_A2.TA1	1	1	X	0	N/A	0
		SDO (SPI) / SCL (I2C)	X	X	1	0	N/A	0
		A6 (see Note 3)	X	X	X	1	6	0
		TDI (see Note 5)	X	X	X	X	X	1
P1.7/SDI/SDA/A7/ TDO/TDI	7	P1.7† Input/Output	0/1	0	X	0	N/A	0
		N/A	0	1	X	0	N/A	0
		DVSS	1	1	X	0	N/A	0
		SDI (SPI) / SDA (I2C)	X	X	1	0	N/A	0
		A7 (see Note 3)	X	X	X	1	7	0
		TDO/TDI (see Notes 5, 6)	X	X	X	X	X	1

注：

- 1.、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、设置 ADC10AE.x 位将禁止输出驱动和输入施密特触发器，防止加载外界模拟信号时产生寄生电流。
- 4、置位 ADC10CTL0 寄存器中的 REFOUT 位时输出参考电压.当 ADC10CTL0 寄存器中的 SREF0/1 被置为 10 或 11 时，外部输入电压用作参考电压正端。
- 5、TAG 模式下上拉/下拉电阻禁止。
- 6、功能由 JTAG 模式定义。

P1 口(P1.4)原理图, MSP430F20X2

P1 口(P1.5)原理图, MSP430F20X2


P1 口(P1.6)原理图, MSP430F20X2

P1 口(P1.7)原理图, MSP430F20X2


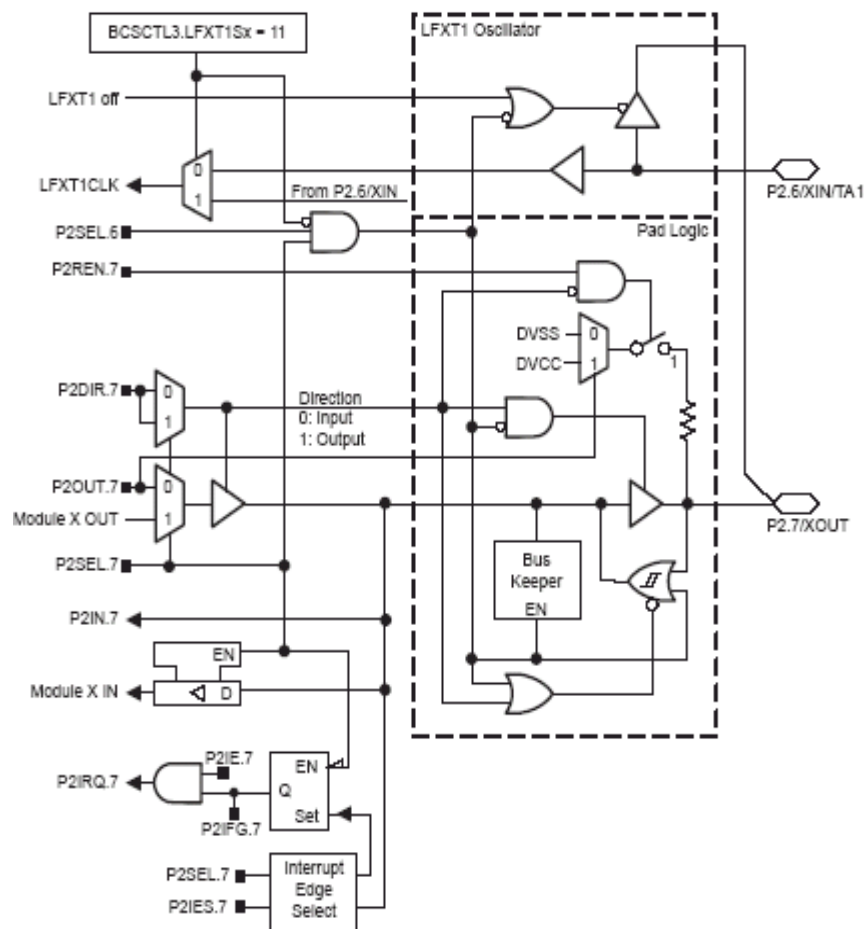
P2 口(P2.6)原理图, MSP430F20X2

P2 口(P2.6)功能, MSP430F20X2

PIN NAME (P2.X)	X	FUNCTION	CONTROL BITS / SIGNALS	
			P2DIR.x	P2SEL.x
P2.6/XIN/TA1	6	P2.6 Input/Output	0/1	0
		XIN† (see Note 3)	0	1
		Timer_A2.TA1	1	1

注：

- 1、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、当 BCCTL3 寄存器中的 LFXT1Sx 位被设置为 11 时 XIN 作为时钟输入。

P2 口(P2.7)原理图, MSP430F20X2



P2 口(P2.7)功能, MSP430F20X2

PIN NAME (P2.X)	X	FUNCTION	CONTROL BITS / SIGNALS	
			P2DIR.x	P2SEL.x
P2.7/XOUT	7	P2.7 Input/Output	0/1	0
		DVSS	0	1
		XOUT† (see Note 3)	1	1

注：

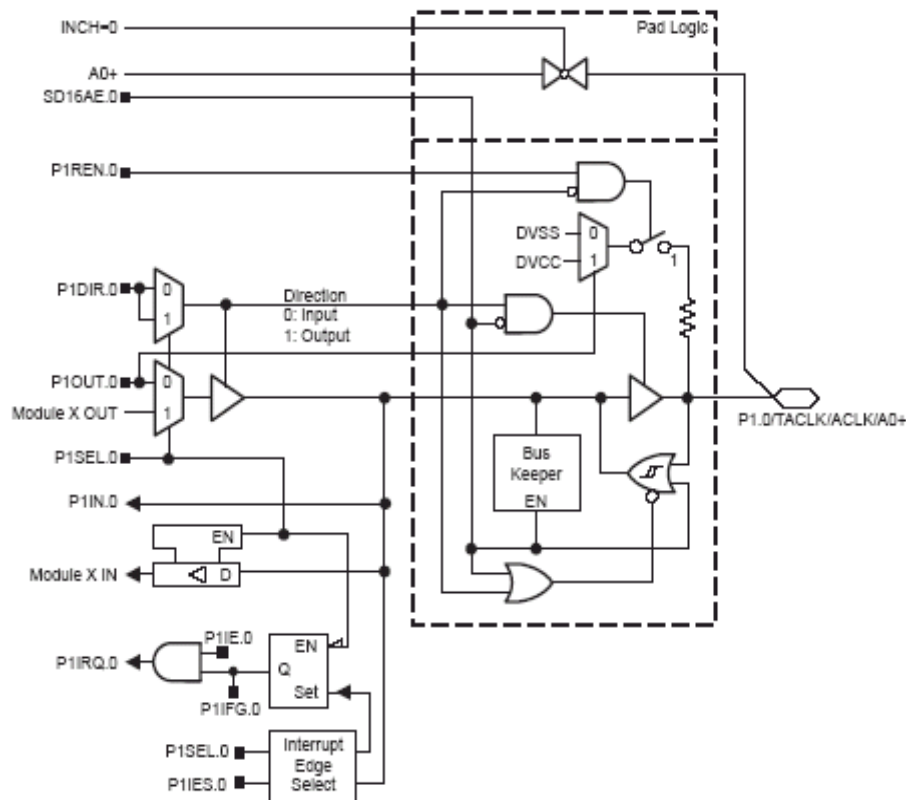
- 1、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、由于振荡器输出驱动连接到P2.7/XOUT引脚，故当P2SEL.7复位并且该引脚作为输入时有电流流过。

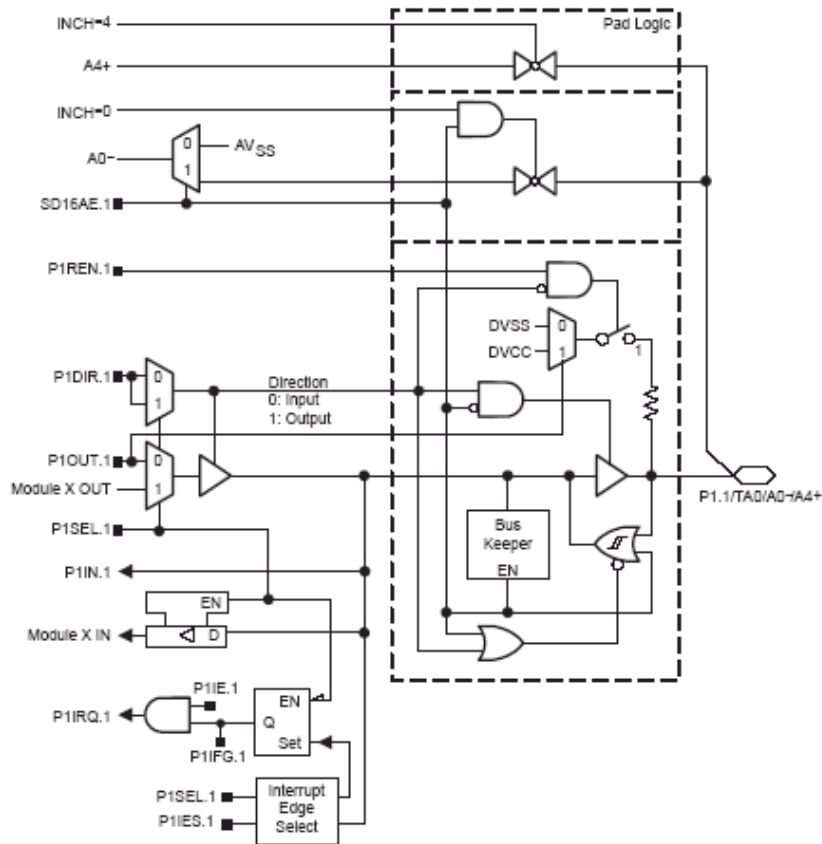
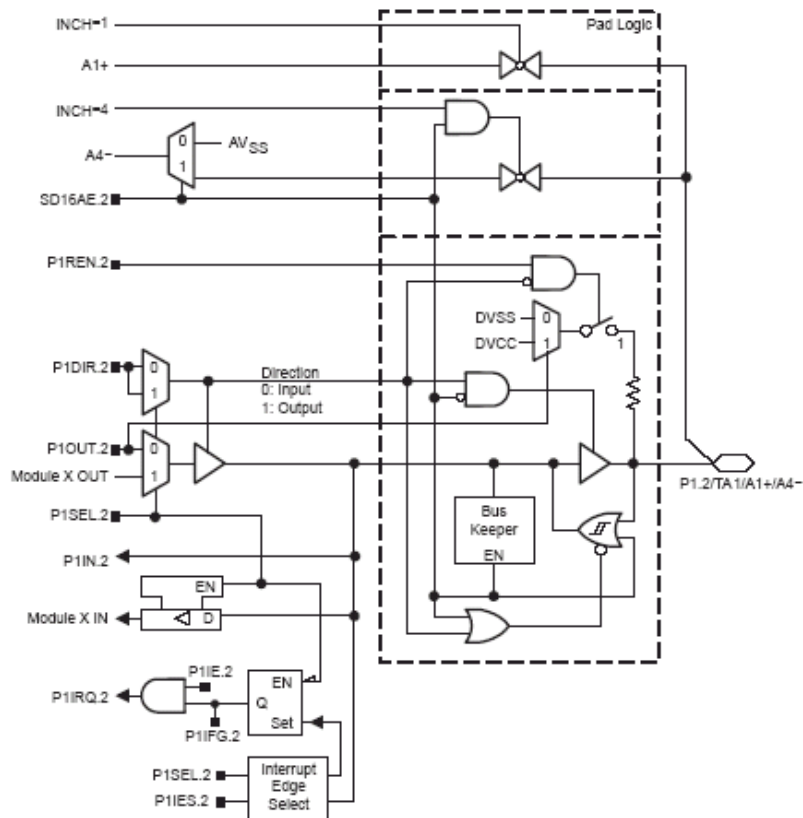
P1 口:P1.0-P1.2, MSP430F20X3

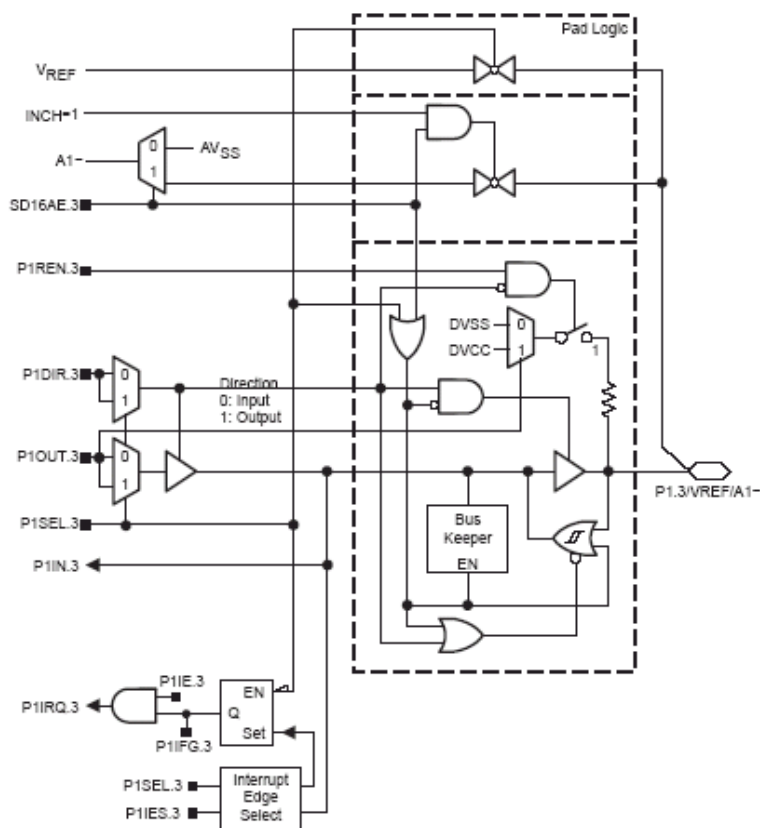
PIN NAME (P1.X)	X	FUNCTION	CONTROL BITS / SIGNALS			
			P1DIR.x	P1SEL.x	SD16AE.x	INCHx
P1.0/TACLK/ACLK/A0+	0	P1.0† Input/Output	0/1	0	0	N/A
		Timer_A2.TACLK/INCLK	0	1	0	N/A
		ACLK	1	1	0	N/A
		A0+ (see Note 3)	X	X	1	0
P1.1/TA0/A0-/A4+	1	P1.1† Input/Output	0/1	0	0	N/A
		Timer_A2.CCI0A	0	1	0	N/A
		Timer_A2.TA0	1	1	0	N/A
		A0- (see Notes 3, 4)	X	X	1	0
		A4+ (see Note 3)	X	X	1	4
P1.2/TA1/A1+/A4-	2	P1.2† Input/Output	0/1	0	0	N/A
		Timer_A2.CCI1A	0	1	0	N/A
		Timer_A2.TA1	1	1	0	N/A
		A1+ (see Note 3)	X	X	1	1
		A4- (see Notes 3, 4)	X	X	1	4
P1.3/VREF/A1-	3	P1.3† Input/Output	0/1	0	0	N/A
		VREF	X	1	0	N/A
		A1- (see Notes 3, 4)	X	X	1	1

注：

- 1.、N/A 不存在或不可用。
2. X 表示任意。
3. 设置 SD16AE.x 位将禁止输出驱动和输入施密特触发器，以防止加载外界模拟信号时产生寄生电流。
4. 当相应输入被选中并且 SD16AE.x=0 时，负端输入连接到 VSS。

P1 口(P1.0)原理图, MSP430F20X3


P1 口(P1.1)原理图, MSP430F20X3

P1 口(P1.2)原理图, MSP430F20X3


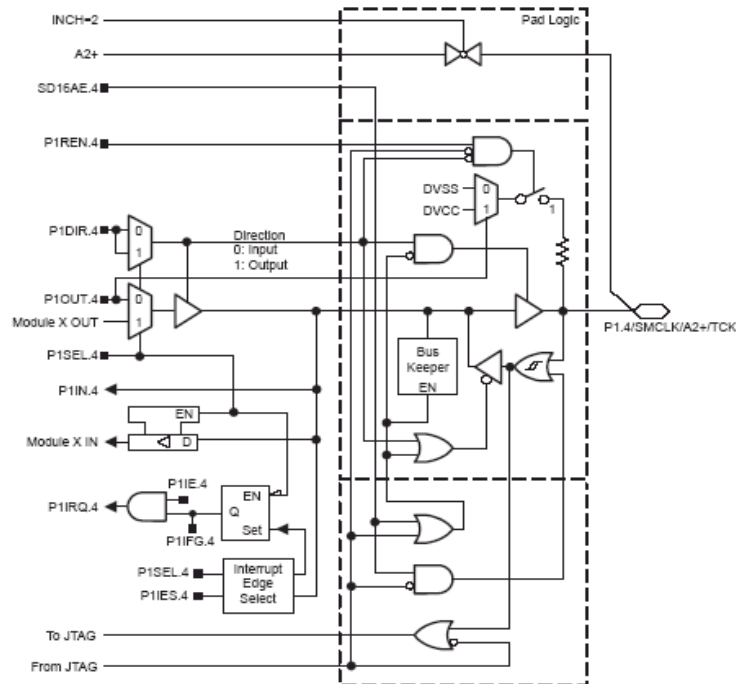
P1 口(P1.3)原理图, MSP430F20X3

P1 口:P1.4-P1.7 功能, MSP430F20X3

PIN NAME (P1.X)	X	FUNCTION	CONTROL BITS / SIGNALS					
			P1DIR.x	P1SEL.x	USIP.x	SD16AE.x	INCHx	JTAG Mode
P1.4/SMCLK/A2+/TCK	4	P1.4† Input/Output	0/1	0	N/A	0	N/A	0
		N/A	0	1	N/A	0	N/A	0
		SMCLK	1	1	N/A	0	N/A	0
		A2+ (see Note 3)	X	X	N/A	1	2	0
		TCK (see Note 5)	X	X	N/A	X	X	1
P1.5/TA0/SCLK/A2-/TMS	5	P1.5† Input/Output	0/1	0	X	0	N/A	0
		N/A	0	1	X	0	N/A	0
		Timer_A2.TA0	1	1	X	0	N/A	0
		SCLK	X	X	1	0	N/A	0
		A2- (see Notes 3, 4)	X	X	X	1	2	0
		TMS (see Note 5)	X	X	X	X	X	1
P1.6/TA1/SDO/SCL/A3+/TDI	6	P1.6† Input/Output	0/1	0	X	0	N/A	0
		Timer_A2.CCI1B	0	1	X	0	N/A	0
		Timer_A2.TA1	1	1	X	0	N/A	0
		SDO (SPI) / SCL (I2C)	X	X	1	0	N/A	0
		A3+ (see Note 3)	X	X	X	1	3	0
		TDI (see Note 5)	X	X	X	X	X	1
P1.7/SDI/SDA/A3-/TDO/TDI	7	P1.7† Input/Output	0/1	0	X	0	N/A	0
		N/A	0	1	X	0	N/A	0
		DVSS	1	1	X	0	N/A	0
		SDI (SPI) / SDA (I2C)	X	X	1	0	N/A	0
		A3- (see Notes 3, 4)	X	X	X	1	3	0
		TDO/TDI (see Notes 5, 6)	X	X	X	X	X	1

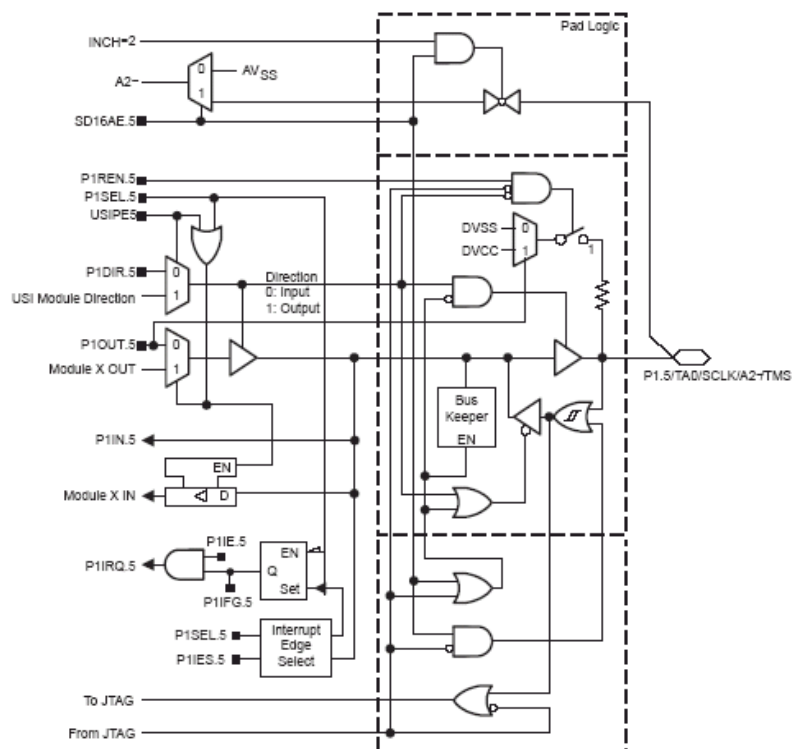
注：

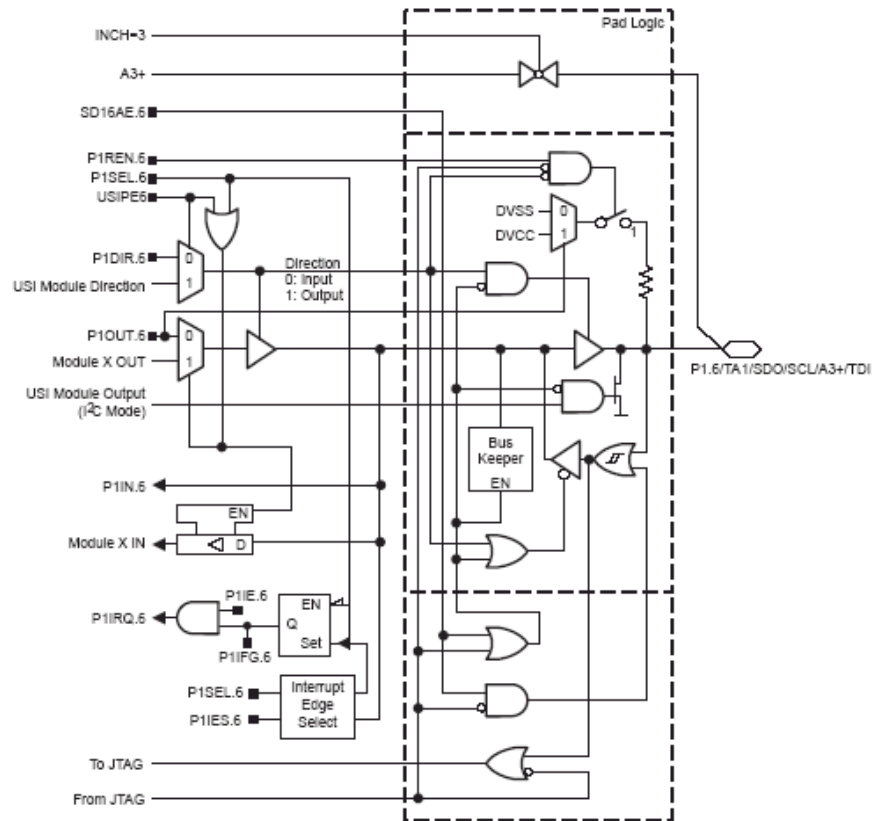
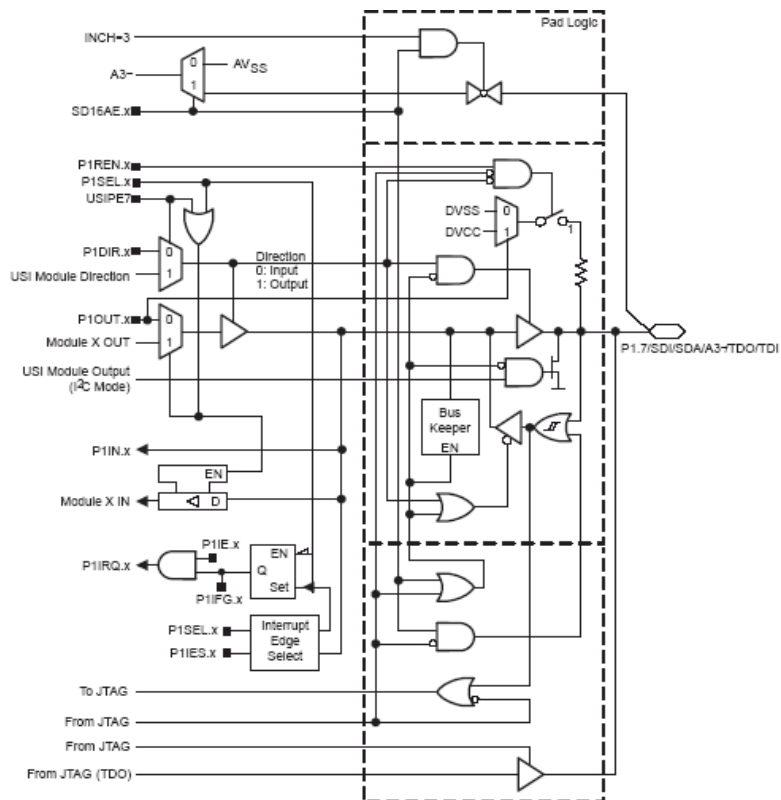
- 1、 N/A 不存在或不可用。
- 2、 X 表示任意。
- 3、 设置 SD16AE.x 位将禁止输出驱动和输入施密特触发器，防止加载外界模拟信号时产生寄生电流。
- 4、 当相应输入被选中并且 SD16AE.x=0 时，负端输入连接到 VSS。
- 5、 JTAG 模式下上拉/下拉电阻禁止。
- 6、 功能由 JTAG 模式定义。

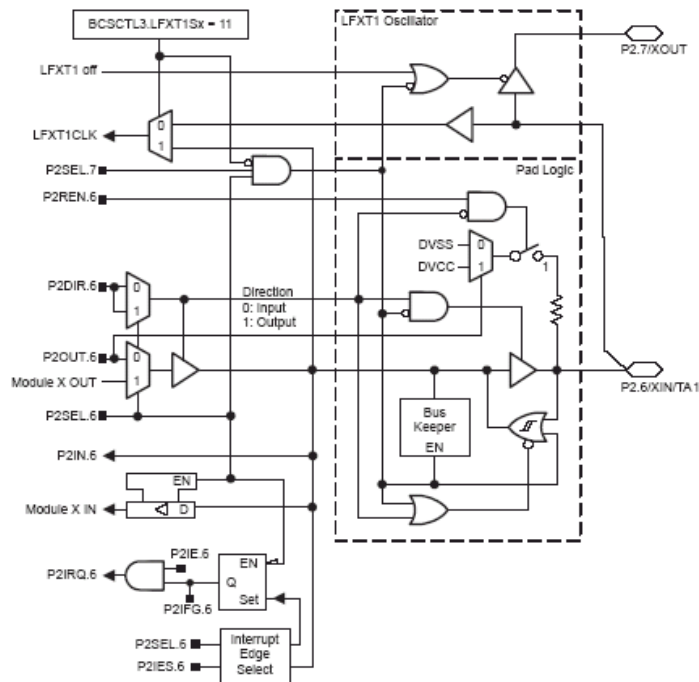
P1 口(P1.4)原理图, MSP430F20X3



P1 口(P1.5)原理图, MSP430F20X3



P1 口(P1.6)原理图, MSP430F20X3

P1 口(P1.7)原理图, MSP430x20x3


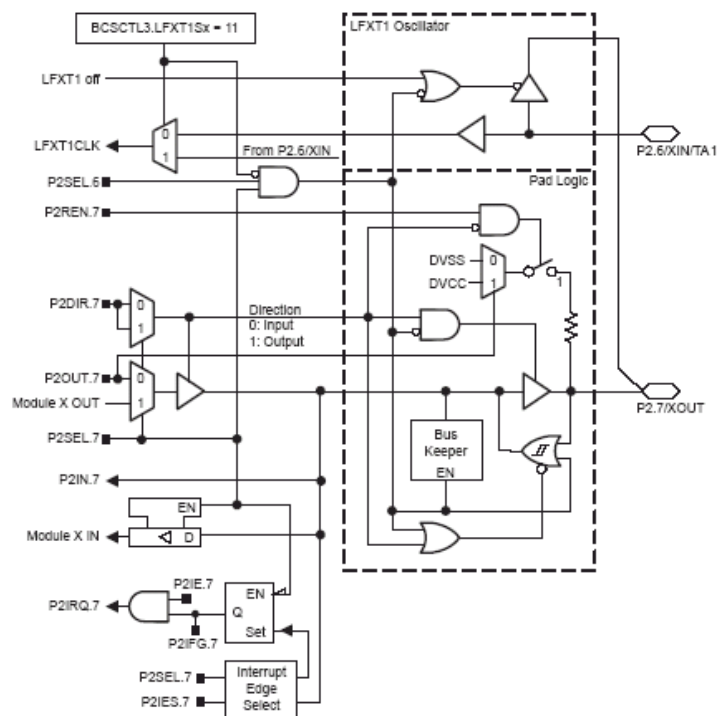
P2 口(P2.6)原理图, MSP430F20X3

P2 口(P2.6)功能, MSP430F20X3

PIN NAME (P2.X)	X	FUNCTION	CONTROL BITS / SIGNALS	
			P2DIR.x	P2SEL.x
P2.6/XIN/TA1	6	P2.6 Input/Output	0/1	0
		XIN† (see Note 3)	0	1
		Timer_A2.TA1	1	1

注：1、N/A 不存在或不可用。

2、X 表示任意。

3、当 BCSTL3 寄存器中的 LFX1Sx 位被设置为 11 时 XIN 作为时钟输入。

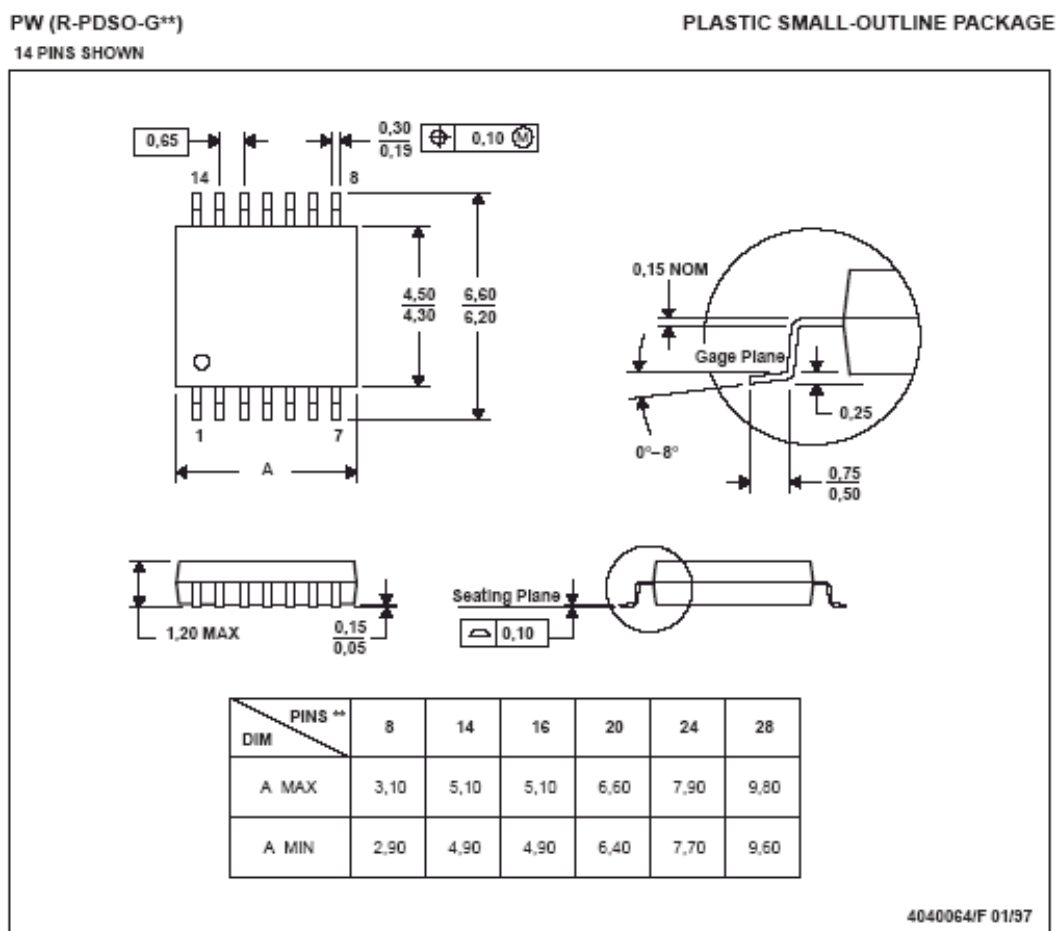
P2 口(P2.7)原理图, MSP430F20X3


P2 口(P2.7)功能, MSP430F20X3

PIN NAME (P2.X)	X	FUNCTION	CONTROL BITS / SIGNALS	
			P2DIR.x	P2SEL.x
P2.7/XOUT	7	P2.7 Input/Output	0/1	0
		DVSS	0	1
		XOUT† (see Note 3)	1	1

注：

- 1、N/A 不存在或不可用。
- 2、X 表示任意。
- 3、由于振荡器输出驱动连接到 P2.7/XOUT 引脚，故当 P2SEL.7 复位并且该引脚作为输入时有电流流过。



注：

- 1、有数据的单位为毫米
- 2、该图可能变动,恕不另行通知
- 3、外形尺寸没考虑模具或尺寸小于 0.15mm 的变化.
- 4、JEDEC MO-153

说明：该中文资料在翻译过程中难免存在错误，请依照英文资料为准。