电子工程师之家http://www.eehome.cn

P89LPC901 单片机数据手册

概述

P89LPC901 是一款单片封装的微控制器，适合于许多要求高集成度、低成本的场合。可以满足多方面的性能要求。P89LPC901 采用了高性能的处理器结构，指令执行时间只需 2 到 4 个时钟周期。6 倍于标准 80C51 器件。P89LPC901 集成了许多系统级的功能，这样可大大减少元件的数目和电路板面积并降低系统的成本。

特性

- 当操作频率为 12MHz 时，除乘法和除法指令外，高速 80C51 CPU 的指令执行时间为 167~333ns。同一时钟频率下，其速度为标准 80C51 器件的 6 倍。只需要较低的时钟频率即可达到同样的性能，这样无疑降低了功耗和 EMI。
- 操作电压 V_{DD} 范围为 2.4～3.6V。I/O 口可承受 5V（可上拉或驱动到 5.5V）
- 1KB Flash 程序存储器，具有 256 字节可擦除扇区、16 字节可擦除页规格和字节擦除。
- 字节擦除允许程序存储器用于存储数据。
- Flash 编程操作执行时间小于 2ms。
- Flash 擦除操作执行时间小于 2ms。
- 128 字节 RAM 数据存储器。
- 串行 Flash 在电路编程（ICP）允许利用商用 EPROM 编程器实现简单代码的编程。Flash 保密位可防止程序被读出。
- 在应用中编程（IAP）和字节擦写功能使得程序存储器可用于非易失性数据的存储。
- 2 个 16 位定时/计数器，每一个定时器均可作为 PWM 输出。
- 实时时钟可作为系统定时器。
- 只有 1 个模拟比较器。可选择参考源。
- 2 个键盘中断输入。
- 4 个中断优先级。
- 看门狗定时器具有片内独立振荡器，无需外接元件。看门狗定时器预分频器有 8 种选择。
- 低电平复位。使用片内上电复位时不需要外接元件。复位计数器和复位干扰抑制电路可防止虚假和不完全的复位。另外还提供软件复位功能。
- 低电压复位（掉电检测）可在电源故障时使系统安全关闭。该功能也可配置为一个中断。
- 振荡器失效检测。看门狗定时器具有独立的片内振荡器，因此它可用于振荡器的失效检测。
- 通过用户可编程 Flash 配置位来选择片内振荡器的频率范围。振荡器选项支持的频率范围为 20KHz~12MHz。
- 选择内部 RC 振荡器时不需要外接振荡器件。可选择 RC 振荡器选项并且其频率可进行很好的调节。
- 可编程 I/O 口输出模式：准双向口，开漏输出，推挽和仅为输入功能。
- 端口“输入模式匹配”检测。当 P0 口管脚的值与一个可编程的模式匹配或者不匹配时，可产生一个中断。
- 双数据指针（DPTR）。
- 施密特触发端口输入。
- 所有口线均有 LED 驱动能力（20mA）。但整个芯片有一个最大值的限制。
- 可控制口线输出斜率以降低 EMI，输出最小跳变时间约为 10ns。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

- 最少 3 个 I/O 口，选择片内振荡和片内复位时可多达 6 个 I/O 口。
- 当选择片内振荡器和片内复位时，P89LPC901 只需连接电源和地。
- 空闲和两种不同的掉电节电模式。提供从掉电模式中唤醒功能（低电平键盘中断输入唤醒）。典型的掉电电流为 1μA（比较器关闭时的完全掉电状态）。
- 8 脚 SO-8 封装，与 PIC12C50x/51x 单片机管脚完全兼容。
- 仿真支持。

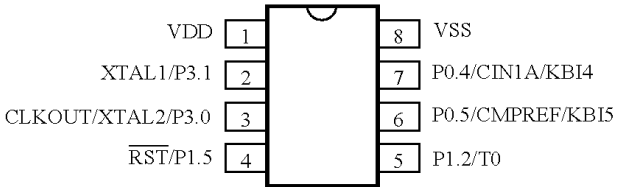
订购信息

货品号	温度范围和封装	频率	制定编号
P89LPC901xxx	0～+70℃，SO-8	0～12MHz	SOT176-1

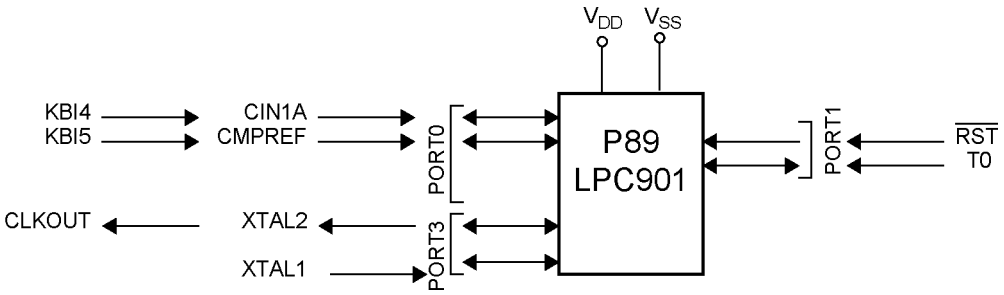
管脚配置

8 脚封装

P89LPC901



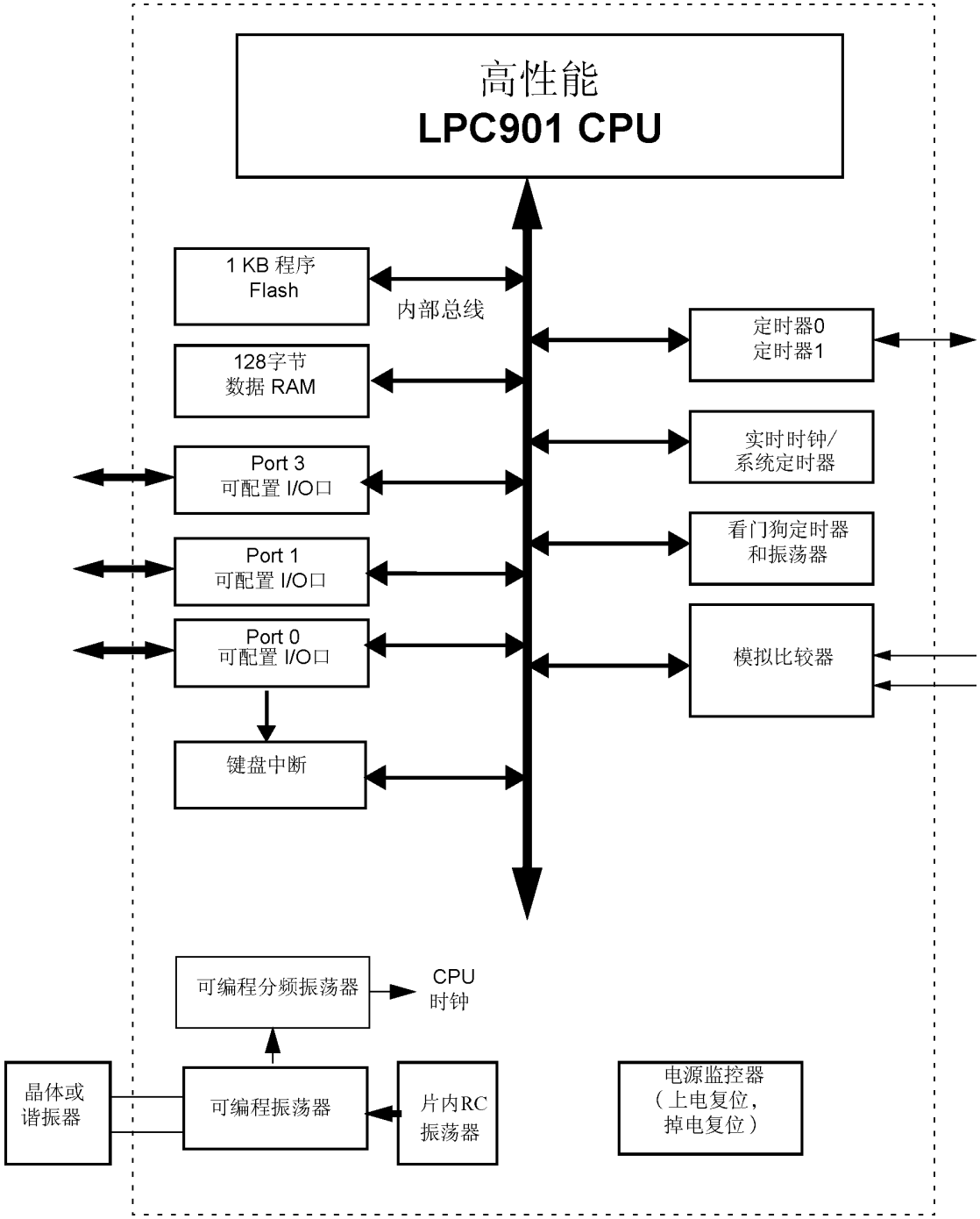
逻辑符号



项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

功能框图



项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

管脚描述

符号	管脚号	类型	名称及功能描述
P0.0-P0.6	6,7	I/O	**PORT0**：P0 是一个可由用户定义输出类型的 I/O 口，在上电复位时，P0 锁存器配置为内部上拉禁止的仅为输入模式。P0 口由口配置寄存器设定为输出或输入模式，每一个管脚均可单独设定。详细请参考 I/O 口配置和 DC 电气特性部分。 P0 口具有键盘输入中断功能。 所有管脚都具有施密特触发输入。 P0 口还可提供如下特殊功能：
	7	I/O I I	**P0.4** P0 口位 4 **CIN** 比较器正向输入 A **KBI4** 键盘输入 4
	6	I/O I I	**P0.5** P0 口位 5 **CMPREF** 比较器参考输入（负） **KBI5** 键盘输入 5
P1.0-P1.5	4,5		**PORT1**： P1 口是一个可由用户定义输出类型的 I/O 口。在上电复位时，P1 锁存器配置为内部上拉禁止的仅为输入模式。P1 口由口配置寄存器设定为输出或输入模式，每一位均可单独设定。详细请参考 I/O 口配置和 DC 电气特性部分。P1.5 为仅为输入模式。 所有管脚都具有施密特触发输入。 P1 口还可提供如下特殊功能：
	5	I/O I/O	**P1.2** P1 口位 2。 **T0** 定时/计数器 0 外部计数输入或溢出输出。
	4	I I	**P1.5** P1 口位 5（仅为输入） **$\overline{\text{RST}}$** 上电时作为外部复位输入(通过 UCFG1 选择)。作为复位管脚时，输入的低电平会使芯片复位, I/O 口和外围功能进入默认状态，处理器从地址 0 开始执行。另外该管脚还可用于在上电时强制进入在系统编程模式。
P3.0~P3.1	2,3	I/O	**PORT3**：P3 口是一个可由用户定义输出类型的 I/O 口，在上电复位时，P3 锁存器配置为内部上拉禁止的仅为输入模式。P3 口由口配置寄存器设定为输出或输入模式，每一个管脚均可单独设定。详细请参考 I/O 口配置和 DC 电气特性部分。 所有管脚都具有施密特触发输入。 P3 口还可提供如下特殊功能：
	3	I/O O O	**P3.0** P3 口位 0。 **XTAL2** 振荡放大器输出（由 Flash 配置选择为晶体振荡器时） **CLKOUT** 通过使能 SFR 位（ENCLK-TRIM.6）将 CPU 时钟 2 分频后输出（当 CPU 时钟为内部 RC 振荡器、看门狗振荡器或外部时钟输入时可用，但当 XTAL1/XTAL2 用于产生实时时钟/系统定时器的时钟源时除外）。
	2	I/O I	**P3.1** P3 口位 1。 **XTAL1** 振荡电路和内部时钟发生器输入（通过 Flash 配置选择）。如果使用内部 RC 振荡器或看门狗振荡器作为 CPU 时钟源并且 TAL1/XTAL2 不用于产生实时时钟/系统定时器的时钟时，可作为 I/O 口使用。
V_{SS}	8	I	地: 0V 参考点
V_{DD}	1	I	电源: 正常操作模式、空闲模式和掉电模式时的电源。

特殊功能寄存器

注：对特殊功能寄存器的访问必须遵循以下方式：

1. 用户不要试图访问任何未经定义的 SFR 地址。
2. 对任何已定义的 SFR 的访问必须符合 SFR 的功能。
3. 标注为‘-’,‘0’或‘1’的 SFR 位只能以如下方式读或写：

－‘-’必须写入 0，但当读出时不返回任何确定的值（即使向其写入 0）。这是一个保留位，作为将来功能扩展之用。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

－‘0’必须写入 0，并且当读出时返回 0。

－‘1’必须写入 1，并且当读出时返回 1。

特殊功能寄存器

名称	定义	地址	位功能和位地址								复位值
			E7	E6	E5	E4	E3	E2	E1	E0	
ACC*	累加器	E0H									00H
AUXR1#	辅助功能寄存器	A2H	CLKLP	-	-	ENT0	SRST	0	-	DPS	00H[1]
			F7	F6	F5	F4	F3	F2	F1	F0	
B*	B 寄存器	F0H									00H
CMP#	比较器控制	ACH	-	-	CE	-	CN	-	CO	CMF	00H[1]
DIVM#	CPU 时钟分频控制	95H									00H
DPTR	数据指针（2 字节）										
DPH	指针高字节	83H									00H
DPL	指针低字节	82H									00H
FMADRH#	编程 Flash 地址高字节	E7H									00H
FMADRL#	编程 Flash 地址低字节	E6H									00H
FMCON#	编程 Flash 控制（读）	E4H	BUSY	-	-	-	HVA	HVE	SV	OI	70H
	编程 Flash 控制（写）		FMCMD.7	FMCMD.6	FMCMD.5	FMCMD.4	FMCMD.3	FMCMD.2	FMCMD.1	FMCMD.0	
FMDATA#	编程 Flash 数据	E5H									00H
			AF	AE	AD	AC	AB	AA	A9	A8	
IEN0*	中断使能 0	A8H	EA	EWDRT	EBO	-	ET1	-	ET0	-	00H
			EF	EE	ED	EC	EB	EA	E9	E8	
IEN1*#	中断使能 1	E8H	-	-	-	-	-	EC	EKBI	-	00H[1]
			BF	BE	BD	BC	BBB	BA	B9	B8	
IP0*	中断优先级 0	B8H	-	PWDRT	PBO	-	PT1	-	PT0	-	00H[1]
IP0H#	中断优先级 0 高字节	B7H	-	PWDRTH	PBOH	-	PT1H	-	PT0H	-	00H[1]
			FF	FE	FD	FC	FB	FA	F9	F8	
IP1*#	中断优先级 1	F8H	-	-	-	-	-	PC	PKBI	-	00H[1]
IP1H#	中断优先级 1 高字节	F7H	-	-	-	-	-	PCH	PKBIH	-	00H[1]
KBCON#	键盘控制寄存器	94H	-	-	-	-	-	-	PATN_SEL	KBIF	00H[1]
KBMASK#	键盘中断屏蔽	86H									00H
KBPATN#	键盘模式	93H									FFH
			87	86	85	84	83	82	81	80	
P0*	P0 口	80H		-	CMPREF/ KB5	CIN1A/ KB4		-			注 1
			97	96	95	94	93	92	91	90	
P1*	P1 口	90H			$\overline{RST}$			T0			注 1
			B7	B6	B5	B4	B3	B2	B1	B0	
P3*	P3 口	B0H							XTAL1	XTAL2	注 1
P0M1#	0 口输出模式选择 1	84H		-	P0M1.5	P0M1.4		-			FFH
P0M2#	0 口输出模式选择 2	85H		-	P0M2.5	P0M2.4		-			00H
P1M1#	1 口输出模式选择 1	91H			P1M1.5			P1M1.2			FFH[1]
P1M2#	1 口输出模式选择 2	92H			P1M2.5			P1M2.2			00H[1]
P3M1#	3 口输出模式选择 1	B1H							P3M1.1	P3M1.0	03H[1]
P3M2#	3 口输出模式选择 2	B2H							P3M2.1	P3M2.0	00H[1]
PCON#	电源控制寄存器	87H	-	-	BOPD	BOI	GF1	GF0	PMOD1	PMOD0	00H
PCONA#	电源控制寄存器 A	B5H	RTCPD	-	VCPD	-	-	-	-	-	00H[1]
			D7	D6	D5	D4	D3	D2	D1	D0	
PSW*	程序状态字	D0H	CY	AC	F0	RS1	RS0	OV	F1	P	00H
PT0AD#	0 口数字输入禁能	F6H	-	-	PT0AD.5	PT0AD.4	-	-	-	-	00H
RSTSRC#	复位源寄存器	DFH	-	-	BOF	POF	-	R_WD	R_SF	R_EX	注 2
RTCCON#	实时时钟控制	D1H	RTCF	RTCS1	RTCS0	-	-	-	ERTC	RTCEN	60H[1,5]
RTCH#	实时时钟高字节	D2H									00H[5]
RTCL#	实时时钟低字节	D3H									00H[5]
SP	堆栈指针	81H									07H
TAMOD#	定时器 0 附加模式	8FH	-	-	-	-	-	-	-	T0M2	00H
			8F	8E	8D	8C	8B	8A	89	88	
TCON*	定时器 0 和 1 控制	88H	TF1	TR1	TF0	TR0	-	-	-	-	00H
TH0	定时器 0 高字节	8CH									00H
TH1	定时器 1 高字节	8DH									00H
TL0	定时器 0 低字节	8AH									00H
TL1	定时器 1 低字节	8BH									00H

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

续上表

名称	定义	地址	位功能和位地址								复位值
TMOD	定时器 0 和 1 模式	89H	-	-	T1M1	T1M0	-	-	T0M1	T0M0	00H
TRIM#	内部振荡调整寄存器	96H	-	ENCLK	TRIM.5	TRIM.4	TRIM.3	TRIM.2	TRIM.1	TRIM.0	注 4,5
WDCON#	看门狗控制寄存器	A7H	PRE2	PRE1	PRE0	-	-	WDRUN	WDTOF	WDCLK	注 3,5
WDL#	看门狗装载	C1H									FFH
WFEED1#	看门狗清零 1	C2H									
WFEED2#	看门狗清零 2	C3H									

注：

* 特殊寄存器可位寻址。

\# 从 80C51 特殊功能寄存器修改而来或新增加的寄存器。

\- 保留位，必须写入‘0’。

§ 只有当 BRGCON 中的 BRGEN 为 0 时，才可对 BRGR1 和 BRGR0 进行写操作。当 BRGEN=1 时，写入其中任意一个，结果将是不可预知的。

SFR 中的无效位（标有“-”的位）总是为“X”（未知）。除非特别指明，否则不要向这些位写入 1，因为它们可能在将来扩展用于其它功能。这些位的复位值均为 0，读出来的值不可知。

1. 上电复位后所有的 I/O 口都为仅为输入（高阻）状态。
2. RSTSRC 寄存器反映 P89LPC901 复位的原因。在上电复位时，所有复位源标志都清零（POF 和 BOF 除外）。上电复位值为 xx110000。
3. 看门狗复位时 WDCON 复位值为 111001x1，即 PRE2-PRE0 全 1，WDRUN=1，WDCLK=1。看门狗复位时，WDTOF=1; 上电复位时，WDTOF=0。其它复位不会影响 WDTOF。
4. 上电复位时，TRIM 寄存器初始化为出厂时的配置。其它复位不会引起 TRIM 寄存器的初始化。
5. 上电复位是唯一影响这些特殊功能寄存器的复位。

功能描述

详细的功能描述请参阅 P89LPC901 使用指南。

增强型 CPU

P89LPC901 采用增强型 80C51 CPU，其运行速度是标准 80C51 的 6 倍。一个机器周期由 2 个 CPU 时钟周期组成，大多数指令执行时间为 1 到 2 个机器周期。

时钟

时钟定义

P89LPC901 的几个内部时钟定义如下：

- OSCCLK－输入到 DIVM 分频器的时钟。OSCCLK 可选择 4 个时钟源之一（见图 1），也可降低到较低的频率（见“CPU 时钟（CCLK）时钟调整：DIVM 寄存器”一节）。.注：fosc 定义为 OSSCLK 频率
- CCLK－CPU 时钟；时钟分频器的输出。每个机器周期包含 2 个 CCLK 周期，大多数指令执行时间为 1 到 2 个机器周期（2 到 4 个 CCLK 周期）。
- RCCLK－内部 7.373MHz RC 振荡器输出。
- PCLK－用于不同外围器件的时钟，为 CCLK/2。

CPU 时钟（OSCCLK）

P89LPC901 提供几个可由用户选择的振荡器选项来产生 CPU 时钟。这样就满足了从高精度到低成本的不同需求。这些选项在对 Flash 进行编程时配置，包括片内看门狗振荡器、片内 RC 振荡器、使用外部晶振的振荡器或外部时钟源。晶振可选择低、中或高频晶振，频率范围为 20KHz 到 12MHz。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

低频振荡器选项

此选项支持 20KHz～100KHz 的外部晶振，同时也支持陶瓷谐振器。

中频振荡器选项

此选项支持 100KHz～4MHz 的外部晶振，同时也支持陶瓷谐振器。

高频振荡器选项

此选项支持 4MHz～12MHz 外部晶振，同时也支持陶瓷谐振器。如果 CCLK 是 8MHz 或更低，CLKLP SFR 位（AUXR1.7）可设置成‘1’来降低功耗。复位时，CLKLP 为‘0’，允许实现最高性能。如果 CCLK 运行在 8MHz 或更低的频率时，该位可以在软件当中置位。

时钟输出

P89LPC901 支持可由用户选择的时钟输出功能。当不使用晶振时，可从 XTAL2/CLKOUT 输出时钟。要实现该功能的前提是已选择另外的时钟源（片内 RC 振荡器、看门狗振荡器或 X1 脚输入的外部时钟）并且没有使用晶振作为实时时钟的时钟源。这样可使外部器件与 P89LPC901 同步。时钟输出的使能通过置位 TRIM 寄存器中的 ENCLK 位实现。该时钟输出的频率为 CCLK/2。如果在空闲模式中不需要输出时钟，那么可在进入空闲模式之前将该功能关闭以降低功耗。

片内 RC 振荡器选项

P89LPC901 具有一个 6 位 TRIM 寄存器，可对 RC 振荡器的频率进行调整。在复位时，TRIM 的值初始化为出厂时预编程值以将振荡器频率调整为 7.373MHz±2.5%用户程序可修改 TRIM 寄存器将 RC 振荡器调整为其它频率。如果 CCLK 是 8MHz 或更低，CLKLP SFR 位（AUXR1.7）可设置成‘1’来降低功耗。复位时，CLKLP 为‘0’，允许实现最高性能。如果 CCLK 运行在 8MHz 或更低的频率时，该位可以在软件当中置位。

看门狗振荡器选项

看门狗具有一个独立的振荡器，其频率为 400KHz。在不需要使用高频振荡器时，可使用该振荡器降低功耗。

外部时钟输入选项

在此配置中，提供 CPU 时钟的外部时钟源从 XTAL1/P3.1 脚输入。频率可从 0Hz 到 12MHz。XTAL2/P3.0 脚可作为标准 I/O 口或者时钟输出。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

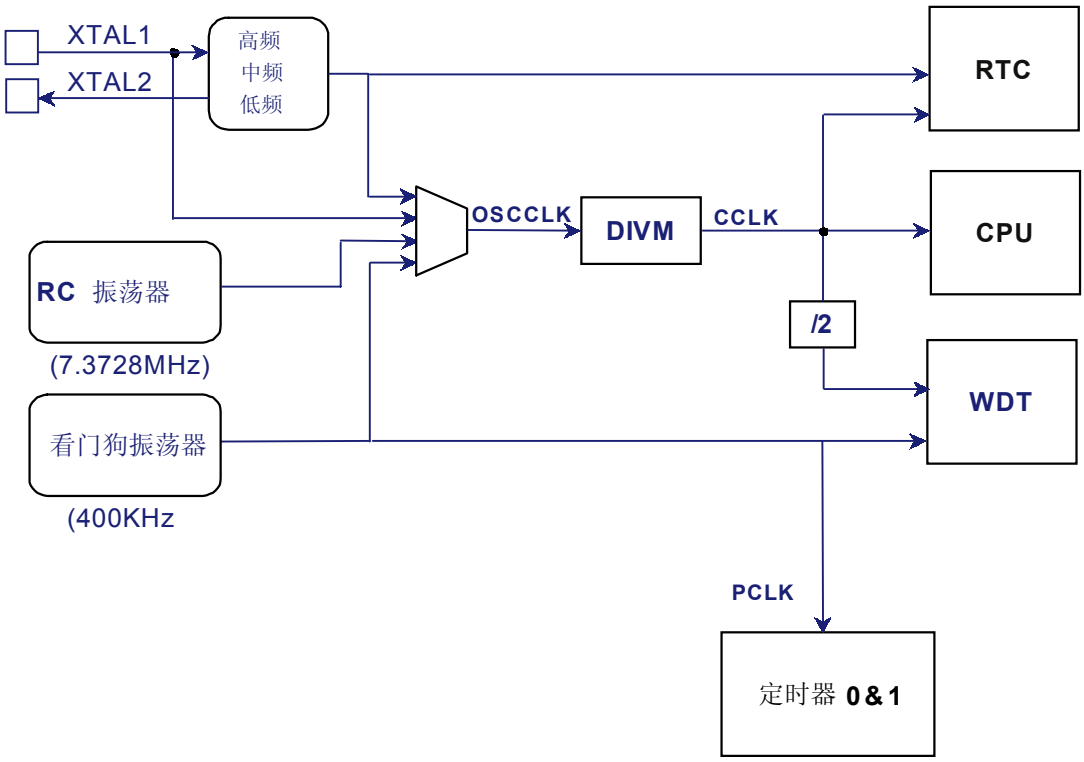


图 1 振荡器控制框图

CPU 时钟（CCLK）唤醒延迟

P89LPC901 具有一个内部唤醒定时器，可使时钟延迟直到稳定下来，其延迟时间取决于使用的时钟源。如果时钟源为 3 个晶振选项中的任意一个（低、中或高频），延迟时间为 992 个 OSCCLK 周期加 60-100us。

CPU 时钟（CCLK）调整：DIVM 寄存器

OSCCLK 频率可通过配置分频寄存器 DIVM 进行 255 分频来提供 CCLK。此特性可用于暂时使 CPU 以较低频率工作以降低功耗。通过分频，程序以较低速度运行时，使 CPU 仍保持对事件响应的能力，而不只是对能产生中断的事件（能使 CPU 从空闲模式退出）才响应。这常常会得到比空闲模式更低的功耗。并且比掉电模式少了振荡器起振时间。在程序内 DIVM 的值可随时改变而无需中断程序运行。

低功耗选择

P89LPC901 设计最大工作频率为 12MHz(CCLK)。但是如果 CCLK 为 8MHz 或更低，CLKLP SFR 位（AUXR1.7）可设置成‘1’来降低功耗。此外，在任何一次复位后，CLKLP 都为 0 以允许实现最高性能。如果 CCLK 运行在 8MHz 或更低的频率时，该位可以在软件当中置位。

存储器结构

P89LPC901 的不同存储空间如下所示：

DATA 128 字节内部数据存储空间（00h..7Fh）。可使用除 MOVX 和 MOVC 之外的指令直接或间接寻址。此空间可作为全部或部分堆栈空间。

SFR 特殊功能寄存器。选择的 CPU 寄存器和外设控制及状态控制寄存器，只能通过直接寻址访问。

CODE 64K 字节代码存储空间。作为程序执行部分和通过 MOVC 指令访问。P89LPC901 有 1K 字

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

节片内代码存储器。

数据 RAM 的分配

128 字节片内 RAM 分配如下：

类型	数据 RAM	规格（字节）
DATA	可进行直接或间接访问的存储器	128

表 2：片内数据存储器的使用

中断

P89LPC901 采用 4 中断优先级结构。这为多中断源的处理提供了极大的灵活性。P89LPC901 支持 6 个中断源：定时器 0 和 1、掉电检测、看门狗/实时时钟、键盘中断和比较器中断。

任何一个中断源均可通过对 IEN0 和 IEN1 中相应的位置位或清零，实现单独使能或禁能。IEN0 中还包含了一个全局禁止位 EA，它可禁止所有的中断。

每个中断源都可被单独设置为四个中断优先级之一，分别通过清零或置位 IP0，IP0H，IP1，IP1H 中相应位来实现。一个中断服务程序可响应更高级的中断，但不能响应同优先级或低级中断。最高级中断服务程序不响应其它任何中断。如果两个不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果两个同优先级的中断源同时申请中断。通过一个内部查询顺序序列确定首先响应哪一个中断请求，这叫做仲裁队列。注：仲裁队列只用来处理相同优先级别中断源同时申请中断的情况。

外部中断输入

P89LPC901 包含键盘中断功能，它是一个外部中断输入。如果该中断在 P89LPC901 处于掉电或空闲模式时使能，中断将唤醒处理器使其恢复运行。详见节电模式部分。

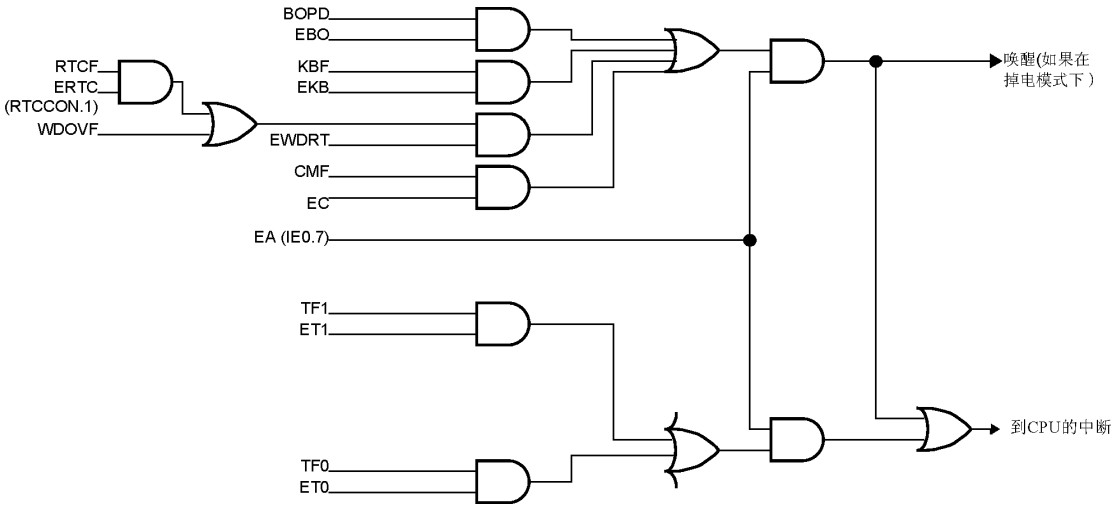


图 2 中断源, 中断使能, 掉电唤醒中断源

I/O 口

P89LPC901 有 3～6 个 I/O 管脚，P0.4、P0.5、P1.2、P1.5、P3.0 和 P3.1。I/O 口的具体数目取决于所选择的时钟和复位方式。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

表 3 可用的 I/O 口数目

时钟源	复位选项	I/O 口数目
		8 脚封装
片内振荡器或看门狗振荡器	无外部复位（上电时除外）	6
	使用外部复位脚 $\overline{RST}$	5
外部时钟输入	无外部复位（上电时除外）	5
	使用外部复位脚 $\overline{RST}$	4
低/中/高速振荡器（外部晶振或谐振器）	无外部复位（上电时除外）	4
	使用外部复位脚 $\overline{RST}$	3

I/O 口配置

除了 1 个口以外，P89LPC901 其他所有的 I/O 口均可由软件配置成 4 种输出类型之一。四种输出类型分别为：准双向口(标准 8051 输出模式)，推挽，开漏输出或仅为输入功能。每个口配置 2 个控制寄存器控制每个管脚输出类型。

P1.5($\overline{RST}$)只能作为输入口，无法进行配置。

准双向口输出配置

准双向口输出类型可用作输出和输入功能而不需重新配置口线输出状态。这是因为当口线输出为逻辑高电平时驱动能力很弱，允许外部装置将其拉低。当管脚输出为低时，它的驱动能力很强，可吸收相当大的电流。准双向口除了有三个上拉晶体管适应不同的需要外，其特性和开漏输出有些相似。

P89LPC901 为 3V 器件，但管脚可承受 5V 电压（除 XTAL1 和 XTAL2 外）。在准双向口模式中，如果用户在管脚加上 5V 电压，将会有电流从管脚流向 V_{DD}，这将导致额外的功率消耗。因此，建议不要在准双向口模式中向管脚施加 5V 电压。

准双向口带有一个施密特触发输入以及一个干扰抑制电路。

开漏输出配置

当口线锁存器为‘0’时，开漏输出关闭所有的上拉晶体管而仅驱动下拉晶体管。作为一个逻辑输出时，这种配置方式必须有外部上拉，一般通过电阻外接到 V_{DD}。

开漏端口带有一个施密特触发输入以及一个干扰抑制电路。

仅为输入配置

该配置无输出驱动器。它带有一个施密特触发输入口以及一个干扰抑制电路。

推挽输出配置

推挽输出配置的下拉结构和开漏输出以及准双向口相同，但当锁存器为‘1’时提供持续的强上拉。推挽模式一般用于需要更大驱动电流的情况。推挽管脚带有一个施密特触发输入以及一个干扰抑制电路。

P0 口模拟功能

P89LPC901 集成了 1 个模拟比较器。为了得到最佳的模拟性能并降低功耗，用于模拟功能的管脚必须禁止数字输入和输出功能。

通过将端口设置成仅为输入（高阻抗）模式来禁止数字信号输出。（在 I/O 口一节中有详细描述）

P0 口的数字输入可通过 PT0AD 寄存器禁止。复位后，PT0AD 的值默认为 0 以使能数字功能。

附加端口特性

上电后所有的管脚都仅为输入模式，请注意这与 LPC76x 系列器件不同。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

- 上电后，除 P1.5 外的所有 I/O 口通过软件进行配置。
- P1.5 仅为输入模式。

每个 P89LPC901 输出口都可提供灌电流驱动 LED。但是所有口的输出电流总和不能超过规定的最大电流。请查阅 DC 特性得到详细的规格。

P89LPC901 所有端口的电平转换速度都可以控制，这就可避免因电平转换过快而导致的噪声。转换速度在出厂时设定为大约 10ns 的上升时间和下降时间。

电源监控功能

P89LPC901 内含电源监控功能用于防止初始上电及掉电时的错误操作。这是通过两个硬件功能完成的：上电检测及掉电检测。

掉电检测

掉电检测功能可用于检测电源电压是否降至某一特定值以下。掉电检测的默认操作是使处理器复位。但也可通过配置产生一个中断。

通过软件来实现掉电检测的使能和禁止。

如果掉电检测使能，操作电压的范围为 2.7V-3.6V。当 V_{DD} 低于掉电电压 V_{BO}（见 DC 特性）时产生掉电条件，并在 V_{DD} 上升超过 V_{BO} 时取消。如果掉电检测被禁止，操作电压范围为 2.4-3.6V。如果 P89LPC901 器件的电源电压可以低于 2.7V，BOE 应当保持未编程状态，这样器件可在 2.4V 时工作。否则持续的掉电复位将使器件无法工作。

若要正确检测到掉电，V_{DD} 上升和下降时间必须符合一定规格。请参阅该数据手册中的 DC 章节。

上电检测

上电检测功能类似于掉电检测，但设计成在电源初始上电后，上升到掉电检测门槛电平之前工作。当检测到初始上电时，RSTSRC 寄存器的 POF 标志置位。POF 将会一直保持置位状态，直到通过软件将其清零。

节电模式

P89LPC901 支持 3 种不同的节电模式。分别为空闲模式、掉电模式和完全掉电模式。

空闲模式下片内外围功能继续工作，允许其在产生中断时激活处理器。任何一个使能的中断或复位均可结束空闲模式。

掉电模式将振荡器停振以使功耗最小。只要产生任何复位或中断，P89LPC901 都将退出掉电模式。在掉电模式中，电源电压可以降低到 RAM 保持电压 V_{RAM}。这样将 RAM 内容保存为进入掉电模式时的状态。SFR 内容在 V_{DD} 低于 V_{RAM} 时不受保护。因此这种情况下建议通过复位唤醒处理器。在退出掉电模式前 V_{DD} 必须上升到操作电压范围之内。

在掉电模式中某些功能继续工作并消耗电流。这样就增加了掉电时的整体功耗。这些功能包括：掉电检测、看门狗定时器、比较器（注：比较器可单独实现掉电）、实时时钟（RTC）/系统定时器。内部 RC 振荡器被禁止，除非选择 RC 振荡器作为系统时钟并使能 RTC。

完全掉电模式和掉电模式的区别在于：完全掉电模式下掉电检测电路和电压比较器都被关闭以节省功耗。内部 RC 振荡器被禁止，除非选择 RC 振荡器作为系统时钟并使能 RTC。在掉电模式下使用内部 RC 振荡器作为 RTC 时钟源会增加相当大的功耗。当实时时钟在掉电模式下运行时，使用外部低频时钟可实现较低的功耗。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

复位

P1.5/$\overline{\text{RST}}$ 管脚可作为低有效复位输入或数字输入口。当 UCFG1 寄存器中的位 RPE(复位管脚使能)置位时，使能 P1.5 的外部复位输入功能。当清零时，P1.5 可作为一个输入管脚。

注：在上电过程中，RPE 选择无效，该管脚总是作为外部复位输入。**在上电过程中，连接到该管脚的外部电路不应将其拉低，否则将使器件一直处于复位状态**。在上电完成之后，该管脚可根据 RPE 位的状态作为外部复位输入或数字输入口。只有上电复位会暂时使 RPE 的设定失效，其它复位源无法影响 RPE 位的设定。

复位可由下列复位源引起：

- 外部复位管脚（上电或通过 UCFG1 配置为使用外部复位）
- 上电检测
- 掉电检测
- 看门狗定时器
- 软件复位

每一个复位源在复位寄存器 RSTSRC 中都有一个对应的标志。用户可读取该寄存器以判断最近的复位源是哪一个。这些标志位可通过软件写入“0”清零。可以有多于一个的标志位置位：

- 上电复位时，POF 和 BOF 都置位，而其它标志位清零
- 对于其它的复位，之前置位的标志位不会受到影响

定时器 / 计数器 0 和 1

P89LPC901 有两个通用定时/计数器，与标准 80C51 定时器 0 及定时器 1 类似。定时器有 4 种工作模式（模式 0，1，2 和 3）。2 个定时器的模式 0，1 和 2 相同。模式 3 不同。

模式 0

将定时器设置成模式 0 时类似 8048 定时器，即带 32 分频-预分频器的 8 位计数器。在此模式中，定时器寄存器配置为 13 位寄存器。定时器 0 及定时器 1 在模式 0 中的操作相同。

模式 1

模式 1 除了使用的定时器是 16 位外，其它与模式 0 相同。

模式 2

在此模式中，定时器寄存器作为可自动重装的 8 位计数器。定时器 0 及定时器 1 在模式 2 中的操作相同。

模式 3

在模式 3 中定时器 1 停止工作。在此模式中，定时器 0 用作两个独立的 8 位计数器，用于需要一个额外的 8 位定时器的场合。

模式 6

在该模式中，定时器可以改变为一个具有 256 个定时器时钟周期的 PWM。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

定时器溢出触发输出

定时器 0 和 1 可配置为发生定时器溢出时自动触发端口输出。T0 和 T1 的计数输入和定时器触发输出占用相同的管脚。打开该模式后，在首次定时器溢出之前端口的输出为逻辑 1。

实时时钟/系统定时器

P89LPC901 具有一个简单的实时时钟。它允许用户在器件其它部分掉电时能够继续运行一个精确的定时器。实时时钟可以作为一个唤醒或一个中断源。实时时钟是一个 23 位倒计数器，由 1 个 7 位的预分频器和 1 个 16 位的可装载倒计数器组成。它的值达到 0 时计数器重装载，并建立 RTCF 标志。该计数器的时钟源可以是 CPU 时钟（CCLK）或者 XTAL 振荡器（前提是 XTAL 振荡器不作为 CPU 的时钟源）。如果 XTAL 振荡器作为 CPU 时钟源，实时时钟（RTC）将使用 CCLK 作为它的时钟源。只有上电复位才能将实时时钟及其相关的寄存器复位为默认状态。

模拟比较器

P89LPC901 有 1 个模拟比较器。当正向输入电压大于反向输入时（可选择外部管脚输入或内部参考电压），输出信号为“1”（可从寄存器中读出），反之则输出为“0”。每个比较器都可配置为当输出发生改变时产生中断。

比较器总的连接方式如图 3 所示。比较器的最低工作电压为 V_{DD}=2.4V。

当每个比较器刚被使能时，比较器输出和中断标志需要 10 微秒的稳定时间，在这段时间里，相应的比较器中断不应使能，并且在使能中断以前必须清零相应的比较器中断标志，以避免立即响应中断服务。

内部参考电压

当使用单个比较器输入管脚时，内部参考电压发生器可提供一个默认的参考电压。参考电压的值为 Vref = 1.23V ± 10%。

比较器中断

比较器配置寄存器中有一个比较器中断标志位。当比较器输出状态改变时中断标志位置位，此标志位可通过软件查询或用于产生一个中断。

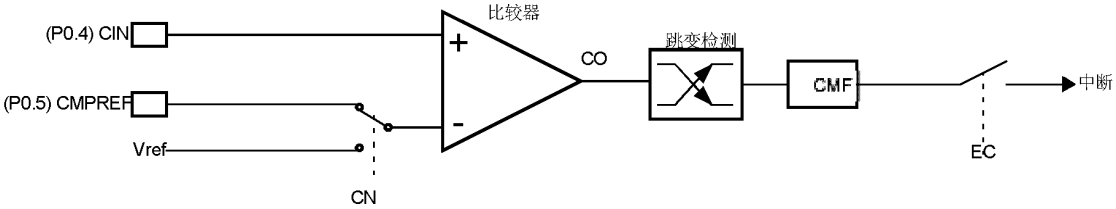


图 3 比较器输入和输出的连接

比较器和节电模式

在掉电模式或空闲模式下，比较器可以继续保持使能状态。但在完全掉电模式下，比较器被自动禁止。

当比较器中断使能时（完全掉电模式除外），比较器输出发生改变时将会产生一个中断并将处理器唤醒。比较器在掉电或空闲状态下所消耗的电流和正常操作模式下相同。当系统功耗是一个重要的指标时，就必须将比较器的功耗考虑在内。若要降低功耗，用户可通过 PCONA.5 禁止比较器，或将器件设置为完全掉电模式。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

键盘中断（KBI）

键盘中断功能主要用于当 P0 口等于或不等于特定的模式时产生一个中断。该功能可用于总线地址识别或对键盘的识别。用户可通过 SFR 将端口配置为不同的用途。

键盘中断屏蔽寄存器（KBMASK）用于定义连接到 P0 口的使能触发中断的输入管脚。键盘模式寄存器（KBPATN）用于定义与 P0 口值相比较的模式。当键盘中断功能有效且条件匹配时，键盘中断控制寄存器（KBCON）中的键盘中断标志（KBIF）置位。如果中断使能，则会产生一个中断。键盘中断控制寄存器（KBCON）中的 PATN_SEL 位用于比较时定义等于或不等于。

为了将其设置为类似 87LPC76x 的 KBI 功能，用户必须设置 KBPATH=0FFH 和 PATN_SEL= 1（不相等），这样任何连接到 P0 口管脚(由 KBMASK 寄存器使能)的按键都将使硬件置位 KBIF 并产生中断（如果中断使能）。中断可用于将 CPU 从空闲模式或掉电模式中唤醒。此特性尤其适合便携式且使用电池供电的系统，因为这些系统需要对功耗进行管理同时又要方便用户使用。

为了置位中断标志并导致中断产生，P0 口的模式的保持时间必须长于 6 个 CCLK。

看门狗定时器

看门狗定时器子系统可通过复位使系统从错误的操作中恢复。当软件没能在定时器溢出之前将其清零，看门狗定时器就会产生复位。它包含一个可编程的 12 位预分频器和一个 8 位倒计数器。该倒计数器的值以预分频器的节拍递减。预分频器的时钟源可选择 PCLK 或标称为 400KHz 的看门狗振荡器。看门狗定时器只能通过上电实现复位。当看门狗模式特性被禁止时，它还可用作一个内部定时器，并且能产生中断。图 9 所示为看门狗模式中的看门狗定时器。要将看门狗清零，必须按顺序执行两条指令。如果将 PCLK 作为看门狗的时钟源并且 CPU 处于掉电模式中，看门狗被禁止。看门狗的超时周期范围从几微秒到几秒。具体数据请参阅使用指南。

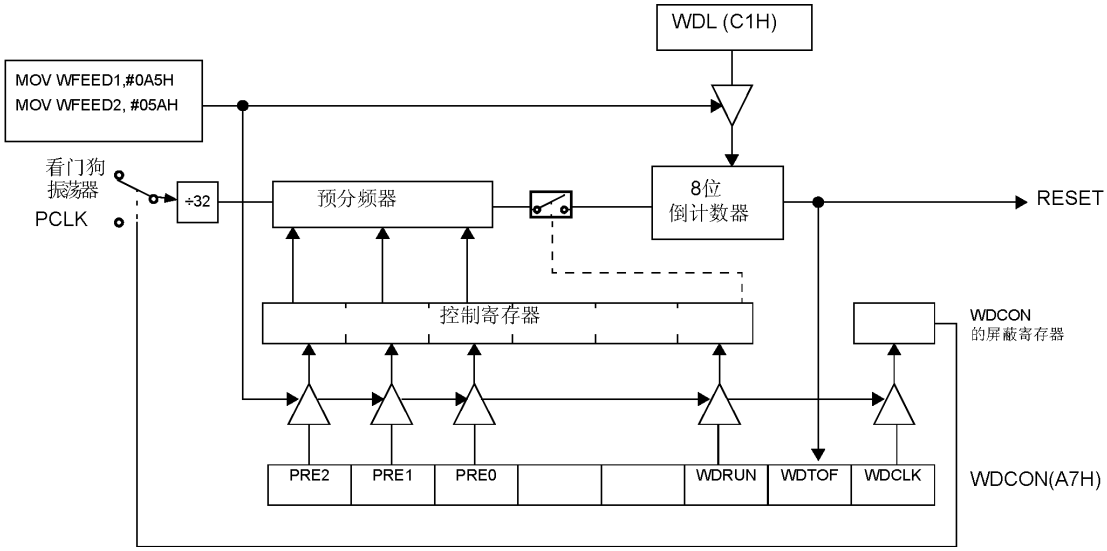


图 4 看门狗模式中的看门狗定时器（WDTE=1）

附加特性

软件复位

AUXR1 寄存器的 SRST 位使软件能像发生外部复位或看门狗复位一样，使处理器彻底复位。写入 AUXR1 时，务必小心以防止产生意外的软件复位。

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

双数据指针

双数据指针（DPTR）提供了 2 个不同的数据指针来指向某条指令的确定地址。AUXR1 寄存器的 DPS 位选择两个数据指针中的一个。AUXR1 的第 2 位的逻辑电平永远都为“0”，这样 DPS 位可以简单地通过将 AUXR1 加 1 进行切换（因此对数据指针进行切换）而不会更改寄存器的其它位。

Flash 程序存储器

概述

P89LPC901Flash 存储器提供电路中的电擦除和编程。Flash 可以字节为单位进行擦除、读取和写入。扇区和页擦除功能可擦除任意的 Flash 扇区（256 字节）或页（16 字节）。芯片擦除功能可实现整个程序存储器的擦除。可利用标准商用编程器来实现在电路编程，除此之外，P89LPC901 的在应用中编程（IAP）和字节擦除功能允许程序存储器用来存储非易失性数据。片内产生的擦除和写入时序为用户提供了友好的编程接口。P89LPC901 Flash 存储器甚至在经过 10, 000 次擦除和编程之后仍然能可靠地保存存储器的内容。存储单元的设计优化了擦除和编程结构。P89LPC901 使用 V_{DD} 电压来执行编程/擦除算法。

特性

- 可在整个操作电压范围内执行编程和擦除。
- 字节擦除功能允许程序存储器用来存储非易失性数据。
- 使用 ICP 进行读/编程/擦除。
- 任意编程/擦除时间小于 2ms。
- 使用工业标准的商用编程器进行编程。
- 可对每一个 Flash 扇区进行编程加密。
- 每个字节至少可执行 10,000 次擦除/编程。
- 数据至少可保存 10 年。

Flash 的结构

P89LPC901 程序存储器包含 4 个 256 字节的扇区。每个扇区可进一步分成 64 字节的页。除了扇区擦除、页擦除和字节擦除外，还包含一个 16 字节页寄存器，它可实现给定页 1 到 16 字节的同时编程，这彻底降低了整个编程的时间。另外，还支持对包括 UCFG1 在内的用户可编程配置字节的擦除和再编程。

Flash 的编程和擦除

有多种不同方法可实现对Flash的编程或擦除。一种方法是在应用固件控制的最终用户应用程序（IAP）中对Flash进行编程和擦除。另一种方法是使用在电路编程（ICP）。该ICP系统提供了一种通过一个串行时钟－串行数据接口来实现编程的方法。第三种方法，利用支持该器件的商用EEPROM编程器对Flash进行编程或擦除。该器件不提供对代码内容的直接校验。而是提供一个扇区或整个1KB用户代码区的32位CRC结果。

在电路编程（ICP）

在电路编程执行时不需要将微控制器从系统中移出。在电路编程特性包含了一系列内部的硬件资源，通过一个 2 线串行接口可实现 P89LPC901 的远程编程。Philips 的在电路编程特性使嵌入式应用中的在电路编程变得可行（使用商用编程器），并最大限度减小了额外的元件开销和电路板面积。ICP 功能使用芯片的 5 个管脚。只需要一个小的连接器就可实现应用电路和商用编程器的连接。请参阅 P89LPC901 使用指南。

在应用中编程的方法（IAP）

在应用中编程功能在微控器的固件控制下执行。IAP 特性包含的内部硬件资源可实现 P89LPC901 的编

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

程和擦除。Philips 的在应用中编程特性使嵌入式应用中的在应用中编程轻松实现，无需另外增加元件。IAP 通过使用 4 个 SFR 来实现（1 个控制/状态寄存器、1 个数据寄存器和 2 个地址寄存器）。请参阅 P89LPC901 使用指南。

Flash作为数据存储器使用

器件的Flash程序存储器阵列支持单个字节的擦除和编程。只要扇区中的字节未加密，就可利用MOVC指令来读取程序存储器阵列中的字节（MOVC指令不能读出加密扇区的程序存储器内容）。这样，未加密扇区中的任何字节都可用于非易失性数据的存储。

用户配置字节

P89LPC901 的众多用户可配置的特性必须在上电时定义，开始执行程序后便不可设置了。这些特性是通过配置 Flash 字节 UCFG1 实现。请参阅使用指南。

用户扇区保密字节

P89LPC901 具有 4 个用户扇区保密字节，每个字节都对应一个扇区。请参阅使用指南。

极限参数

参数	额定值	单位
工作温度	-55~+125	℃
储存温度	-65~+150	℃
XTAL1, XTAL2 脚对 Vss 电压	V_{DD}+0.5	V
任意脚对 Vss 电压	-0.5~5.5V	V
I/O 口最大 I_{OH}	8	mA
I/O 口最大 I_{OL}	20	mA
I/O 口最大总电流	125	mA
功率损耗（基于封装的热传递，并非器件的功耗）	1.5	W

注：

1. 器件在超过上表所列的极限情况下工作，可能会造成永久性的损坏。这里只列出了一些极限值，并未涉及在这些极限值或其它条件下（除在 AC 和 DC 电气特性中所描述的之外）的器件功能操作。
2. 本产品带有保护器件内部的电路设计，以避免超负荷的损坏性影响。但是建议不要在超过极限值的情况下工作。
3. 参数在操作温度范围内是有效的，除非另有规定。所有的电压都是相对 Vss 而言的，除非另有说明。

DC 电气特性

Vdd=2.4V～3.6V　T_{amb}=0～70℃，商业级　－40℃～+85℃，工业级

符号	参数	测试条件	范围			单位
			最小	典型[1]	最大	
I_{DD}	电源电流,正常工作模式	3.6V,12MHz[8]	-	15	25	mA
I_{ID}	电源电流,空闲模式	3.6V,10MHz[8]	-	1	4	mA
I_{PD}	电源电流,掉电模式,电压比较器掉电	3.6V[8]	-	-	tbd	μA
I_{PD1}	电源电流,完全掉电模式	3.6V[8]	-	1	5	μA
V_{DDR}	V_{DD}上升时间		-	-	2	mV/μs
V_{DDF}	V_{DD}下降时间		-	-	50	mV/μs
V_{RAM}	RAM 保持电压		1.5	-	-	V
V_{IL}	负门槛电压(施密特输入)		0.22V_{DD}	0.4V_{DD}	-	V
V_{IH}	正门槛电压(施密特输入)			0.6V_{DD}	0.7V_{DD}	V

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

续上表

符号	参数	测试条件	范围			单位
			最小	典型[1]	最大	
HYS	滞后电压		-	$0.2V_{DD}$	-	V
V_{OL}	输出低电压，所有管脚	I_{OL}=20mA, V_{DD}=2.4V-5.5V	-	0.6	1.0	V
		I_{OL}=10mA, V_{DD}=2.4V-5.5V	-	0.3	0.5	V
		I_{OL}=3.2mA, V_{DD}=2.4V-5.5V		0.2	0.3	V
V_{OH}	输出高电压，所有管脚	I_{OH}=-8mA, V_{DD}=2.4V-5.5V,推挽模式	V_{DD}-TBD			V
		I_{OH}=-3.2mA, V_{DD}=2.4V-5.5V,推挽模式	V_{DD}-0.7	V_{DD}-0.4		V
		I_{OH}=-20μA, V_{DD}=2.4V,准双向模式	V_{DD}-0.3	- V_{DD}-0.2	-	V
C_{IO}	输入/出口管脚电容[7]				15	pF
I_{IL}	逻辑 0 输入电流，所有管脚[6]	V_{IN}=0.4V			-50	μA
I_{LI}	输入漏电流，所有管脚[5]	V_{IN}=V_{IL} 或 V_{IH}	-	-	±10	μA
I_{TL}	逻辑 1 到 0 跳变电流，所有管脚[2,3]	V_{IN}=1.5V 在 V_{DD}=3.6V 时	-30	-	-250	μA
R_{RST}	内部复位上拉电阻		11	-	24	kΩ
V_{BO}	BOV=1,BOPD=0 时掉电电压	2.4V < V_{DD} < 3.6V	2.40	-	2.70	V
V_{REF}	带隙参考电压		1.11	1.23	1.34	V
tc(V_{REF})	带隙温度效应		-	10	20	ppm/℃

注：

1. 不能保证得到典型的标称值。表中所列值为在室温，电压 3V 下测得。
2. 带弱上拉的准双向口模式（用于所有带上拉的口）。
3. 在除高阻模式外的所有输出模式中。
4. 准双向口模式和外部驱动 1 变 0 时的管脚的跳变电流。当 V_{IN} 大约为 2V 时，该电流最大。
5. 在高阻模式下测得。
6. 在准双向模式下测得
7. 管脚电容由其特性得到，但未作测试。
8. I_{DD}，I_{ID} 和 I_{PD} 的规格在以下条件下测得：使用外部时钟源，关闭比较器、掉电检测和看门狗定时器。

AC 电气特性

除非特别说明，否则 Tamb=0～70℃,商业级 –40℃～+85℃,工业级。[1]

符号	图例（S）	参数名	可变时钟		f_{OSC}=12MHz		单位
			最小	最大	最小	最大	
外部时钟							
f_{RCOSC}		内部 RC 振荡器频率	7.189	7.557	7.189	7.557	MHz
f_{WDOSC}		内部看门狗振荡器频率	280	480	280	480	KHz
f_{OSC}		振荡器频率	0	12	-	-	MHz
t_{CLCL}	5	时钟周期	83	-	-	-	ns
f_{CLKLP}		CLKLP 有效频率	0	4	-	-	MHz
干扰滤波器							
		P1.5($\overline{RST}$)脚过滤信号	-	50	-	50	ns
		P1.5($\overline{RST}$)脚接受信号	125	-	125	-	ns
		任意脚（P1.5($\overline{RST}$)除外）过滤信号	-	15	-	15	ns
		任意脚（P1.5($\overline{RST}$)除外）接受信号	50	-	50	-	ns

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442

电子工程师之家http://www.eehome.cn

续上表

符号	图例（S）	参数名	可变时钟		f_{OSC}=12MHz		单位
			最小	最大	最小	最大	
外部时钟							
t_{CHCX}	5	高电平时间	33	t_{CLCL}-t_{CLCX}	33	-	ns
t_{CLCX}	5	低电平时间	33	t_{CLCL}-t_{CHCX}	33	-	ns
t_{CLCH}	5	上升时间	-	8	-	8	ns
t_{CHCL}	5	下降时间	-	8	-	8	ns
移位寄存器（UART 模式 0）							
t_{XLXL}		串口时钟周期	$16t_{CLCL}$		1333		ns
t_{QVXH}		输出数据建立到时钟上升沿	$13t_{CLCL}$		1083		ns
t_{XHQX}		时钟上升沿后的输出数据保持		t_{CLCL}+20		103	ns
t_{XHDX}		时钟上升沿后的输入数据保持		0		0	ns
t_{DVXH}		输入数据有效到时钟上升沿	150		150		ns

注：

1. 如果没有另外定义，这些参数在操作温度范围内有效。
2. 部分特性在 2MHz 下测试，但不能保证操作频率可以降到 0Hz。

比较器电气特性

除非特别说明，否则 V_{DD} = 2.4V~3.6V，T_{amb}=0～+70℃,商业级 – 40℃～+85℃,工业级

符号	参数	测试条件	范围			单位
			最小	典型	最大	
V_{IO}	比较器输入偏移电压				±20	mV
V_{CR}	共模比较器输入范围		0		V_{DD}-0.3	V
CMRR	共模抑制比 [1]				-50	dB
	响应时间			250	500	ns
	比较器使能到输出有效				10	µs
I_{IL}	比较器输入漏电流	$0<V_{IN}<V_{DD}$			±10	µA

注：

1. 该参数由其特性保证，而不是由产品测得。

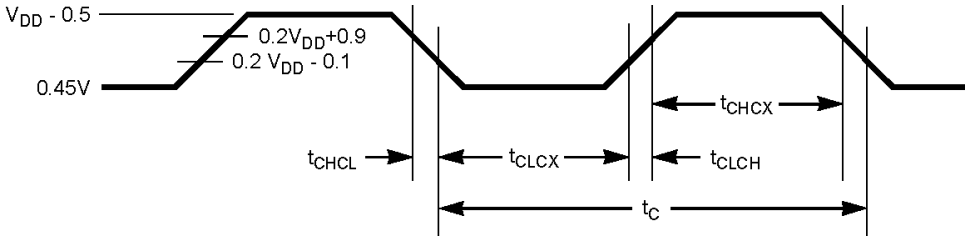


图 5 外部时钟时序

项目开发 芯片解密 零件配单 TEL:15013652265 QQ:38537442