

## 433/868/915MHz 多段单片高速无线收发芯片 nRF903

### 功能描述:

- 真正的单片 GMSK 收发芯片
- 兼容 433/868/915MHz ISM 频段
- 多频道工作
- 容易配置的 14bit 寄存器
- 最高速率 76.8Kbps
- 良好的频率选择性
- 无需曼彻斯特编码
- 极少的外围元件
- 低电压, 低功耗
- 待机模式 1uA

### 应用领域:

- 报警和安全系统
- 自动测试系统
- 家庭自动化控制
- 遥控装置
- 车辆安全系统
- 工业控制
- 无线通信
- 电信终端
- 无线耳机、无线麦克风

### 概论:

nRF903 是一个为 433/868/915MHz ISM 频段设计的真正单片 UHF 多段无线收发芯片, 它采用优化的 GMSK 调制解调技术, 可在 155.6KHz 的有效带宽下传输最高 76.8Kbps 的数据, 发射功率可以调整, 最大发射功率是+10dBm, 天线接口设计为差分天线, 以便于使用低成本的 PCB 天线, 所有的参数包括工作频率和发射功率都可以通过一个 14bit 的配置寄存器用 SPI 串行线进行设置, nRF903 的工作电压范围可以从 2.7~3.3V, nRF903 还具有待机模式, 这样可以更省电和高效。nRF903 满足欧洲电信工业标准 (ETSI) EN300 200-1 V1.3.1 和美国联邦通信委员会标准 FCC CFR47, part 15。

### 主要技术指标:

参数	数值	单位
工作频段	433.92 ± 0.87 869 ± 1 915 ± 13 MHz	MHz
频道间隔	153.6	kHz
镜像抑制选择性	35	dB
邻道选择	32	dB
调制方式	GMSK (FSK-compatible)	
调制度	±23	kHz
最大 RF 发射功率 @ 180Ω, 3V	10	dBm
灵敏度 @ 180Ω, BR=76.8kbit/s, BER<10-3	-100	dBm
最大通信速率	76.8	kbit/s
工作电压	2.7 - 3.3	V
频道数	433.05 - 434.87 MHz 868 - 870MHz 902-928 MHz	10 7 169
封装	32 pin TQFP	

表 1. nRF903 主要技术特性

### 订购信息:

型号	特性	版本
nRF903-IC	32pin TQFP	
nRF903-EVKIT	Evaluation kit with nRF903 IC	1.0

功能框图

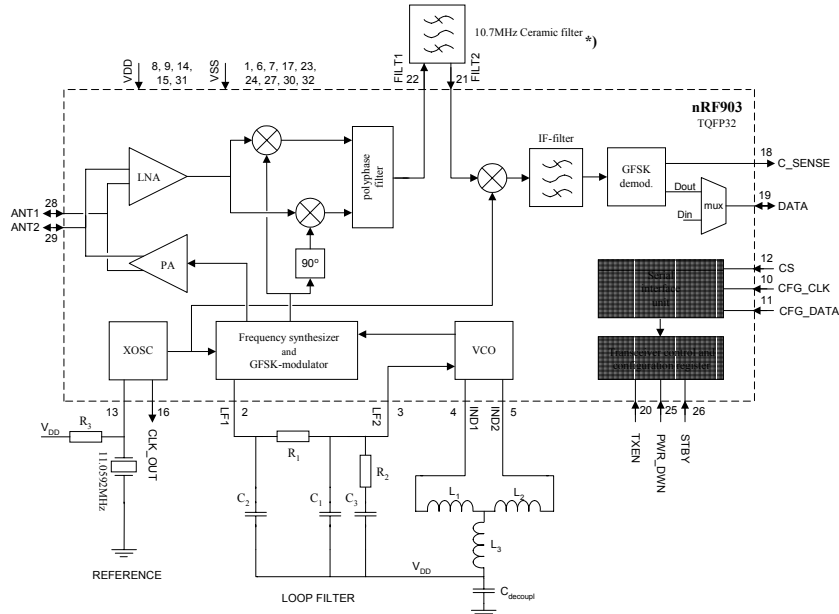


图 1 nRF903 内部框图与外围元件

管脚定义

管脚	名称	功能	说明
1	VSS	地	地 (0V)
2	LF1	输出	频率合成器环路滤波
3	LF2	输入	频率合成器环路滤波
4	IND1	输入	VCO 外部电感
5	IND2	输入	VCO 外部电感
6	VSS	地	地 (0V)
7	VSS	地	地 (0V)
8	VDD	电源	电源 (+3V DC)
9	VDD	电源	电源 (+3V DC)
10	CFG_CLK	输入	配置数据的时钟 (输入)
11	CFG_DATA	输入	配置数据的串行输入
12	CS	输入	芯片选择, 参考表 5 设定 CS=0 芯片正常工作模式; CS=1 芯片编程模式/默认模式
13	XC1	输入	晶振输入 (11.0592MHz)
14	VDD	电源	电源 (+3V DC)
15	VDD	电源	电源 (+3V DC)
16	CLK_OUT	输出	时钟输出, 可供外部 MCU 使用, 频率可通过配置寄存器的 2 位来设定。FCLK_OUT=11.0592MHz/n 其中 n 是 1,2,4 或 8
17	VSS	地	地(0V)
18	C SENSE	输出	载波侦测
19	DATA	双向	收/发数据线
20	TXEN	输入	收/发模式选择: TXEN=0 接收模式; TXEN=1 发射模式
21	FILT2	输入	10.7MHz 滤波器输入
22	FILT1	输出	10.7MHz 滤波器输出
23	VSS	地	地 (0V)
24	VSS	地	地 (0V)
25	PWR_DWN	输入	掉电模式
26	STBY	输入	待机模式 参考表 5 模式设定
27	VSS	地	地(0V)
28	ANT1	双向	天线端口
29	ANT2	双向	天线端口
30	VSS	地	地(0V)
31	VDD	电源	电源(+3V DC)
32	VSS	地	地(0V)

电气特性:

测试条件: VDD=+3V DC, VSS=0V, T<sub>A</sub>=-25°C to +85°C

符号	参 数	最小	典型	最大	单位
VDD	Supply voltage	2.7	3	3.3	V
VSS	Ground		0		V
t	Operating temperature Range	-40	27	+85	°C
I <sub>DD</sub>	Total current consumption				
	Receive mode: 433MHz		18.5		mA
	868~928MHz		22.5		mA
	Transmit mode@-8dBm RF power:				
	433MHz		12.5		mA
	868~928MHz		15.5		mA
Transmit mode@10dBm RF power:					
433MHz		24			mA
868~928MHz		29.5			mA
Stand by mode			600		uA
Power-down mode				1	uA
#CH	最大频道数目	169			
	调制方式		GMSK		
Δ f	调制度	± 19	± 23	± 27	KHz
BR	速率	0		76.8	KHz
T <sub>j</sub>	解调抖动			± 2.5	us
T <sub>star</sub>	启动时间			5	ms
T <sub>rx/tx</sub>	收发转换时间			1.5	ms
P <sub>RF</sub>	Max. RF output power@180 Ω load		10		dBm
	Sensitivity@ 180 Ω , BR=76.8Kbit/s, BER < 10 <sup>-3</sup>		-100		dBm
CH <sub>BW</sub>	频道间隔		156.36		KHz
ACS	邻道抑制	27		32	dB
MIS	镜像选择	28	35		dB
BLCK	阻塞电平		53		dB
ACP <sub>GMSK</sub>	邻道功率 (76.8Kbit/s)		-37	-35	dBc
DR	动态范围		90		dB
PC <sub>sense</sub>	稳定为 0 输出		-105		dBm
	稳定为 1 输出		-92		
f <sub>IF1</sub>	IF frequency		10.7136		MHz
f <sub>IF2</sub>	IF frequency		345.6		KHz
BW <sub>IF</sub>	IF bandwidth		130		KHz
F <sub>X TAL</sub>	Crystal frequency		11.0592		MHz
	Crystal frequency stability requirement				
	@433MHz BR=76.8Kbit/s			± 40	ppm
	@868-928MHz BR=76.8Kbit/s			± 20	
F <sub>up_CLK</sub>	分频输出		11.0592		MHz
Z <sub>1</sub>	Recommended antenna port differential impedance		180		Ω
	Spurious emission	Compliant with EN 300-220-1 V1.3.1 <sup>2)</sup>			

表 4 nRF903 电气特性

频道 #	频段		
	433.05MHz - 434.79MHz	868MHz - 870MHz	902MHz - 928MHz
0	433.1904 (<10%)	868.1856 (<1%)	902.1696
1	433.3440 (<10%)	868.3392 (<1%)	902.3232
2	433.4976 (<10%)	868.4928 (<1%)	902.4768
3	433.6512 (<10%)	-	902.6304
4	433.8048 (<10%)	868.8000 (<0.1%)	902.7840
5	433.9584 (<10%)	868.9536 (<0.1%)	902.9376
6	434.1120 (<10%)	869.1072 (<0.1%)	903.0912
7	434.2656 (<10%)	-	903.2448
8	434.4192 (<10%)	-	903.3984
9	434.5728 (<10%)	-	903.5520
10	-	-	903.7056
11	-	869.8752 (100%)	903.8592
12	-	-	904.0128
...	-	-	...
168	-	-	927.9744

表 5 nRF903 的频道分配

管脚定义

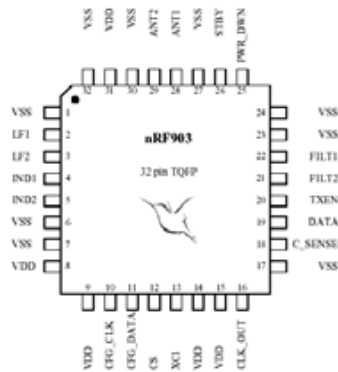
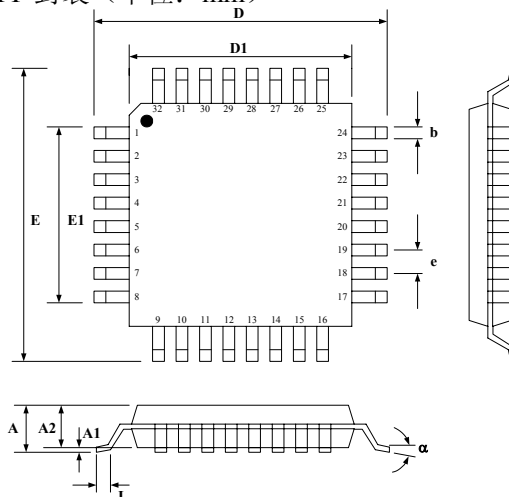


图 2 nRF401 管脚定义图

封装尺寸

nRF903 采用 32 Pin TQFP 封装 (单位: mm)



封装		E1/D1	E/D	A	A1	A2	e	b	L	$\alpha$	Copl.
32 pin TQFP	Min Max	7.00	9.00	1.60	0.05 0.15	1.35 1.45	0.80	0.30 0.45	0.45 0.75	0° 7°	0.10

**应用信息:**

**用户接口:**

图 4 给出了 nRF903 的用户接口，接口 7 个数字输入/输出 I/O 组成。该接口完成两个主要功能：芯片配置和工作模式控制，除了这 7 个脚外，还有两个额外的可用信号，C\_SENSE 和 CLK\_OUT。

当未接收到载波信号时，C\_SENSE 输出电压为“0”。随着接收信号电平的上升，C\_SENSE 的输出电压上升，上升到输入电平值接近接收灵敏度极限以上 10dB 点时，C\_SENSE 为“1”。请看图 18。

CLK\_OUT 输出可供外部 MCU 使用，可配置为 11.0592MHz 的 1, 2, 4 或 8 分频输出。

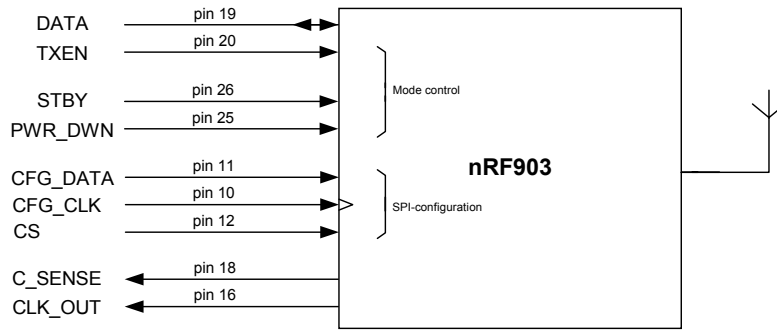


图 4 nRF903 用户接口

配置通过将 14 位的控制字移入一个移位寄存器来实现（见表 7）。这 14bit 对应为相应的频段、通道、输出功率和输出时钟频率。串行外围设备接口（SPI）由脚 CFG\_DATA, CFG\_CLK 和 CS 组成。一旦配置完成后，这些脚就不再使用，除非参数需要改变。

**工作模式:**

工作模式通过脚 TXEN, STBY 和 PWR\_DWN 控制。表 6 给出了工作模式与信号设置的对应关系。

nRF903 operating mode	STBY	PWR_DWN	TXEN	CS
<b>Normal operation:</b> Receive mode	0	0	0	0
<b>Normal operation:</b> Transmit mode	0	0	1	0
<b>Power-down mode:</b> No circuitry active	0	1	X	X
<b>Standby mode:</b> Only XOSC- and Pin 16 (CLK_OUT) active. CLK_OUT frequency is 11.0592MHz before configuration	1	0	X	X
<b>Default mode.:</b> SPI-unit override, 868MHz, Receive mode, Channel #0, 1.3824MHz output clock frequency	1	1	0	1
<b>Default mode.:</b> SPI-unit override, 868MHz, Transmit mode, Channel #0, 10dBm output power, 1.3824MHz output clock frequency	1	1	1	1

\*\*参见收发芯片配置部分

表 6 nRF903 相应工作模式及对应的外部信号 STBY, PWR\_DWN 和 TXEN 设置。

nRF903 工作方式配置

Bit	Parameter	Symbol	Description	#bit
0-1	Frequency band	FB	"00" ⇒ Frequency band = 433.92 ± 0.87 MHz "01" ⇒ Frequency band = 869 ± 1 MHz "10" ⇒ Frequency band = 915 ± 13 MHz "11" ⇒ Not in use	2
2-9	Channel center position (Channel number)	CH	$f_{\text{centre\_433MHz}} = 433.1902 \cdot 10^6 + \text{CH} \cdot 153.6 \cdot 10^3$ [Hz] $f_{\text{centre\_868MHz}} = 868.1856 \cdot 10^6 + \text{CH} \cdot 153.6 \cdot 10^3$ [Hz] $f_{\text{centre\_915MHz}} = 902.1696 \cdot 10^6 + \text{CH} \cdot 153.6 \cdot 10^3$ [Hz]	8
10-11	Output power	P <sub>OUT</sub>	Output power setting Output power ≈ -8dBm + 6dBm · P <sub>OUT</sub> [dBm]	2
12-13	μP-external clock frequency output	f <sub>μP_clk</sub>	"00" ⇒ μP system clock = f <sub>X-tal</sub> MHz "01" ⇒ μP system clock = f <sub>X-tal</sub> /2 MHz "10" ⇒ μP system clock = f <sub>X-tal</sub> /4 MHz "11" ⇒ μP system clock = f <sub>X-tal</sub> /8 MHz	2
Total configuration data package size				14

表 7 nRF903 控制字

芯片通过由 3 个管脚 CS, CFG\_CLK 和 CFG\_DATA 组成的串行接口将控制参数锁存到内部配置单元的移位寄存器中。芯片选择脚 (CS) 用来使能芯片的配置模式。图 5 给出了串行接口的框图。

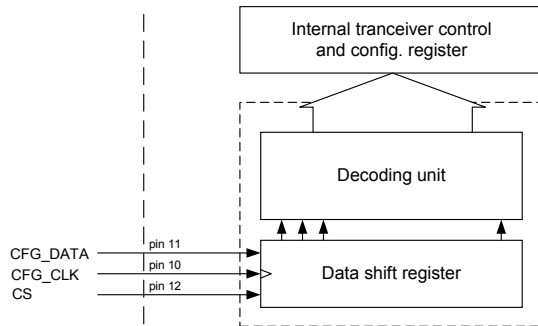


图 5 芯片配置串行外围设备接口 (SPI)

配置期间, CS 为高, 配置字被锁入 (MSB 在先)。配置字被锁入移位寄存器后, CS 变低, 配置开始启动。时序如图 6 所示。CFG\_DATA 位速率不能超过 1Mbps。一旦配置完, 设备状态由外部信号 TXEN, PWR\_DWN, STBY 和 DATA (DATA 在发射模式为输入脚, 在接收模式为输出脚) 来设定。配置可以在除了待机和掉电以外的所有模式中完成。在掉电和待机模式工作后, 寄存器内容仍然有效。配置数据只有当电源撤除后才会丢失。

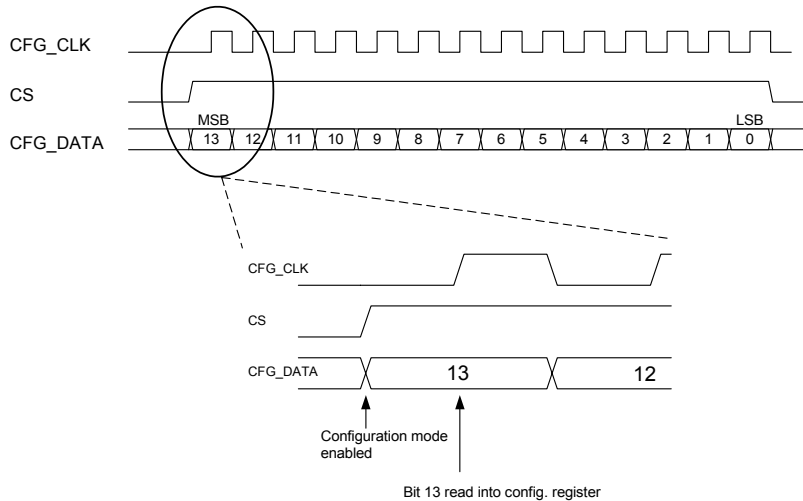


图 6 芯片配置时序图

如果不用 SPI 配置编程，芯片将在默认的频道下工作（868.1856MHz）可用。在默认模式下（参考表 6），工作频率为 868.1856MHz，按最大功率输出，CLK\_OUT 为 1.3284MHz。该特性使微控制器的软件调试变得简单、方便。

### 配置实例

设计一个工作在 868MHz 的系统模型。工作频道为#5。收发芯片在一个小的配置区域进行操作。系统频道的组织及 ETSI 频率分配如图 7 所示。

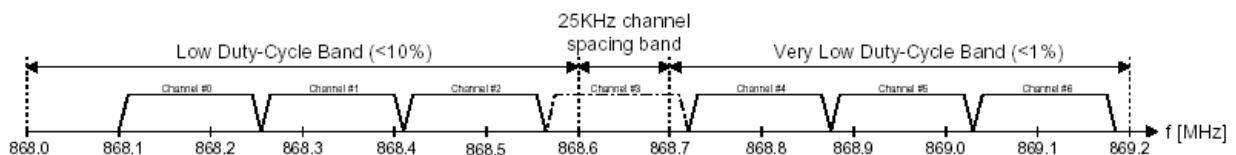


图 7 868MHz LPRD 频道分配

收发芯片与微控制器共用一个晶振。上电后，nRF903 设置成待机模式（STBY="1", PWR\_DWN="0"）0.9ms（见表 8）之后，CLK\_OUT 脚输出一个 11.0592MHz 的有效时钟供微控制器使用。

微控制器设置收发芯片为正常工作模式：接收模式（STBY="0", PWR\_DWN="0", TXEN="0"），接收模式是在配置期间选择的，以避免在不想使用的频率上产生不期望的发射信号。

### 配置控制字的计算步骤：（参考表 7）

#### 1. 频段：

系统工作在 868MHz 频段，FB 因此设定为 01。

#### 2. 计算通道频率位置：

通道#5 的中心频率是 868.9536MHz。

CH 由表 7 中给出 CH 的等式而确定。

$$CH = (f_{\text{centre } 868\text{MHz}} - 868.1856 \times 10^6) / 153.6 \times 10^3$$

$$CH = 5 \text{ (0000 0101B)}$$

#### 3. 设置输出功率：

操作范围是有限，因为设置较小的输出功率可以较少发射时的电源消耗。P<sub>OUT</sub> 设定为 0 (00B)，输出功率为 -8dBm。

#### 4. 设定外部微控制器频率：

使用一个最小 4MHz 的系统时钟的微控制器可以完成所有的系统功能。因此 f<sub>uP\_CLK</sub> 设置为 (01B)，输出时钟频率为 5.5296MHz。

最终 14 位的配置字为 (0100 0000 0101 01B)，最左边为最高有效位。

配置字的锁存遵循图 6 时序。在 CS 的下降沿，内部解释单元设定频率合成器到指定的频率，在 4.1ms 毫秒后数据可稳定接收（见表 8）。

**时序信息:**

表 8 包含了 nRF903 收发芯片的精确时序信息。

表 8 中所列的值是假定设备已完成配置为前提，配置时间等于  $(14 \cdot 1/f_{CFG\_DATA})$ 。当如下所示的芯片工作模式改变而需要配置时，必须加上该配置时间。

模式/操作	最大	单位
掉电 * →接收	5. 0	ms
待机 →接收	4. 1	ms
掉电 * →发射	5. 0	ms
待机 →发射	4. 1	ms
发射 →接收	1. 5	ms
接收 →发射	1. 5	ms
接收 ch. #X → 接收 ch. #Y	1. 5	ms
发射 ch. #X → 发射 ch. #Y	1. 5	ms
掉电 →待机	0. 9	ms
$f_{CFG\_DATA}$	1	MHz
$t_{jitter}$ (接收数据)	±2. 5	us

表 8 nRF903 时序信息

**掉电（待机）→接收:**

当设备由掉电（待机）模式到接收模式转换时，该时间确保在 DATA 脚出现正确的解调数据。

**掉电（待机）→发射:**

当设备由掉电（待机）模式到发射模式转换时，该时间确保正确的发射数据频谱出现在 ANT1 和 ANT2 脚。

**发射→接收:**

当设备由发射模式转换为接收模式时，该时间确保正确的解调数据出现在 DATA 脚。

**接收→发射:**

当设备由接收模式转换为发射模式时，该时间确保正确的发射数据频谱出现在 ANT1 和 ANT2 脚。在此期间没有数据也可能引起传输。

**接收 ch. #X → 接收 ch. #Y:**

当设备在接收模式中转换到一个新的通道中时，该时间确保正确的解调数据出现在 DATA 脚。

**发射 ch. #X → 发射 ch. #Y:**

当设备在发射模式中转换到一个新的通道中时，该时间确保正确的发射数据频谱出现在 ANT1 和 ANT2 脚。在此期间没有数据也可能引起传输。

**掉电→待机:**

当设备由掉电模式转换为待机模式时，该时间确保一个稳定的时钟信号加到 CLK\_OUOT 脚。

**$f_{CFG\_DATA}$ :**

配置时钟频率。可以任意选择。

**$t_{jitter}$ :**

解调数据的抖动

**天线输入/输出:**

当 nRF903 工作在接收模式时，ANT1，ANT2 提供了 RF 到 LNA (Low Noise Amplifier) 输入。当 nRF903 工作在发射模式时，ANT1，ANT2 提供从 PA (Power Amplifier) 的输出。nRF903 采用差分天线，推荐天线端口的负载阻抗为 180Ω。

图 14 给出了一个典型的用于 PCB 板的环形差分天线应用的原理图。开路输出三极管配置成差分配



对方式。功率放大器的 VDD 必须通过集电极负载，当采用差分环形天线时，VDD 必须通过环形天线的中心输入。如图 14 所示。单端天线或 50Ω 的测试仪器可以通过一个差分到单端匹配网络 (BALUN) 连接到 nRF903。如图 8 所示。

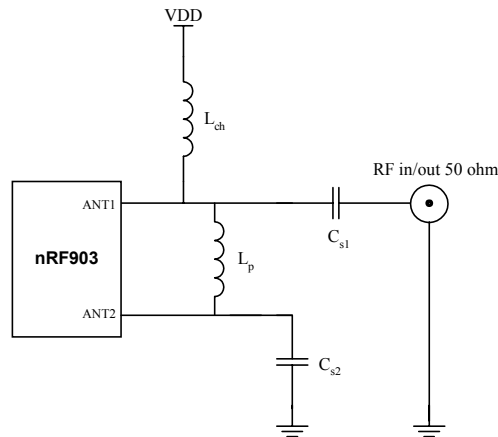


图 8 nRF903 的单端天线连接方式

图 8 中的电感，要求自谐振频率大于发射接收频率，适合使用的电感型号已经列在表 9 中。根据具体应用不同，在 50Ω RF 输入输出处，可能需要 LC 匹配网络。单端天线到 nRF903 的连接，也可以采用一个 4: 1 的 RF 线圈匹配阻抗。RF 线圈必须有一个中心抽头连接到 VDD。

Frequency band [MHz]	L <sub>p</sub> [nH]	L <sub>ch</sub> [nH]	C <sub>s1</sub> [pF]	C <sub>s2</sub> [pF]
433.92 ± 0.87	27	68	10	10
869 ± 1 915 ± 13	12	39	3.3	3.3

表 9 nRF903 单端匹配网络元件值

**PLL 环路滤波器:**

环路滤波器是一个外部单端、三阶滤波器。如图 9 所示。推荐滤波器元件值已在表 10 中列出。

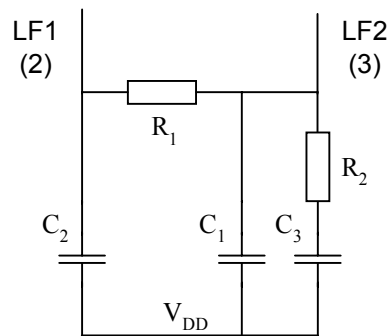


图 9 环路滤波器组成

Frequency band [MHz]	C <sub>1</sub> [pF]	C <sub>2</sub> [pF]	C <sub>3</sub> [nF]	R <sub>1</sub> [kΩ]	R <sub>2</sub> [kΩ]
433.92 ± 0.87	180	12	0.82	1200	180
869 ± 1 915 ± 13	220	100	2.2	470	150

表 10 nRF903 环路滤波器元件值

### RF 输出功率:

RF 输出功率通过配置字的位 10 和位 11 来设定(参考表 7)。共有四个不同的值可选: 10dBm, 4dBm, -2dBm 和 -8dBm。图 10 给出了芯片消耗的总电流与输出功率及频段的关系。需确保天线与推荐值匹配。

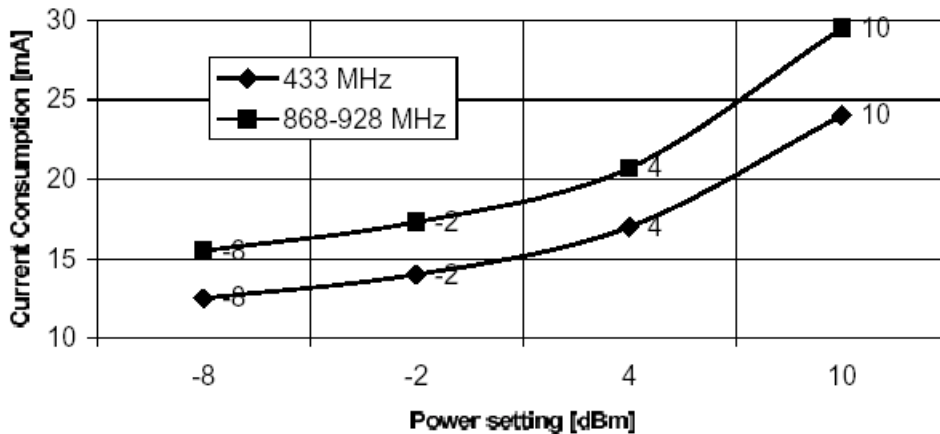


图 10 输出功率与总电流的关系曲线 (典型值)

### 外围器件:

以下列出了推荐使用的 nRF903 外围器件型号和厂商,这只是建议,其它厂商可能可以提供满足要求的器件。不同厂商器件的可用性,价格和交付时间可能不同。

#### VC0 电感 (L1, L2):

厂商	WWW address	Part. no., 100 nH inductors, 0603 size
Pulse	www.pulseeng.com	PE-0603CD101GTT
Coilcraft	www.coilcraft.com	0603CS-R10XGBC
muRata	www.murata.com	LQW18ANR10G00

工作在 433MHz 频段时,使用的 100nH(±2%)电感(0603)电感型号和厂商。

表 11 电感的型号、厂商(433MHz)

工作在 868MHz 频段时,使用的 22nH(±2%)电感(0603)电感型号和厂商。

厂商	WWW address	Part. no., 22 nH inductors, 0603 size
Pulse	www.pulseeng.com	PE-0603CD220GTT
Coilcraft	www.coilcraft.com	0603CS-22NXGBC
muRata	www.murata.com	LQW18AN22NG00

表 12 电感的型号、厂商(868MHz 工作方式)

工作在 915MHz 频段时,使用的 18nH(±2%)电感(0603)电感型号和厂商。

Vendors	WWW address	Part. no., 18 nH inductors, 0603 size
Pulse	www.pulseeng.com	PE-0603CD180GTT
Coilcraft	www.coilcraft.com	0603CS-18NXGBC
muRata	www.murata.com	LQW18AN18NG00

表 13 电感的型号、厂商(915MHz 工作方式)

### 10.7MHz 陶瓷滤波器:

第一中频滤波器要求为具有 330Ω 输入/输出阻抗的压电陶瓷过滤器。中心频率应该固定在 10.7MHz,带宽应该不少于信道带宽。180KHz 的带宽是非常合适的。注意:绝对中心频率和带宽也许会随不同的厂商而有所不同。在以牺牲灵敏度和选择性为代价的前提下,可用一个 10nF 电容器在 FILT1 和 FILT2 引脚之间替代 10.7MHz 滤波器。在这种情况下,只有内部 IF-filter 被使用。注意:此种情况下镜频会出现在基带中,镜频集中在 691KHz。

Vendors	WWW address	Part. no. 10.7MHz filter, 180kHz bandwidth
muRata	www.murata.com	SFECV10.7MS3S-A-TC (SMD-package)
TDK	www.tdk.co.jp	FFE1070MS (Through-mount)

表 14 厂商和滤波器型号

### 11.0592 晶振参数选择:

对于晶振的参数要求: 在 868/915MHz 频段工作时, 晶振频率偏差要求是  $\pm 20\text{ppm}$ ; 对于在 433MHz 频段, 晶振的偏差要求是  $\pm 40\text{ppm}$ ; 这不但包括频率公差 ( $\Delta f/f$ ), 还包括温度变化。例如: 868MHz 的系统, 晶振频率公差为  $\pm 15\text{ppm}$ , 由于温度的变化会有  $\pm 5\text{ppm}$  的漂移。精度的要求与成本有关, 如果发射与接收有较大频率偏差, 会严重影响接收灵敏度。

晶振的具体要求如下:

$$f_c = 11.0592\text{MHz}$$

$$C_o \leq 7\text{pF}$$

$$\text{ESR} \leq 60\text{ohm}$$

$$C_L \leq 12\text{pF} \quad (\text{含分布电容})$$

厂商	网址	型号, 封装
Epson	www.epson-electronics.de	MA-406H SA-315H / 315HZ
Raltron	www.raltron.com	H10S
Golledge	www.golledge.com	GSX-2
Fox Electronics	www.foxonline.com	FD
Jauch	www.jauch.de	JXS 75

表 15 厂商和晶振型号

### 数据解调:

DATA 脚在发射时作为数据输入, 在接收时作为数据输出。DATA 是标准的 CMOS 电平管脚, 最高速率可达 76.8Kbps, 无需对数据进行编码。nRF903 使用 GFSK/GMSK 来优化信道效率, 这种调制方式采用两个频率对应于逻辑“0”和“1”:

$$\text{DATA}_{\text{FSK}} = "1" \rightarrow f_1 = f_{\text{centre}} + \Delta f$$

$$\text{DATA}_{\text{FSK}} = "0" \rightarrow f_0 = f_{\text{centre}} - \Delta f$$

在 GFSK/GMSK 中在调制载波前采用了高斯滤波器, 如图 11 所示, 这样可以在同等带宽下传输更高速率的数据, 图 12 表示在传输 76.8Kbps 数据时, 两种调制方式的频谱图。

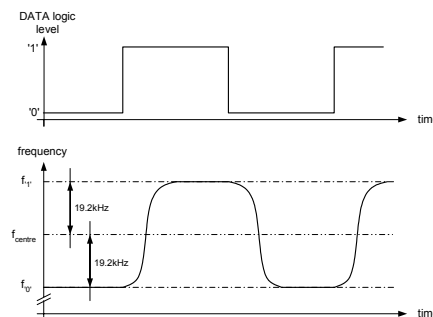


图 11 高斯滤波器

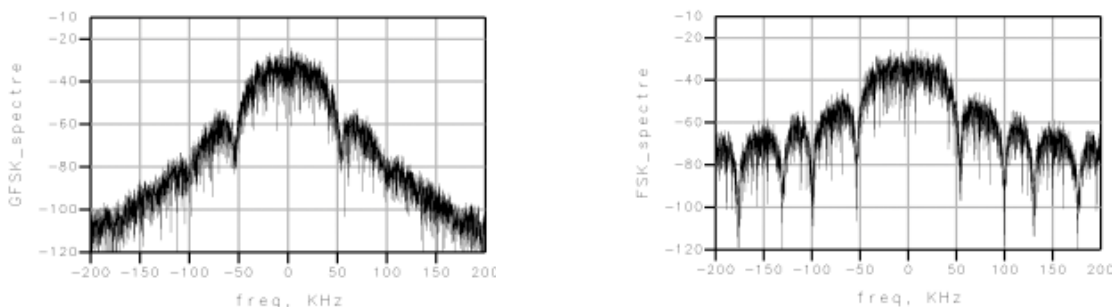


图 12 GFSK 和 FSK 的能量密度频谱图

### 基带数据编码:

当发送无线数据时,数据应该封装成包。每个包应包括头,地址,数据,效验字。

通常发送数据是为了获得零点直流电平(“0”和“1”的个数相等),长时间发送“0”或“1”将导致载波频率偏移 $\pm\Delta f$ 。一个数据串的平均电平应该等于或接近零直流电平,这可使得 RF 信号的载波频率保持在中心频率周围。为了避免采用成本高的高精度晶振,允许有一定的频率抖动,传输的数据应该最少保证  $1/150\mu s$  的跃迁时间。

### 镜像频率选择性:

nRF903 最具特点的特性之一是具有片内的镜像频率抑制功能,对于外差式接收的每个给定频率都会存在镜像频率问题,这会导致带内冲突和干扰问题。nRF903 的镜像频率低于接收频率 21.4MHz,通过采用独特的技术 nRF903 对镜像频率进行有效的衰减,并且无需采用价格昂贵的外接 SAW 声表滤波器的方式,镜像频率可衰减 35dB,镜像选择性优于 28dB。

### 邻道选择性:

nRF903 是一个真正的单片多频道无线收发芯片,为了保证在同一环境下可有多个装置同时工作,要求具有良好的邻道选择性,以避免受到相邻频道的干扰,这是通过一个外接的 10.7MHz 滤波器配合片内的滤波器来完成的。邻道选择性的定义可参看 ETSI 相关标准(图 13)。

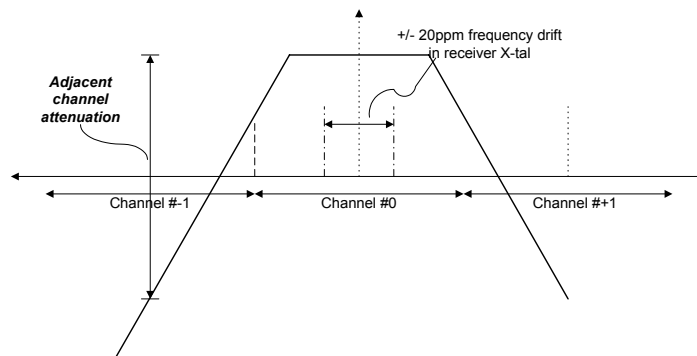


图 13 ETSI 关于邻道选择的定义

### PCB 布局和去藕设计指南:

一个好的 PCB 设计对于获得好的 RF 性能是必需的,推荐使用至少两层板来设计。nRF903 的直流供电必需在离 VDD 脚尽可能近的地方用高性能的 RF 电容去藕(见表 16)。如果一个小电容再并上一个较大的电容效果会更好(2.2uF),nRF903 的电源必需经过很好的滤波,并且与数字电路供电分离。在 PCB 应该避免长的电源走线,所有元件地线, VDD 连接线, VDD 去藕电容必需离 nRF903 尽可能近,如果 PCB 设计的顶层有铺铜, VSS 脚必需连接到铺铜面,如果 PCB 的设计的底层有铺铜,与 VSS 的焊盘有一个过孔相连会获得更好的性能。所有开关数字信号和控制信号都不能经过 PLL 环路滤波器元件和 VCO 电感附近。

需要说明的是 VCO 电感的布局是非常重要的,一个经过优化的 VCO 电感布局将可以给 PLL 环路滤波器提供一个  $1.9\pm 0.2V$  电压,这个电压可以从 LF2 (pin3) 测得。图 14 表示了在不同的频段下电感的布局要求,图 14a 是 868MHz 的电感布局,图 14b 是 433MHz 和 915MHz 的电感布局。

### nRF903 应用原理图

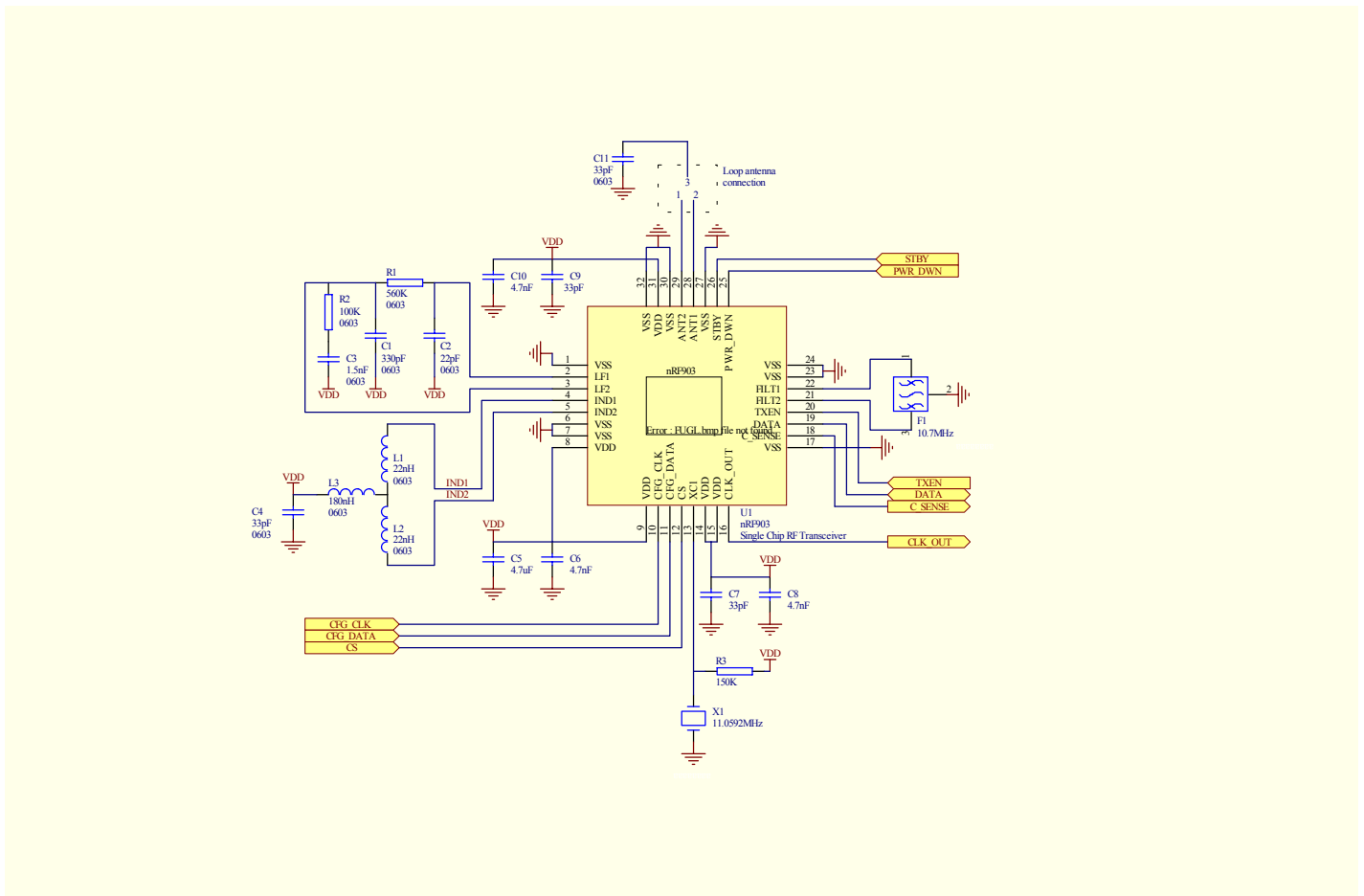


图 15 nRF903 应用原理图（环形天线）

元件	说明	封装	数值	精度	单位
C1	NP0 ceramic chip capacitor, (PLL loop filter)	0603	220	±5%	pF
C2	NP0 ceramic chip capacitor, (PLL loop filter)	0603	100	±5%	pF
C3	X7R ceramic chip capacitor, (PLL loop filter)	0603	2.2	±10%	nF
C4	X7R ceramic chip capacitor, (Supply decoupling)	0603	33	±5%	pF
C5	X7R ceramic chip capacitor, (Supply decoupling)	3216	4.7	±20%	μ F
C6	X7R ceramic chip capacitor, (Supply decoupling)	0603	4.7	±10%	nF
C7	X7R ceramic chip capacitor, (Supply decoupling)	0603	33	±10%	pF
C8	NP0 ceramic chip capacitor, (Supply decoupling)	0603	4.7	±10%	nF
C9	NP0 ceramic chip capacitor, (Supply decoupling)	0603	33	±5%	pF
C10	NP0 ceramic chip capacitor, (Supply decoupling)	0603	4.7	±10%	nF
C11	NP0 ceramic chip capacitor, (Supply decoupling)	0603	33	±5%	pF
C12	NP0 ceramic chip capacitor, (Antenna tuning)	0603	4.7	±0.1	pF
C13	NP0 ceramic chip capacitor, (Antenna tuning)	0603	4.7	±0.1	pF
C14	NP0 ceramic chip capacitor, (Antenna tuning)	0603	4.7	±0.1	pF
L1	VCO inductor,	0603	22	±2%	nH
L1	VCO inductor,	0603	22	±2%	nH
R1	0.1W chip resistor, (PLL loop filter)	0603	470	±1%	K Ω
R2	0.1W chip resistor, (PLL loop filter)	0603	150	±1%	K Ω
R3	0.1W chip resistor, (Antenna Q reduction)	0603	18	±1%	K Ω
F1	Ceramic filter		10.7		MHz
X1	Crystal		11.0592		MHz

表 16 推荐的外部元件参数

**PCB 布局举例:**

图 16 是原理图 15 的 PCB 布局, 在该设计中使用了双面 FR4 1.6mm 厚的 PCB 板。这个 PCB 板在底面有一个连续的铺铜面, 同时在元件面也有铺铜, 以确保关键元件有充分的接地, 同时在上层和底层的铺铜有过孔相连, 在天线下没有铺铜。

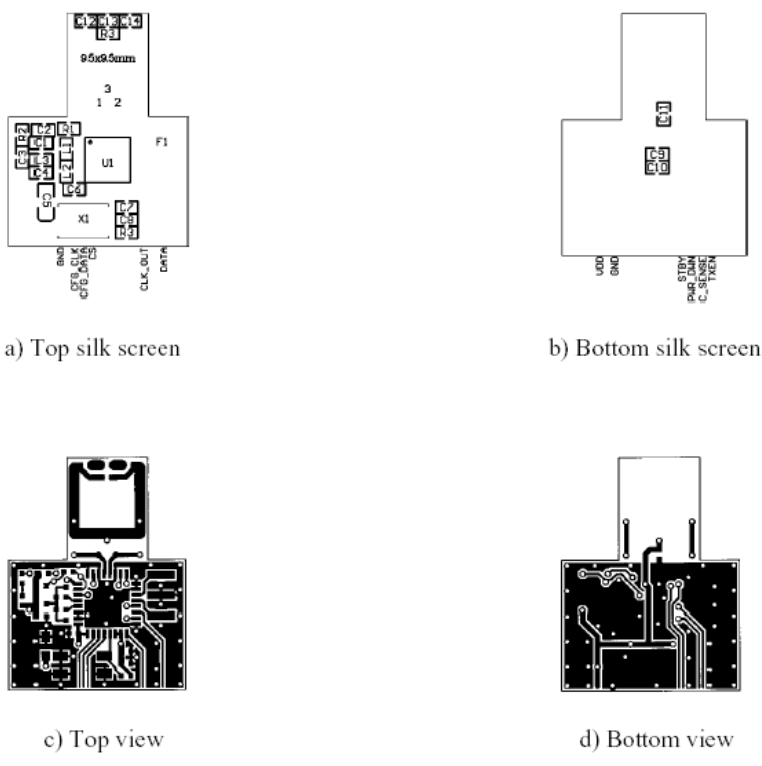


图 16 nRF903 环形天线的 PCB 布局 (868MHz)

典型特性

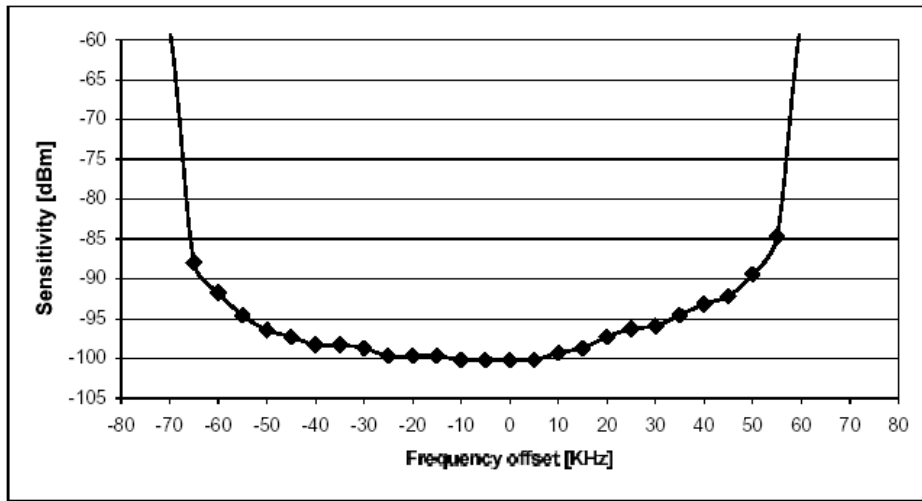


图 17 灵敏度与 TX/RX 频率偏移量的对比

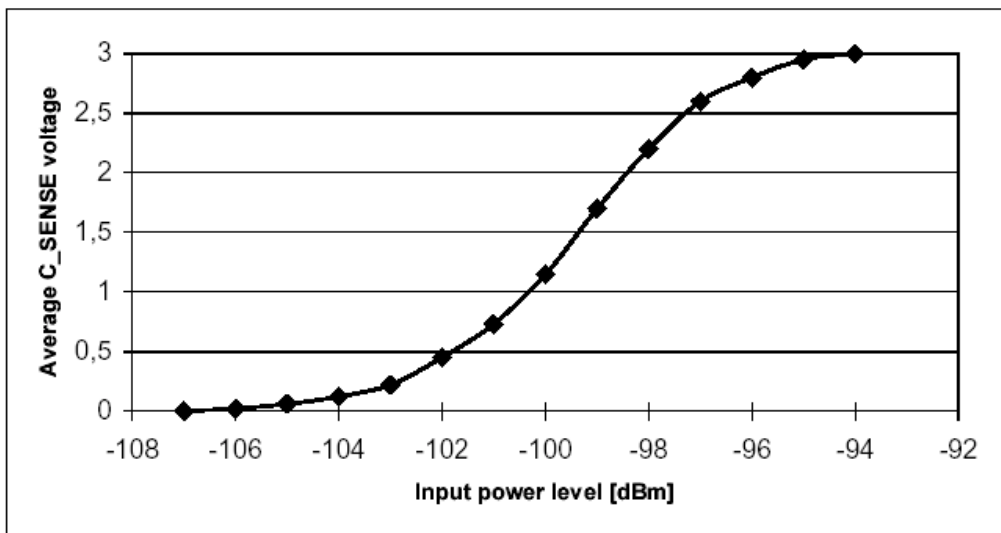


图 18 C\_SENSE 输出电压与输入信号功率的关系

迅通科技中文版权所有，未经许可不得转载