

## PCF8577C: 带 I<sup>2</sup>C 总线接口的 LCD 直接/双向驱动器

### 1. 特性

- 含有直接/双向驱动模式，器件可驱动多达 32/64 段 LCD；
- 工作电源电压：2.5~6V；
- 低功耗；
- I<sup>2</sup>C 总线接口；
- 优化的连接方法，实现了单面连线；
- 单脚内置振荡器；
- 器件子地址的自动增量数据装载；
- 在直接驱动模式下可进行显示存储器切换；
- 可用作 I<sup>2</sup>C 总线输出扩展器；
- 系统经扩展后，可最多驱动 256 段；
- 上电复位时不显示；
- I<sup>2</sup>C 总线地址：0111 0100；

### 2. 概述

PCF8577C 是一个单片的硅门 CMOS 电路。它可直接驱动 32 段液晶显示，在双向配置模式下可驱动 64 段。

“二线”结构的 I<sup>2</sup>C 总线接口彻底减少了远程显示应用的高空连线。器件的地址自动增量、硬件子地址寻址和显示存储器切换（直接驱动模式）功能可将多 IC 系统应用中的 I<sup>2</sup>C 总线活动减到最少。允许部分 V<sub>DD</sub> 停止工作，不再通过一个连接到 V<sub>DD</sub> 的二极管来实现 SCL 和 SDA 管脚的 ESD 保护。

### 3. 订购信息

类型编号	封装		
	名称	描述	版本
PCF8577CP	DIP40	塑料双列直插封装；40 脚(600mil)	SOT129-1
PCF8577CT	VSO40	塑料小封装；40 脚	SOT158A
PCF8577CT	—	以硬质泡沫塑料包装的 VSO40	—
PCF8577CU/10	—	芯片在 FFC 上	—

#### 4. 功能框图

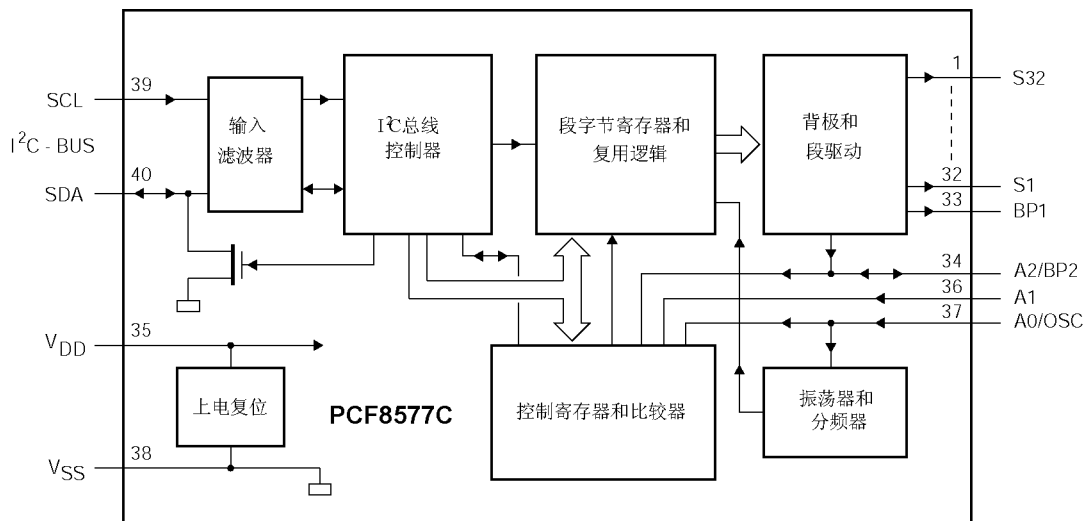


图 1 功能框图

#### 5. 管脚排列

符号	管脚	描述
S32~S1	1~32	段输出
BP1	33	级联同步输入/背极输出
A2/BP2	34	硬件地址线和级联同步输入/背极输出
V <sub>DD</sub>	35	正电源电压
A1	36	硬件地址线输入
A0/OSC	37	硬件地址线和振荡器管脚输入
V <sub>SS</sub>	38	负电源电压
SCL	39	I <sup>2</sup> C 总线时钟线输入
SDA	40	I <sup>2</sup> C 总线数据线输入/输出

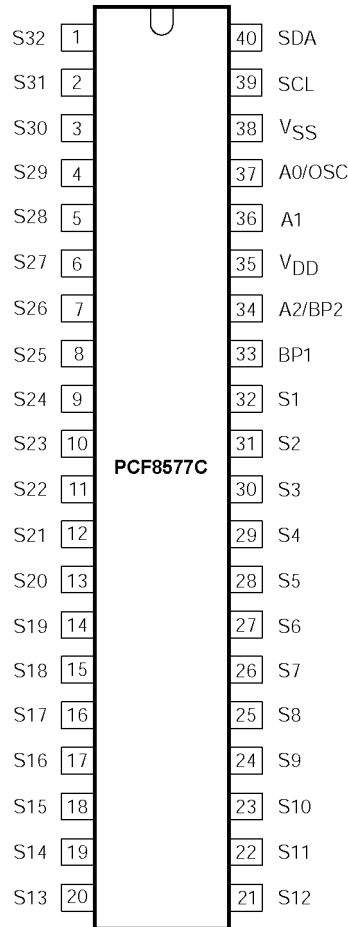


图2 管脚配置

## 6. 功能描述

### 6.1 硬件子地址 A0,A1,A2

硬件子地址线 A0,A1 和 A2 用于连接到 I<sup>2</sup>C 总线上的各个 PCF8577C 器件子地址的编程。A0 和 A2 分别与 OSC 和 BP2 共用一个管脚，减少了管脚数目。

1. A0 用于本地振荡器或与 V<sub>SS</sub> 相连时定义为低电平（逻辑 0）。当 A0 与 V<sub>DD</sub> 相连时定义为高电平（逻辑 1）。
2. A1 通过与 V<sub>SS</sub> 或 V<sub>DD</sub> 相连分别定义为低电平（逻辑 0）或高电平（逻辑 1）。
3. 在直接驱动模式下，不使用第二个背极信号 BP2，A2/BP2 管脚只用作 A2 输入。A2 与 V<sub>SS</sub> 相连或在不可能出现该情况时将其悬浮（内部下拉）时定义为低电平（逻辑 0）。当 A2 与 V<sub>DD</sub> 相连时定义为高电平（逻辑 1）。
4. 在双向驱动模式下，使用第二个背极信号 BP2 而 A2 信号不使用。这时，只可利用 A0 和 A1 进行器件选择。

### 6.2 振荡器 A0/OSC

PCF8577C 有一个单脚内置振荡器，可以调整 LCD 段驱动器输出。通过在 A0/OSC 管脚连接一个外部电阻和外部电容构成振荡器（见图 15 和 16）。为了上电后振荡器的正确启动，电阻和电容必须和芯片连接相同的 V<sub>SS</sub>/V<sub>DD</sub> 信号。在包含多个 PCF8577C 器件的扩展系统中，这些器件将使用公共的背极信号，而且只需要一个振荡器。其它不使用振荡器的 PCF8577C 器件根据 A0 所需状态，将 A0/OSC 管脚与 V<sub>DD</sub>

或  $V_{SS}$  相连，进入级联模式。在级联模式下每个 PCF8577C 都同步于背极信号。

### 6.3 用户可访问寄存器

有 9 个可供用户访问的 1 字节寄存器。第一个是控制寄存器，它用于控制将数据装载到段字节寄存器和选择显示选项。其它 8 个是段字节寄存器，它们可分成 2 个存储区，用来存放段数据。编号为偶数的段字节寄存器组成 BANK A。编号为奇数的段字节寄存器组成 BANK B。

PCF8577C 对应一个从机地址（见图 6）。所有被寻址的器件把第二个字节装载到控制寄存器，而且每个器件还总是在控制寄存器中保留有控制字节的相同备份（见 I<sup>2</sup>C 总线协议，图 7），也就是说，所有被寻址的器件都会对发送到 I<sup>2</sup>C 总线上的控制命令产生应答。

有关控制寄存器的描述见图 3。控制寄存器的低位用来选择下一次要装载的器件和段字节寄存器。因此寄存器的这部分被称为段字节向量（SBV）。

SBV 的高 3 位（V5~V3）用来比较硬件子地址输入信号 A2,A1 和 A0 的值。当它们与器件地址相同，器件就可装载数据。否则器件将忽略该数据但仍保持激活状态。

SBV 的低 3 位（V2~V0）用于寻址使能器件的段字节寄存器来装载段数据。

控制寄存器还有 2 个显示控制位，分别为 MODE 和 BANK。MODE 位用来将显示输出配置成直接驱动或双向驱动显示。BANK 位用于选择显示 BANK A 或 BANK B 的数据。

### 6.4 自动增量装载

每装载完一个段字节，SBV 自动增加一次。因此，如果一次数据传输中接收到多个段字节，就会发生自动增量装载。

由于 SBV 可对所有被寻址芯片的器件和段字节寄存器进行寻址，因此只要硬件子地址连续设置，自动增量装载操作就可超出器件地址边界继续进行。

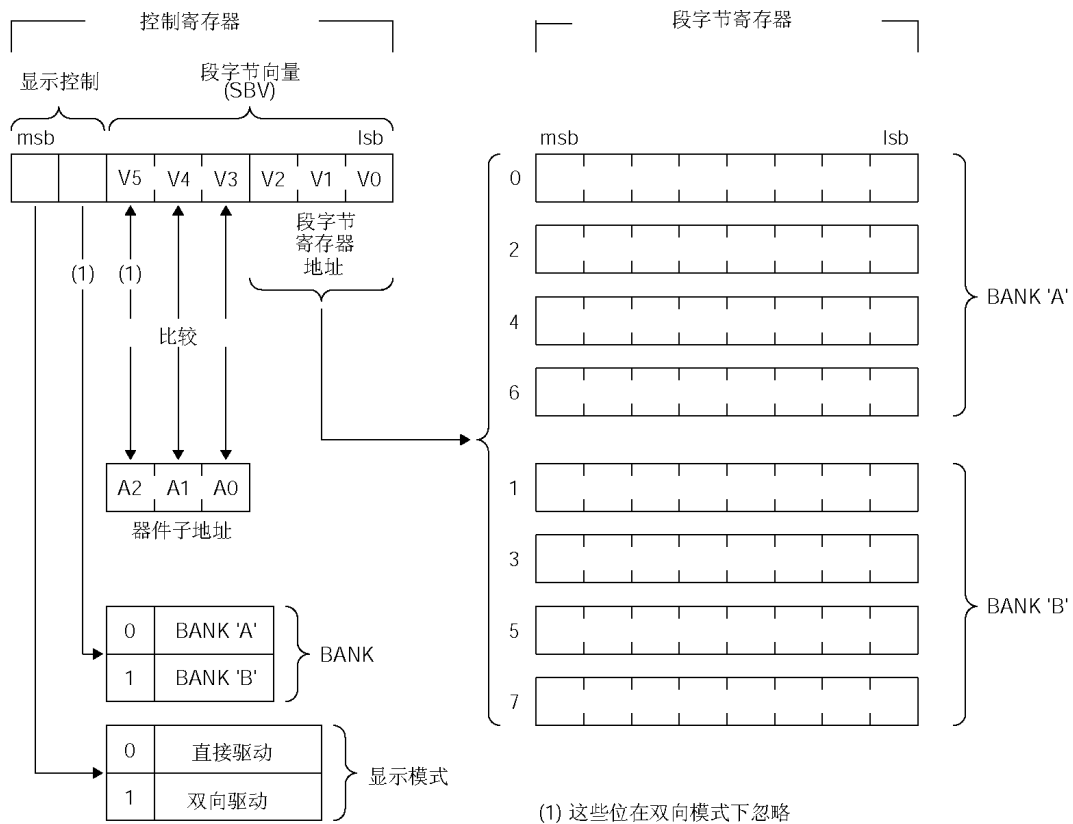
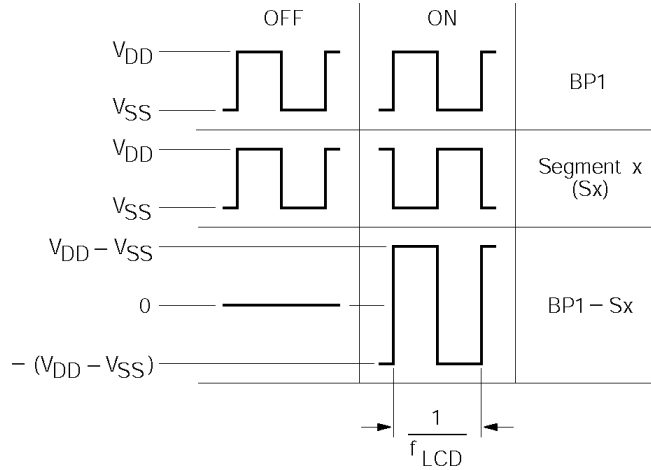


图 3 PCF8577C 的寄存器结构

### 6.5 直接驱动模式

将 MODE 控制位设为逻辑 0，PCF8577C 就被设置成直接驱动模式。在该模式下，只需要 4 个字节来存放 32 位段驱动数据。将 BANK 位设为逻辑 0 选择显示编号为偶数的字节（BANK A），BANK 位为逻辑 1 时选择显示编号为奇数的字节（BANK B）。

在直接驱动模式下，装载完段字节寄存器后 SBV 以 2 为基数来自动增加。这就意味着要实现 BANK A 或 BANK B 的自动增量是可能的。不管正在显示哪一个区的数据，两个区的任何一方都可完全或部分地进行装载。直接驱动输出波形如图 4 所示。



$$V_{on(rms)}=V_{DD}-V_{SS}; V_{off(rms)}=0.$$

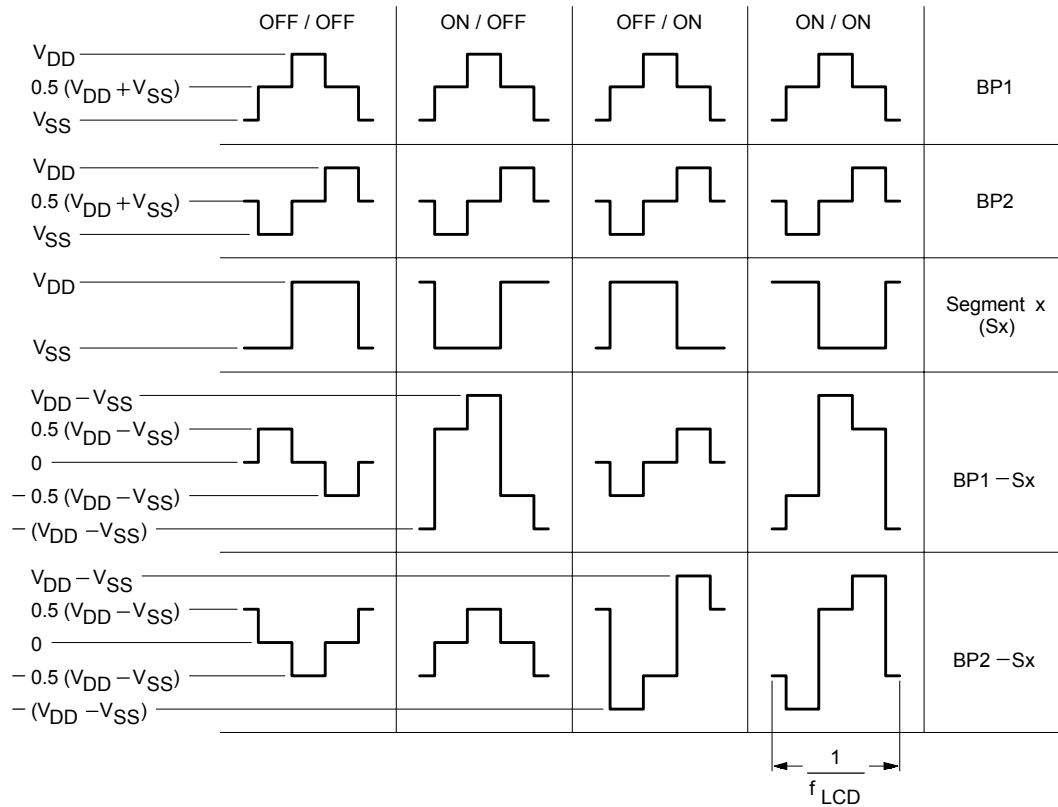
图 4 直接驱动模式显示输出波形

### 6.6 双向模式

将 MODE 位设为逻辑 1，PCF8577C 就被设置成双向模式。在该模式下，使用第二个背极信号（BP2），此时 A2/BP2 管脚只使用 BP2 的功能；因此在这种情况下不再定义 A2 和它相应的 SBV 位 V5。SBV 在装载字节之间以 1 为基数自动递增。

所有的段字节都用于存放 32 位段驱动数据，忽略 BANK 位的值。

双向模式输出波形如图 5 所示。



$V_{on(rms)}=0.791(V_{DD}-V_{SS})$ ;  $V_{off(rms)}=0.354(V_{DD}-V_{SS})$ 。

$$\frac{V_{on(rms)}}{V_{off(rms)}} = 2.236$$

图 5 双向模式显示输出波形

### 6.7 上电复位

上电复位后，PCF8577C 复位到下述的起始条件：

1. 两个背极输出在主机模式下设置成  $V_{SS}$  状态；级联模式下设置成三态。
2. 所有段输出设置成  $V_{SS}$  状态。
3. 清除段字节寄存器和控制寄存器。
4. I<sup>2</sup>C 总线接口初始化。

### 6.8 从机地址

PCF8577C 从机地址如图 6 所示。

在将数据发送到 I<sup>2</sup>C 总线之前，被寻址的器件要首先产生应答信号。器件的寻址操作在起始条件后发送的第一个字节中进行。

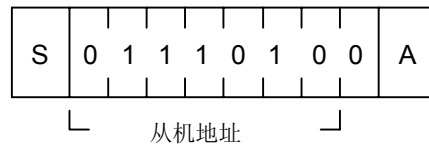


图 6 PCF8577C 从机地址

### 6.9 I<sup>2</sup>C 总线协议

PCF8577C I<sup>2</sup>C 总线协议如图 7 所示。

PCF8577C 是一个从机接收器，含有固定的从机地址（见图 6）。具有相同从机地址的所有 PCF8577C

器件将对从机地址产生并行应答。传输的第二个字节通常是控制字节，它被装载到每个与 I<sup>2</sup>C 总线相连的 PCF8577C 的控制寄存器中。所有被寻址的器件都将对控制字节产生应答。接下来的数据字节被装载到选中器件的段寄存器中。一次传输中的所有数据字节都会被装载到相应的寄存器中，而且，在扩展系统中允许 SBV 的值在 111 111 到 000 000 之间来回滚动。如果在控制字节应答后出现了终止条件 (P)，段数据仍保持不变。这就允许 BANK 位可在不改变段寄存器内容的情况下进行切换。在段数据装载过程中只有被选中的 PCF8577C 产生应答。整个装载过程通过产生一个终止条件 (P) 来结束。

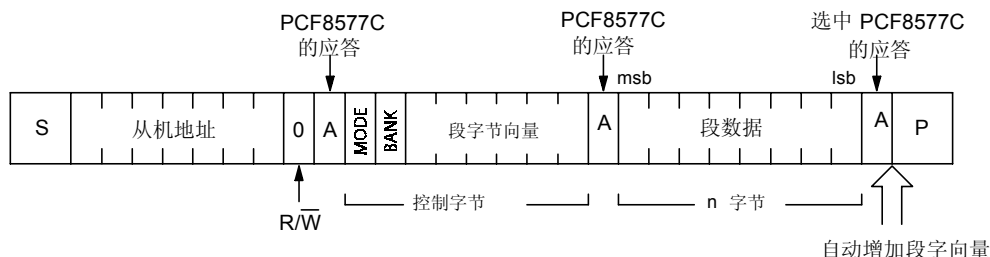


图 7 I<sup>2</sup>C 总线协议

### 6.10 显示存储器切换

8 个段寄存器和 S1~S32 段码输出之间的切换在表 1 和表 2 中给出。

由于在直接驱动模式下每段只需要一个寄存器位控制，所以 BANK 位可用于变换显示信息。如果 BANK 为逻辑 0，显示偶数字节数据 (BANK A)；BANK 为逻辑 1 时显示奇数字节数据 (BANK B)。直接驱动模式下 BP1 用于背极输出。双向模式下偶数字节(BANK A)对应背极输出 1(BP1)，奇数字节(BANK B)对应背极输出 2(BP2)。

表 1 直接驱动模式下段字节一段驱动的切换

模式	BANK	V2	V1	V0	段/位/寄存器	MSB	7	6	5	4	3	2	1	0	LSB	背极
0	0	0	0	0	0	S8	S7	S6	S5	S4	S3	S2	S1	S1	BP1	
0	1	0	0	1	1	S8	S7	S6	S5	S4	S3	S2	S1	S1	BP1	
0	0	0	1	0	2	S16	S15	S14	S13	S12	S11	S10	S9	S9	BP1	
0	1	0	1	1	3	S16	S15	S14	S13	S12	S11	S10	S9	S9	BP1	
0	0	1	0	0	4	S24	S23	S22	S21	S20	S19	S18	S17	S17	BP1	
0	1	1	0	1	5	S24	S23	S22	S21	S20	S19	S18	S17	S17	BP1	
0	0	1	1	0	6	S32	S31	S30	S29	S28	S27	S26	S25	S25	BP1	
0	1	1	1	1	7	S32	S31	S30	S29	S28	S27	S26	S25	S25	BP1	

举例：若 BANK 位为 1，寄存器 7 的位 0 控制 LCD 的 S25 段。

表 2 双向模式下段字节一段驱动的切换

模式	BANK (1)	V2	V1	V0	段/位/寄存器	MSB	7	6	5	4	3	2	1	0	LSB	背极
1	×	0	0	0	0	S8	S7	S6	S5	S4	S3	S2	S1	S1	BP1	
1	×	0	0	1	1	S8	S7	S6	S5	S4	S3	S2	S1	S1	BP2	
1	×	0	1	0	2	S16	S15	S14	S13	S12	S11	S10	S9	S9	BP1	
1	×	0	1	1	3	S16	S15	S14	S13	S12	S11	S10	S9	S9	BP2	
1	×	1	0	0	4	S24	S23	S22	S21	S20	S19	S18	S17	S17	BP1	
1	×	1	0	1	5	S24	S23	S22	S21	S20	S19	S18	S17	S17	BP2	
1	×	1	1	0	6	S32	S31	S30	S29	S28	S27	S26	S25	S25	BP1	
1	×	1	1	1	7	S32	S31	S30	S29	S28	S27	S26	S25	S25	BP2	

注：这里×=任意值。

举例：寄存器 5 的位 7 控制 LCD 的 S24/BP2 段。

### 7. I<sup>2</sup>C 总线特性

I<sup>2</sup>C 总线是不同 IC 或模块间的一种双向、二线的通信方式。“二线”是指一根串行数据线（SDA）和一根串行时钟线（SCL）。当与器件的输出级相连时，两根线都必须经上拉电阻连接到一个正电源上。I<sup>2</sup>C 总线空闲时来启动数据传输。

#### 7.1 位传输

一个时钟脉冲传输一位数据。当时钟脉冲为高电平时，SDA 线上的数据保持不变，并把这段时间内数据线上的跳变解释成控制信号。

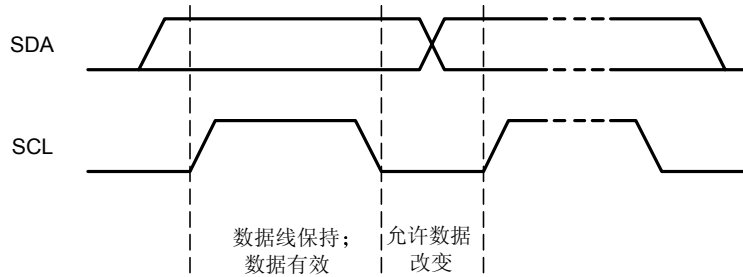


图 8 位传输

#### 7.2 起始和终止条件

I<sup>2</sup>C 总线空闲时数据线和时钟线都保持高电平。将时钟线高电平时数据线上高到低的跳变定义为起始条件（S）。时钟线高电平时数据线上低到高的跳变定义为终止条件（P）。

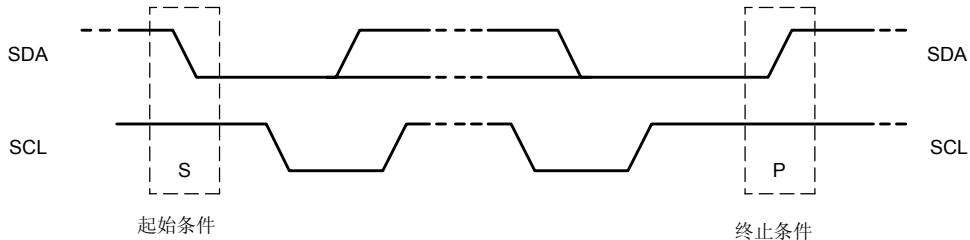


图 9 起始和终止条件的定义

#### 7.3 系统配置

发送信息的器件称为‘发送器’，接收信息的器件称为‘接收器’。控制信息传输的是‘主控器’，受主控器控制的器件是‘从控器’。

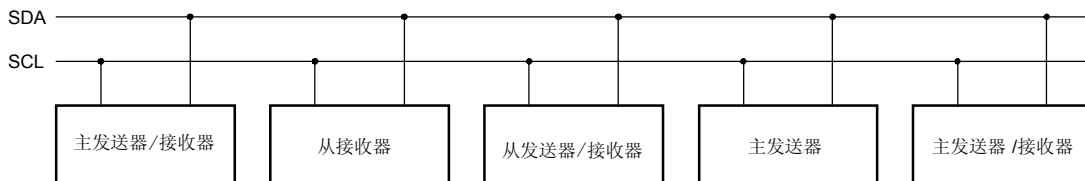


图 10 系统配置

#### 7.4 应答

在起始条件和终止条件之间，由发送器发送到接收器的数据字节数不受限制。每传输完一个字节，



后面都紧跟一个应答位。应答位是一个高电平信号，由发送器发送到 I<sup>2</sup>C 总线上，同时主控器产生一个应答时钟脉冲。被寻址的从接收器每接收到一个字节后都必须产生一个应答信号。当主控器接收到从发送器的一个数据字节也要产生应答。产生应答的器件在应答时钟脉冲内（脉冲的建立和保持时间都包括在内）将 SDA 线拉低。当主接收器接收到从控器的最后一个字节后，必须向发送器发送一个数据终止信号，而不是产生一个应答信号。这时，发送器将数据线拉高，使能主控器，产生一个终止条件。

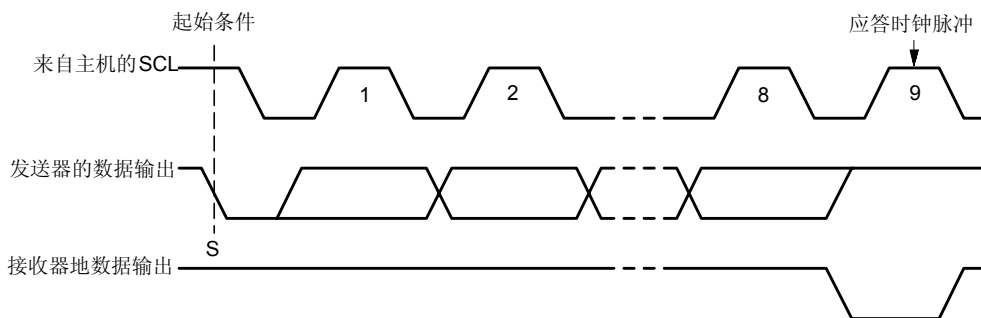


图 11 I<sup>2</sup>C 总线的应答

## 8. 参数限制

参照最大绝对额定系统 (IEC 134)

符号	参数	条件	最小	最大	单位
V <sub>DD</sub>	电源电压		-0.5	+8.0	V
V <sub>i</sub>	管脚输入电压		-0.5	V <sub>DD</sub> +0.5	V
I <sub>DD</sub> ; I <sub>SS</sub>	V <sub>DD</sub> 或 V <sub>SS</sub> 电流		-50	+50	mA
I <sub>i</sub>	DC 输入电流		-20	+20	mA
I <sub>O</sub>	DC 输出电流		-25	+25	mA
P <sub>tot</sub>	每种封装的功耗	注 1	-	500	mW
P <sub>O</sub>	每个输出的功耗		-	100	mW
T <sub>stg</sub>	存储温度		-65	+150	°C

注：当 T<sub>amb</sub> > 60°C 时以 7.7mW/K 减少。

## 9. 处理方法

对输入和输出进行保护来防止静电放电是一个要经常处理的问题。然而，为了保证整体的安全性，可以参照 MOS 器件处理的方法进行预防。请参阅“处理 MOS 器件”的 IC12 数据手册，其中给出了很多可供采纳的建议。

### 10. DC 特性

除非特别说明, 否则  $V_{DD}=2.5\sim 6V$ ;  $V_{SS}=0V$ ;  $T_{amb}=-40\sim 85^{\circ}C$ ;

符号	参数	条件	最小	典型 <sup>(1)</sup>	最大	单位
<b>电源</b>						
$V_{DD}$	电源电压		2.5	—	6	V
$I_{DD}$	无指定输入时的 $V_{DD}$ 或 $V_{SS}$ 的电源 电流	空载; $f_{SCL}=100KHz$ ; $R_{osc}=1M\Omega$ $C_{osc}=680pF$		50	125	$\mu A$
		空载; $f_{SCL}=0$ ; $R_{osc}=1M\Omega$ $C_{osc}=680pF$	—	25	75	$\mu A$
		空载; $f_{SCL}=0$ ; $R_{osc}=1M\Omega$ ; $C_{osc}=680pF$ ; $V_{DD}=5V$ ; $T_{amb}=25^{\circ}C$	—	25	40	$\mu A$
		空载; $f_{SCL}=0$ ; 直接模式; $A0/OSC=V_{DD}$ ; $V_{DD}=5V$ ; $T_{amb}=25^{\circ}C$	—	10	20	$\mu A$
$V_{POR}$	上电复位电平	注 2	—	1.1	2.0	V
<b>输入 A0</b>						
$V_{IL(A0)}$	低电平输入电压		0	—	0.05	V
$V_{IH(A0)}$	高电平输入电压		$V_{DD}-0.05$	—	$V_{DD}$	V
<b>输入 A1</b>						
$V_{IL(A1)}$	低电平输入电压		0	—	$0.3V_{DD}$	V
$V_{IH(A1)}$	高电平输入电压		$0.7V_{DD}$	—	$V_{DD}$	V
<b>输入 A2</b>						
$V_{IL(A2)}$	低电平输入电压		0	—	0.10	V
$V_{IH(A2)}$	高电平输入电压		$V_{DD}-0.10$	—	$V_{DD}$	V
<b>输入 SCL; SDA</b>						
$V_{IL(SCL,SDA)}$	低电平输入电压		0	—	$0.3V_{DD}$	V
$V_{IH(SCL,SDA)}$	高电平输入电压		$0.7V_{DD}$	—	6	V
$C_i$	输入电容	注 3	—	—	7	pF
<b>输出 SDA</b>						
$I_{OL}$	低电平输出电流	$V_{OL}=0.4V$ ; $V_{DD}=5V$	3	—	—	mA
<b>A1; SCL; SDA</b>						
$I_{L1}$	漏电流	$V_I=V_{DD}$ 或 $V_{SS}$	-1	—	+1	$\mu A$
<b>A2/BP2; BP1</b>						
$I_{L2}$	漏电流	$V_I=V_{DD}$ 或 $V_{SS}$	-5	—	+5	$\mu A$
<b>A2/BP2</b>						
$I_{pd}$	下拉电流	$V_I=V_{DD}$	-5	-1.5	—	$\mu A$
<b>A0/OSC</b>						
$I_{L3}$	漏电流	$V_I=V_{DD}$	-1	—	—	$\mu A$

续上表

符号	参数	条件	最小	典型 <sup>(1)</sup>	最大	单位
<b>振荡器</b>						
I <sub>osc</sub>	起动电流	V <sub>I</sub> =V <sub>SS</sub>	—	1.2	5	uA
<b>LCD 输出</b>						
V <sub>DC</sub>	LCD 驱动器的 DC 元件		—	±20	—	mV
I <sub>OL1</sub>	低电平段码输出电流	V <sub>DD</sub> =5V; V <sub>OL</sub> =0.8V; 注 4	0.3	—	—	mA
I <sub>OHI</sub>	高电平段码输出电流	V <sub>DD</sub> =5V; V <sub>OH</sub> =V <sub>DD</sub> -0.8V; 注 4	—	—	-0.3	mA
R <sub>BP</sub>	背极输出电阻 (BP1;BP2)	V <sub>O</sub> =V <sub>SS</sub> 或 V <sub>DD</sub> 或 1/2(V <sub>SS</sub> +V <sub>DD</sub> ); 注 5	—	0.4	5	kΩ

注

1. 典型条件: V<sub>DD</sub>=5V; T<sub>amb</sub>=25℃;
2. 当 V<sub>DD</sub><V<sub>POR</sub> 时复位所有逻辑;
3. 周期性抽样所得, 未经 100% 测试;
4. 一次对一个输出进行测量;
5. 一次对一个输出进行测量; V<sub>DD</sub>=5V; I<sub>load</sub>=100uA。

## 11. AC 特性

除非特别说明, 否则 V<sub>DD</sub>=2.5~6V; T<sub>amb</sub>=-40~85℃。所有时间值在工作电源电压范围内和环境温度范围内有效, V<sub>IL</sub> 和 V<sub>IH</sub> 包含一个 V<sub>SS</sub> 到 V<sub>DD</sub> 之间的输入电压摆动。

符号	参数	条件	最小	典型 <sup>(1)</sup>	最大	单位
f <sub>LCD</sub>	显示频率	C <sub>osc</sub> =680pF; R <sub>osc</sub> =1MΩ	65	90	120	Hz
t <sub>BS</sub>	带测试负载的驱动器显示	V <sub>DD</sub> =5V	—	20	100	us
<b>I<sup>2</sup>C 总线</b>						
f <sub>SCL</sub>	SCL 时钟频率		—	—	100	kHz
t <sub>SW</sub>	I <sup>2</sup> C 总线允许的脉宽	T <sub>amb</sub> =25℃	—	—	100	ns
t <sub>BUF</sub>	I <sup>2</sup> C 总线空闲时间		4.7	—	—	us
t <sub>SU;STA</sub>	起始条件建立时间		4.0	—	—	us
t <sub>HD;STA</sub>	起始条件保持时间		4.0	—	—	us
t <sub>LOW</sub>	SCL 低电平时间		4.7	—	—	us
t <sub>HIGH</sub>	SCL 高电平时间		4.0	—	—	us
t <sub>r</sub>	SCL 和 SDA 上升时间		—	—	1.0	us
t <sub>f</sub>	SCL 和 SDA 下降时间		—	—	0.3	us
t <sub>SU;DAT</sub>	数据建立时间		250	—	—	ns
t <sub>HD;DAT</sub>	数据保持时间		0	—	—	ns
t <sub>SU;STO</sub>	终止条件建立时间		4.0	—	—	us

注

1. 典型条件: V<sub>DD</sub>=5V; T<sub>amb</sub>=25℃。



图 12 测试负载

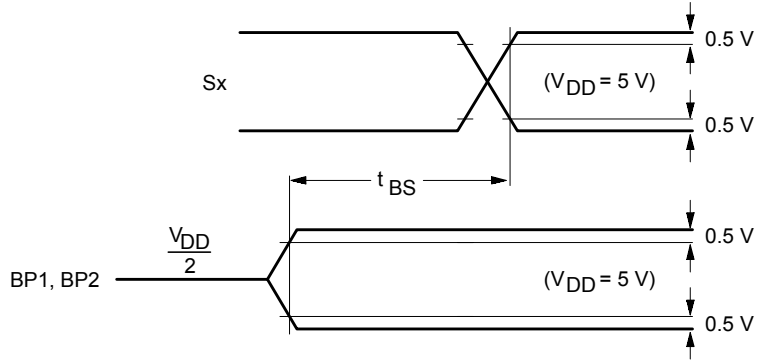


图 13 驱动器时序波形

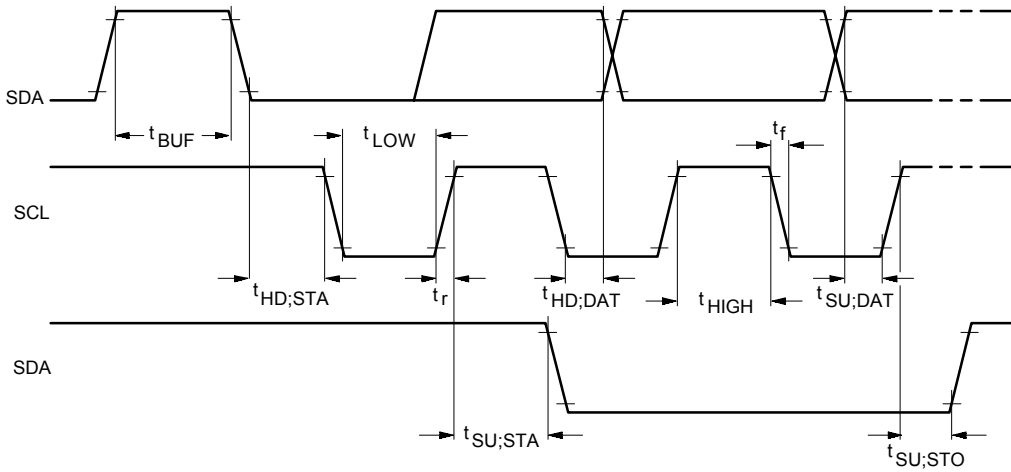


图 14 I<sup>2</sup>C 总线时序图; V<sub>IL</sub> 和 V<sub>IH</sub> 的上升时间

## 12. 应用信息

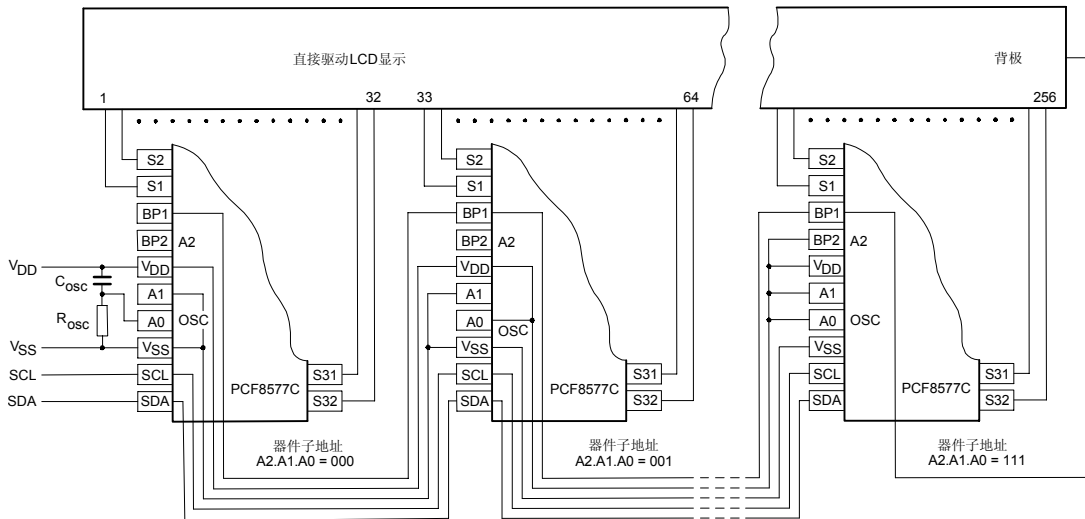


图 15 直接显示驱动; 用 8 片 PCF8577C 进行扩展, 可驱动 256 段显示

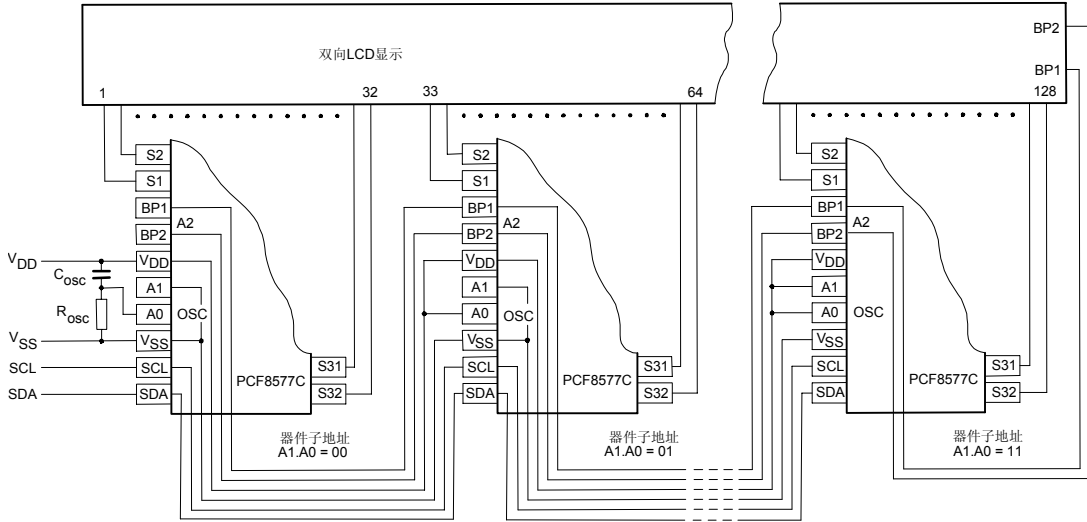
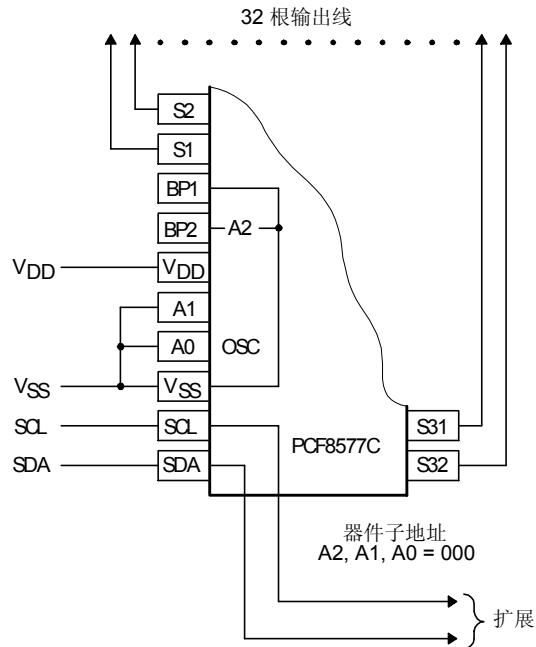


图 16 双向显示；用 4 片 PCF8577C 进行扩展，可驱动 2×128 段显示



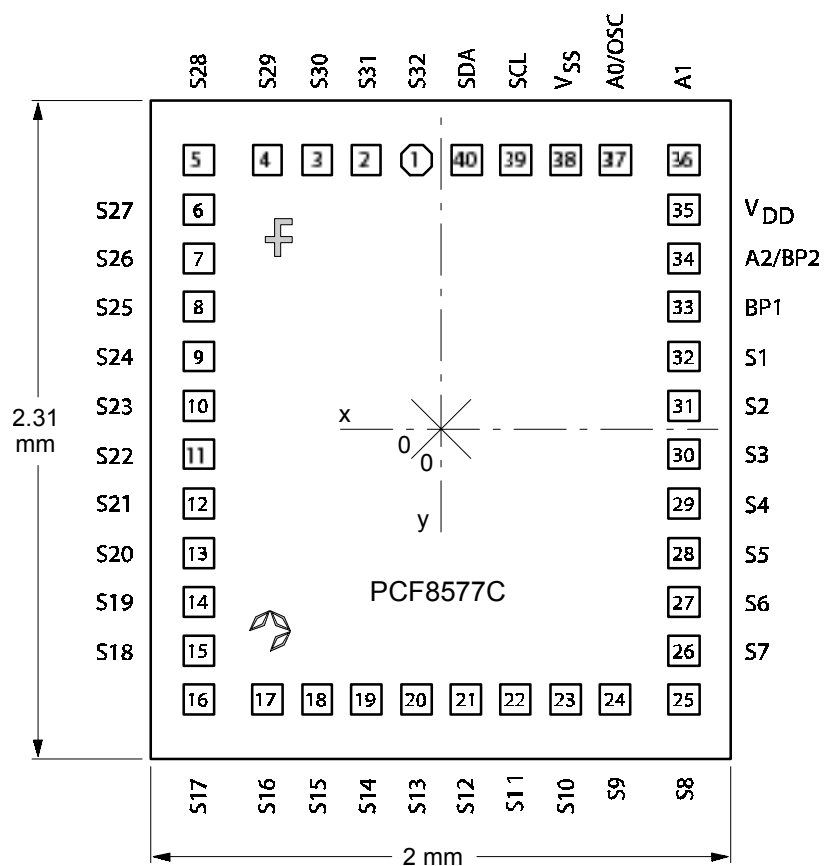
MODE 位必须设为逻辑 0（直接驱动）。

允许切换 BANK 值。

BP1 必须与 V<sub>SS</sub> 相连，A0/OSC 必须与 V<sub>DD</sub> 或 V<sub>SS</sub>（无 LCD 调节）相连。

图 17 在 I<sup>2</sup>C 应用中，PCF8577C 作为一个 32 位的输出扩展器使用

### 13. 芯片规格和焊盘定位



芯片面积=4.62mm<sup>2</sup>。

厚度=381±25um。

n 层基片（背面）连接到 V<sub>DD</sub>

焊盘大小=110um×110um

图 18 焊盘定位

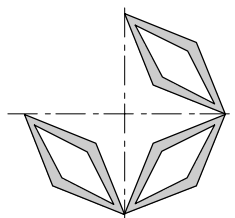
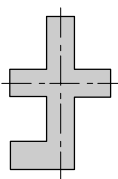


图 19 参考标识

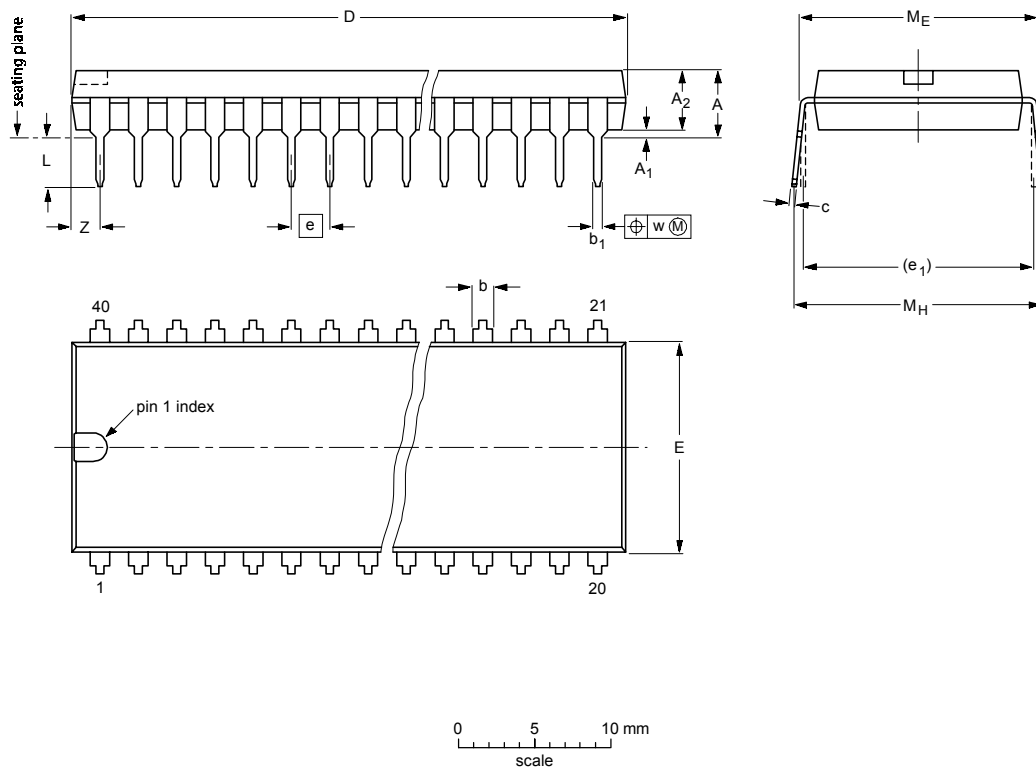
表 3 焊盘定位（大小以 um 为单位）

所有 X 和 Y 坐标系都以芯片中心为参考点，见图 18。

信号	焊盘中心坐标		信号	焊盘中心坐标	
	X	Y		X	Y
S32	-86	941	S10	427	-941
S31	-257	941	S9	598	-941
S30	-428	941	S8	836	-941
S29	-599	941	S7	836	-770
S28	-836	941	S6	836	-599
S27	-836	769	S5	836	-428
S26	-836	598	S4	836	-257
S25	-836	427	S3	836	-86
S24	-836	256	S2	836	85
S23	-836	85	S1	836	256
S22	-836	-86	BP1	836	427
S21	-836	-257	A2/BP2	836	598
S20	-836	-428	V <sub>DD</sub>	836	769
S19	-836	-599	A1	836	941
S18	-836	-770	A0/OSC	598	941
S17	-836	-941	V <sub>SS</sub>	427	941
S16	-599	-941	SCL	256	941
S15	-428	-941	SDA	85	941
S14	-257	-941	Repats		
S13	-86	-941	C	-586	-699
S12	85	-941	F	-580	663
S11	256	-941			

### 14、封装

DIP40: 塑料双列直插; 40脚 (600mil)

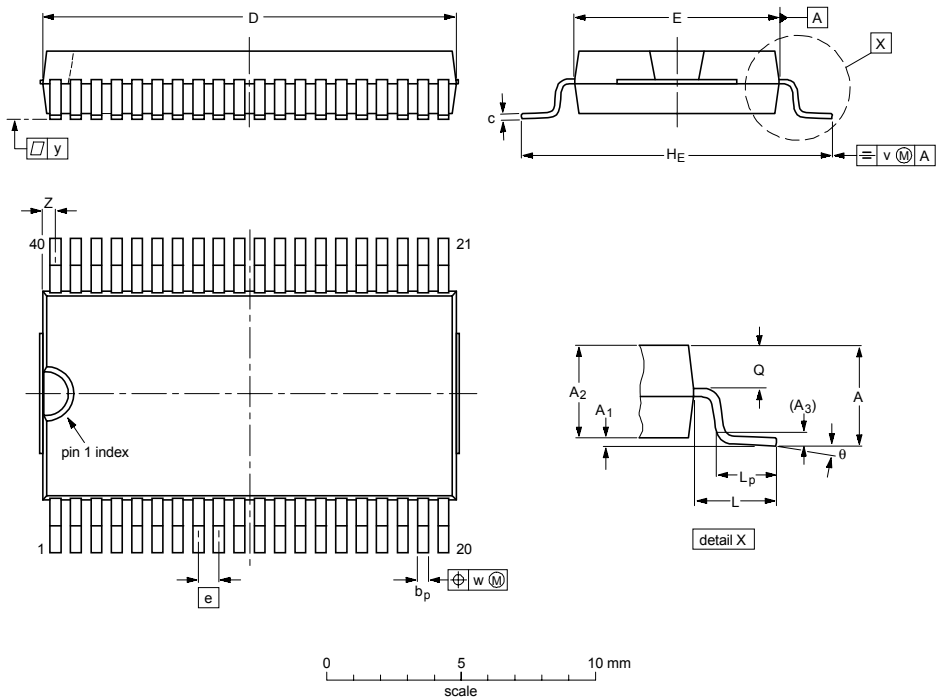


DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A <sub>1</sub> min.	A <sub>2</sub> max.	b	b <sub>1</sub>	c	D <sup>(1)</sup>	E <sup>(1)</sup>	e	e <sub>1</sub>	L	M <sub>E</sub>	M <sub>H</sub>	w	Z <sup>(1)</sup> max.
mm	4.7	0.51	4.0	1.70 1.14	0.53 0.38	0.36 0.23	52.50 51.50	14.1 13.7	2.54	15.24	3.60 3.05	15.80 15.24	17.42 15.90	0.254	2.25
inches	0.19	0.020	0.16	0.067 0.045	0.021 0.015	0.014 0.009	2.067 2.028	0.56 0.54	0.10	0.60	0.14 0.12	0.62 0.60	0.69 0.63	0.01	0.089



VSO40: 塑料小封装; 40脚



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A <sub>1</sub>	A <sub>2</sub>	A <sub>3</sub>	b <sub>p</sub>	c	D <sup>(1)</sup>	E <sup>(2)</sup>	e	H <sub>E</sub>	L	L <sub>p</sub>	Q	v	w	y	z <sup>(1)</sup>	θ
mm	2.70	0.3 0.1	2.45 2.25	0.25	0.42 0.30	0.22 0.14	15.6 15.2	7.6 7.5	0.762	12.3 11.8	2.25	1.7 1.5	1.15 1.05	0.2	0.1	0.1	0.6 0.3	7° 0°
inches	0.11	0.012 0.004	0.096 0.089	0.010	0.017 0.012	0.0087 0.0055	0.61 0.60	0.30 0.29	0.03	0.48 0.46	0.089	0.067 0.059	0.045 0.041	0.008	0.004	0.004	0.024 0.012	