

X5043 | X5045

带4Kb SPI EEPROM的CPU监控器

一、概述

1.1 一般说明

X5043/45把四种常用的功能：上电复位、看门狗定时器、电源电压监控和块锁（Block Lock™）保护的串行EEPROM存储器组成在一个封装之内。这种组合降低了系统成本、减少了电路板空间和增加了可靠性。

向器件加电时激活了上电复位电路，它保持RESET/RESET有效一段时间。这可使电源和振荡器稳定，然后微处理器再执行代码。

看门狗定时器对微控制器提供了一个独立的保护机制。当系统故障时，在可选的超时时间（time-out interval）之后，器件将激活RESET/RESET信号，用户可以从三个预置的值中选择一个超时时间。一旦选定，即使在断电后重启电源时也不会改变。

器件的低V_{CC}检测电路，可以保护系统免受低电压之影响，当V_{CC}降到最小V_{CC}转换点以下时，系统复位。复位一直持续到V_{CC}回到正常工作电平并且稳定为止。有5个工业标准的转换电压门限V_{trip}可以选用，并且Xicor独特的电路允许对门限编程以满足用户的需要或者对高精度应用的精细调整的需要。

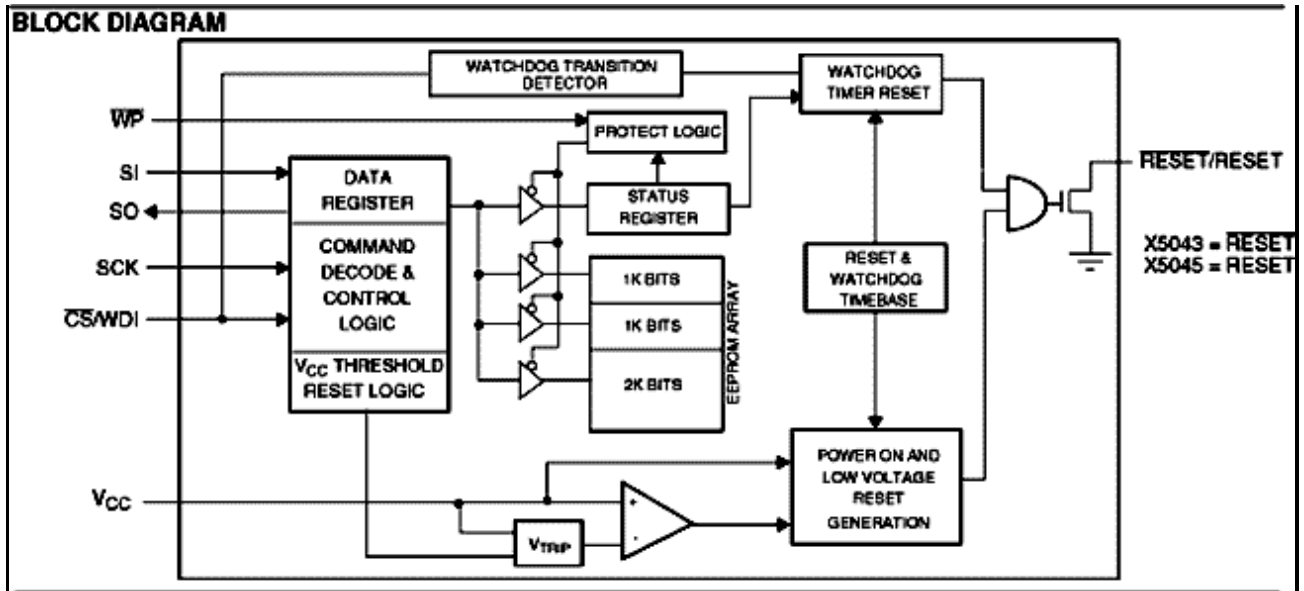
X5043/45的存储器部份是具有Xicor块锁保护的CMOS 4Kb串行EEPROM。该阵列内部的组织是×8。器件具有SPI接口的特性，其软件协议允许工作在一个简单四线总线上。

器件利用了Xicor公司专有的Direct Write™晶片，提供最小为1000000次擦写和最少为100年的数据保存期。

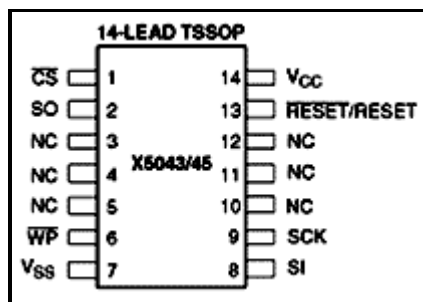
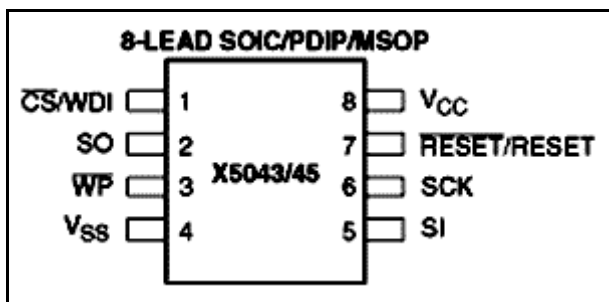
1.2 特点

- * 可选择的看门狗定时器
- * 低V_{CC}检测并产生复位
 - 五种标准的复位门限电压
 - 用专用的编程顺序调整低V_{CC}复位门限电压
 - 复位信号有效至V_{CC}=1V
- * 低功耗使电池寿命长
 - 看门狗工作时，等待电流小于50 μA（最大）
 - 看门狗停止时，等待电流小于10 μA（最大）
 - 当读数时工作电流小于2mA（最大）
- * 4K位EEPROM可进行一百万次擦写
- * 用块锁保护保存重要数据
 - 可保护EEPROM阵列的0、1/4、1/2或全部
- * 内建偶然性的（inadvertent）写保护
 - 写使能闭锁
 - 写保护引脚
- * 3.3MHz时钟率
- * 减少编程时间
 - 16字节页写方式
 - 自定时间写周期
 - 5ms写周期（典型）
- * SPI方式（0，0和1，1）
- * 可供封装
 - 8引脚SOIC，8引脚MSOP,8引脚PDIP
 - 14引脚TSSOP

1.3 方框图



1.4 引脚排列及引脚说明



引脚说明如下表。

8引脚 SOIC/PDIP/ MSOP	14引脚 TSSOP	名称	功 能
1	1	\overline{CS}	片选端，当 \overline{CS} 为高时，X5043/45未被选中，SO输出端处于高阻抗状态；除非正在进行内部写操作，器件将处于等待方式。 \overline{CS} 为低即使能X5043/45，将它置于激活方式。必须注意：当上电之后，任何操作开始之前，需要先在 \overline{CS} 上有一次由高至低的跳变。
2	2	SO	SO是一个串行数据推/挽输出端。当读周期时，数据从该引脚移出。数据由串行时钟的下降沿同步输出。
3	6	\overline{WP}	写保护端。当 \overline{WP} 为低时，向X5043/45的非易失性写被禁止，但器件其它功能正常。当 \overline{WP} 保持高时，所有功能包括非易失性写操作都正常。在 \overline{CS} 保持为低时 \overline{WP} 变低将中断向X5043/45的一次写入。如果内部写周期已经开始， \overline{WP} 变低对写操作没有影响。
4	7	Vss	地

5	8	SI	SI是串行数据输入端。所有要写入存储器的操作码、字节地址和数据都从该引脚输入。输入信号由串行时钟的上升边锁存。
6	9	SCK	串行时钟端。串行时钟控制串行总线数据输入和输出的时序。出现在SI引脚上的操作码、地址或数据在输入时钟的上升沿被锁存，而SO引脚上的数据在输入时钟的下降沿之后改变。
7	13	RESET/ RESET	复位输出。RESET/RESET是低/高有效的漏极开路输出端，只要V _{CC} 下降至低于最小V _{CC} 检测电平时该输出端变为有效。它将保持有效直至V _{CC} 上升到最小V _{CC} 检测电平200ms为止。如果看门狗定时器是使能有而且SDA保持HIGH或LOW的时间长于选定的看门狗超时时间，则RESET/RESET将变为有效。在CS有一下降边将复位看门狗定时器。
8	14	V _{CC}	电源电压

二、工作原理

2.1 上电复位

向X5043/45加电时会激活一个“上电复位电路”，它将使RESET/RESET引脚有效。这个信号有几种用途：

- 它避免系统的微处理器在电压不足的情况下工作。
- 它避免微处理器在振荡器稳定前工作。

当V_{CC}超过器件的V_{TRIP}门限值，经200ms（典型）电路释放RESET/RESET，允许系统开始工作。

2.2 低电压监视

在工作时，X5043/45监视V_{CC}电平，如果电源电压跌落到预置的最小V_{TRIP}以下时，即确认RESET/RESET。RESET/RESET信号避免了微处理器工作在电源失效或断开的情况下。RESET/RESET信号保持有效直到电压跌到低于1V。它也保持有效直到V_{CC}返回并超过V_{TRIP}经200ms时。

2.3 看门狗定时器

看门狗定时器电路通过监视WDI输入来监视微处理器是否激活。微处理器必须周期性地触发CS/WDI引脚以避免RESET/RESET信号。CS/WDI引脚必须在看门狗超时时间终止之前受到由高至低信号的触发。在状态寄存器中的两个非易失性控制位可以决定看门狗的超时周期。微处理器可以改变这些看门狗控制位。没有微控制器的作用，看门狗定时器的控制位保持不变，即使是当全部电源故障时。

2.4 重新设置V_{CC}门限的步骤

X5043/45出厂时是处于标准的V_{CC}门限(V_{TRIP})电压。这个标准值在正常工作和储存时是不会改变的。但是在应用中，当标准的V_{TRIP}并不恰当时，或者需要更精确的V_{TRIP}值时，X5043/45的门限是可以调整的。这要用到一个高电压控制信号，其步骤说明如下。

2.4.1 V_{TRIP}电压的设置

该步骤用来设置V_{TRIP}为更高的电压值。例如，如果当前的V_{TRIP}是4.4V而新的V_{TRIP}为4.6V，本步骤将直接使之改变。如果新的设置是低于当前的设置，则在设置新值之前先要复位跳变点。

为了设置新的V_{TRIP}电压，加需要的V_{TRIP}门限电压至V_{CC}引脚以及编程电压V_P至WP引脚。然后送WREN命令，接着向地址01h写入数据00h。写操作时CS变高将启动V_{TRIP}的编程过程。将WP置为低电位将完成该操作。

注意：该操作也向地址01h写入00h。

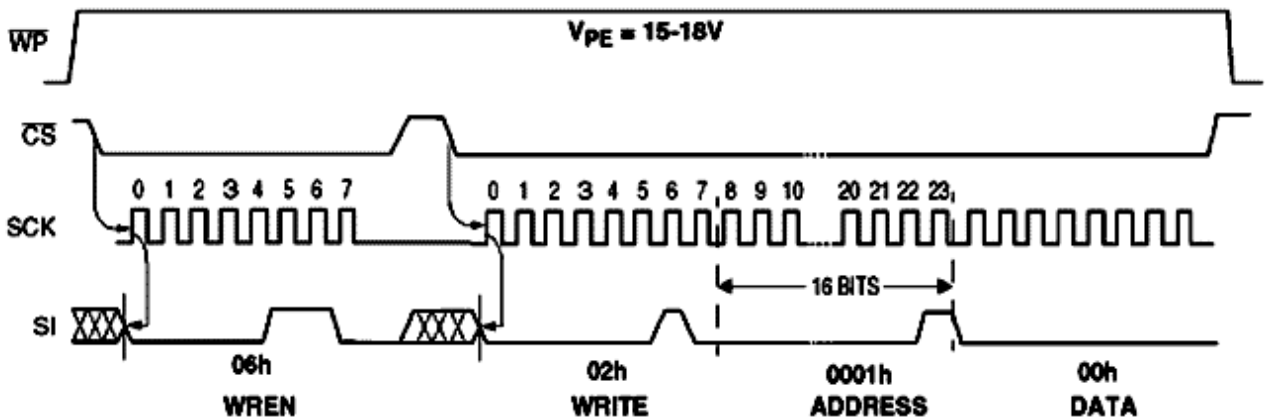


图1 设置 V_{TRIP} 电平的过程 (V_{CC} =所需的 V_{TRIP} 电平, WEL位置1)

2.4.2 V_{TRIP} 电压的重新设置

该步骤用来设置 V_{TRIP} 至一个“原始”电压的电平。例如, 如果当前的 V_{TRIP} 是4.4V而新的 V_{TRIP} 必须是4.0V, 则 V_{TRIP} 必须被复位。当 V_{TRIP} 被复位时, 新的 V_{TRIP} 将稍小于1.7V。为了设置电压至一个较低的电平, 必须使用本步骤。

为了复位 V_{TRIP} 电压, 加至少3V至 V_{CC} 引脚并将 \overline{WP} 引脚接至编程电压 V_p 。然后送一个WREN命令, 接着向地址03h写入数据00h。写操作时 \overline{CS} 变高将启动 V_{TRIP} 的编程过程。将 WP 置为低电平将完成该操作。

注意: 该操作也向地址03h写入00h。

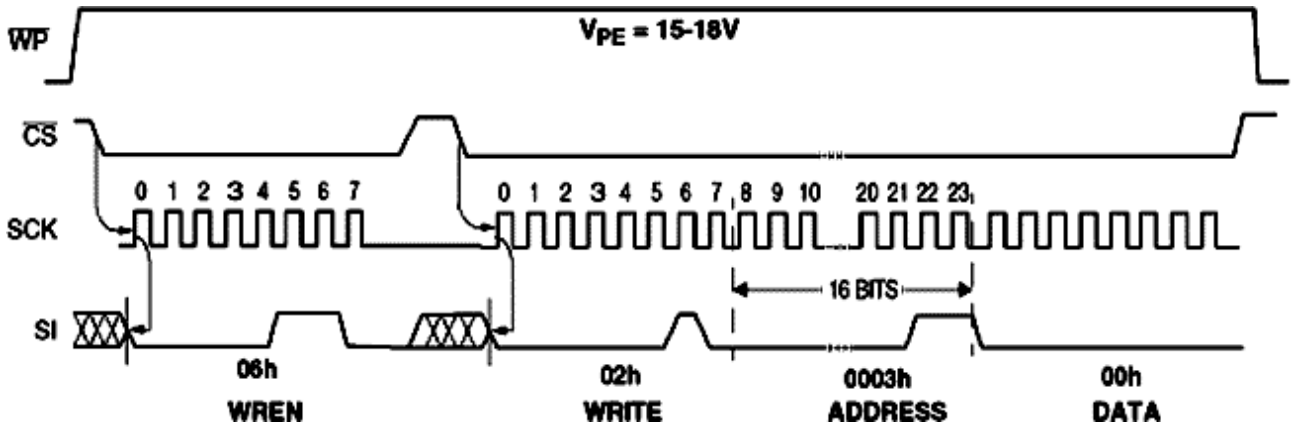


图2 重新设置 V_{TRIP} 电平的过程 ($V_{CC}>3V$ 、 $\overline{WP}=15 \sim 18V$)

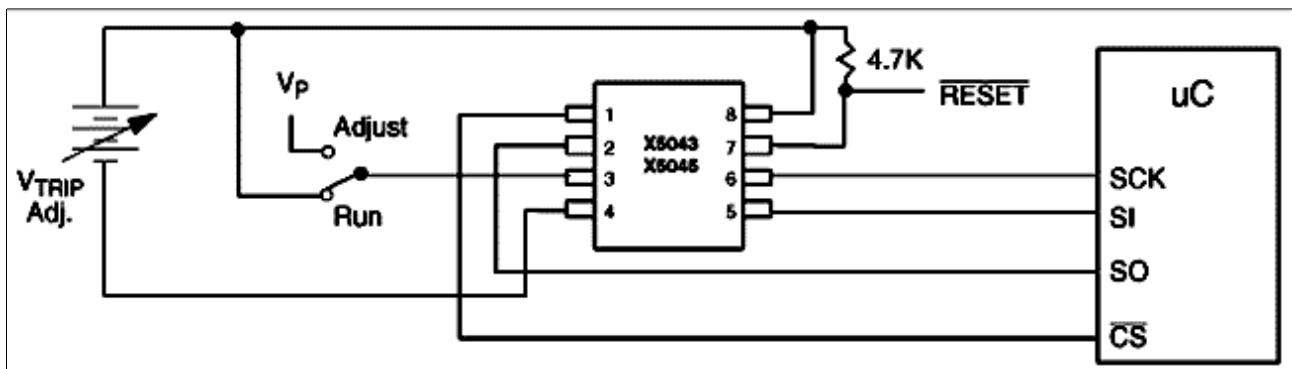
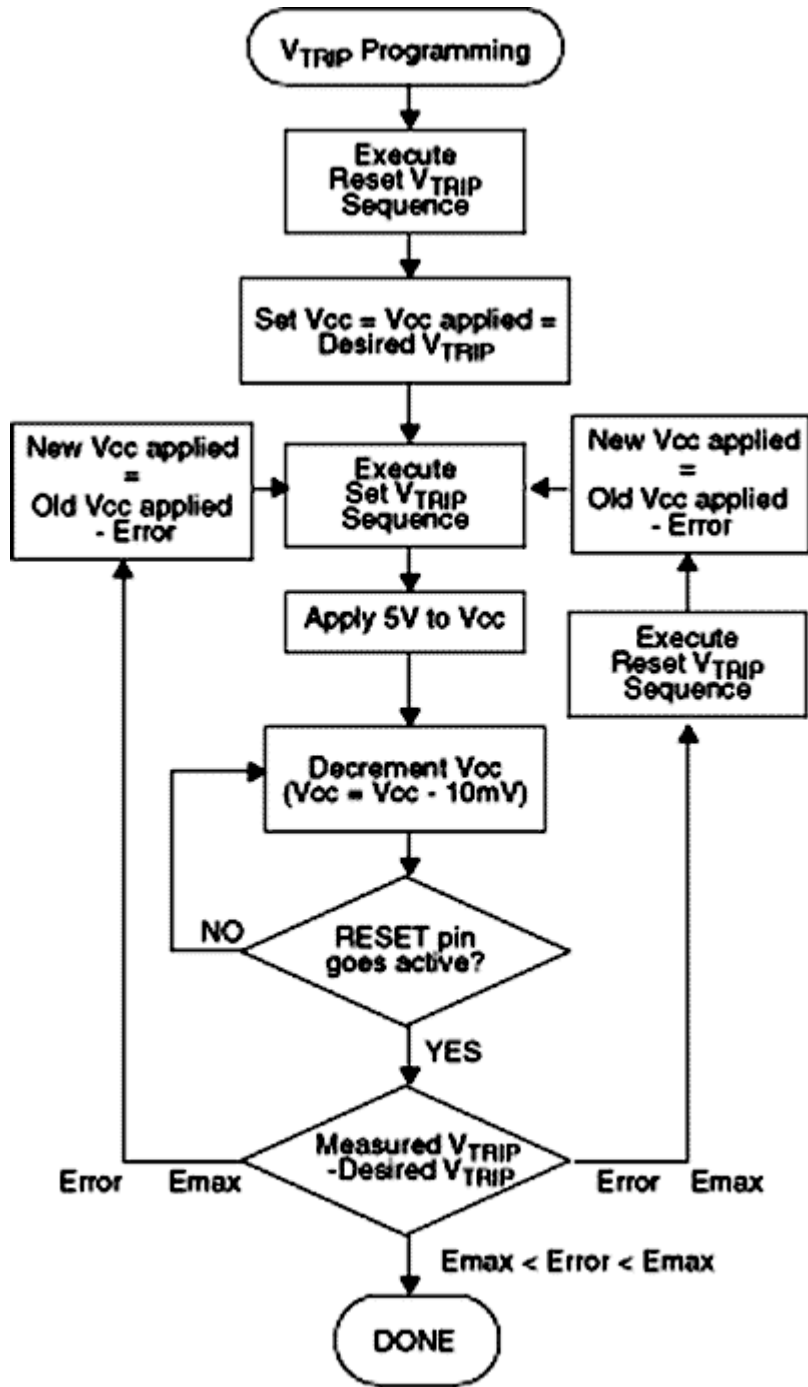


图3 V_{TRIP} 重新设置电路



Emax = Maximum Desired Error

图4 VTRIP编程过程

2.5 SPI串行存储器

器件的存储器部份是带有Xicor公司的块锁保护的CMOS串行EEPROM阵列。阵列的内部组织是X8位。器件具有串行外围接口(SPI)和软件协议的特点,允许在简单的四线总线上工作。

器件利用Xicor专有的直接写入晶片,提供最小为1000000次擦写和最少为100年的数据保存期。

器件设计成可直接与很多通用微控制器系列的同步SPI接口。

器件包括一个控制器件工作的8位指令寄存器。指令代码通过SI输入端写入寄存器中。有两种只需要

指令字节的写操作。有两种用指令字节来启动数据输出的读操作。剩下的操作需要一个指令字节,一个8位地址,然后数据字节。所有的指令,地址和数据位都由SCK信号同步输入。所有的指令(表1)、地址和数据的传送都是MSB在前。

表1 指令组

指令名称	指令格式*	操作
WREN	00000110	设置写使能锁存位(使能写操作)
WRDI	00000100	复位写使能锁存位(禁止写操作)
RSDR	00000101	读状态寄存器
WRSR	00000001	写状态寄存器(看门狗和块锁)
READ	0000A ₈ 011	从选定的地址开始读存储器阵列的数据
WRITE	0000A ₈ 010	从选下的地址开始写入数据至存储器阵列(1至16字节)

注:指令的左端为MSB,指令传送是MSB在前。

2.6 时钟和数据时序

在CS变低以后,在SI线上的输入数据在SCK的第一个上升沿时被锁存。在SO线上的数据由SCK的下降沿输出。允许用户停止时钟,然后再启动它以便在它停止的地方恢复操作。在整个工作期间CS必须为低。

2.7 写使能锁存

器件有一个写使能锁存(Write Enable Latch)功能。在一次写操作开始以前这个锁存必须被设置。WREN指令将设置该锁存而WRDI指令将复位该锁存(见图5)。该锁存在一次上电和一次有效的字节、页或状态寄存器的写操作完成后自动地复位。如果WP被拉低该锁存也复位。

当发出一个WREN、WRDI或RESR命令时,不需要送一个字节的地址或数据。

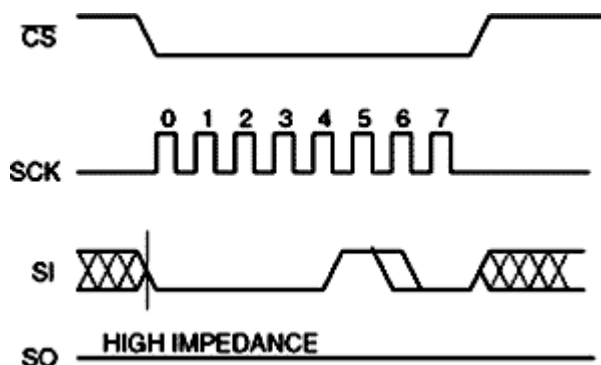


图5 写使能和写禁止锁存序列

2.8 状态寄存器

状态寄存器包含四个非易失性控制位和两个易失性状态位。控制位设置看门狗定时器的操作和存储器块锁保护。状态寄存器的格式如下。

2.8.1 状态寄存器格式(缺省值=00H)

7	6	5	4	3	2	1	0
0	0	WD1	WD0	BL1	BL0	WEL	WIP

WIP(Write-In-Progress)位是易失性只读位,它指明器件是否忙于内部非易失性写操作。WIP位用RDSR指令读出。当置“1”时,非易失性写操作正在进行;当置“0”时,没有写操作。

WEL(Write Enable Latch)位指出“写使能”锁存的状态。当WEL=1表示锁存被设置;而当WEL=0

表示锁存已复位。WEL位是易失性只读位。WREN指令设置WEL位；而WRDI指令复位WEL位。

BL0, BL1 (Block Lock) 位设置块锁保护的范。这二个非易失性位用WRSR指令来编程，允许用户保护EEPROM阵列的1/4、1/2、全部或0(见下表)。任何被块锁保护的存储器部份都只能读出不能写入。它将保持到这些BL位有改变，因而存储器受块锁保护的部份也改变为止。

状态寄存器位		受保护的阵列地址
BL1	BL0	X5043/X5045
0	0	无
0	1	180 ~ 1FF
1	0	100 ~ 1FF
1	1	000 ~ 1FF

WD0、WD1 (Watchdog Timer) 位选择看门狗的超时周期。这些非易失性位用WRSR指令编程。

状态寄存器位		看门狗超时周期 (典型值)
WD1	WD0	
0	0	1.4秒
0	1	600毫秒
1	0	200毫秒
1	1	禁止

2.8.2 读状态寄存器

为了读状态寄存器，将CS拉低选中器件，然后选8位RDSR指令。然后由CLK信号触发，状态寄存器的内容将从SO线上移出，请参见读状态寄存器图(图6)。任何时候都可读状态寄存器，甚至是在写周期时。

2.8.3 写状态寄存器

在想要写数据到状态寄存器之前，“写使能”锁存WEL必须由WREN指令设置(见图7)。先将CS拉低，然后送WREN指令至器件，再拉CS为高。然后再拉CS为低，并送入WRSR指令后跟随8位数据。这8位数据相应于状态寄存器的内容。该操作由CS变高来结束。如果在WREN和WRSR两指令之间不将CS拉高，则WRSR指令将被忽略。

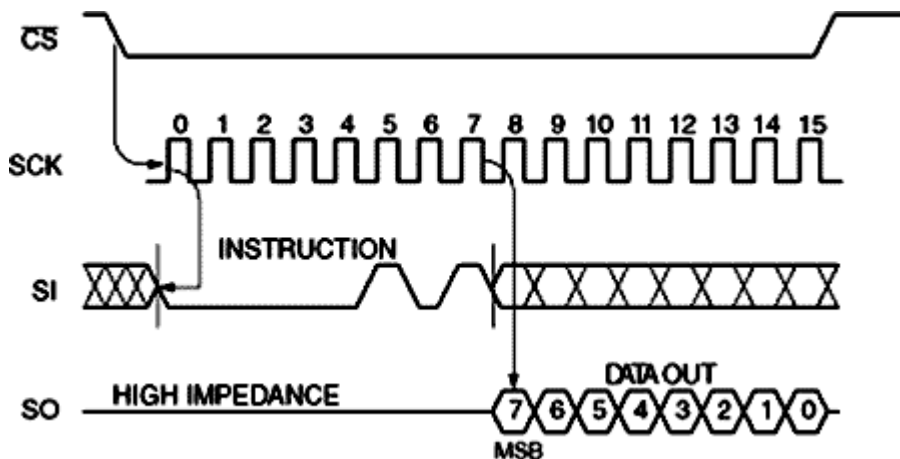


图6 读状态寄存器序列

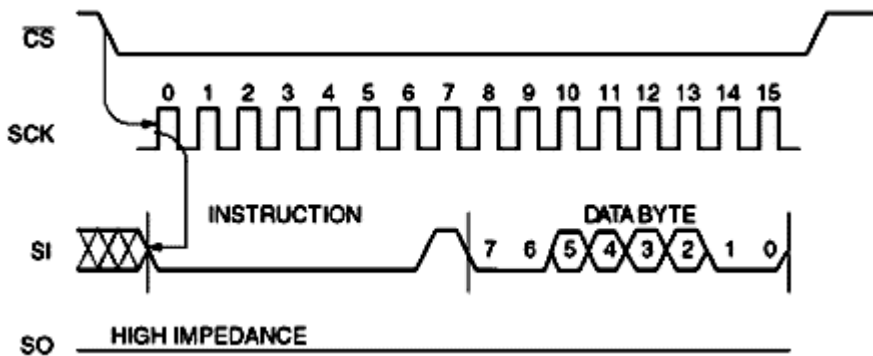


图7 写状态寄存器序列

2.8.4 器件保护矩阵

本节说明WEL位及WP引脚的状态对器件内的存储器及状态寄存器各部份保护的影响，见下表所示。

WREN命令 (WEL)	器件引脚 (WP)	存储器块		状态寄存器 (BL0, BL1, WD0, WD1)
		保护区	不保护区	
0	X	保护	保护	保护
X	0	保护	保护	保护
1	1	保护	可写入	可写入

2.9 读存储器阵列

当要从EEPROM存储器阵列中读出时，CS只要拉低选中器件。8位READ指令送到器件，后面跟随8位地址。READ指令的位3选择器件的高半部份或是低半部份。在READ操作码和地址送出后，在选定地址的存储在存储器中的数据即在SO线上移出。在连续地提供时钟脉冲的条件下存储在存储器下一个地址处的数据可被连续地读出。在每个数据字节被移出后，器件即自动将地址增加至下一个更高的地址。当达到最高的地址时，地址计数器即翻转到地址000H，使读周期无限制地连续下去。读操作由拉高CS而终止。请参见读EEPROM阵列序列（图8）

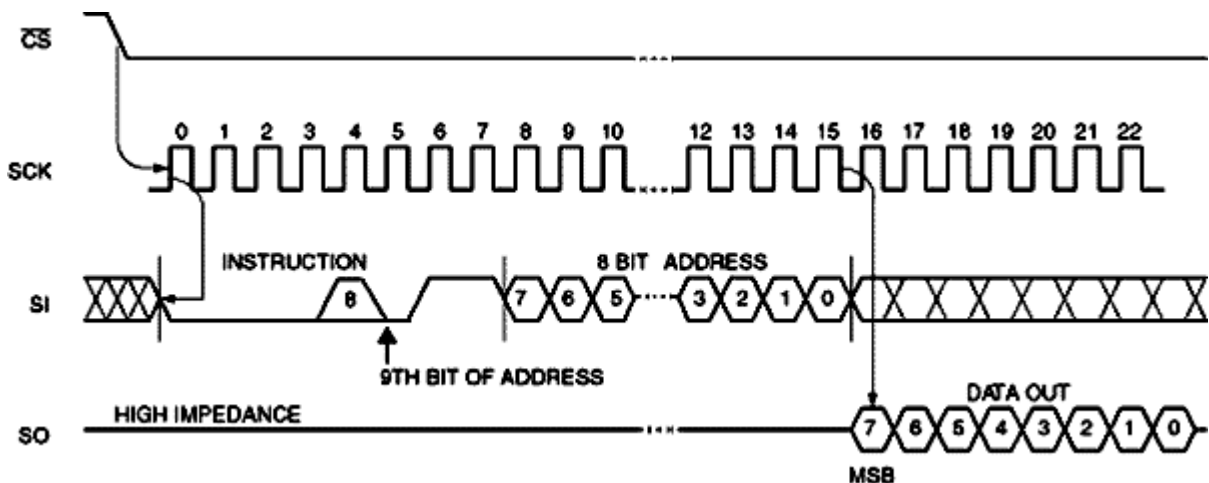


图8 读EEPROM阵列序列

2.10 写存储器阵列

在要向存储器阵列写入任何数据之前，必须用WREN指令设置WEL位（见图5）。首先将CS拉低，然后向器件输入WREN指令，再将CS拉高。再次将CS拉低并输入WRITE指令后面跟随8位地址，后面是要写入的数据。WRITE指令的位3是地址位A8，该位选择阵列的高半部份或是低半部份。如果CS在WREN

和WRITE之间不变为高，则WRITE指令将被忽略。

WRITE指令至少需要16个时钟脉冲。在操作期间 \overline{CS} 必须保持为低。主机可以连续写入多至16个字节的数据。唯一的限制是16个字节必须在同一页中。一页地址由[X XXXX 0000]开始，由[X XXXX 1111]结束。如果字节地址达到了页中的最后字节而时钟仍在继续，则计数器将回转至该页的第一个地址并重写前面已写过的数据。

为了完成写操作（字节写或页写），在最后一个被写入的数据字节的位0完成后 \overline{CS} 必须被拉高。如果它在任何其它时间被拉高，写操作将不完全（图9）。在状态寄存器或存储器阵列写入序列后面将跟随一次非易失性写操作。可以读状态寄存器以检查WIP位，若WIP为高则非易失性写正在进行。

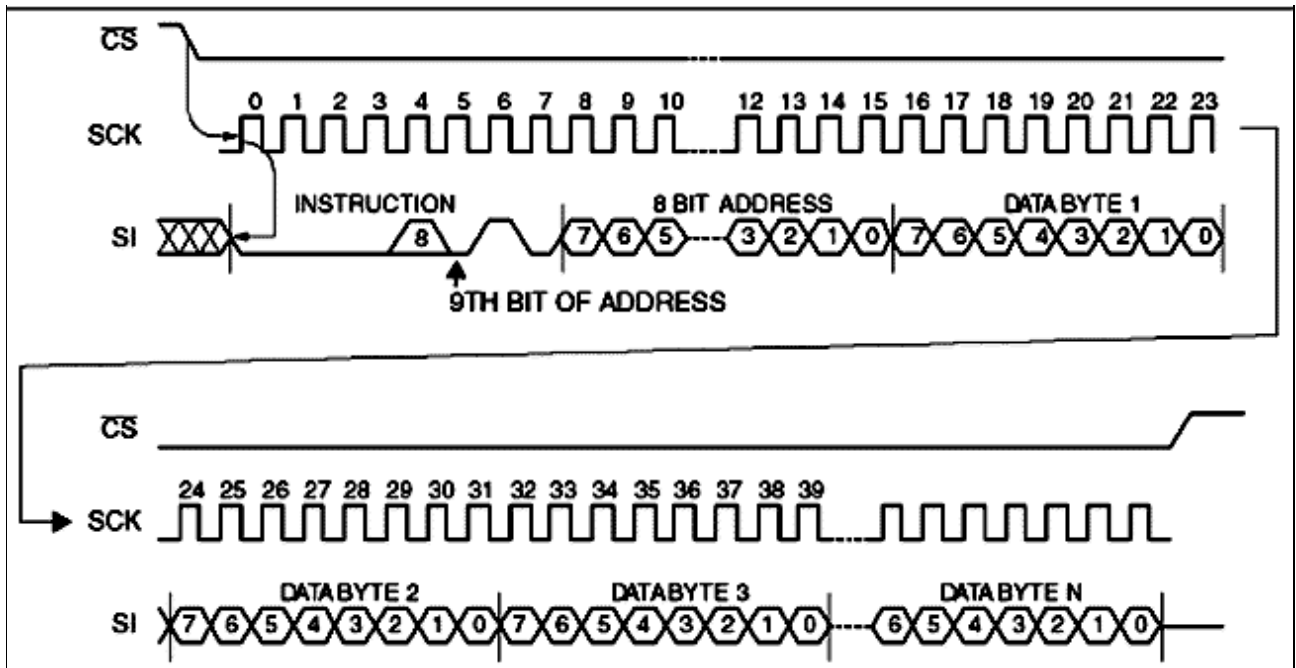


图9 写存储器序列

2.10.1 操作说明

器件上电时处于以下状态：

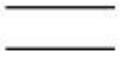




- 器件处于低功耗等待状态。
- \overline{CS} 上需要一次由高至低的跳变，以进入激活状态并准备接收指令。
- SO引脚处于高阻抗。
- 写使能锁存是复位状态。
- 标志位是复位状态。
- 在 t_{PURST} 期间复位信号有效。

2.11 数据保护

器件有以下电路以避免意外的写入：

- 必须发出WREN指令以设置写使能锁存。
- 在适当的时钟数时 \overline{CS} 必须变高以便启动一次非易失性写。
- 块保护位对存储器阵列提供写保护的存储器部分。
- \overline{WP} 引脚为低，将阻止非易失性写操作。

2.12 符号表

波形	输入	输出
	必须是稳定的	将是稳定的
	可能由低变高	将要由低变高
	可能由高变低	将要由高变低
	不必关心：允许变化	变化：状态未知
	N/A	中心线为高阻抗

三、电特性

3.1 极限参数*

工作温度	-65 至+135
储存温度	-65 至+150
任何引脚相对于V _{SS} 的电压	-1.0V至+7V
直流输出电流	5mA
引线温度（焊接，10秒）	300

注：强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效地工作。延长在极限参数条件下的工作时间会影响器件的可靠性。

3.2 推荐的工作条件

温度	最小	最大
商业用	0	+70
工业用	-40	+85

选项	电源电压 极限
-1.8	1.8V至3.6V
-2.7和-2.7A	2.7V至5.5V
空白和-4.5A	4.5V至5.5V

3.3 直流工作特性

(除非另有规定，均在推荐的工作条件下。)

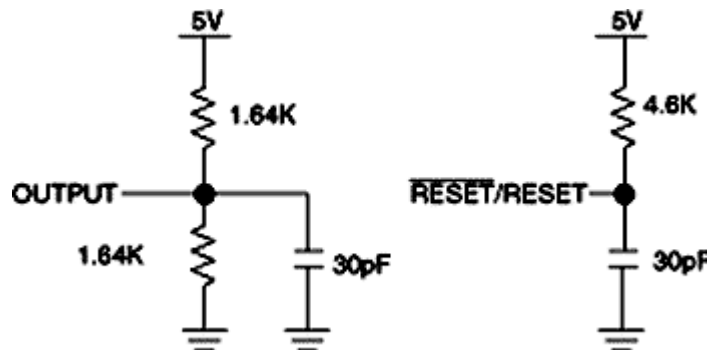
Symbol	Parameter	Limits			Units	Test Conditions/Comments
		Min.	Typ. ⁽²⁾	Max.		
I _{CC1}	V _{CC} Write Current (Active)			3	mA	SCK = 3.3MHz ⁽³⁾ ; SO, RESET, RESET= Open
I _{CC2}	V _{CC} Read Current (Active)			2	mA	SCK = 3.3MHz ⁽³⁾ ; SI=V _{SS} , RESET, RESET= Open
I _{SB1}	V _{CC} Standby Current WDT=OFF			10	μA	\overline{CS} = V _{CC} , SCK, SI = V _{SS} , V _{CC} = 5.5V
I _{SB2}	V _{CC} Standby Current WDT=ON			50	μA	\overline{CS} = V _{CC} , SCK, SI = V _{SS} , V _{CC} = 5.5V
I _{LI}	Input Leakage Current		0.1	10	μA	SCK, SI, WP = V _{SS} to V _{CC}
I _{LO}	Output Leakage Current		0.1	10	μA	SO, RESET, RESET = V _{SS} to V _{CC}
V _{IL} ⁽¹⁾	Input LOW Voltage	-0.5		V _{CC} ×0.3	V	SCK, SI, WP, \overline{CS}
V _{IH} ⁽¹⁾	Input HIGH Voltage	V _{CC} ×0.7		V _{CC} +0.5	V	SCK, SI, WP, \overline{CS}
V _{OL}	Output LOW Voltage (SO)			0.4	V	I _{OL} = 2mA @ V _{CC} = 2.7V I _{OL} = 0.5mA @ V _{CC} = 1.8V
V _{OH1}	Output HIGH Voltage (SO)	V _{CC} -0.8			V	V _{CC} > 3.3V, I _{OH} = -1.0mA
V _{OH2}	Output HIGH Voltage (SO)	V _{CC} -0.4			V	2V < V _{CC} < 3.3V, I _{OH} = -0.4mA
V _{OH3}	Output HIGH Voltage (SO)	V _{CC} -0.2			V	V _{CC} = 2V, I _{OH} = -0.25mA
V _{OLRS}	Output LOW Voltage (RESET, RESET)			0.4	V	I _{OL} = 1mA

3.4 电容量

符号	参数	最大	单位	测试条件
C _{OUT} (4)	输出电容 (SDA、RST/RST)	8	PF	V _{OUT} =OV
C _{IN} (4)	输入电容 (SCL、WP)	6	PF	V _{IN} =OV

注：(1) V_{IL}最小值和V_{IH}最大值仅供参考,并未测试。
 (2) 该参数周期性抽样测试,并非100%测试。
 (3) SCK频率测量是从V_{CC} × 0.1/V_{CC} × 0.9。

3.5 等效交流负载电路



3.6 交流测试条件

输入脉冲电平	0.1V _{CC} 至0.9V _{CC}
输入上升与下降时间	10ns
输入与输出定时电平	0.5V _{CC}

3.7 交流特性

(除非另有规定, 均在推荐的工作条件下。)

3.7.1 数据输入定时

Symbol	Parameter	1.8-3.6V		2.7V-5.5V		Units
		Min.	Max.	Min.	Max.	
t_{SCK}	Clock Frequency	0	2	0	3.3	MHz
t_{CYC}	Cycle Time	500		300		ns
t_{LEAD}	\overline{CS} Lead Time	250		150		ns
t_{LAG}	\overline{CS} Lag Time	250		150		ns
t_{WH}	Clock HIGH Time	200		130		ns
t_{WL}	Clock LOW Time	200		130		ns
t_{SU}	Data Setup Time	50		30		ns
t_H	Data Hold Time	50		30		ns
$t_{RI}^{(3)}$	Input Rise Time		2		2	μs
$t_{FI}^{(3)}$	Input Fall Time		2		2	μs
t_{CS}	\overline{CS} Deselect Time	250		100		ns
$t_{WC}^{(4)}$	Write Cycle Time		10		10	ms

3.7.2 数据输出定时

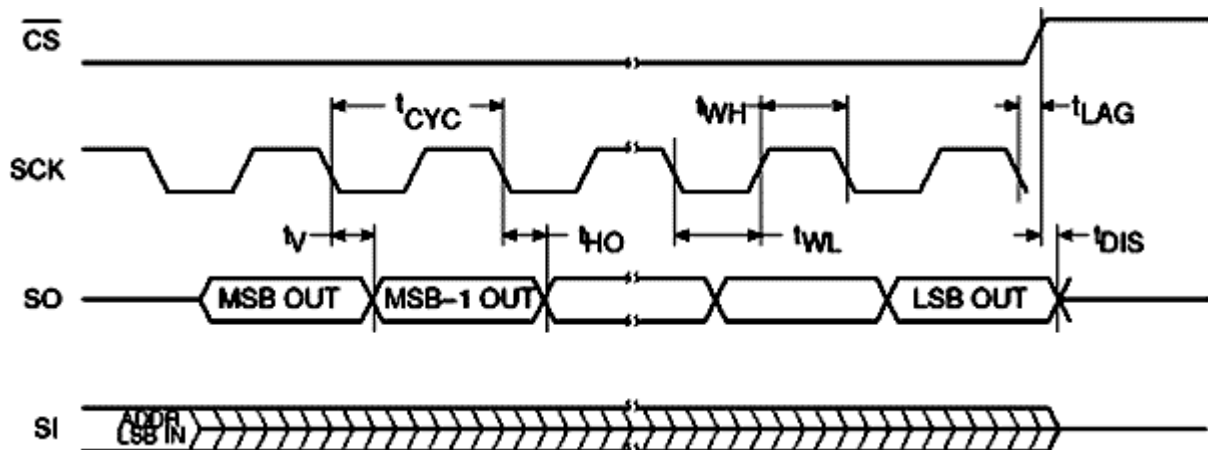
Symbol	Parameter	1.8-3.6V		2.7V-5.5V		Units
		Min.	Max.	Min.	Max.	
t_{SCK}	Clock Frequency	0	2	0	3.3	MHz
t_{DIS}	Output Disable Time		250		150	ns
t_V	Output Valid from Clock Low		200		120	ns
t_{HO}	Output Hold Time	0		0		ns
$t_{RO}^{(3)}$	Output Rise Time		100		50	ns
$t_{FO}^{(3)}$	Output Fall Time		100		50	ns

注:(3) 该参数周期性抽样测试,并非100%测试。

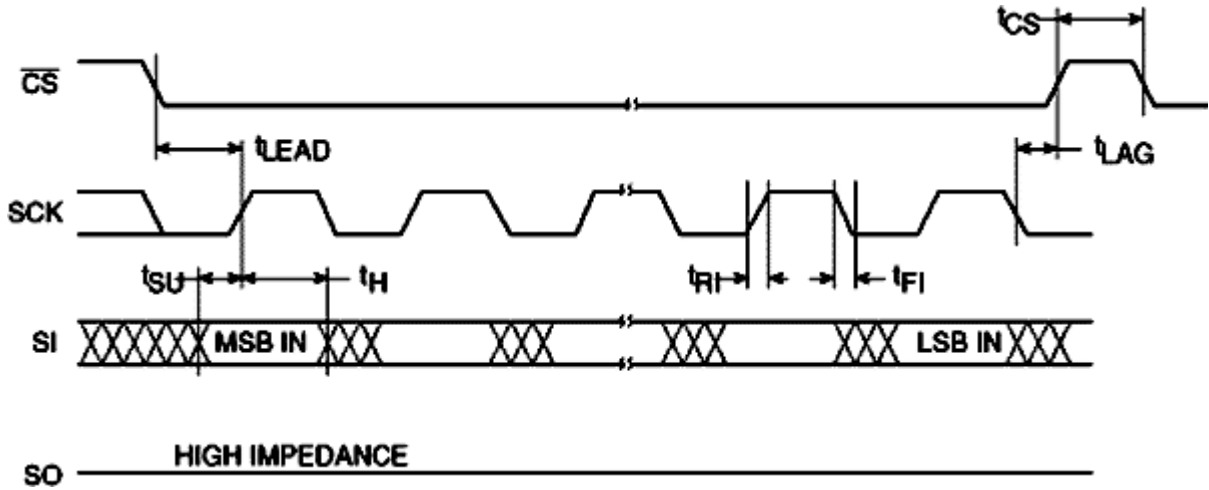
(4) t_{WC} 是从一次有效的写系列后CS的上升沿到自定时的内部非易失性写操作结束之间的时间。

3.8 定时图

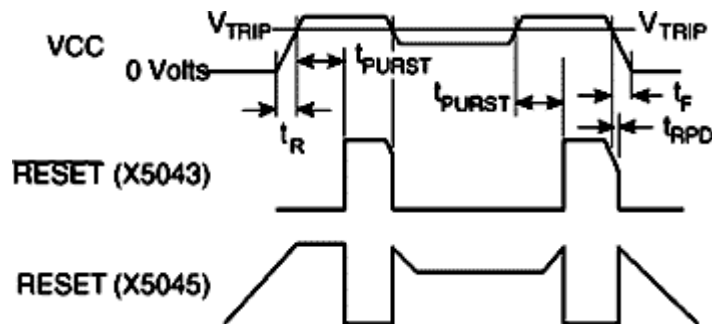
3.8.1 串行输出时序



3.8.2 串行输入时序



3.8.3 上电和掉电时序

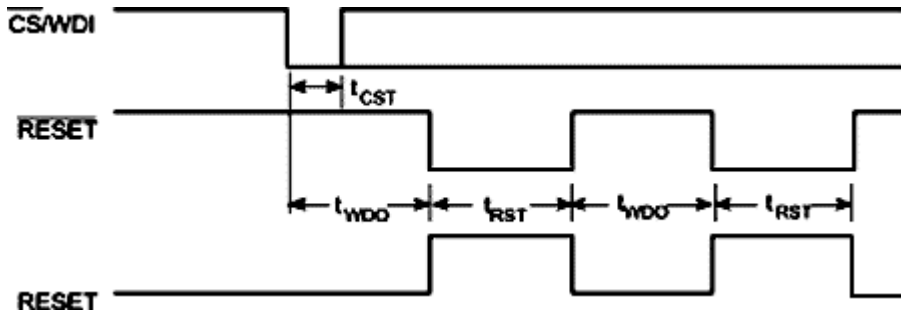


3.8.4 RESET输出时序

Symbol	Parameter	Min.	Typ.	Max.	Units
V_{TRIP}	Reset Trip Point Voltage, (-4.5A)	4.5	4.62	4.75	V
	Reset Trip Point Voltage, (Blank)	4.25	4.38	4.5	V
	Reset Trip Point Voltage, (-2.7A)	2.85	2.92	3.0	V
	Reset Trip Point Voltage, (-2.7)	2.55	2.62	2.7	V
	Reset Trip Point Voltage, (-1.8)	1.7	1.75	1.8	V
t_{PURST}	Power-up Reset Timeout	100	200	400	ms
$t_{RPD}^{(5)}$	V_{CC} Detect to Reset/Output			500	ns
$t_F^{(5)}$	V_{CC} Fall Time	10			s
$t_R^{(5)}$	V_{CC} Rise Time	0.1			ns
V_{RVALID}	Reset Valid V_{CC}	1			V

注：(5) 该参数周期性抽样测试,并非100%测试。

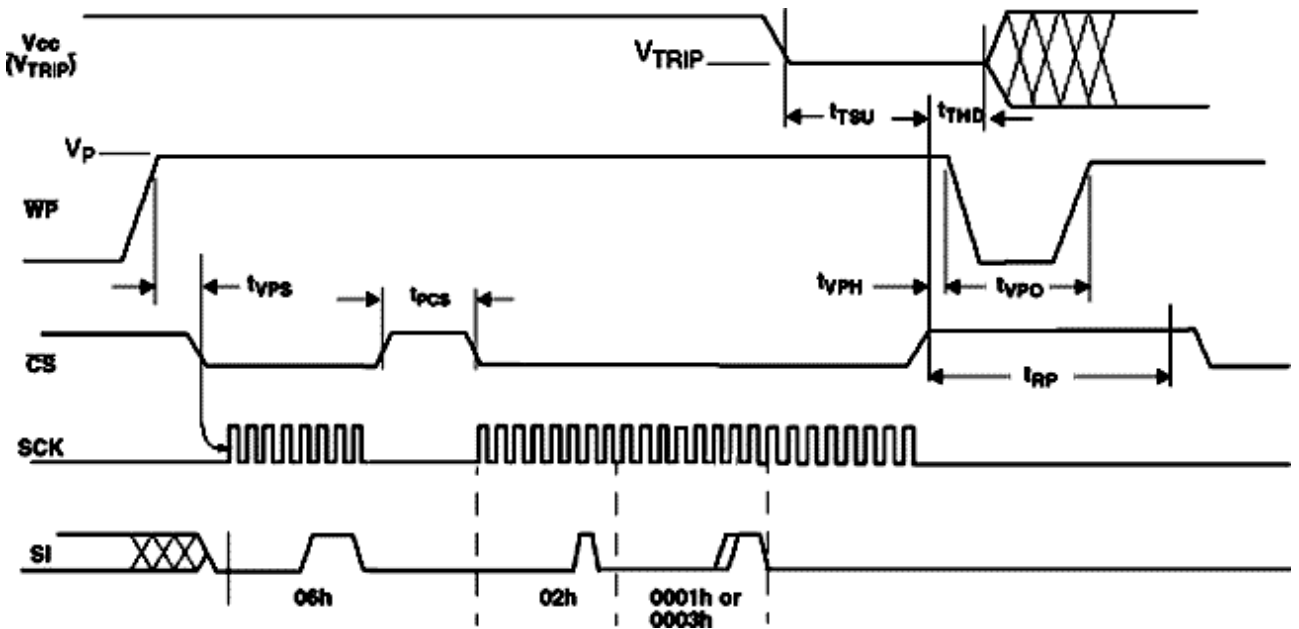
3.8.5 CS/WDI与RESET/RESET的时间关系



3.8.6 RESET/RESET输出时序

Symbol	Parameter	Min.	Typ.	Max.	Units
t_{WDO}	Watchdog Timeout Period, WD1 = 1, WDO = 0	100	200	300	ms
	WD1 = 0, WDO = 1	450	600	800	ms
	WD1 = 0, WDO = 0	1	1.4	2	sec
t_{CST}	\overline{CS} Pulse Width to Reset the Watchdog	400			ns
t_{RST}	Reset Timeout	100	200	400	ms

3.8.7 VTRIP编程定时图

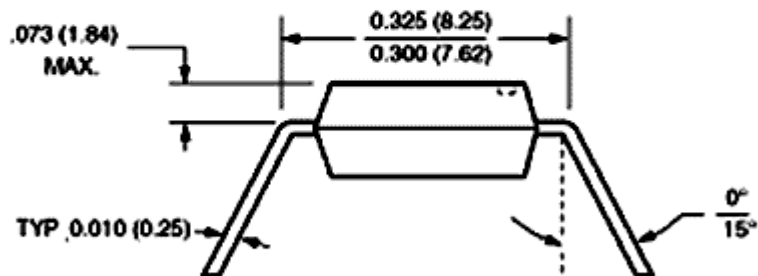
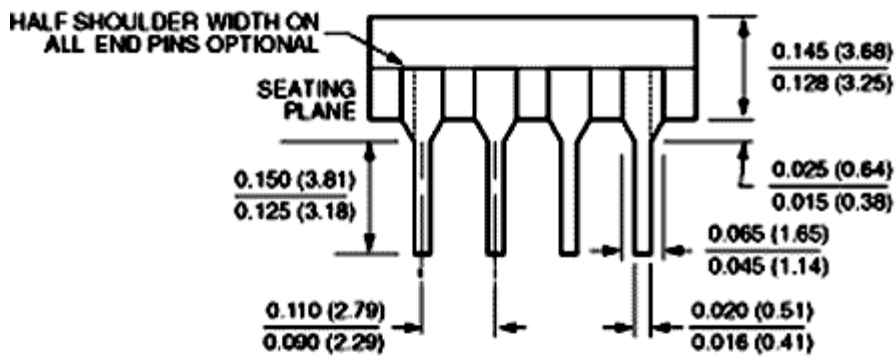
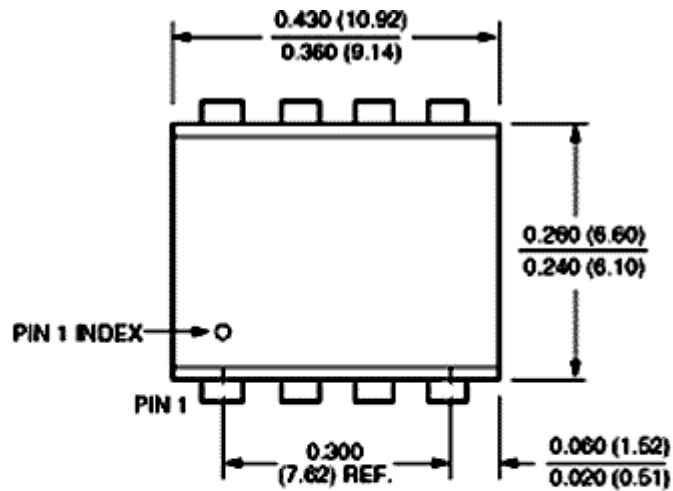


3.8.8 VTRIP编程参数

Parameter	Description	Min	Max	Units
t_{VPS}	V _{TRIP} Program Enable Voltage Setup time	1		s
t_{VPH}	V _{TRIP} Program Enable Voltage Hold time	1		s
t_{PCS}	V _{TRIP} Programming CS inactive time	1		s
t_{TSU}	V _{TRIP} Setup time	1		s
t_{THD}	V _{TRIP} Hold (stable) time	10		ms
t_{WC}	V _{TRIP} Write Cycle Time		10	ms
t_{VPO}	V _{TRIP} Program Enable Voltage Off time (Between successive adjustments)	0		us
t_{RP}	V _{TRIP} Program Recovery Period (Between successive adjustments)	10		ms
V _P	Programming Voltage	15	18	V
V _{TRAN}	V _{TRIP} Programmed Voltage Range	1.7	5.0	V
V _{ta1}	Initial V _{TRIP} Program Voltage accuracy (V _{CC} applied - V _{TRIP}) (Programmed at 25°C.)	-0.1	+0.4	V
V _{ta2}	Subsequent V _{TRIP} Program Voltage accuracy [(V _{CC} applied - V _{ta1}) - V _{TRIP} . Programmed at 25°C.]	-25	+25	mV
V _{tr}	V _{TRIP} Program Voltage repeatability (Successive program operations. Programmed at 25°C.)	-25	+25	mV
V _{tv}	V _{TRIP} Program variation after programming (0-75°C). (Programmed at 25°C.)	-25	+25	mV

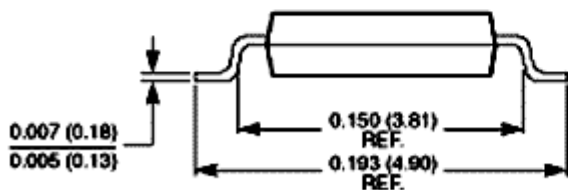
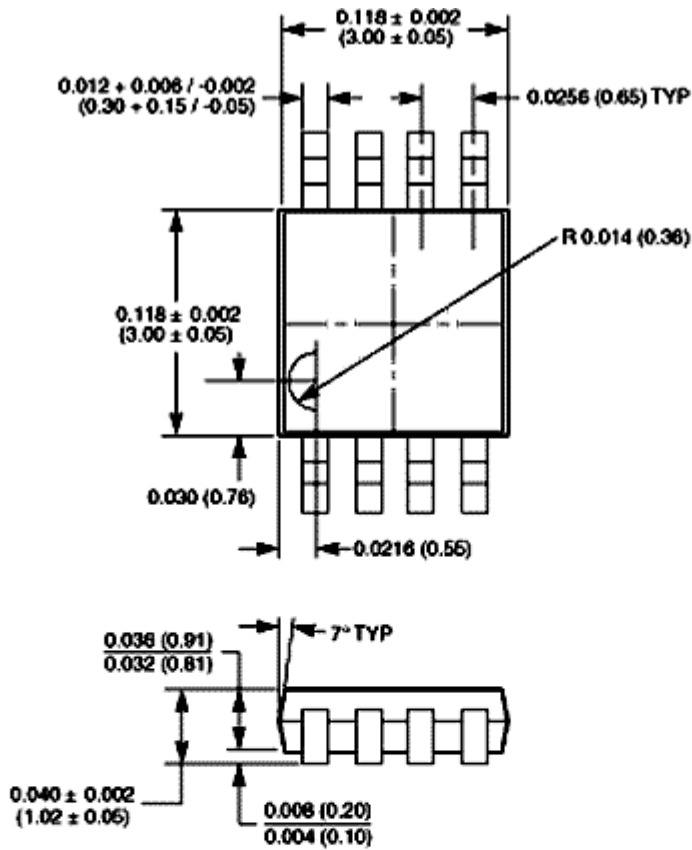
四、封装尺寸

4.1 8引脚塑料双列直插封装TYPE P

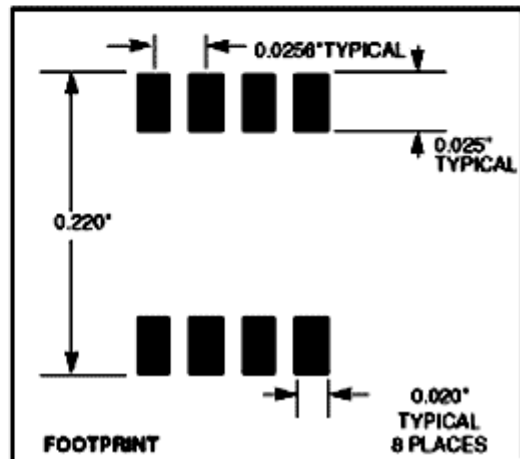


NOTE:
 1. ALL DIMENSIONS IN INCHES (IN PARENTHESES IN MILLIMETERS)
 2. PACKAGE DIMENSIONS EXCLUDE MOLDING FLASH

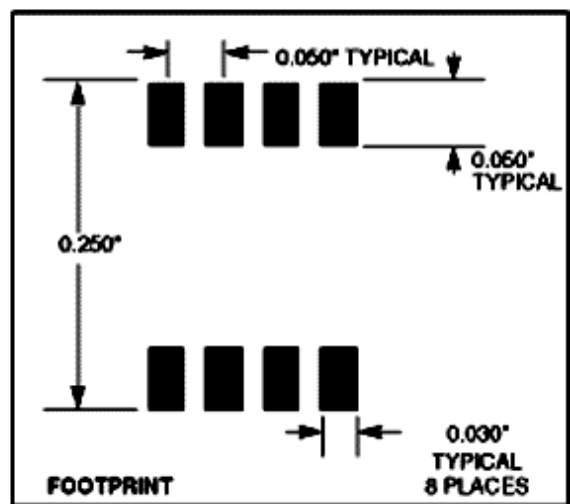
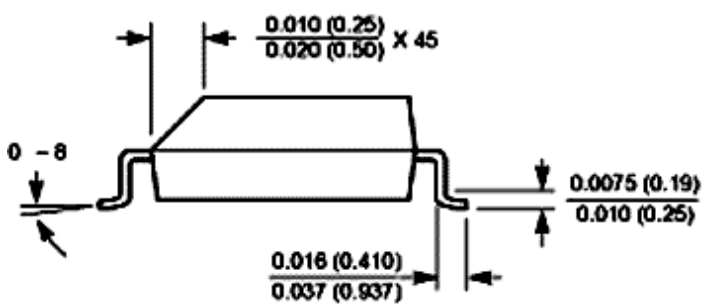
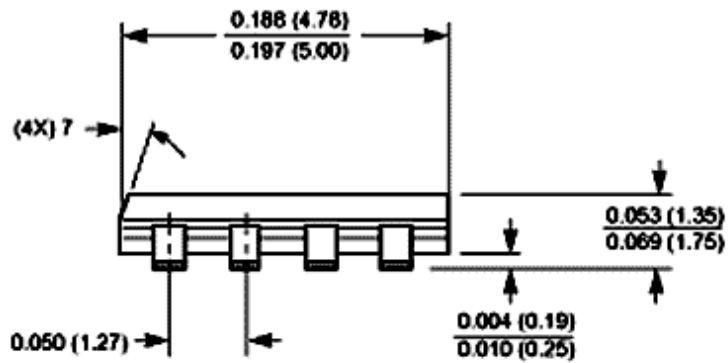
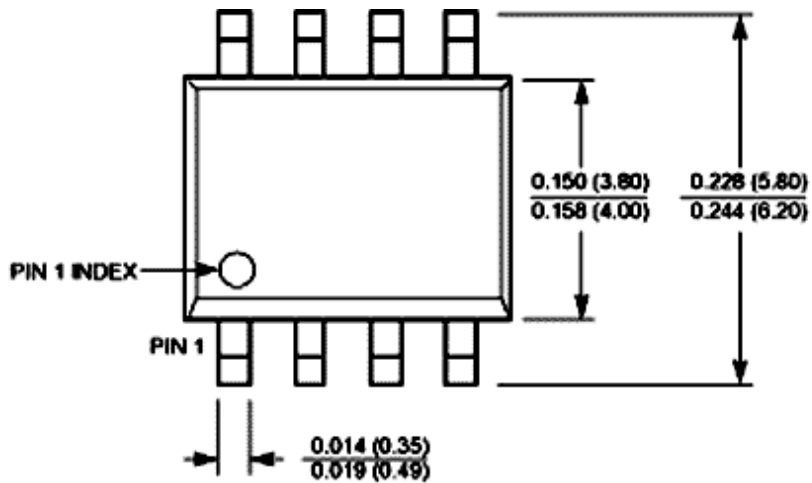
4.2 8引脚小型鹅翼封装TYPE M



NOTE:
 1. ALL DIMENSIONS IN INCHES AND (MILLIMETERS)

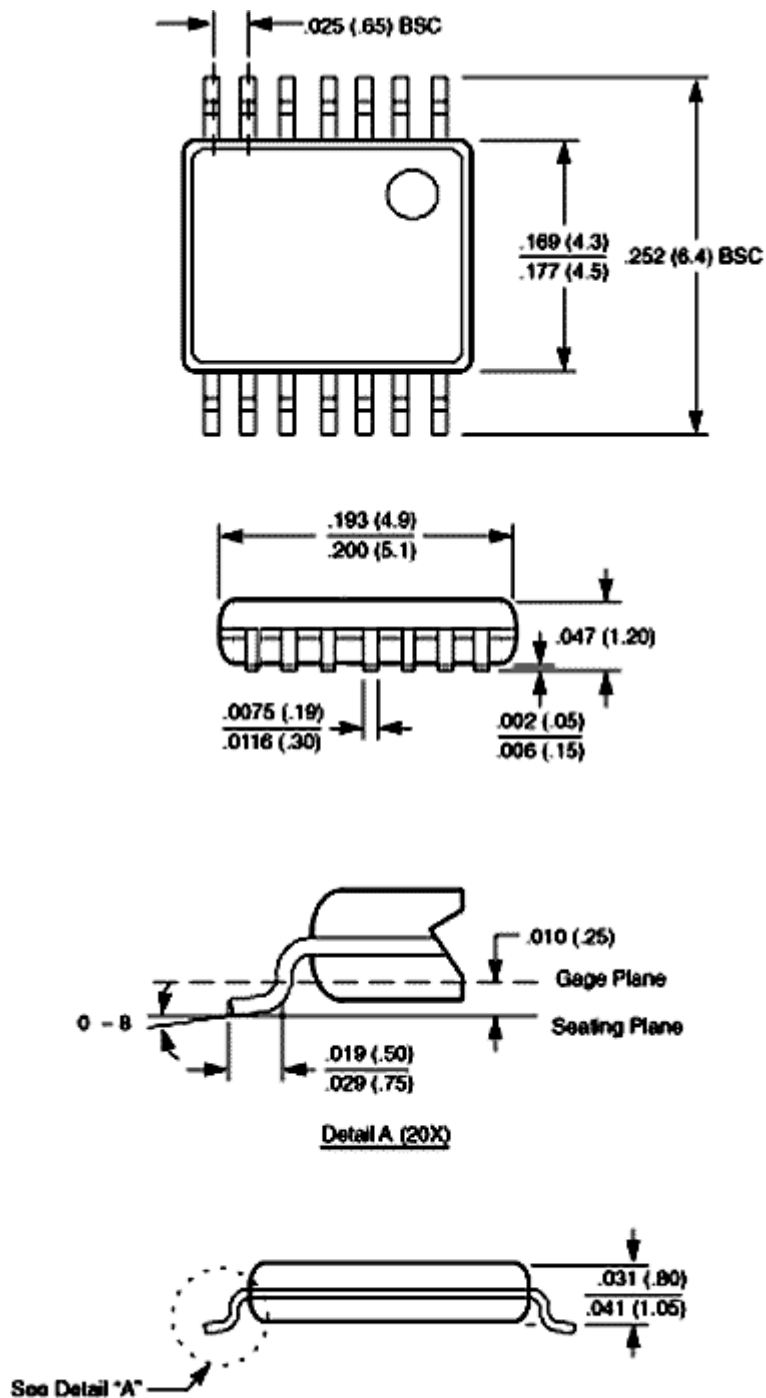


4.3 8引脚塑料小型鹅翼型封装TYPE S



NOTE: ALL DIMENSIONS IN INCHES (IN PARENTHESES IN MILLIMETERS)

4.4 14引脚塑料TSSOP封装TYPE V



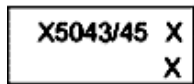
NOTE: ALL DIMENSIONS IN INCHES (IN PARENTHESES IN MILLIMETERS)

五、订货资料

Vcc Range	Vtrip Range	Package	Operating Temperature Range	PART NUMBER RESET (Active LOW)	PART NUMBER RESET (Active HIGH)
4.5-5.5V	4.5.4.75	8 pin PDIP	-40°C - 85°C	X5043PI-4.5A	X5045PI-4.5A
		8L SOIC	-40°C - 85°C	X5043S8I-4.5A	X5045S8I-4.5A
		8L MSOP	-40°C - 85°C	X5043M8I-4.5A	X5045M8I-4.5A
		14L TSSOP	-40°C - 85°C	X5043V14I-4.5A	X5045V14I-4.5A
	4.25.4.5	8 pin PDIP	-40°C - 85°C	X5043PI	X5045PI
		8L SOIC	0°C - 70°C	X5043S8	X5045S8
			-40°C - 85°C	X5043S8I	X5045S8I
		8L MSOP	-40°C - 85°C	X5043M8I	X5045M8I
		14L TSSOP	-40°C - 85°C	X5043V14I	X5045V14I
		2.7-5.5V	2.85-3.0	8L PDIP	-40°C - 85°C
8L SOIC	-40°C - 85°C			X5043S8I-2.7A	X5045S8I-2.7A
8L MSOP	-40°C - 85°C			X5043M8I-2.7A	X5045M8I-2.7A
14L TSSOP	-40°C - 85°C			X5043V14I-2.7A	X5045V14I-2.7A
2.55-2.7	8 pin PDIP		-40°C - 85°C	X5043PI-2.7	X5045PI-2.7
	8L SOIC		0°C - 70°C	X5043S8-2.7	X5045S8-2.7
			-40°C - 85°C	X5043S8I-2.7	X5045S8I-2.7
	8L MSOP		-40°C - 85°C	X5043M8I-2.7	X5045M8I-2.7
	14L TSSOP		-40°C - 85°C	X5043V14I-2.7	X5045V14I-2.7
	1.8-3.6V		1.7-1.8V	8L PDIP	-40°C - 85°C
8L SOIC		-40°C - 85°C		X5043S8I-1.8	X5045S8I-1.8
8L MSOP		-40°C - 85°C		X5043M8I-1.8	X5045M8I-1.8
14L TSSOP		-40°C - 85°C		X5043V14I-1.8	X5045V14I-1.8

六、器件标号信息

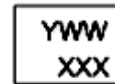
PDIP/SOIC



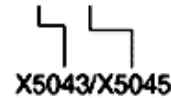
Blank = 8-Lead SOIC
P = 8 Pin Plastic DIP

Blank = No suffix, 0°C to +70°C
I = No Suffix; -40°C to +85°C
A = -4.5A; 0°C to +70°C,
IA = -4.5A; -40°C to +85°C
F = -2.7; 0°C to +70°C
G = -2.7; -40°C to +85°C
FA = -2.7A; 0°C to +70°C
GA = -2.7A; -40°C to +85°C
AG = -1.8; 0°C to +70°C
AH = -1.8; -40°C to +85°C

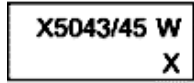
MSOP



AEP/AEY = No Suffix; -40°C to +85°C
AEN/AEW = -4.5A; -40°C to +85°C
AET/AFC = -2.7; -40°C to +85°C
AER/AFA = -2.7A; -40°C to +85°C
AEU/AFD = -1.8; -40°C to +85°C



TSSOP



V = 14 Lead TSSOP

Blank = 5V ±10%, 0°C to +70°C, V_{TRIP}=4.25-4.5
AL=5V ±10%, 0°C to +70°C, V_{TRIP} = 4.5-4.75
I = 5V ±10%, -40°C to +85°C, V_{TRIP}=4.25-4.5
AM = 5V ±10%, -40°C to +85°C, V_{TRIP}=4.5-4.75
F = 2.7V to 5.5V, 0°C to +70°C, V_{TRIP}=2.55-2.7
AN = 2.7V to 5.5V, 0°C to +70°C, V_{TRIP}=2.85-3.0
G = 2.7V to 5.5V, -40°C to +85°C, V_{TRIP}=2.55-2.7
AP = 2.7V to 5.5V, -40°C to +85°C, V_{TRIP}=2.85-3.0
AG = 1.8V to 3.6V, 0°C to +70°C, V_{TRIP}=1.7-1.8
AH = 1.8V to 3.6V, -40°C to +85°C, V_{TRIP}=1.7-1.8