

# 10.7Gbps自适应接收均衡器

## 综述

MAX3805 是为9.95Gbps到10.7Gbps的PRBS数据在6-mil宽的FR-4差分传输线上达到30英寸(0.75m)的传输距离或在RG-188A/U型同轴电缆上达到24英尺(8m)的传输距离而设计的。MAX3805自适应均衡器降低了码间干扰,在信号均衡后达到20ps的残余抖动。内部反馈网络控制均衡器自动匹配频率相关的趋肤效应和介电损失。MAX3805提供与LVCMOS电平兼容的输出使能和信号检测功能。

对于内部逻辑和I/O电路,MAX3805具有单独的电源端。这允许电流模式逻辑(CML)输入和CML输出连接至隔离电源供电的、采用直流耦合接口的1.8V、2.5V或3.3V IC。MAX3805提供极小的3mm x 3mm封装,功耗仅为135mW。

## 应用

OC-192,10GbE交换机和路由器

OC-192,10GbE串行模块

高速信号分配

## 特点

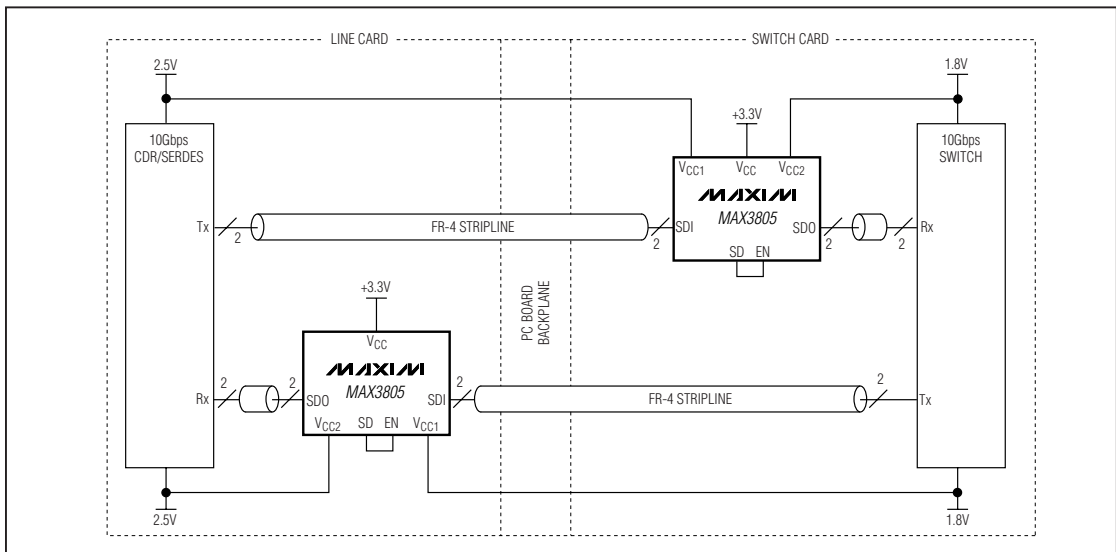
- ◆ 3mm x 3mm封装
- ◆ 线宽6-mil的FR-4上传输30英寸(0.75m)
- ◆ 同轴电缆上传输24英尺(8m)
- ◆ 自动接收均衡可减少由路径衰减引起的码间干扰
- ◆ 高达10.7Gbps的NRZ数据工作范围
- ◆ 信号检测输出
- ◆ 输出使能控制
- ◆ 135mW功耗
- ◆ 直流耦合输入和输出终端匹配低至1.65V
- ◆ 差分或单端工作
- ◆ +3.3V内核电压

## 订购信息

PART	TEMP RANGE	PIN-PACKAGE	PACKAGE CODE
MAX3805ETE	-40°C to +85°C	16 Thin QFN	T1633F-3

引脚排列见产品资料末尾

## 典型工作电路



# 10.7Gbps 自适应接收均衡器

## 极限参数

Supply Voltage ( $V_{CC}$ )	-0.5V to +4.0V	Continuous Power Dissipation ( $T_A = +85^\circ\text{C}$ )
CML Supply Voltage	( $V_{CC1}, V_{CC2}$ )	16-Lead QFN-EP (derate 17.5mW/ $^\circ\text{C}$ )
Current at SDO $\pm$	-0.5V to ( $V_{CC} + 0.5\text{V}$ )	above +85 $^\circ\text{C}$ )
SDI $\pm$ , EN, SD, HFPD, LFPD	-0.5V to ( $V_{CC} + 0.5\text{V}$ )	1398mW
Current at HFPD, LFPD	400 $\mu\text{A}$	Operating Ambient Temperature Range
		-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
		Storage Ambient Temperature Range
		-55 $^\circ\text{C}$ to +150 $^\circ\text{C}$
		Lead Temperature (soldering, 10s)
		+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## OPERATING CONDITIONS

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	$V_{CC}$		3.0	3.3	3.6	V
Input Termination Voltage	$V_{CC1}$		1.65		$V_{CC}$	V
Output Termination Voltage	$V_{CC2}$		1.65		$V_{CC}$	V
Operating Ambient Temperature			-40	+25	+85	$^\circ\text{C}$

## ELECTRICAL CHARACTERISTICS

(Pin 13 (HFPD) and pin 14 (LFPD) are not connected. Typical values are at  $V_{CC} = +3.3\text{V}$ ,  $V_{CC1} = V_{CC2} = 1.8\text{V}$ ,  $T_A = +25^\circ\text{C}$ , unless otherwise noted.) (Values at -40 $^\circ\text{C}$  are guaranteed by design and characterization.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	$I_{CC}$	$V_{CC} = V_{CC1} = V_{CC2}$		41	60	mA
CML Input Differential Voltage	$V_{IN}$	AC-coupled or DC-coupled at transmission line input (Notes 1, 6)	400		1200	mV <sub>P-P</sub>
CML Input Common-Mode Voltage			1.3		$V_{CC1}$	V
CML Input Resistance		Differential	85	100	115	$\Omega$
CML Input Return Loss		100MHz to 10GHz		10		dB
CML Output Differential Voltage	$V_{OUT}$	$V_{CC2} = 1.65\text{V}$ to 3.6V	400	500	600	mV <sub>P-P</sub>
CML Output Resistance		Differential	85	100	115	$\Omega$
CML Output Transition Time	$t_r/t_f$	20% to 80% (Notes 2, 6)			35	ps
CML Output Return Loss		100MHz to 5GHz		10		dB
Equalizer Time Constant				10		$\mu\text{s}$
Output Residual Jitter		(Notes 3-6)		21	30	pSP-P
Signal-Detect Assert		PRBS2 <sup>31</sup> - 1 at 10.7Gbps (Note 1)		200		mV <sub>P-P</sub>
Signal-Detect Deassert		PRBS2 <sup>31</sup> - 1 at 10.7Gbps (Note 1)		220		mV <sub>P-P</sub>
LVC MOS Input-High Leakage Current	$I_H$		+10		+60	$\mu\text{A}$

# 10.7Gbps 自适应接收均衡器

MAX3805

## ELECTRICAL CHARACTERISTICS (continued)

(Pin 13 (HFPD) and pin 14 (LFPD) are not connected. Typical values are at  $V_{CC} = +3.3V$ ,  $V_{CC1} = V_{CC2} = 1.8V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.) (Values at  $-40^\circ C$  are guaranteed by design and characterization.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LVC MOS Input-Low Leakage Current	$I_L$		-30		+30	$\mu A$
LVC MOS Input High	$V_{IH}$		1.5			V
LVC MOS Input Low	$V_{IL}$				0.5	V
LVC MOS Output High	$V_{OH}$	$I_{OH} = 12.5\mu A$	2.1			V
LVC MOS Output Low	$V_{OL}$	$I_{OL} = 0.5mA$			0.2	V

**Note 1:** Differential input sensitivity is defined at the input to a transmission line with path length up to 30in.

**Note 2:** Measured using 10 ones and 10 zeros at 10.7Gbps.

**Note 3:** Residual jitter is the difference in total jitter between the signal at the input to the transmission line and the equalizer output.  
Total residual jitter is  $DJ_{P-P} + 14.1 \times RJ_{RMS}$ .

**Note 4:** Measured at 10.7Gbps using a pattern of 100 ones, PRBS  $2^{10} - 1$ , 100 zeros, PRBS  $2^{10} - 1$ .

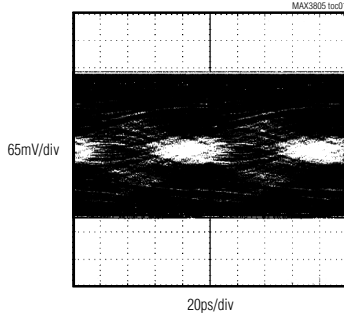
**Note 5:**  $V_{IN} = 400mV_{P-P}$  to  $1200mV_{P-P}$ , input path is 0 to 30in, 6-mil microstrip in FR-4,  $\epsilon_r = 4.5$ , and  $\tan \delta = 0.02$ .

**Note 6:** Guaranteed by design and characterization.

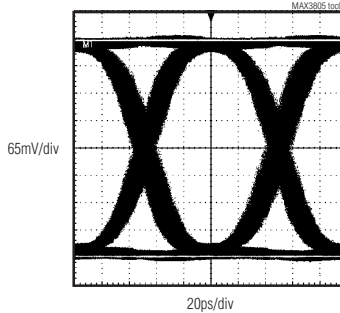
### 典型工作特性

( $V_{CC} = 3.3V$ ,  $V_{CC1} = 1.8V$ ,  $V_{CC2} = 1.8V$ , and  $T_A = +25^\circ C$ , unless otherwise noted.)

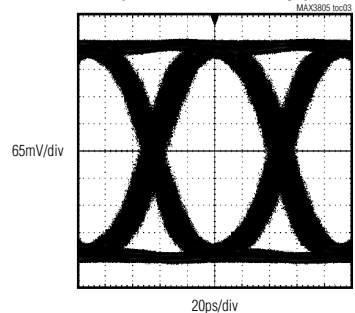
**EQUALIZER INPUT EYE AFTER 30in OF FR-4  
( $2^{10} - 1$ PRBS WITH 100 CIDs AT 9.953Gbps)**



**EQUALIZER OUTPUT EYE AFTER 30in OF FR-4  
( $2^{10} - 1$ PRBS WITH 100 CIDs AT 9.953Gbps)**



**EQUALIZER OUTPUT EYE AFTER 30in OF FR-4  
( $2^{31} - 1$ PRBS AT 10.7Gbps)**

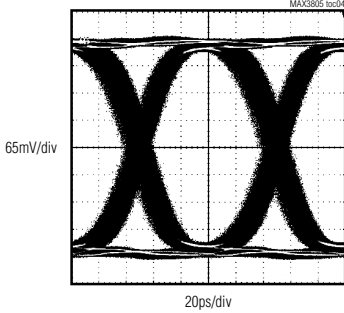


# 10.7Gbps 自适应接收均衡器

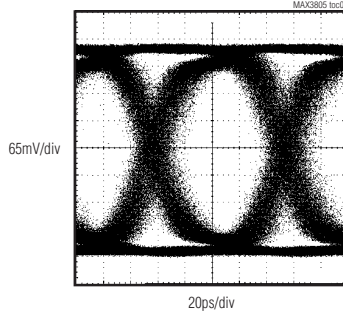
典型工作特性(续)

( $V_{CC} = 3.3V$ ,  $V_{CC1} = 1.8V$ ,  $V_{CC2} = 1.8V$ , and  $T_A = +25^\circ C$ , unless otherwise noted.)

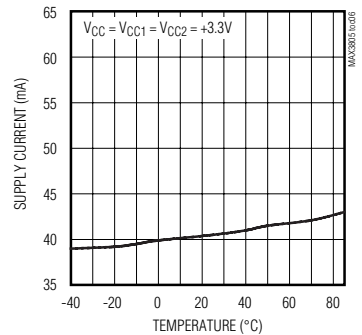
**EQUALIZER OUTPUT EYE AFTER 30in OF FR-4**  
(CJTPAT 10.0Gbps LFPD/(HFPD + LFPD) = 0.6)



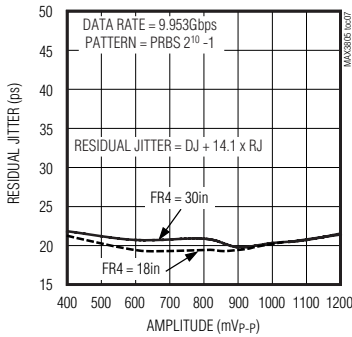
**EQUALIZER OUTPUT EYE AFTER 24ft OF RG-188/U COAXIAL CABLE, SINGLE ENDED (2<sup>23</sup> - 1PRBS AT 10.7Gbps)**



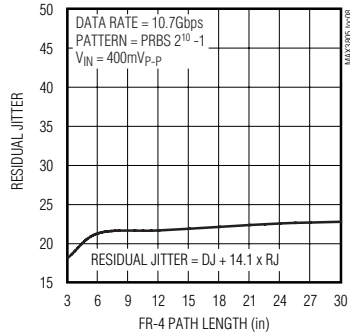
**SUPPLY CURRENT vs. TEMPERATURE**



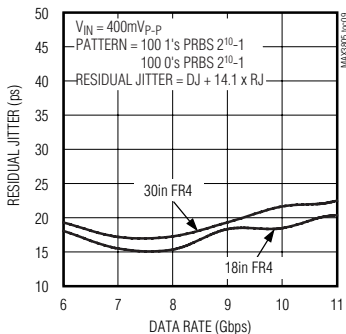
**RESIDUAL JITTER vs. AMPLITUDE**



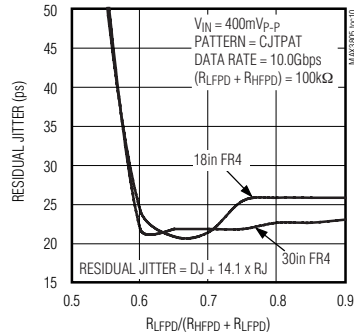
**RESIDUAL JITTER vs. FR-4 PATH LENGTH**



**RESIDUAL JITTER vs. DATA RATE**



**RESIDUAL JITTER vs. RLFPD/(RHFPD + RLFPD)**



# 10.7Gbps自适应接收均衡器

引脚说明

MAX3805

引脚	名称	功能
1	VCC1	电源电压, CML输入(1.8V到VCC)。
2	SDI+	差分串行数据输入正端, CML电平。
3	SDI-	差分串行数据输入负端, CML电平。
4	VCC1	电源电压, CML输入(1.8V到VCC)。
5	GND	电源地。
6	SD	信号检测输出, LVCMOS电平。低电平表示 < 200mV <sub>p-p</sub> , 高电平表示 > 220mV <sub>p-p</sub> 。
7	EN	使能输入, LVCMOS。低电平禁止输出, 高电平使能输出, 典型连接至SD。
8	GND	电源地。
9, 12	VCC2	电源电压, CML输出(1.8V到VCC)。
10	SDO-	差分串行数据输出负端, CML电平。
11	SDO+	差分串行数据输出正端, CML电平。
13	HFPD	高频功率检测器, 对于9.953Gbps到10.7Gbps PRBS NRZ数据, 无须连接。
14	LFPD	低频功率检测器, 对于9.953Gbps到10.7Gbps PRBS NRZ数据, 无须连接。
15	VCC	电源电压, 均衡器内核电压3.3V。
16	GND	电源地。
EP	Exposed Pad	地, 裸露焊盘必须焊接到电路板地线层, 以达到正常的散热和电气性能。

## 详细说明和 应用信息

MAX3805 自适应均衡器设计工作于9.95Gbps到10.7Gbps之间的PRBS不归零(NRZ)数据, 应用于传输线的接收末端, 如典型的6-mil宽差分FR-4 PCB板传输线。它自适应地校正频率相关的路径损耗所引起的码间干扰。它也可用于包含连接器的同轴电缆线路或其它传输线, 只要总的路径损耗在5GHz时相对平滑且不超过20dB。

MAX3805的信号路径包括一个CML输入级、由两个放大器馈入的一对反馈控制可变衰减器和一个具有CML输出级的限幅放大器。一个使能输入EN用来控制输出级。一个信号检测输出SD指示何时传输线的输入信号大于220mV<sub>p-p</sub>或小于200mV<sub>p-p</sub>(典型值)。见功能框图。

## CML输入和输出缓冲器

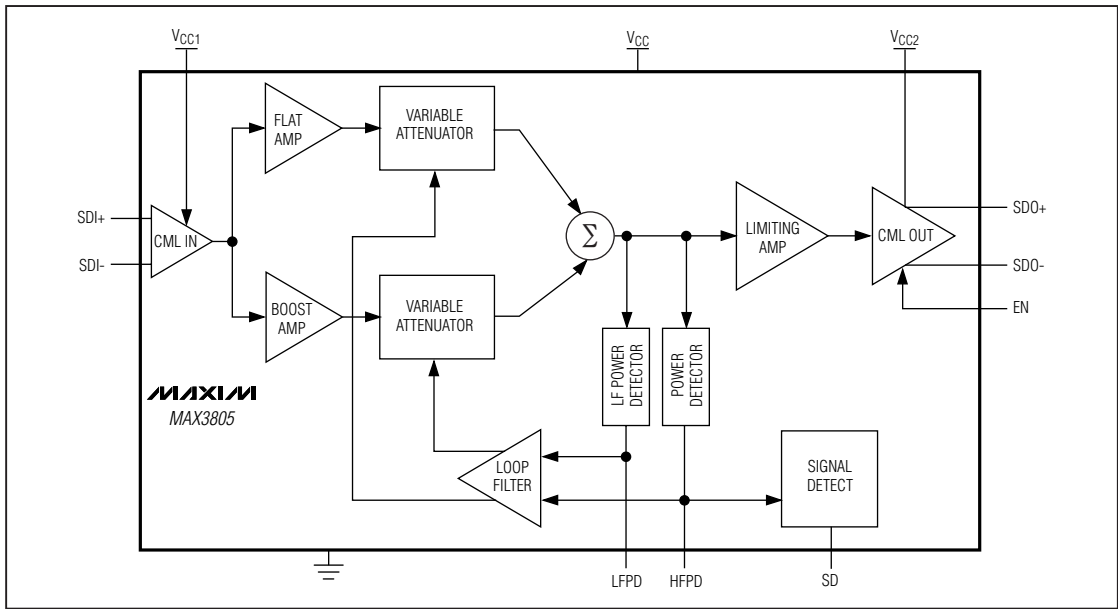
MAX3805 CML输入和输出缓冲器内部分别采用50Ω终端电阻匹配至VCC1和VCC2。输入和输出电路具有单独的电源连接端, 以限制耦合噪声, 提供直流耦合至+1.8V、+2.5V或+3.3V CML电平。如果需要, CML输入和输出也可以采用交流耦合。输出结构见图1。

输入级偏移抵消电路的低频段截止频率标称值为21kHz。

对于单端工作(典型为同轴电缆链路), 输入必须采用交流耦合; 将未用输入端通过串联的交流耦合电容和50Ω电阻连接至VCC1, 图2所示。注意, MAX3805规定用于差分工作方式, 在单端工作方式下, 其性能可能降低。

## 10.7Gbps 自适应接收均衡器

功能框图



## 均衡输入级

MAX3805 的低噪声输入级包括两个放大器，一个具有通频响应，另一个为高通响应特性，用来补偿 6-mil FR-4 PC 板传输线的损耗特性。一个电流激励网络，由一对可变衰减器流入同一个求和节点实现，提供了连续调整均衡量的途径。均衡量由两个设置可变衰减器的功率检测器的反馈控制，以匹配特殊传输路径的损耗。

## 双功率检测器反馈回路

MAX3805 采用一对频率相关的功率检测器来采样求和节点的输出，使均衡器自动适应特定的路径损耗。第一个功率检测器具有 500MHz 的低通带宽；第二个具有全通响应。

NRZ PRBS 数据具有  $\sin^2(f)/f^2$  的频谱特性。当数据通过衰减的 FR-4 传输线时，高频成分被衰减，而低频成份基本未衰减。通过两个功率检测器，可以测量到路径输出端

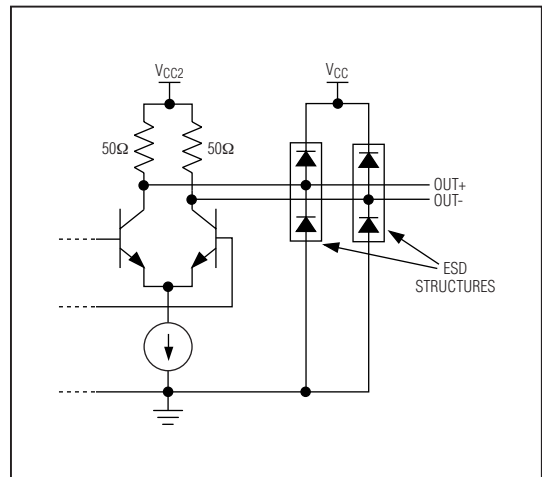


图1. CML 输出结构

# 10.7Gbps 自适应接收均衡器

MAX3805

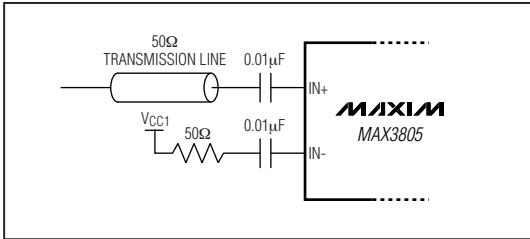


图2. 单端工作

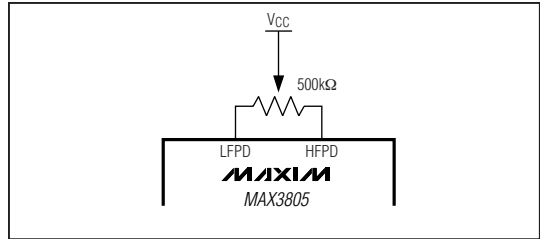


图3. 在HFPD和LFPD连接一只电位器

信号频谱特性的变化，从而提供了一种确定路径损耗的方法。

双功率检测器反馈回路测量两个功率检测器的输出比率，并调整衰减量，以恢复  $\sin^2(f)/f^2$  特性。此反馈回路的时间常数标称值为  $10\mu s$ 。

### 工作于不同的数据传输速率和编码方式

尽管 MAX3805 均衡器反馈回路优化用于 9.95Gbps 到 10.7Gbps 之间的 NRZ PRBS 数据；然而，通过调整反馈回路，它也可用于低传输数据速率或不同编码方式。两个功率检测器的相对增益通过将中心抽头接至  $V_{CC}$ 、两端分别接 HFPD 和 LFPD 引脚的  $500k\Omega$  微调电位器来调整，如图 3 所示。调节微调电位器，以达到最佳的眼图开度。

增大 HFPD 和 LFPD 引脚之间的电位器可改变信号检测器的判别水平，能够导致信号检测输出无效。对于正常工作于 9.95Gbps 到 10.7Gbps 之间的 NRZ PRBS 数据，这些信号应该开路，13 引脚 (HFPD) 和 14 引脚 (LFPD) 上无须任何连接。注意，13 或 14 引脚上过大的电容可能影响反馈回路的工作。确保 PC 板上从这些引脚至微调电位器的引线尽可能地短。

### 使能功能

EN 输入引脚与 LVCMOS 电平兼容，用于使能 MAX3805 的输出级。将 EN 接至  $V_{CC}$  或 LVCMOS 高电平使能器件的输出级，接至 GND 或 LVCMOS 低电平禁止器件输出级。

### 信号检测

高频频率检测器的输出用来产生一个与 LVCMOS 兼容的信号检测 (SD) 输出。当传输线的输入信号低于  $200mV_{P-P}$  时，SD 输出为低，而传输线的输入信号升至高于  $220mV_{P-P}$  时，SD 输出为高。SD 输出可直接连到 EN 输入端，当 MAX3805 输入端无信号时，可禁止其输出。SD 输出能够扇出一路 LVCMOS。

### 封装和布线考虑

MAX3805 为  $3mm \times 3mm$  的塑封 16 引脚 QFN 封装，具有裸露焊盘，以利于信号完整性。裸露焊盘提供了 IC 散热和电气连接，必须焊到高频接地层。对于 10Gbps SDI 和 SDO PC 板传输线，要求采用较好的布线技巧，配置引线 with IC 封装尽量接近，以尽可能减小阻抗不连续性。每个电源接点都应提供电源去耦电容，且尽可能靠近 IC 封装安装。

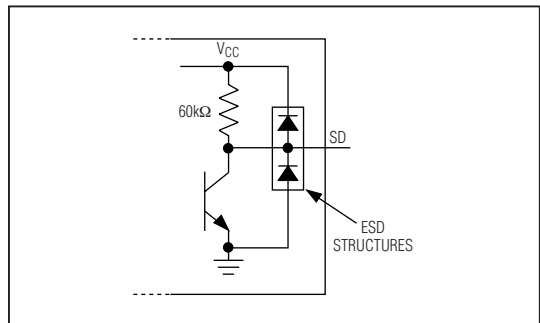


图4. 信号检测输出电路

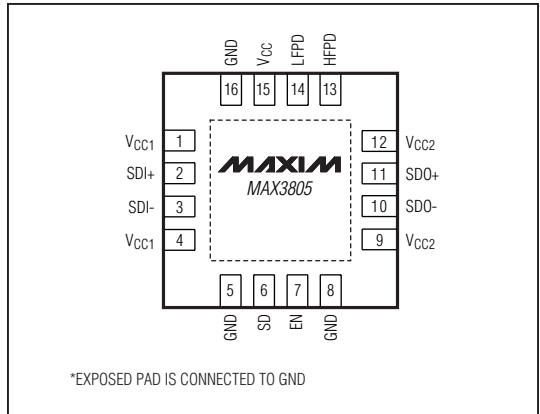
# 10.7Gbps 自适应接收均衡器

## 芯片信息

TRANSISTOR COUNT: 1647

PROCESS: SiGe Bipolar

## 引脚配置

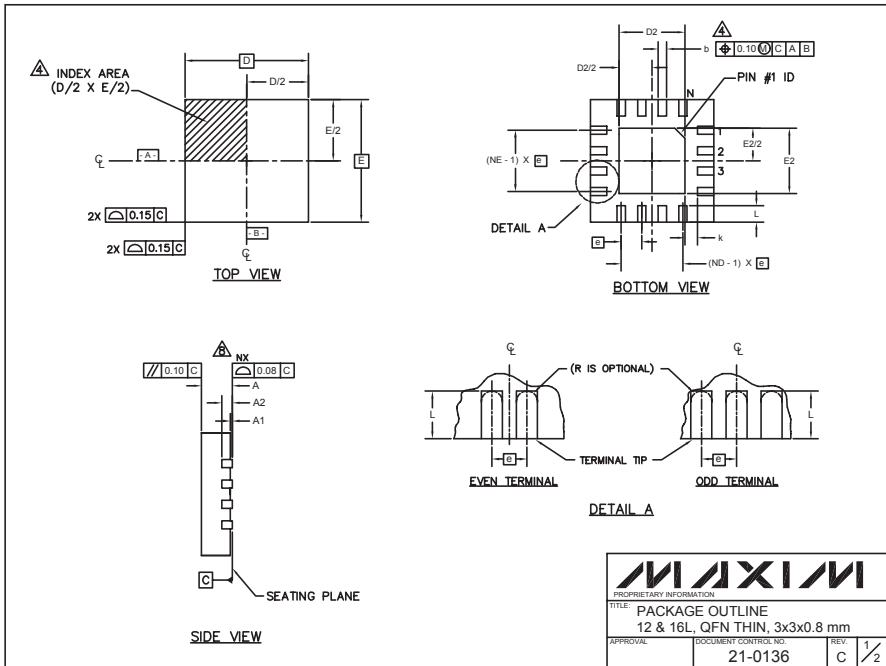




# 10.7Gbps 自适应接收均衡器

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 [www.maxim-ic.com/packages](http://www.maxim-ic.com/packages).)



MAX3805

## 10.7Gbps 自适应接收均衡器

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 [www.maxim-ic.com/packages](http://www.maxim-ic.com/packages).)

PKG	12L 3x3			16L 3x3			
	REF.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	
b	0.20	0.25	0.30	0.20	0.25	0.30	
D	2.90	3.00	3.10	2.90	3.00	3.10	
E	2.90	3.00	3.10	2.90	3.00	3.10	
e	0.50 BSC.			0.50 BSC.			
L	0.45	0.55	0.65	0.30	0.40	0.50	
N	12			16			
ND	3			4			
NE	3			4			
A1	0	0.02	0.05	0	0.02	0.05	
A2	0.20 REF			0.20 REF			
k	0.25	-	-	0.25	-	-	

PKG CODES	D2			E2			PIN ID	JEDEC
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.		
T1233-1	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-1
T1633-1	0.95	1.10	1.25	0.95	1.10	1.25	0.35 x 45°	WEED-2
T1633F-3	0.65	0.80	0.95	0.65	0.80	0.95	0.225 x 45°	-

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS, ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.

△ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.

△ DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.20 mm AND 0.25 mm FROM TERMINAL TIP.

△ ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.

- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220 REVISION C.

<b>MAXIM</b> PROPRIETARY INFORMATION		
TITLE: PACKAGE OUTLINE 12 & 16L, QFN THIN, 3x3x0.8 mm		
APPROVAL:	DOCUMENT CONTROL NO:	REV: 2/2
	21-0136	C

## MAXIM北京办事处

北京 8328 信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6201 0598

传真: 010-6201 0298

Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

10 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**