

+3.3V、2.7Gbps 双路 2 x 2 矩阵开关

概述

MAX3840 是一款双路 2 x 2 异步矩阵开关，适用于 SDH/SONET DWDM 及其它需要串行数据流环回和保护通道开关的高速数据切换系统。MAX3840 非常适合带有前向误差修正的 OC-48 系统。宽频带、全差分信号通路使累积抖动、串扰及信号偏斜最小。每路 2 x 2 矩阵开关能够扇出和/或复用高达 2.7Gbps 的数据和 2.7GHz 时钟信号。所有输入和输出与电流模式逻辑 (CML) 兼容，易于与交流耦合 LVPECL 信号连接。不使用时，每个 CML 输出级可通过使能控制引脚关断，以节省功率。所有输出处于使能状态时，典型功耗为 460mW。

MAX3840 与 MAX3876 2.5Gbps 时钟和数据恢复 (CDR) 电路兼容。

MAX3840 采用 32 引脚、裸露焊盘 QFN 封装 (5mm x 5mm)，工作于 +3.3V 电源，工作温度范围为 -40°C +85°C。

应用

SDH/SONET 与 DWDM 传输系统

上/下路复用器

ATM 交换内核

WDM 交叉连接

高速背板

特性

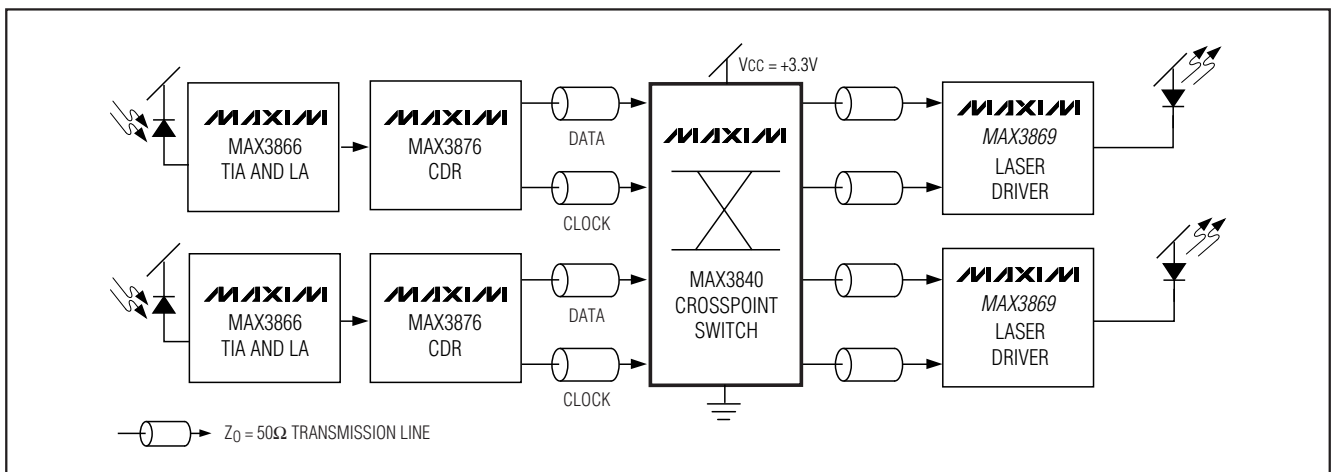
- ◆ +3.3V 单电源供电
- ◆ 460mW 功耗
- ◆ 2psRMS 随机抖动
- ◆ 7psP-P 确定性抖动
- ◆ 未选用的输出通道可以关断
- ◆ CML 输入/输出
- ◆ 6ps 通道间偏斜
- ◆ 100ps 输出边沿速率
- ◆ 5mm x 5mm 32 引脚 QFN 封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE	PACKAGE CODE
MAX3840EGJ	-40°C TO +85°C	32 QFN	G3255-1

引脚配置见数据手册的末尾。

典型应用电路



+3.3V、2.7Gbps 双路2 x 2矩阵开关

ABSOLUTE MAXIMUM RATINGS

Supply Voltage, V_{CC} -0.5V to +5.0V
 Input Voltage (CML)($V_{CC} - 1.0$) to ($V_{CC} + 0.5$)
 TTL Control Input Voltage.....-0.5V to ($V_{CC} + 0.5$)
 Output Currents (CML)22mA
 Continuous Power Dissipation at $T_A = +85^\circ\text{C}$
 32-Pin QFN (derate 29.4mW/ $^\circ\text{C}$).....1.9W

Operating Temperature Range-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
 Operating Junction Temperature Range.....-55 $^\circ\text{C}$ to +150 $^\circ\text{C}$
 Storage Temperature Range-65 $^\circ\text{C}$ to +160 $^\circ\text{C}$
 Lead Temperature (soldering, 10s)+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

($V_{CC} = +3.0\text{V}$ to +3.6V, $T_A = -40^\circ\text{C}$ to +85 $^\circ\text{C}$. Typical values are at $V_{CC} = +3.3\text{V}$, $T_A = +25^\circ\text{C}$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	I_{CC}	All outputs enabled		140	190	mA
CML INPUT AND OUTPUT SPECIFICATIONS						
CML Differential Output Swing		$R_L = 50\Omega$ to V_{CC} (Figure 2)	640	800	1000	MV _{P-P}
Differential Output Impedance			85	100	115	Ω
CML Output Common-Mode Voltage		$R_L = 50\Omega$ to V_{CC}	$V_{CC} - 0.2$			V
CML Single-Ended Input Voltage Range	V_{IS}		$V_{CC} - 0.8$	$V_{CC} + 0.4$		V
CML Differential Input Voltage Swing			300	1600		MV _{P-P}
CML Single-Ended Input Impedance			42.5	50	57.5	Ω
TTL SPECIFICATIONS						
TTL Input High Voltage	V_{IH}		2.0			V
TTL Input Low Voltage	V_{IL}				0.8	V
TTL Input High Current	I_{IH}		-10	+10		μA
TTL Input Low Current	I_{IL}		-10	+10		μA

+3.3V、2.7Gbps 双路2 x 2矩阵开关

MAX3840

AC ELECTRICAL CHARACTERISTICS

(V_{CC} = +3.0V to +3.6V, T_A = -40°C to +85°C. Typical values are at V_{CC} = +3.3V, T_A = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CML Input and Output Data Rate				2.7		Gbps
CML Input and Output Clock Rate				2.7		GHz
CML Output Rise and Fall Time	t _r , t _f	20% to 80%		100	136	ps
CML Output Random Jitter	RJ	(Note 2)		2		psRMS
CML Output Deterministic Jitter	DJ	(Note 3)		7	20	pspp
CML Output Differential Skew	t _{skew1}	Any differential pair		7	25	ps
CML Output Channel-to-Channel Skew	t _{skew2}	Any two outputs		15	40	ps
Propagation Delay from Input-to-Output	t _d			185		ps

Note 1: AC characteristics are guaranteed by design and characterization.

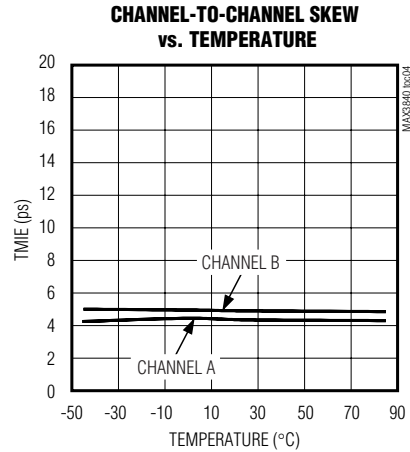
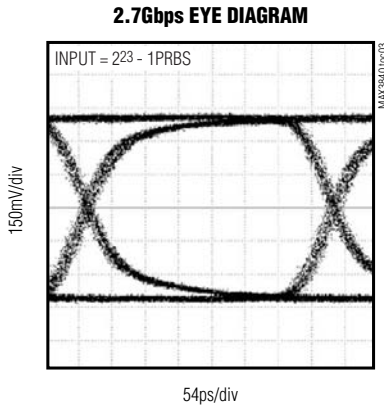
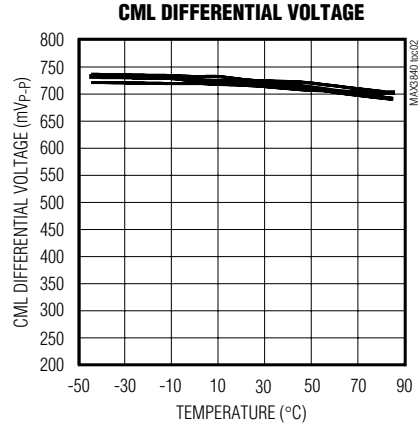
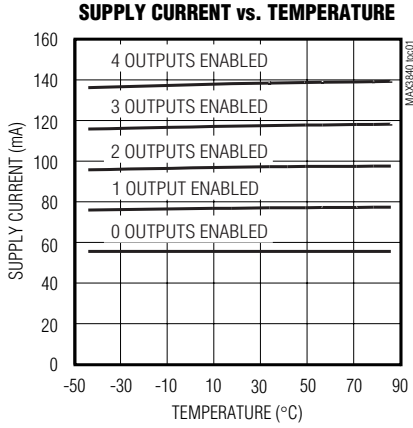
Note 2: Measured with 100mV_{p-p} noise (f ≤ 2MHz) on the power supply.

Note 3: Deterministic jitter (DJ) is the arithmetic sum of pattern-dependent jitter and pulse width distortion.

+3.3V、2.7Gbps 双路2 x 2矩阵开关

典型工作特性

(VCC = +3.3V, TA = +25°C, unless otherwise noted.)



+3.3V、2.7Gbps 双路2 x 2矩阵开关

引脚说明

MAX3840

引脚	名称	功能
1	ENB1	通道 B1 输出使能, TTL 输入。TTL 低电平输入关断 B1 输出级。
2	DIB1+	通道 B1 信号输入正端, CML 电平。
3	DIB1-	通道 B1 信号输入负端, CML 电平。
4	ENB0	通道 B0 输出使能, TTL 输入。TTL 低电平输入关断 B0 输出级。
5	SELB0	通道 B0 输出选择, TTL 输入。参阅表 1。
6	DIB0+	通道 B0 信号输入正端, CML 电平。
7	DIB0-	通道 B0 信号输入负端, CML 电平。
8	SELB1	通道 B1 输出选择, TTL 输入。参阅表 1。
9, 24	GND	电源地
10, 13, 16, 17, 20, 23	V _{CC}	正电源
11	DOB0-	通道 B0 输出负端, CML 电平。
12	DOB0+	通道 B0 输出正端, CML 电平。
14	DOB1-	通道 B1 输出负端, CML 电平。
15	DOB1+	通道 B1 输出正端, CML 电平。
18	DOA1-	通道 A1 输出负端, CML 电平。
19	DOA1+	通道 A1 输出正端, CML 电平。
21	DOA0-	通道 A0 输出负端, CML 电平。
22	DOA0+	通道 A0 输出正端, CML 电平。
25	SELA1	通道 A1 输出选择, TTL 输入。参阅表 1。
26	DIA0+	通道 A0 信号输入正端, CML 电平。
27	DIA0-	通道 A0 信号输入负端, CML 电平。
28	SELA0	通道 A0 输出选择, TTL 输入。参阅表 1。
29	ENA0	通道 A0 输出使能, TTL 输入。TTL 低电平输入关断 A0 输出级。
30	DIA1+	通道 A1 信号输入正端, CML 电平。
31	DIA1-	通道 A1 信号输入负端, CML 电平。
32	ENA1	通道 A1 输出使能, TTL 输入。TTL 低电平输入关断 A1 输出级。
EP	裸露焊盘	地。为了获得适当的散热和电气性能, 裸露焊盘必须焊接到电路板地层。

+3.3V、2.7Gbps 双路2 x 2矩阵开关

表 1. 输出路由

ROUTING CONTROLS		OUTPUT CONTROLS		OUTPUT SIGNALS	
SELA0/SELB0	SELA1/SELB1	ENA0/ENA1	ENB0/ENB1	Signal at DOA0/DOB0	Signal at DOA1/DOB1
0	0	1	1	DIA0/DIB0	DIA0/DIB0
0	1	1	1	DIA0/DIB0	DIA1/DIB1
1	0	1	1	DIA1/DIB1	DIA0/DIB0
1	1	1	1	DIA1/DIB1	DIA1/DIB1
X	X	0	0	Power Down	Power Down

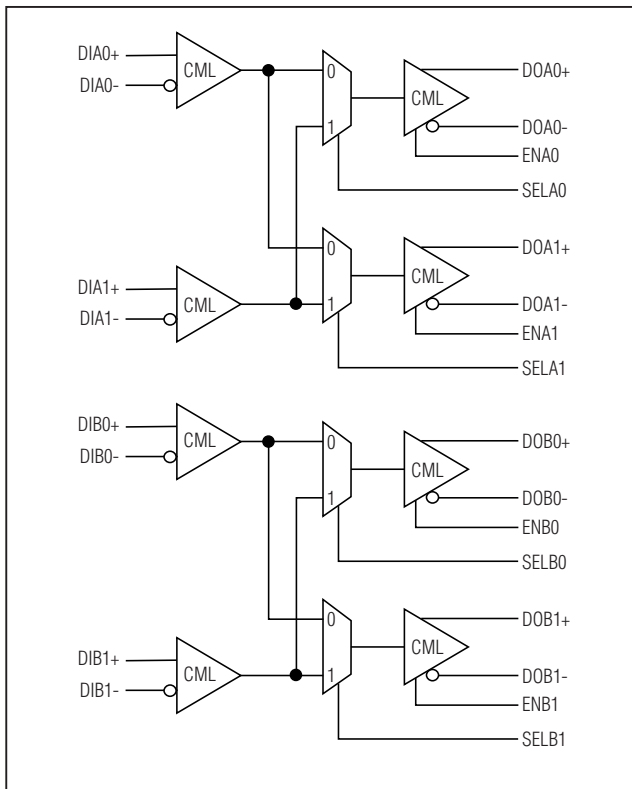


图 1. 功能框图

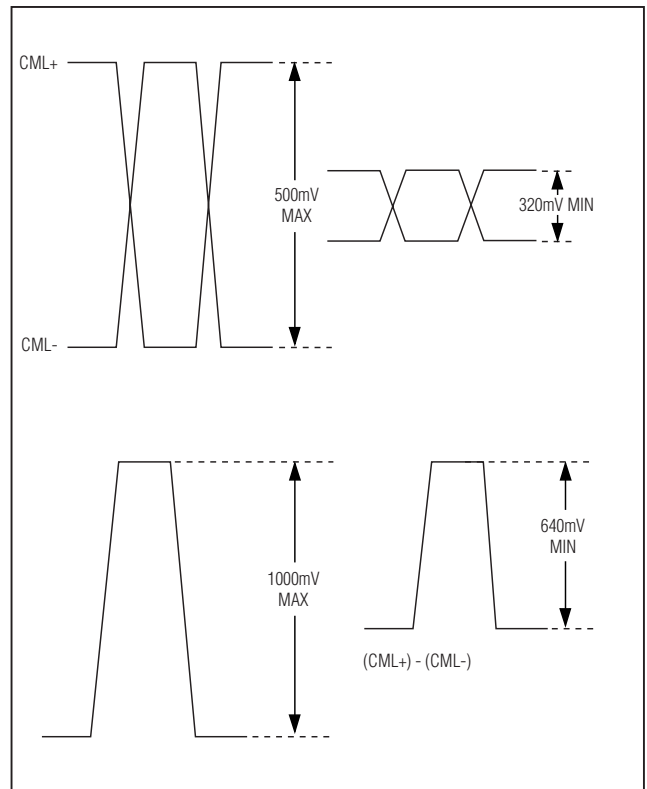


图 2. CML 输出电平

详细说明

图 1 中的功能框图给出了 MAX3840 的结构，SELA_ 和 SELB_ 引脚通过矩阵开关控制信号的路由。交叉开关的每路输出驱动一路 CML 输出驱动器。每路输出，DOA_ 和 DOB_ 由相应的 ENA_ 和 ENB_ 引脚控制使能或禁止。

CML 输入和输出

CML 用于简化高速接口，片内输入和输出匹配在改善信号完整性的同时，大大减少了外围元件数量。CML 输出信号摆幅较小，所以功耗很低。内部 50Ω 输入和输出匹配使反射最小，并省去了外部匹配。

+3.3V、2.7Gbps 双路2 x 2矩阵开关

应用信息

布局技术

PECL输入、输出与MAX3840的接口

有关与CML接口的信息，请参考Maxim应用笔记HFAN-1：LVDS、PECL和CML介绍。

为达到最佳性能，需要采用良好的高频布局技术，对V_{CC}电源进行滤波，并保持短的接地引线。尽可能采用多个过孔。同样，使用阻抗受控的传输线与MAX3840的数据输入和输出端连接。

接口模型

图3所示为CML输入的接口模型，图4所示为CML输出的接口模型。

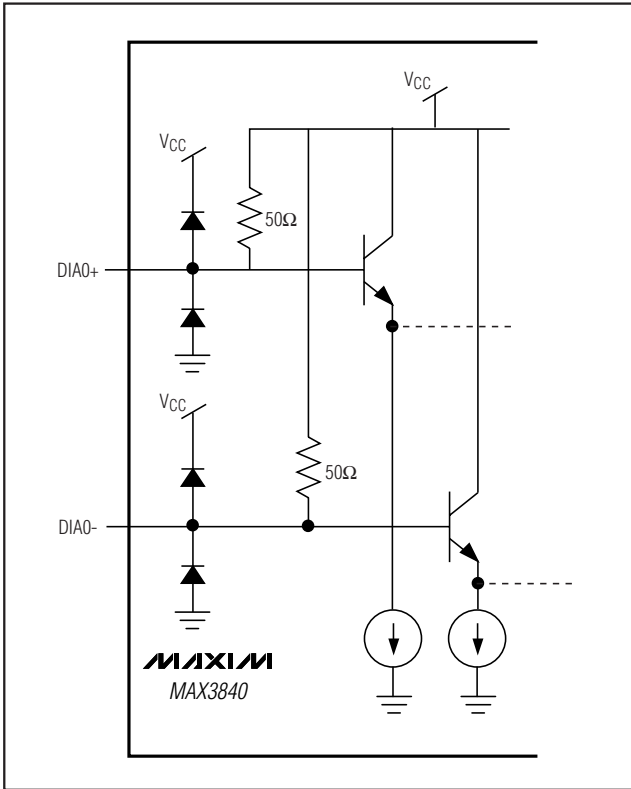


图3. CML输入模型

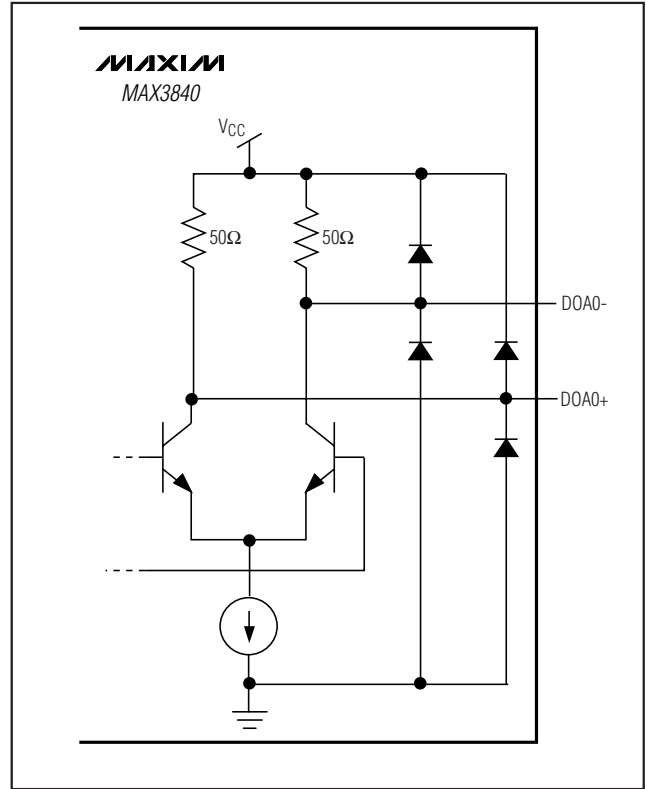
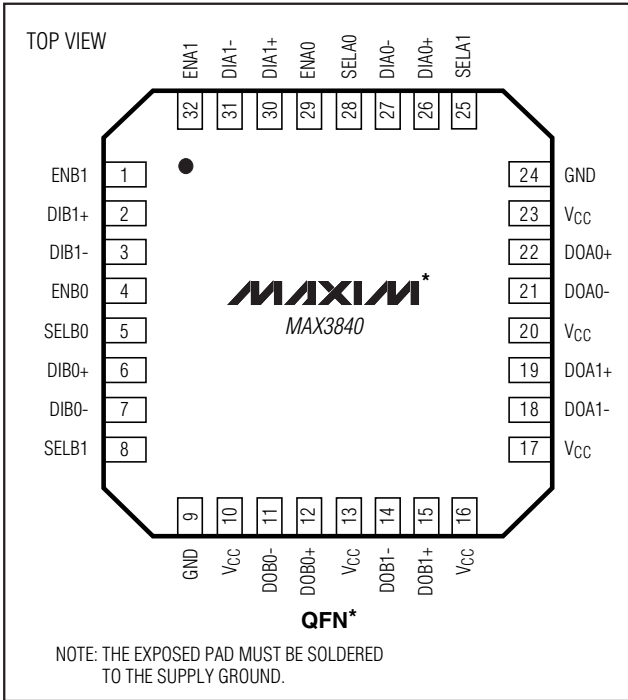


图4. CML输出模型

+3.3V、2.7Gbps 双路2 x 2矩阵开关

引脚配置

芯片信息



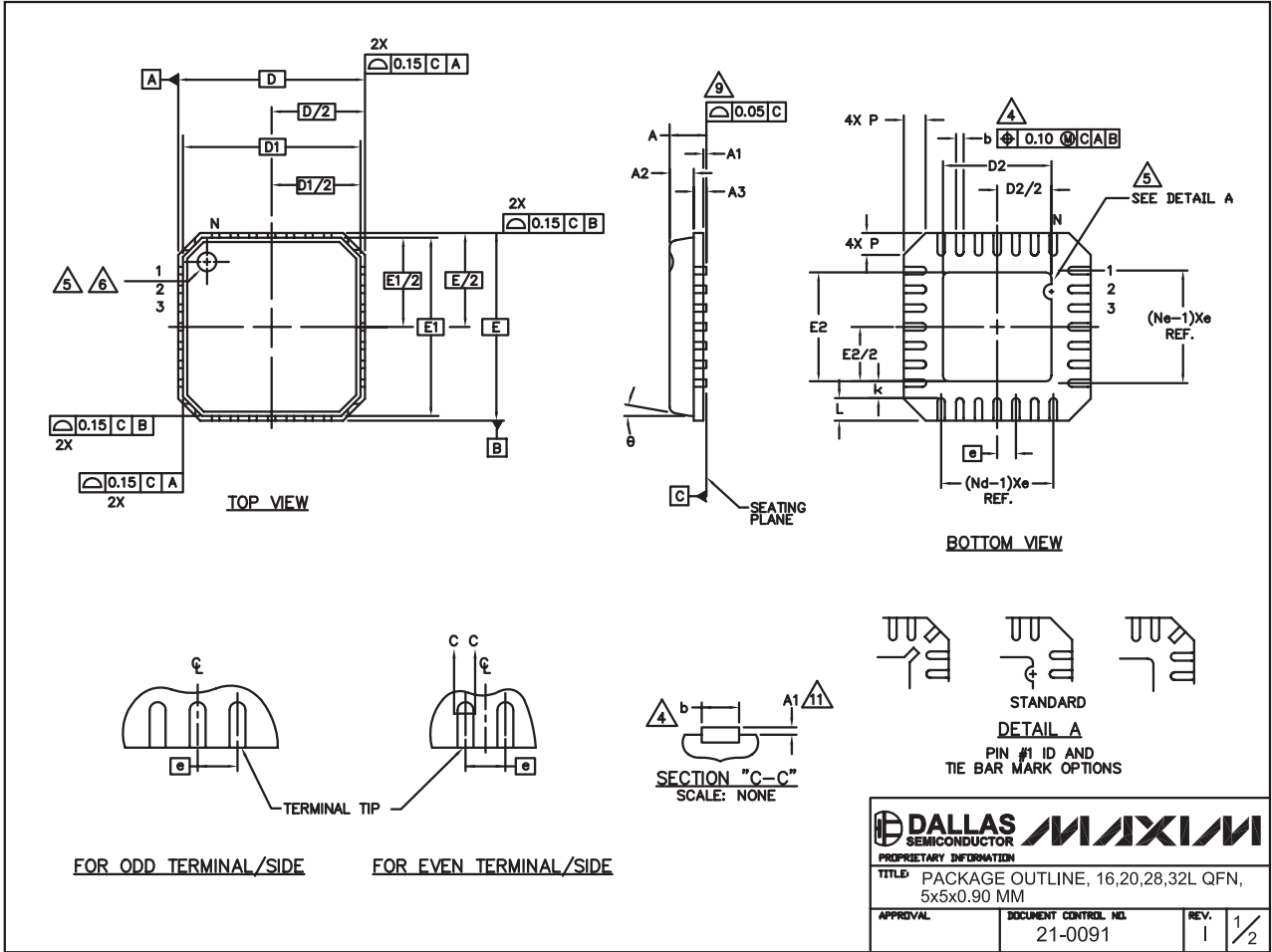
TRANSISTOR COUNT: 1200
 PROCESS: Bipolar (SiGe)

+3.3V、2.7Gbps 双路2 x 2矩阵开关

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外型信息，请查询 www.maxim-ic.com.cn/packages。)

MAX3840



+3.3V、2.7Gbps 双路 2 x 2 矩阵开关

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages.)

COMMON DIMENSIONS												
PKG SYMBOL	16L 5x5			20L 5x5			28L 5x5			32L 5x5		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.80	0.90	1.00	0.80	0.90	1.00	0.80	0.90	1.00	0.80	0.90	1.00
A1	0.00	0.01	0.05	0.00	0.01	0.05	0.00	0.01	0.05	0.00	0.01	0.05
A2	0.00	0.65	1.00	0.00	0.65	1.00	0.00	0.65	1.00	0.00	0.65	1.00
A3	0.20 REF			0.20 REF			0.20 REF			0.20 REF		
b	0.28	0.33	0.40	0.23	0.28	0.35	0.18	0.23	0.30	0.18	0.23	0.30
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
D1	4.75 BSC			4.75 BSC			4.75 BSC			4.75 BSC		
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E1	4.75 BSC			4.75 BSC			4.75 BSC			4.75 BSC		
e	0.80 BSC			0.65 BSC			0.50 BSC			0.50 BSC		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.35	0.55	0.75	0.35	0.55	0.75	0.35	0.55	0.75	0.30	0.40	0.50
N	16			20			28			32		
ND	4			5			7			8		
NE	4			5			7			8		
P	0.00	0.42	0.60	0.00	0.42	0.60	0.00	0.42	0.60	0.00	0.42	0.60
e	0"		12"	0"		12"	0"		12"	0"		12"

EXPOSED PAD VARIATIONS						
PKG. CODES	D2			E2		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
G1655-3	2.95	3.10	3.25	2.95	3.10	3.25
G2055-1	2.55	2.70	2.85	2.55	2.70	2.85
G2055-2	2.95	3.10	3.25	2.95	3.10	3.25
G2855-1	2.55	2.70	2.85	2.55	2.70	2.85
G2855-2	2.95	3.10	3.25	2.95	3.10	3.25
G3255-1	2.95	3.10	3.25	2.95	3.10	3.25

NOTES:

1. DIE THICKNESS ALLOWABLE IS 0.305mm MAXIMUM (.012 INCHES MAXIMUM)
2. DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M. - 1994.
3. N IS THE NUMBER OF TERMINALS.
Nd IS THE NUMBER OF TERMINALS IN X-DIRECTION & Ne IS THE NUMBER OF TERMINALS IN Y-DIRECTION.
4. DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.20 AND 0.25mm FROM TERMINAL TIP.
5. THE PIN #1 IDENTIFIER MUST BE EXISTED ON THE TOP SURFACE OF THE PACKAGE BY USING INDENTATION MARK OR INK/LASER MARKED. DETAILS OF PIN #1 IDENTIFIER IS OPTIONAL, BUT MUST BE LOCATED WITHIN ZONE INDICATED.
6. EXACT SHAPE AND SIZE OF THIS FEATURE IS OPTIONAL.
7. ALL DIMENSIONS ARE IN MILLIMETERS.
8. PACKAGE WARPAGE MAX 0.05mm.
9. APPLIED FOR EXPOSED PAD AND TERMINALS. EXCLUDE EMBEDDED PART OF EXPOSED PAD FROM MEASURING.
10. MEETS JEDEC MO220; EXCEPT DIMENSION "b".
11. APPLIED FOR EXPOSED PAD AND TERMINALS. EXCLUDE EMBEDDING PART OF EXPOSED PAD FROM MEASURING.
12. THIS PACKAGE OUTLINE APPLIES TO ANVIL SINGULATION (STEPPED SIDES).

 DALLAS SEMICONDUCTOR			
PROPRIETARY INFORMATION			
TITLE: PACKAGE OUTLINE, 16,20,28,32L QFN, 5x5x0.90 MM			
APPROVAL	DOCUMENT CONTROL NO.	REV.	2/2
	21-0091	1	

MAXIM北京办事处

北京 8328 信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6201 0598

传真: 010-6201 0298

Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

10 _____ **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**