



双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

MAX5042/MAX5043

概述

MAX5042/MAX5043 是隔离型多模式 PWM 电源 IC，其特点是内部集成有功率开关 MOSFET，这个 MOSFET 与电压钳位、双晶体管功率电路相连。该系列器件可以工作在 20V 至 76V 的宽输入电压范围内。其中 MAX5042 内置热插拔控制器，与外部功率 MOSFET 配合使用，能够在电源插入带电背板时限制浪涌电流。MAX5043 内部不含热插拔控制器。

MAX5042/MAX5043 采用电压钳位电源结构，能够完全恢复储存的磁能和漏感能量，从而提高效率和可靠性。该系列器件的开关频率高达 500kHz，输出功率高达 50W。MAX5042/MAX5043 支持正激型、反激型电压模式或电流模式变换器拓扑结构，除内部热关断电路外，还提供锁存外部关断功能，为电路提供进一步的保护。

当 MAX5042/MAX5043 与次级同步整流器配合应用时，效率更高。MAX5042/MAX5043 可以产生一个预测信号，驱动次级同步整流器。

MAX5042/MAX5043 的额定工作温度范围分别为 -40°C 至 +125°C 和 -40°C 至 +85°C，采用 56 引脚、薄型 QFN 封装。

注意：MAX5042/MAX5043 用于设计高压电路，须谨慎操作。

应用

高效电信电源/数据通信电源

带有 48V 背板电源系统的路由器/交换机卡

带有 48V 背板电源系统的服务器

xDSL 线卡

xDSL 线驱动器电源

带 48V 总线的分布式电源系统

42V 汽车供电电源

其它电源模块

特性

- ◆ 为高效应用提供可靠的单级、钳位、双开关电源控制器 IC。
- ◆ 无需复位绕组
- ◆ 输出功率高达 50W
- ◆ 集成有高压、75mΩ 功率 MOSFET。
- ◆ 宽输入电压范围：20V 至 76V。
- ◆ 前馈电压或电流模式控制
- ◆ 可编程欠压锁存输出
- ◆ 集成电流信号放大器，用于高效电流模式控制。
- ◆ 内部热关断
- ◆ 持续短路保护
- ◆ 集成热保护高压启动线性稳压器
- ◆ 集成热插拔控制器 (MAX5042)
- ◆ 集成预测信号输出驱动高速光耦，用于次级同步整流。
- ◆ 同步整流，效率高于 90%。
- ◆ 开关频率高达 500kHz
- ◆ 采用大功率、小尺寸、56 引脚热增强型 QFN 封装。

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX5042ATN	-40°C to +125°C	56 Thin QFN
MAX5043ETN	-40°C to +85°C	56 Thin QFN

选型指南

型号	说明
MAX5042	内带功率 MOSFET 和热插拔控制器的双开关电源 IC，用于隔离型电源设计。
MAX5043	内带功率 MOSFET 的双开关电源 IC，用于隔离型电源设计。

引脚配置在本数据资料的最后部分给出。



双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

ABSOLUTE MAXIMUM RATINGS

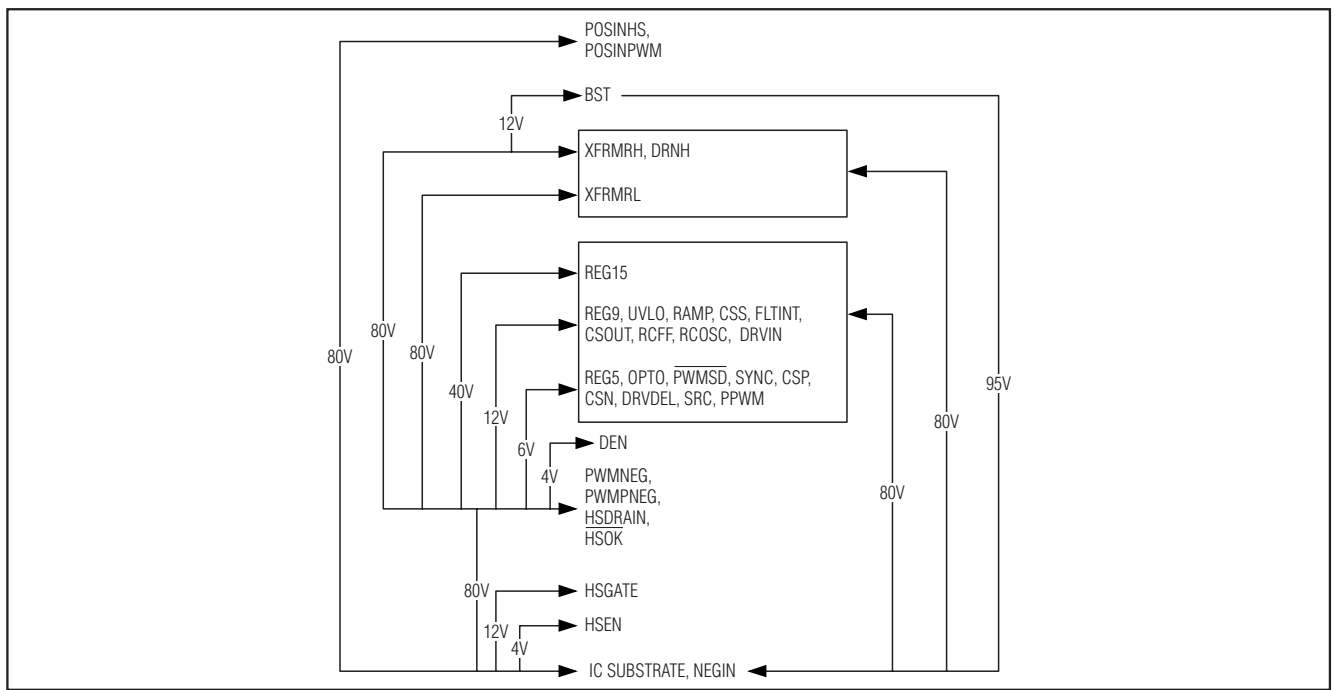
(See the *Absolute Maximum Ratings Diagram* below to better understand the absolute maximum ratings of the various blocks.)

PWMNEG, POSINPWM, DRNH, XFRMRH, XFRMRL, SRC to NEGIN.....	-0.3V to +80V
BST to NEGIN.....	-0.3V to +95V
BST to XFRMRH.....	-0.3V to +12V
SRC to PWMNEG.....	-0.3V to +6V
REG15 to PWMNEG.....	-0.3V to +40V
REG15 to POSINPWM.....	-80V to +0.3V
REG9, DRVIN to PWMNEG.....	-0.3V to +12V
REG5 to PWMNEG.....	-0.3V to +6V
REG15 Current.....	±80mA
REG9 Current.....	40mA
REG5 Current.....	20mA
UVLO, RAMP, CSS, FLTINT, CSOUT, RCFF, RCOSC to PWMNEG.....	-0.3V to +12V
OPTO, PWMSD, SYNC, CSP, CSN, DRVDEL to PWMNEG.....	-0.3V to +6V
PPWM to PWMNEG.....	-0.3V to (REG5 + 0.3V)
PPWM Current.....	±20mA
PWMPNEG to PWMNEG.....	-0.3V to +0.3V
DRNH Continuous Average Current (all pins combined) T _J = +125°C.....	2A
T _J = +150°C.....	1.4A

XFRMRH Continuous Average Current (all pins combined) T _J = +125°C.....	2A
T _J = +150°C.....	1.4A
XFRMRL Continuous Average Current (all pins combined) T _J = +125°C.....	2A
T _J = +150°C.....	1.4A
SRC Continuous Current (all pins combined) T _J = +125°C.....	2A
T _J = +150°C.....	1.4A
POSINHS to NEGIN.....	-0.3V to +80V
HSEN to NEGIN.....	-0.3V to +4V
DEN to PWMNEG.....	-0.3V to +4V
HSGATE to NEGIN.....	-0.3V to +12V
HSDRAIN, HSOK to NEGIN.....	-0.3V to +80V
HSOK Current.....	20mA
Continuous Power Dissipation (T _A = +70°C) 56-Pin Thin QFN (derate 47.6mW/°C above +70°C).....	3.8W
Junction to Ambient Thermal Resistance, θ _{JA}	+21°C/W
Operating Temperature Range MAX5042ATN.....	-40°C to +125°C
MAX5043ETN.....	-40°C to +85°C
Junction Temperature.....	+150°C
Storage Temperature Range.....	-65°C to +150°C
Lead Temperature (soldering, 10s).....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

绝对额定值图



双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

MAX5042/MAX5043

ELECTRICAL CHARACTERISTICS

($V_{POSINPWM} = 20V$ to $76V$, $V_{REG15} = 18V$, $C_{REG15} = 4.7\mu F$, $C_{REG9} = 1\mu F$, $C_{REG5} = 1\mu F$, $R_{RCOSC} = 24k\Omega$, $C_{RCOSC} = 100pF$, $C_{BST} = 0.22\mu F$, $R_{DRVDEL} = 10k\Omega$, $C_{DRVDEL} = 0.22\mu F$, $V_{CSS} = V_{CSP} = V_{CSN} = V_{RAMP} = V_{PWMNEG} = V_{NEGIN} = 0$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{POSINPWM} = 48V$, $T_A = +25^\circ C$, unless otherwise noted. All voltages are referred to $PWMNEG$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Supply Range	$V_{POSINPWM}$		20		76	V
REG15 REGULATOR						
REG15 Output Voltage Range	V_{REG15}	$V_{POSINPWM} = 20V$ to $76V$	13.0		16.6	V
REG15 Output Voltage Load Regulation		$V_{POSINPWM} = 20V$, $I_{REG15} = 0$ to $80mA$			1.5	V
REG15 Output Current		Inferred from load regulation test			80	mA
REG15 Current Limit		REG15 shorted to $PWMNEG$ with 10Ω		140		mA
REG15 Overdrive Voltage			18		40	V
REG9 REGULATOR						
REG9 Output Voltage Range		$V_{REG15} = 18V$ to $40V$	8.3		10.1	V
REG9 Output Voltage Load Regulation		$I_{REG9} = 0$ to $40mA$			0.35	V
REG9 Output Current		Inferred from load regulation test			40	mA
REG9 Current Limit		REG9 shorted to $PWMNEG$ with 10Ω		100		mA
REG5 REGULATOR						
REG5 Output Voltage Range		$V_{REG15} = 18V$ to $40V$	4.5		5.5	V
REG5 Output Voltage Load Regulation		$I_{REG5} = 0$ to $20mA$			0.35	V
REG5 Output Current		Inferred from load regulation test			20	mA
REG5 Current Limit		REG5 shorted to $PWMNEG$ with 10Ω		40		mA
PWM COMPARATOR						
Common-Mode Range	V_{CM-PWM}		0		5.5	V
Input Offset Voltage				10		mV
Input Bias Current			-2.5		+2.5	μA
Propagation Delay		50mV overdrive, $0 \leq V_{CM-PWM} \leq 5.5V$		70		ns
RCOSC OSCILLATOR						
PWM Period	$t_{OSC-PWM}$			4.1		μs
Maximum Duty Cycle				47		%
Maximum RCOSC Frequency	f_{RCOSC}			1.2		MHz
RCOSC Peak Trip Level	V_{TH}			2.55		V
RCOSC Valley Trip Level				1V		V
RCOSC Input Bias Current				-0.3		μA
RCOSC Discharge MOSFET $R_{DS(ON)}$		Sinking 10mA		60	120	Ω
RCOSC Discharge Pulse Width				50		ns
SYNC High Level			3.5			V
SYNC Low Level					0.8	V

双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

ELECTRICAL CHARACTERISTICS (continued)

($V_{POSINPWM} = 20V$ to $76V$, $V_{REG15} = 18V$, $C_{REG15} = 4.7\mu F$, $C_{REG9} = 1\mu F$, $C_{REG5} = 1\mu F$, $R_{RCOSC} = 24k\Omega$, $C_{RCOSC} = 100pF$, $C_{BST} = 0.22\mu F$, $R_{DRVDEL} = 10k\Omega$, $C_{DRVDEL} = 0.22\mu F$, $V_{CSS} = V_{CSP} = V_{CSN} = V_{RAMP} = V_{PWMNEG} = V_{NEGIN} = 0$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{POSINPWM} = 48V$, $T_A = +25^\circ C$, unless otherwise noted. All voltages are referred to $PWMNEG$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SYNC Leakage Current					± 1	μA
SYNC Maximum Frequency	f_{SYNC}			2.4		MHz
SYNC On-Time			50			ns
SYNC Off-Time			200			ns
PWM LOGIC						
PWM Comparator Propagation Delay				70		ns
PPWM to XFRMRL Delay		PPWM rising		120		ns
DRVDEL Reference Voltage			1.14		1.38	V
PPWM Output High		Sourcing 2mA	2.8			V
PPWM Output Low		Sinking 2mA			0.4	V
PWMSD Logic High			3.5			V
PWMSD Logic Low					0.8	V
PWMSD Leakage Current					± 1	μA
SOFT-START						
Soft-Start Current	I_{CSS}			33		μA
Minimum OPTO Voltage		CSS = 0, sinking 2mA		1.4		V
RAMP GENERATOR						
Minimum RCFF Voltage		RCFF sinking 2mA		2.1		V
RCFF Leakage				± 0.1	± 1	μA
OVERLOAD FAULT						
FLTINT Pulse Current	I_{FLTINT}			80		μA
FLTINT Trip Point			2.0	2.7	3.5	V
FLTINT Hysteresis				0.75		V
INTERNAL POWER FETs						
On-Resistance	$R_{DS(on)}$	$V_{DRVIN} = V_{BST} = 9V$, $V_{XFRMRH} = V_{SRC} = 0$, $I_{DS} = 190mA$		75	200	m Ω
Off-State Leakage Current					10	μA
Total Gate Charge Per FET		Inferred from supply current with $V_{DS} = 50V$		45		nC
HIGH-SIDE DRIVER						
Low-to-High Latency		Driver delay until FET V_{GS} reaches $0.9 \times (V_{BST} - V_{XFRMRH})$		80		ns
High-to-Low Latency		Driver delay until FET V_{GS} reaches $0.1 \times (V_{BST} - V_{XFRMRH})$		45		ns
Output Drive Voltage		BST to XFRMRH with high side on		8		V
LOW-SIDE DRIVER						
Low-to-High Latency		Driver delay until FET V_{GS} reaches $0.9 \times V_{DRVIN}$		80		ns

双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

MAX5042/MAX5043

ELECTRICAL CHARACTERISTICS (continued)

($V_{POSINPWM} = 20V$ to $76V$, $V_{REG15} = 18V$, $C_{REG15} = 4.7\mu F$, $C_{REG9} = 1\mu F$, $C_{REG5} = 1\mu F$, $R_{RCOSC} = 24k\Omega$, $C_{RCOSC} = 100pF$, $C_{BST} = 0.22\mu F$, $R_{DRVDEL} = 10k\Omega$, $C_{DRVDEL} = 0.22\mu F$, $V_{CSS} = V_{CSP} = V_{CSN} = V_{RAMP} = V_{PWMNEG} = V_{NEGIN} = 0$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{POSINPWM} = 48V$, $T_A = +25^\circ C$, unless otherwise noted. All voltages are referred to $PWMNEG$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
High-to-Low Latency		Driver delay until FET V_{GS} reaches $0.1 \times V_{DRVIN}$		45		ns
CURRENT-SENSE COMPARATOR						
Current-Limit-Comparator Threshold Voltage			140	156	172	mV
Current-Limit-Comparator Propagation Delay		10mV overdrive		40		ns
CURRENT-SENSE AMPLIFIER						
Current Amplifier Gain		$V_{CSN} = 0$, $V_{CSP} = 0$ to $0.35V$	9.75	10	10.25	V/V
Input Voltage Offset		$V_{CN} = V_{CSP} = -0.3V$ to $+0.3V$	185	200	230	mV
Input Common-Mode Range			-0.3		+0.3	V
Input Differential-Mode Range		Inferred from current amplifier gain test			0.35	V
CSP Input Bias Current		$V_{CSP} = -0.3V$ to $+0.3V$, $V_{CSN} = 0$	-160		-40	μA
CSN Input Bias Current		$V_{CSP} = -0.3V$ to $+0.3V$, $V_{CSN} = 0$	-160		-30	μA
Settling Time		$V_{CSN} = 0$, V_{CSP} steps from 0 to $0.2V$, 10% settling time, $C_L = 20pF$		70		ns
3dB Bandwidth				7		MHz
BOOST VOLTAGE CIRCUIT						
QB $R_{DS(ON)}$		Sinking 100mA		10	20	Ω
Driver Output Delay				200		ns
One-Shot Pulse Width				300		ns
THERMAL SHUTDOWN						
Shutdown Temperature		Temperature rising		150		$^\circ C$
Thermal Hysteresis				14.5		$^\circ C$
PWM CONVERTER UNDERVOLTAGE LOCKOUT (UVLO)						
Preset UVLO Threshold		Measured at $POSINPWM$ rising	28	31	34	V
UVLO Threshold Hysteresis				3		V
UVLO Resistance		Looking into UVLO	30		75	$k\Omega$
UVLO Trip Point		Measured at UVLO rising	1.15	1.27	1.39	V
UVLO Hysteresis				+127		mV
Preset DEN Threshold		MAX5043 only, measured at $POSINPWM$ rising	27		34	V
DEN Threshold Hysteresis		MAX5043 only		3.1		V
DEN Startup Delay		MAX5043 only	3.5	12	27.0	ms
DEN Turn-Off Delay		MAX5043 only	0.2	0.7	1.5	ms
DEN Trip Point		MAX5043 only, rising with respect to $PWMNEG$	1.11		1.35	V

双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

MAX5042/MAX5043

ELECTRICAL CHARACTERISTICS (continued)

($V_{POSINPWM} = 20V$ to $76V$, $V_{REG15} = 18V$, $C_{REG15} = 4.7\mu F$, $C_{REG9} = 1\mu F$, $C_{REG5} = 1\mu F$, $R_{RCOSC} = 24k\Omega$, $C_{RCOSC} = 100pF$, $C_{BST} = 0.22\mu F$, $R_{DRVDEL} = 10k\Omega$, $C_{DRVDEL} = 0.22\mu F$, $V_{CSS} = V_{CSP} = V_{CSN} = V_{RAMP} = V_{PWMNEG} = V_{NEGIN} = 0$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $V_{POSINPWM} = 48V$, $T_A = +25^\circ C$, unless otherwise noted. All voltages are referred to PWMNEG, unless otherwise noted.)

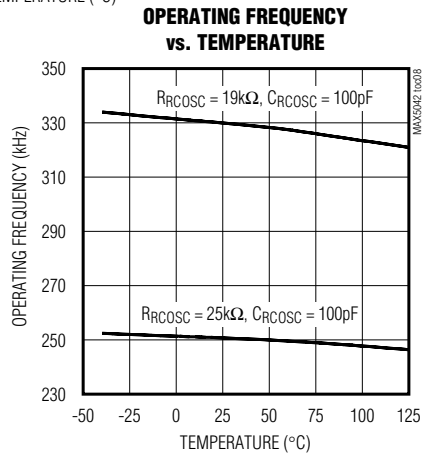
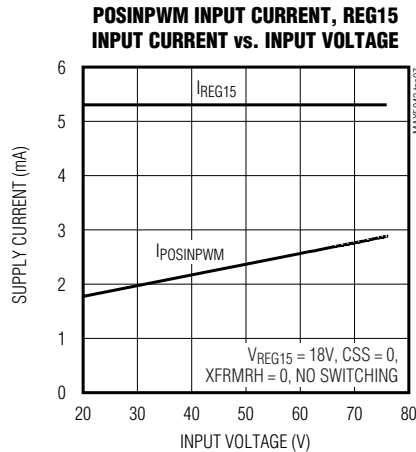
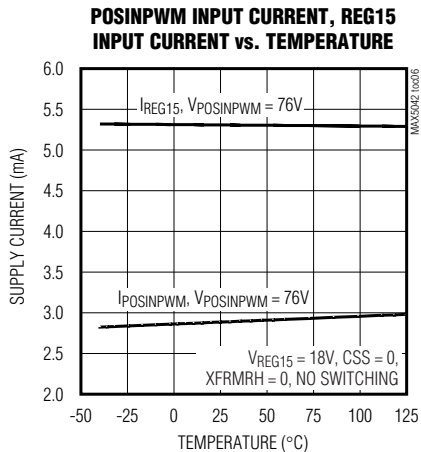
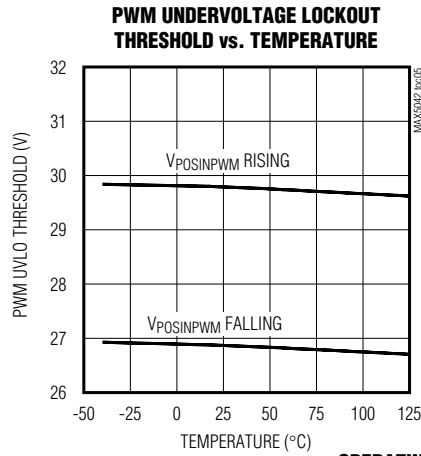
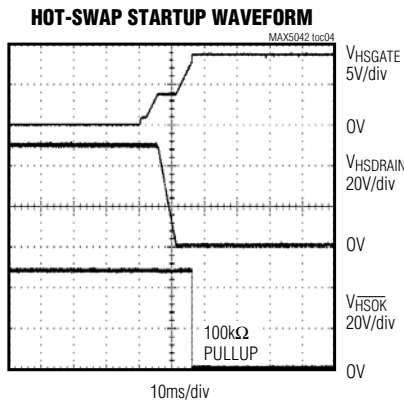
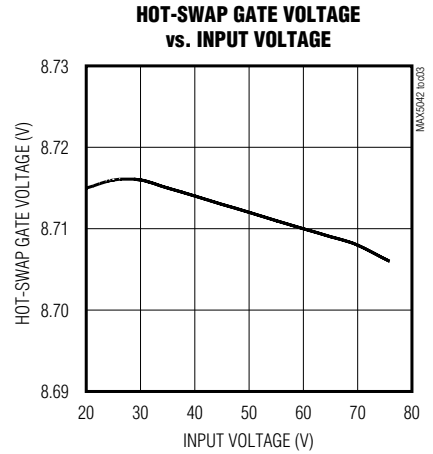
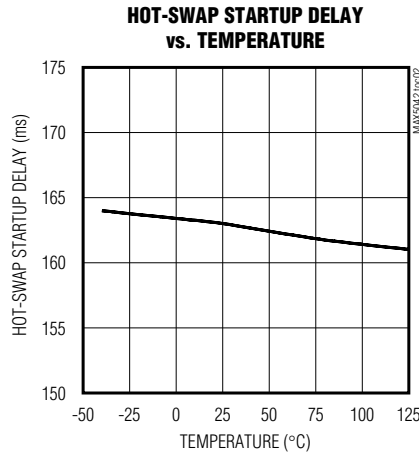
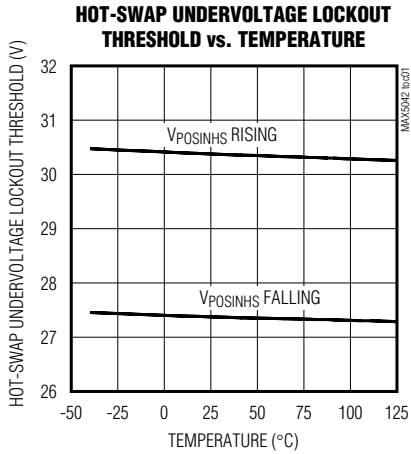
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DEN Hysteresis		MAX5043 only		124		mV
DEN Input Resistance		MAX5043 only, looking into DEN	18		55	k Ω
SUPPLY CURRENT						
Supply Current		From $V_{POSINHS} = V_{POSINPWM} = 76V$, CSS shorted to PWMNEG, REG15 = 18V		2	3	mA
		From REG15 = 18V, $V_{POSINHS} =$ $V_{POSINPWM} = 76V$, CSS shorted to PWMNEG		6	8.5	
		From REG15 = 18V, $V_{POSINHS} =$ $V_{POSINPWM} = 76V$, $V_{DRNH} = V_{XFRMRH} =$ $V_{XFRMRL} = V_{SRC} = 0V$		20		
Standby Supply Current		MAX5042 only, $V_{POSINHS} = V_{POSINPWM} =$ $V_{PWMNEG} = V_{PWMPNEG} = V_{HSDRAIN} = 76V$, HSEN = NEGIN		0.6	1	mA
HOT-SWAP CONTROLLER (MAX5042 Only)						
Hot-Swap UVLO Threshold		POSINHS with respect to NEGIN, voltage rising	27		34	V
Hot-Swap UVLO Hysteresis				3.1		V
Hot-Swap UVLO Resistance		Looking into HSEN	18		55	k Ω
Startup Delay		From HSEN rising to \overline{HSOK} falling	50	165	350	ms
HSEN Turn-Off Delay		From HSEN falling to \overline{HSOK} rising	3	10	25	ms
\overline{HSOK} Output-High Leakage Current					± 1	μA
HSEN Reference Threshold		Rising with respect to NEGIN	1.11		1.35	V
HSEN Hysteresis				124		mV
\overline{HSOK} Output Low Voltage		Sinking 5mA			0.4	V
HSGATE Voltage High			7.5		10.0	V
Hot-Swap Slew Rate		$C_L = 10\mu F$, from HSDRAIN to NEGIN		10		V/ms

双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

典型工作特性

($V_{POSINPWM} = 20V$, $T_A = +25^\circ C$, unless otherwise noted.)

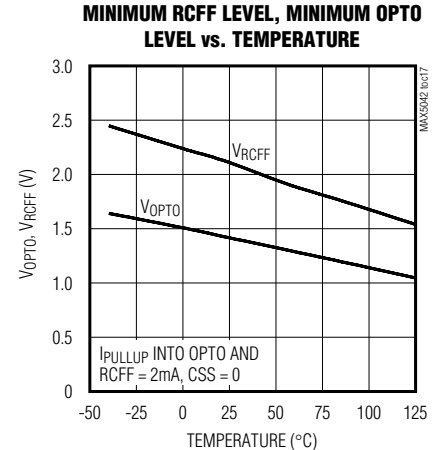
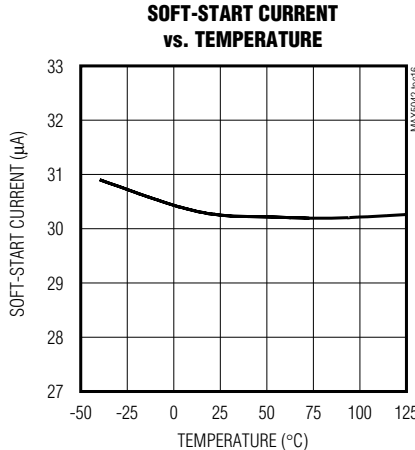
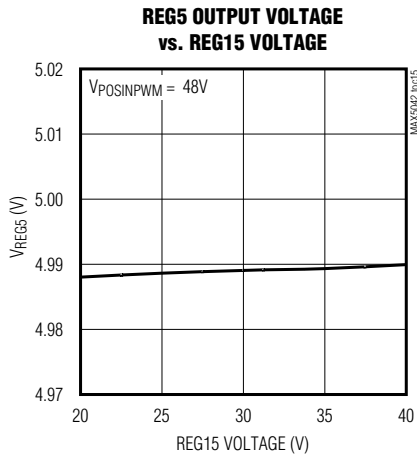
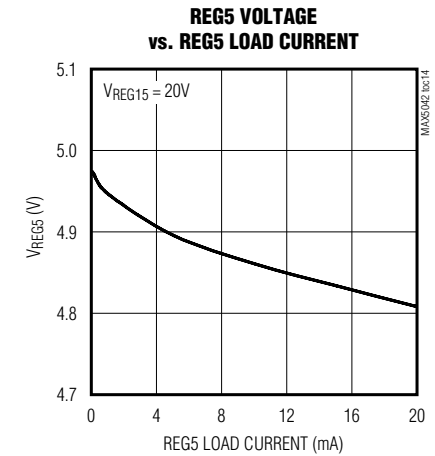
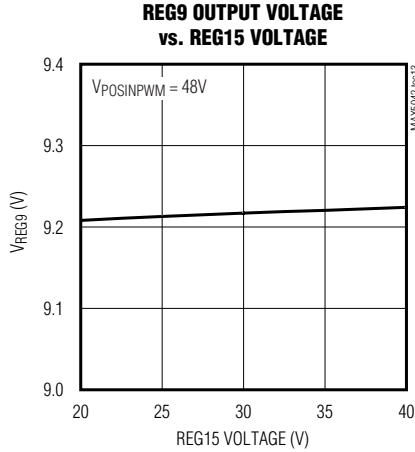
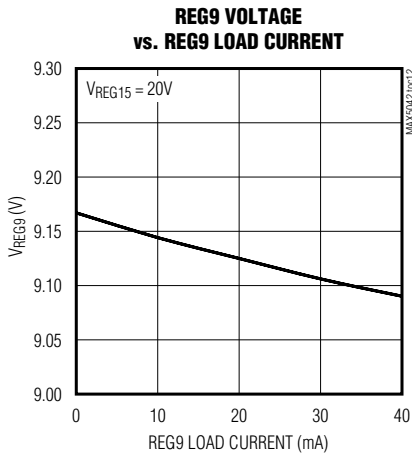
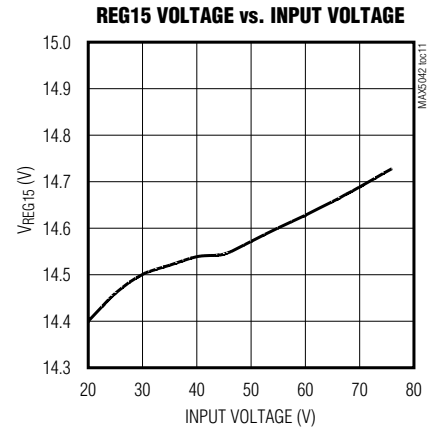
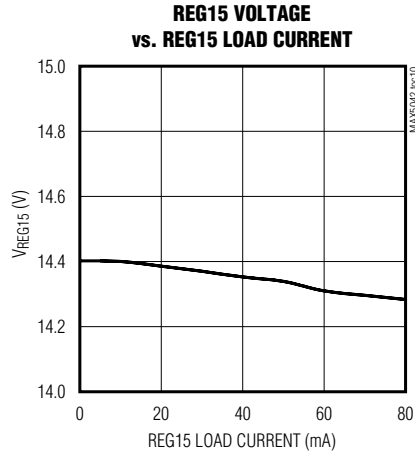
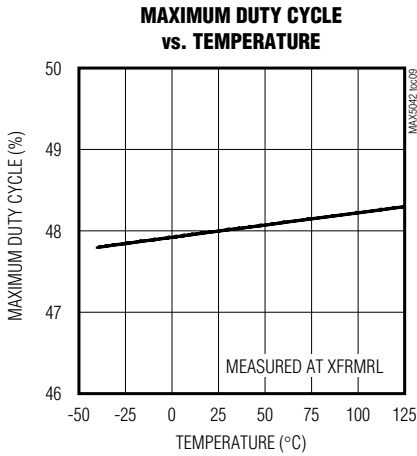
MAX5042/MAX5043



双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

典型工作特性 (续)

($V_{POSINPWM} = 20V$, $T_A = +25^\circ C$, unless otherwise noted.)

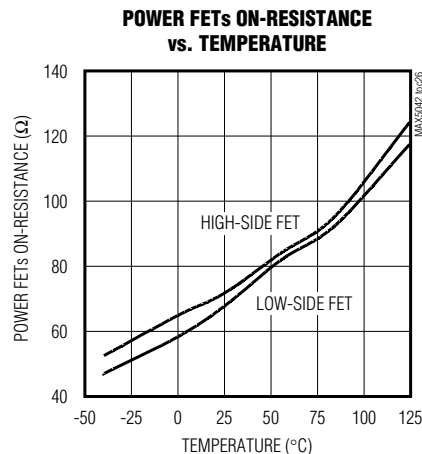
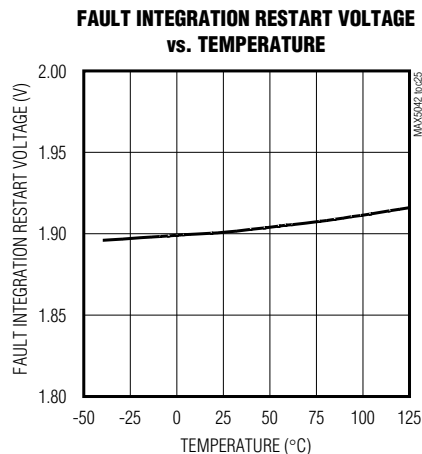
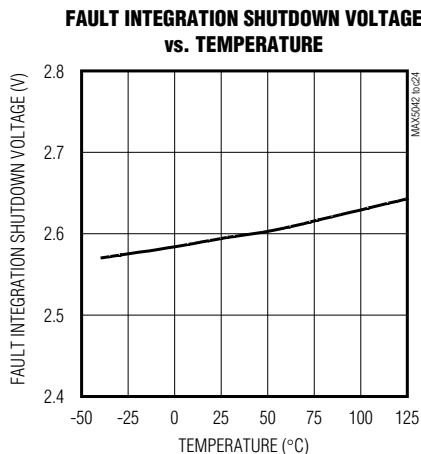
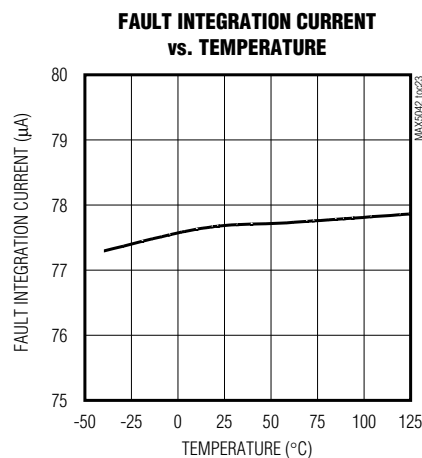
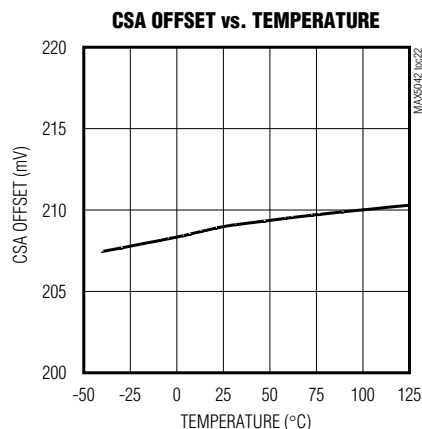
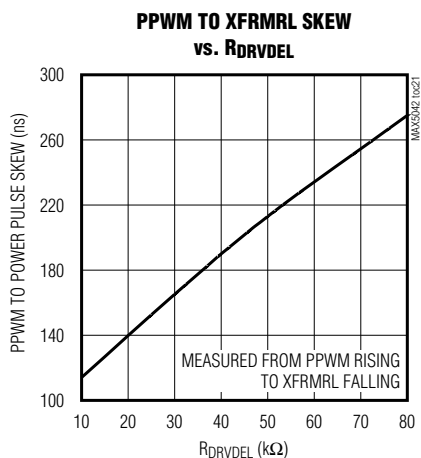
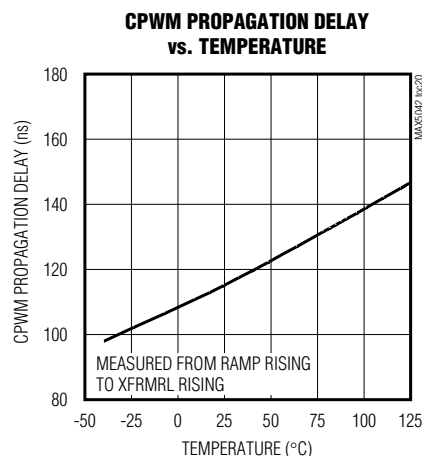
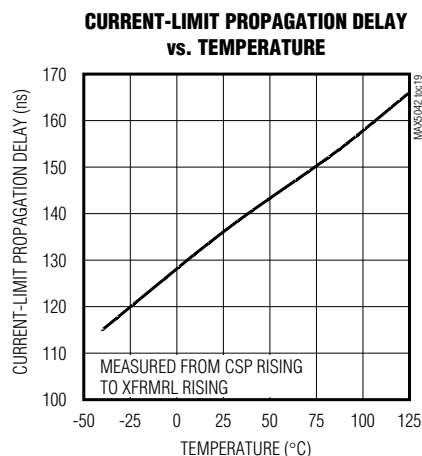
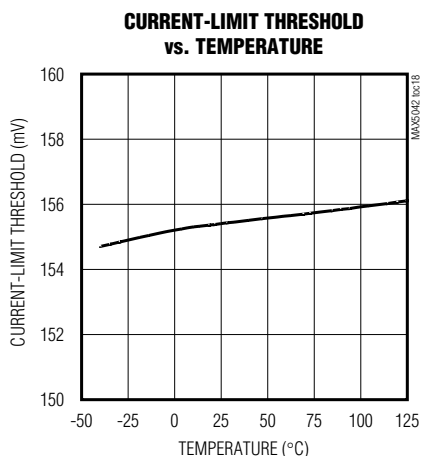


双路开关电源 IC, 集成了 功率 MOSFET 和热插拔控制器

典型工作特性 (续)

(V_{POSINPWM} = 20V, T_A = +25°C, unless otherwise noted.)

MAX5042/MAX5043



双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

引脚说明

引脚		名称	功能
MAX5042	MAX5043		
1, 2, 14, 15, 40, 42-45, 56	1, 2, 14, 15, 40, 42-45, 56	N.C.	不连接,没有内部连接。
3	3	RCFF	电压模式 PWM 斜坡电压。与输入电压之间接电阻,与 PWMNEG 之间接电容,实现输入电压前馈。输入电压前馈可以抑制输入电压瞬变,保持环路增益的稳定。
4	4	RAMP	PWM 斜坡电压输入端。电压控制模式,RAMP 应连接到 RCFF;电流控制模式,RAMP 应连接至电流检测放大器的输出端 CSOUT。
5	5	OPTO	PWM 比较器反相输入端。该引脚应接至光耦的集电极,并应在 OPTO 与 REG5 之间接一个上拉电阻。
6	6	CSS	软启动引脚。要实现转换器的软启动,在 CSS 与 PWMNEG 之间接一个电容。
7	7	BST	高边 MOSFET 栅极驱动 Boost 电容旁路。在 BST 与 XFRMRH 之间接一个 0.1 μ F 的电容,这个电容是内部高边 MOSFET 驱动器所必需的。
8	8	DRVIN	低边 MOSFET 驱动器电源。在 DRVIN 与 PWMPNEG 之间接一个 0.22 μ F 的旁路电容。
9	9	PWMPNEG	低边 MOSFET 驱动器返回端。在外部,通过短线把 PWMPNEG 连到 PWMNEG。
10	10	RCOSC	振荡器定时电阻和电容连接端。在 RCOSC 与 PWMNEG 之间接一个电容,RCOSC 与 REG5 之间接一个电阻。开关频率为该处锯齿波信号频率的一半。
11	11	FLTINT	故障积分器输入。除逐周期限流之外,还可使用 FLTINT 进行电流限制。在出现连续过流故障时,电路将通过内部 80 μ A 电流源对连接到 FLTINT 端的电容充电。当电容电压达到 2.7V 时,终止开关工作。然后电容器通过与其并联的外部电阻进行放电。当电压降至 1.8V 时,重新复位开关工作。
12	12	SYNC	同步输入,电源开关频率为同步频率的一半,确保最大占空比小于 50%。
13	13	$\overline{\text{PWMSD}}$	锁存关断输入。当 $\overline{\text{PWMSD}}$ 拉至相对于 PWMNEG 的低电平时,终止开关工作。如需重新启动,应释放 $\overline{\text{PWMSD}}$ 并接通输入电源。切记,不能让 $\overline{\text{PWMSD}}$ 悬空。通过监视温度、并经过光耦向 $\overline{\text{PWMSD}}$ 发出关断命令,可以避免次级整流器出现严重过热。该引脚不用时,要把 $\overline{\text{PWMSD}}$ 接至 REG5。
16, 17, 20, 21, 24	16, 17, 20, 21, 24	SRC	内部低边功率 MOSFET 的源极。需要限流时,在 SRC 和 PWMPNEG 之间接一个小阻值电阻。
18, 19, 22, 23	18, 19, 22, 23	XFRMRL	隔离变压器低端连接引脚
25	—	POSINHS	热插拔控制器电源输入正端(仅 MAX5042)。POSINHS 与 POSINPWM 一同连接到输入电源的正极。

双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

引脚说明 (续)

MAX5042/MAX5043

引脚		名称	功能
MAX5042	MAX5043		
26	—	HSOK	热插拔就绪指示信号 (仅 MAX5042)。这是一个开漏输出信号。热插拔完成之后，HSOK 被强行拉至 NEGIN。
27	—	HSEN	热插拔使能 (仅 MAX5042)。HSEN 是内部热插拔 UVLO 分压器的中点。通过外部分压器或 100kΩ 上拉电阻拉至最高正电源电压处可以修改默认门限。
28, 29	—	NEGIN	输入电源负极 (仅 MAX5042)。NEGIN 是电源负极 (最低电位)。NEGIN 是热插拔电路的负极，NEGIN 具有与 IC 衬底相同的电势。
30	—	HSGATE	热插拔栅极 (仅 MAX5042)。HSGATE 应连接到外部热插拔 MOSFET 的栅极。
31	—	HSDRAIN	热插拔 MOSFET 的漏极检测端 (仅 MAX5042)。把 HSDRAIN 连接到外部热插拔 MOSFET 的漏极。
32	32	CSOUT	电流检测放大器输出。该放大器的增益为 10。当采用电流控制模式时，要把 CSOUT 与 RAMP 相连。
33	33	CSP	电流检测正端。电流检测电阻应尽量靠近该器件安装，并采用 Kelvin 连接。
34	34	CSN	电流检测负端。电流检测电阻应尽量靠近该器件安装，并采用 Kelvin 连接。
35	26, 28, 29, 31, 35	PWMNEG	PWM 电路的模拟信号返回端。
36	36	DRVDEL	驱动器延时调节端。在 DRVDEL 和 PWMNEG 之间接一个电阻和一个 0.22μF 的电容。DRVDEL 端的电阻控制 PPWM 信号与加到内部功率 MOSFET 上的电源脉冲信号之间的偏移。如与次级同步整流控制器配合使用，其同步整流器驱动脉冲可得到进一步优化。
37	37	PPWM	PWM 脉冲输出。PPWM 可以超前内部功率 MOSFET 的脉冲，具体时间取决于 DRVDEL 端的外部电阻。
38	38	REG9	9V 内部稳压器输出。主要用作内部栅极驱动电源。在 REG9 与 PWMNEG 之间应接 1μF 的旁路陶瓷电容。
39	39	REG5	5V 内部稳压器输出。在 REG5 与 PWMNEG 之间应接 1μF 的旁路陶瓷电容。
41	41	REG15	15V 启动稳压器输出。当 REG15 端的电压大于 18V 时，稳压器禁止工作。在 REG15 与 PWMNEG 之间应接不低于 1μF 的旁路陶瓷电容。
46	46	UVLO	PWM 欠压锁存输出。UVLO 是 PWM 欠压锁存分压器的中心点。在 POSINPWM 端外接分压器或 100kΩ 上拉电阻可以修改默认门限。外部电阻分压网络要接在 POSINPWM 与 PWMNEG 之间。

双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

引脚说明 (续)

引脚		名称	功能
MAX5042	MAX5043		
47	25, 47	POSINPWM	PWM 模拟正电源输入。应把 POSINPWM 连至最高正输入电源。
48, 51, 54, 55	48, 51, 54, 55	DRNH	内部高边 PWM 功率 MOSFET 的漏极连接端。把 DRNH 连到最高正输入电源。
49, 50, 52, 53	49, 50, 52, 53	XFRMRH	隔离变压器的高端连接端。
—	27	DEN	延时使能输入 (仅 MAX5043)。DEN 是延时使能分压器的中心点，通过外部分压器或 100kΩ 上拉电阻拉至最高正电源电压处可以修改默认值。
—	30	N.C.	无连接 (仅 MAX5043)，浮空。

详细说明

MAX5042/MAX5043 是一种多模式 PWM 电源 IC，专为电压或电流模式的隔离型正激、反激电源转换器的原级电路而设计。这些器件提供较高的集成度，可降低隔离电源的成本，缩小 PC 板面积。MAX5042/MAX5043 主要用于 24V、42V 或 48V 电源总线系统。

MAX5042/MAX5043 是一个完整的、能够输出 50W 功率的系统。MAX5042 除了 PWM 和功率 MOSFET 之外，还包含一个热插拔控制器，热插拔部分需要一个外部 MOSFET (QHS)，MAX5042 的内部结构如图 1 所示。 C_{IN} 是 PWM 电路的输入储能电容，在系统软启动时能够抑制源自背板的浪涌电流。当接有输入电源时， C_{IN} 会完全放电，QHS 断开。当所加电压超过热插拔控制器的默认欠压锁定阈值 (30.5V)，且持续时间超过 165ms (内部导通延迟) 时，QHS 的栅极电压开始逐渐上升，从而得到受控制的导通摆率，QHS 的漏极电压以大约 10V/ms 的速率下降，对于 100μF 的 C_{IN} 电容从背板吸入电流近似为 1A。QHS MOSFET 完全导通后，MAX5042 的 PWM 电路才开始启动。QHS 完全导通后，电容 C_{IN} 两端的电压高于 PWM 电路的默认启动电压 (31V)，热插拔电路激活 PWM 部分开始工作，进入软启动阶段。在启动过程中，软启动功能可限制变压器初级的吸入电流，避免输出电压出现过冲。

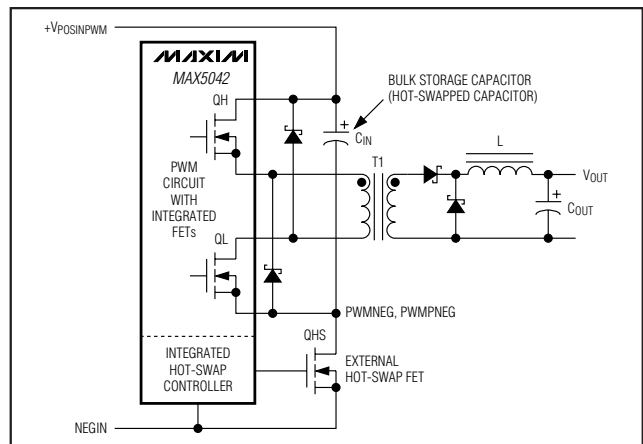


图 1. 基于 MAX5042 的隔离电源框图

MAX5043 内部没有热插拔控制器，详见图 2。输入电压高于欠压锁存门限 (UVLO 和 DEN 引脚) 且持续时间为 10ms 时，MAX5043 开始工作。

MAX5042/MAX5043 可采用正激或反激电源拓扑。采用正激拓扑时，最大输出功率约为 50W。采用反激拓扑时，最大输出功率约为 20W，输出功率会受器件封装所能耗散的功率限制。在 MAX5042/MAX5043 的 QFN 封装中，其底部有一个裸露金属焊盘，裸露焊盘可直接焊接到系统的电源负极。采用较大的覆铜面积有助于改善散热性能，使用散热孔也会改善散热效果。

双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

电源拓扑

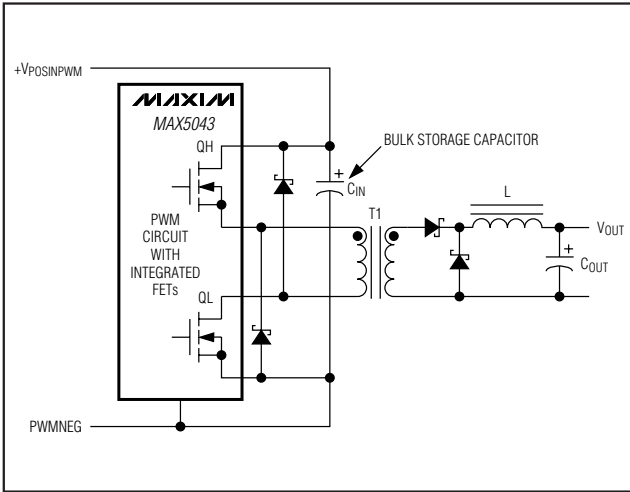


图 2. 基于 MAX5043 的隔离电源简图

开关频率可通过 RCOSC 引脚的外接电阻和电容设置。当开关频率为 250kHz 时，开关损耗最低，而且，外部功率元件能够满足小尺寸设计的要求。

MAX5042/MAX5043 提供了完善的保护功能，使其成为那些要求高可靠性、需要全面故障保护的产品的理想选择，如电信设备电源等。MAX5042/MAX5043 的 15V 线性稳压器输出能够为 9V 和 5V 稳压器供电，驱动栅极和内部电路。第三绕组通过整流管与 REG15 引脚相连，启动后为芯片供电并降低 MAX5042/MAX5043 的功耗。当 REG15 引脚外接电源时，内部 15V 稳压器被禁用。

MAX5042 和 MAX5043 的内部结构框图分别如图 3、4 所示。来自热插拔电路、稳压器、热关断的电源就绪信号与 UVLO 一起产生内部关断信号 SHDN。当关断条件满足时，SHDN 会禁用比较器和振荡器，反之则会释放比较器和振荡器，使其正常工作。SHDN 的下降沿经过一段延迟时间，以便在 PWM 脉冲到来之前能稳定建立内部信号。在 SHDN 下降沿到延迟信号的这段时间内，连接在 XFRMRH 和 PWMPNEG 间的 10Ω 内部 MOSFET (QB) 导通，为 BST 电容充电。启动后，该 MOSFET 会在每个周期内导通约 300ns，对 BST 电容充电。

双开关正激转换器拓扑具有出色的坚固性，在充分利用内部 75mΩ 功率 MOSFET 的同时可避免故障的损害，并防止变压器出现饱和。带前馈补偿的电压模式控制可在单个周期内抑制输入电源的干扰，这一点与电流模式控制结构类似。较之电流模式，这种控制方式具有以下显著优点：

- 由于对电流信号进行了滤波或屏蔽，因而对最小占空比没有特定要求。
- 理想的斜坡信号和较高的信号幅度进一步提高了稳定性。
- 光耦 LED 及光敏晶体管的偏置点很稳定，从而使控制回路带宽达到最大 (电流模式的光耦偏置点取决于输出负载)。
- 可以预测环路动态性能，从而简化了控制环路的设计。

双开关电源拓扑可恢复储存在磁性元件和变压器的寄生漏感能量。用 MAX5042 构建的 48V 输入、5V/8A 输出的隔离电源如图 7 所示。

MAX5042/MAX5043 也支持电流模式控制。电流模式的优点是：电源电路为单极点电路和小信号传输函数，可选用多种类型的输出电容，简化了电源设计。

欠压锁存

MAX5042 提供两个 UVLO，热插拔部分和 PWM 部分有其自己的欠压锁存比较器 (分别为 HSEN 和 UVLO)。MAX5043 不具备热插拔功能，但保留了 PWM UVLO 和抗尖峰脉冲的欠压锁存 / 上电复位功能。两种情况下，都由内部电阻将默认输入电压门限值设为 31V (典型值)。

PWM 默认输入电压门限可通过与内部分压器并联的外部分压器调节。若外部分压器的电阻值比内部分压器的电阻值小，UVLO 触发门限的精度由外部分压器电阻的容差决定。修改后的默认门限由下式决定：

$$R_{He} = \frac{R_{Le} \times R_{Li} \times R_{Hi} \times (V_{IN} - V_{REF})}{V_{REF} \times R_{Hi} (R_{Li} + R_{Le}) - R_{Le} \times R_{Li} \times (V_{IN} - V_{REF})}$$

双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

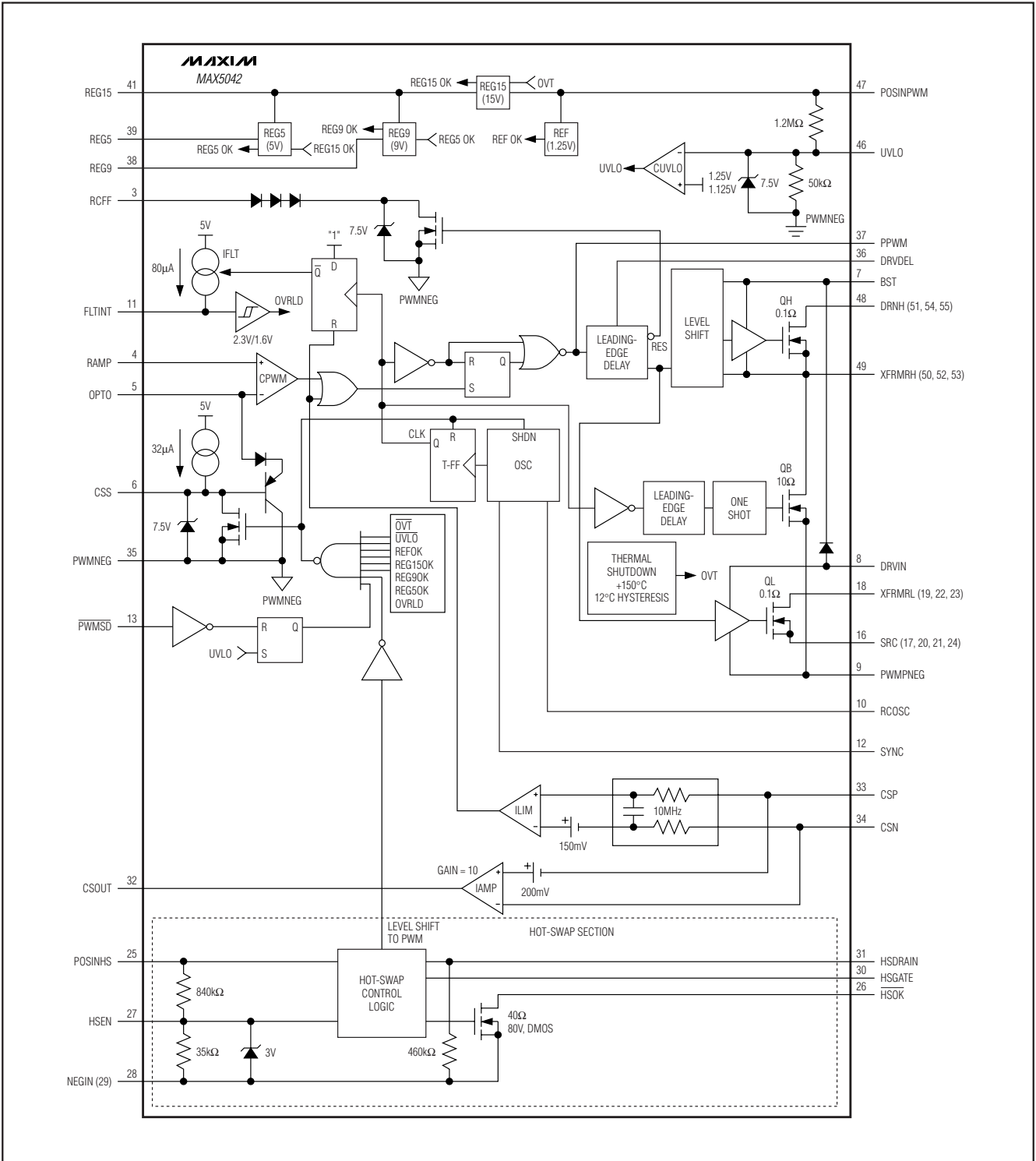


图 3. MAX5042 电源 IC 原理框图

双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

MAX5042/MAX5043

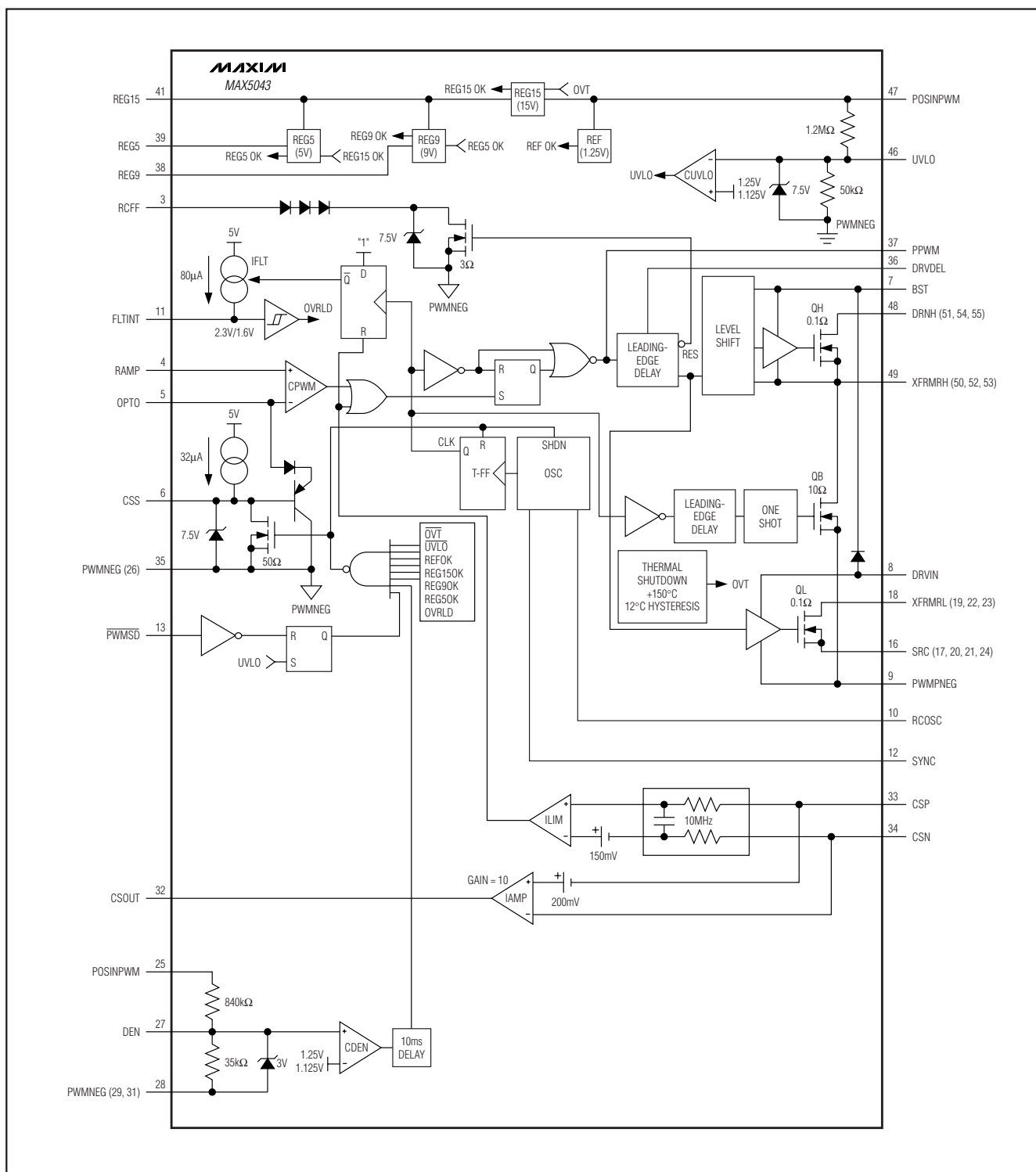


图 4. MAX5043 电源 IC 的原理框图

双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

式中 R_{He} 为外部高边电阻， R_{Le} 为外部低边电阻， R_{Hi} 为内部高边电阻 (典型值 $1.2M\Omega$)， R_{Li} 为内部低边电阻 (典型值 $50k\Omega$)， V_{REF} 为 $1.27V$ (典型值)， V_{IN} 为所希望的门限值。

对于每个锁存输出，都可通过一个 $100k\Omega$ 的外部上拉电阻拉至 POSINPWM，禁用 UVLO 功能。

内部稳压器

内部高压线性稳压器可在 REG15 引脚输出 $15V$ 电压，这一输出又可作为 $9V$ 稳压器的输入，为内部 MOSFET 驱动提供偏置； $15V$ 稳压器还为 REG5 提供偏置， $5V$ 电源既可用于内部电路，也可用于外部电路。REG15、REG9、REG5 引脚需要接 $1\mu F$ 旁路陶瓷电容。当 REG15 引脚外加一个高于 $18V$ 、低于 $40V$ 的电压时，内部高压启动稳压器被禁用。REG9 稳压器对 REG15 端的电压进行降压，产生 $9V$ 输出电压，并具有 $100mA$ 限流；REG5 稳压器对 REG15 端的电压进行降压，产生 $5V$ 输出电压，并具有 $40mA$ 限流。当 REG15 端外加电源时，REG15 稳压器被禁止，可大大降低 MAX5042/MAX5043 的内部功耗。取代内部稳压器 REG15 所需的电压和功率由整流器和主变压器上的附加绕组产生。

软启动

通过 CSS 与 PWMNEG 引脚间的外接电容可以设置 MAX5042/MAX5043 的软启动时间。器件上电时，软启动电容 (C_{CSS}) 以 $33\mu A$ 的恒定电流充电，电压逐渐升至 $7.3V$ 。这段时间内，OPTO 电压钳位在 $CSS + 0.6V$ 。这样，在起始阶段，使占空比低于稳压器使能的数值，从而限制次级浪涌电流和电压过冲。MAX5042/MAX5043 断电后，软启动电容在内部通过 PWMNEG 放电。

次级同步

利用 MAX5042/MAX5043 能够提供便利的次级同步整流器的同步设计。次级同步整流器与高速光耦的连接如图 5 所示。注意应选择传输延迟小于 $50ns$ 的光耦。

为得到最佳设计方案，可通过调整连接至 DRVDEL 的电阻值获得 PPWM 信号上升沿与功率 MOSFET 导通之间所需要的延迟。用以下公式可近似计算设置 PPWM 与作

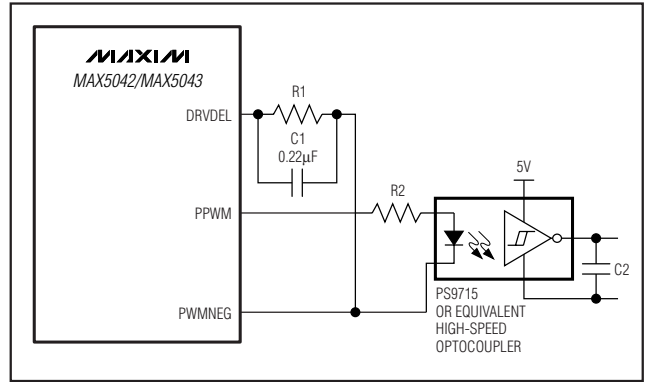


图 5. 高速光耦构成的次级同步整流驱动

用到变压器的电源脉冲之间的延迟时间所需要的电阻值 (R_{DRVDEL}):

$$R_{DRVDEL} = (t_{DRVDEL} - (100ns)) \left(\frac{k\Omega}{2ns} \right)$$

式中 t_{DRVDEL} 为从 PPWM 上升沿到内部功率 MOSFET 导通所需要的延迟时间。

PWM 调节器

MAX5042/MAX5043 为多模 PWM 电源 IC，支持电压控制模式和电流控制模式。

电压控制模式和 PWM 斜坡电压

采用电压控制模式时，在 RCFE 引脚可得到前馈 PWM 斜坡电压。RCFE 与 POSINPWM 之间接一个电容，与 PWMNEG 之间接一个电阻。所产生的斜坡电压加到 PWM 比较器的同相输入端 RAMP，其最小值为 $1.5V$ 至 $2.5V$ 。斜坡电压的斜率由 POSINPWM 端的电压决定，并对环路总增益产生影响。斜坡电压峰值必须维持在 RCFE 的动态范围内 (0 至 $5.5V$)。假定最小输入电压 (PWM UVLO 开启门限) 时对应的最大占空比约为 50% ，可通过以下公式计算出斜坡电容或电阻的最小值：

$$R_{RCFF} \times C_{RCFF} \geq \frac{V_{INUVLO}}{2f_s \times V_{rP-P}}$$

其中：

V_{INUVLO} 为最小输入电压 (PWM UVLO 的典型开启电压)，

f_s 为开关频率，

V_{rP-P} 为斜坡电压峰-峰值 (典型值 $2V$)。

双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

振荡器和同步

设置较高的斜坡峰值可得到较大的信噪比。功率级的低频、小信号增益 (PWM 比较器反相输入到输出的增益) 可通过下式计算:

$$G_{PS} = N_{SP} \times R_{RCFF} \times C_{RCFF} \times f_S$$

其中: N_{SP} 为电源变压器次级线圈与初级线圈的匝数比。

电流检测放大器和电流控制模式

MAX5042/MAX5043 也可设置为电流控制模式 (图 6)。在某些应用中, 采用该控制方式可获得诸多好处。电流控制模式能降低输出滤波器的阶数, 使环路补偿更容易。采用电流模式控制时, SRC 外部检流电阻上的电压由增益为 -10 的内部放大器 IAMP 放大。逐周期限流门限为 156mV, 这个峰值电压由 IAMP 放大, 还要加上 200mV 的失调电压, 这样电流检测放大器的输出电压为:

$$V_{CSOUT} = 2 + 10(V_{CSP} - V_{CSN})$$

用下式可计算出功率级的低频、小信号增益 (PWM 比较器反相输入到输出间的增益):

$$G_{PS} = N_{PS} \times \frac{R_L}{R_{SENSE}}$$

其中: N_{PS} 为电源变压器初级线圈与次级线圈的匝数比,

R_L 为低频输出阻抗,

R_{SENSE} 为初级检流电阻。

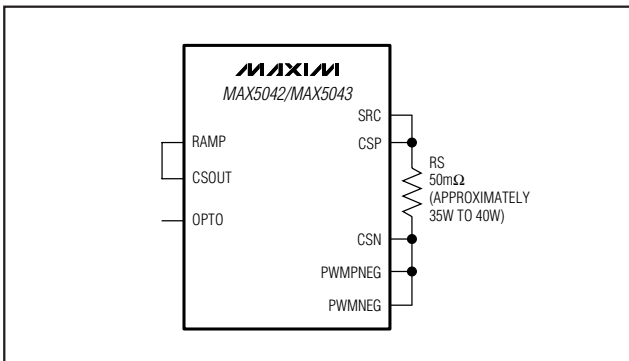


图 6. 电流模式控制的简单连接图

在 RCOSC 引脚与 REG5 之间接一个电阻、与 PWMNEG 之间接一个电容, 构成一个 RC 网络, 利用这个网络可对 MAX5042/MAX5043 的振荡器进行设置。其 PWM 频率为 RCOSC 引脚频率的一半。

振荡器各元件参数计算公式如下:

$$R_{RCOSC} = \frac{1}{2f_S(C_{RCOSC} + C_{PCB}) \ln\left(\frac{V_{REG5}}{V_{REG5} - V_{TH}}\right)}$$

其中: $C_{PCB} = 14\text{pF}$,

$V_{REG5} = 5\text{V}$,

$f_S =$ 开关频率,

$V_{TH} =$ RCOSC 触发电平峰值。

通过改变 DRVDEL 处的电阻可改变延迟, 从而将功率 MOSFET 的最大占空比限制在 50% 以下。

SYNC 用于 MAX5042/MAX5043 与外部时钟的同步。为得到适当的同步, 外部 SYNC 频率要比 MAX5042/MAX5043 内部振荡器的振荡频率高 15% 到 20%。开关频率实际为同步频率的一半。

积分故障保护

积分故障保护功能使 MAX5042/MAX5043 能够在设定的时间范围内不受瞬间过流的影响, 这期间电源对负载来说近似于一个恒流源。例如, 当负载电流发生瞬变时, 为保证输出电压不超出稳压范围, 控制环路需要一个更大的电流, 积分故障保护电路就可发挥作用。在 FLTINT 引脚外接一个电容可以设置屏蔽时间。遇到连续过流故障时, 该电容上的电压将缓升至 FLTINT 的关断门限电压 (典型值 2.7V)。当 FLTINT 达到门限值时, 电源关断。在 FLTINT 电容上并联一个大阻值放电电阻能使该电容放电到重新启动的门限电压 (典型值 1.8V)。达到重新启动门限时, 电源将再次进入软启动过程。

ILIM 比较器用于逐周期限流, 典型门限为 156mV。每当限流比较器 (图 3、4, ILIM) 被触发时, 内部故障积分电路开始工作, 使 FLTINT 每次在一个时钟周期内输出 80μA 电流。用以下公式可近似计算出关断时间所需要的电容值 (C_{FLTINT}):

双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

$$C_{FLTINT} \cong \frac{I_{FLTINT} \times t_{SH}}{1.4}$$

式中： $I_{FLTINT} = 80\mu\text{A}$ ；

t_{SH} 为限流比较器检测到过流故障时所期望的屏蔽时间。

可能需要通过一些测试调节实际需要的电容值。

用以下公式计算恢复时间所需要的放电电阻 (R_{FLTINT}) 的近似值：

$$R_{FLTINT} \cong \frac{t_{RT}}{C_{FLTINT} \ln \left(\frac{2.3}{1.6} \right)}$$

式中： t_{RT} 是恢复时间。

t_{RT} 至少为： $10 \times t_{SH}$ 。 t_{SH} 的典型值在几百微秒到几毫秒之间。

关断模式 锁存关断

当发生严重故障时，MAX5042/MAX5043 的锁存关断将发挥作用，终止电路工作。同步整流电源的外部故障将引起整流器失控。无论是体二极管导通还是外接肖特基二极管导通，都将产生非常高的功耗，使电源温度迅速升高。与次级整流管处于同一接地平面的温度传感器能检测到这一危险状况，并向 $\overline{\text{PWMSD}}$ 发出关断信号，之后 $\overline{\text{PWMSD}}$ 将使电路停止工作并且锁定在故障状态直至再次上电。将 $\overline{\text{PWMSD}}$ 接 REG5 可禁止锁存关断功能。

关断功能

通过集电极开路或漏极开路电路将 UVLO 拉至 PWMNEG，可以关断 MAX5042/MAX5043。把 HSEN 拉至 NEGIN，经过 10ms 关断延迟后也可以关断 MAX5042；将 DEN 拉低，经过 1ms 关断延迟后可以关断 MAX5043。使用 HSEN 时，MAX5042 经过 165ms 的启动延时完成整个热插拔启动过程。触发 DEN 时，MAX5043 有 10ms 的延迟。

热关断

MAX5042/MAX5043 具有内部热关断功能。内部传感器对大功率电路进行监视，当功率 FET 或稳压器的功耗超过一定限度后导致热故障。温度达到门限值时，将终止开关工作，稳压器关闭。这样，集成热关断功能配合功率 MOSFET，构成了一个坚固的电源电路。

MAX5042 热插拔控制器

MAX5042 内部集成了热插拔控制器，采用 MAX5042 制作的电源能够安全地插入带电底板，不会造成电源的瞬间失灵。热插拔电路在 POSINHS 和 NEGIN 之间操作。MAX5042 实现热插拔控制时，外部只需一个 N 沟道 MOSFET。图 1 和图 3 是关于热插拔功能的详细说明。

MAX5042 控制位于负电源路径的外部 N 沟道功率 MOSFET，加电时，MAX5042 使 MOSFET 处于关断状态。若 HSEN 低于 1.26V 或 POSINHS 低于欠压锁定电平 (31V)，或者芯片温度超过 +150°C，则 MOSFET 将一直处于断开状态。若以上条件都不具备，且持续时间超过 165ms，那么 MAX5042 会逐渐接通 MOSFET，并允许 HSDRAIN 上的电压以不高于 10V/ms 的速度下降。在此期间，PWM 电路将保持关断状态。通过外部 MOSFET 的浪涌电流 (也流过电容 C_{IN}) 被限制在与其容值成比例的范围内，HSDRAIN 摆率是一个常量。待 MOSFET 完全导通之后，HSDRAIN 的电压下降到它的终值，热插拔过程结束，IC 的 PWM 部分开始上电。

HSEN 提供 MAX5042 的外部控制，便于顺序供电。如有必要，HSEN 也可通过外部分压网络改变欠压锁存电平。欠压锁存可使外接的热插拔 MOSFET 保持在关断状态，直到输入电压高于所需要的电平值。利用 HSEN 信号控制时有 10ms 的关断延迟。

当外部 MOSFET 完全导通时，器件输出电源就绪信号、 $\overline{\text{HSOK}}$ 。 $\overline{\text{HSOK}}$ 是以 NEGIN 为参考的漏极开路输出，可承受比 NEGIN 高 80V 的电压。

双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

热插拔浪涌电流的确定

计算热插拔浪涌电流可用下列公式：

$$I_{CIN} = C_{IN} \frac{dV_{HSDRAIN}}{dt} = C_{IN} S_{HSLR}$$

其中：

C_{IN} = 负载电容

S_{HSLR} 是 MAX5042 的热插拔摆率，该摆率值见 *Electrical Characteristics* 表。

例如：假定输入电容的最大值为 100μF，摆率为典型的 10V/ms，由该式计算出的浪涌电流为 1A。表 1 是外部热插拔 MOSFET 的推荐型号。

表 1. MAX5042 外部热插拔 MOSFET 的推荐型号

MAXIMUM I _{LOAD} (A)	SUGGESTED EXTERNAL MOSFET
0.25	IRFL110
0.5	IRFL4310
1	IRFR3910
2	IRF540NS
3	IRF1310NS
4	IRF1310NS

典型应用电路

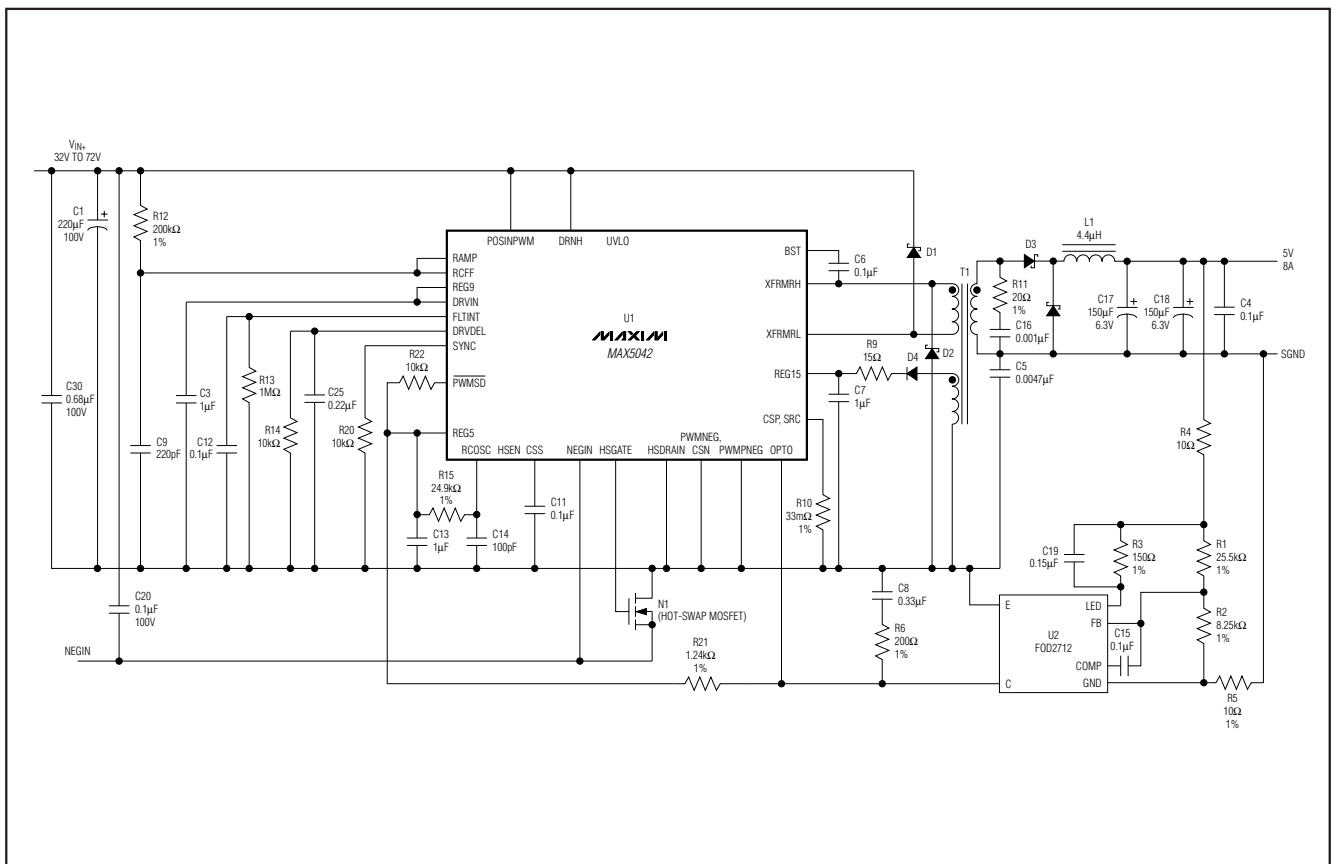


图 7. MAX5042 典型应用电路 (带有热插拔的 48V 电源)

双路开关电源 IC，集成了 功率 MOSFET 和热插拔控制器

典型应用电路 (续)

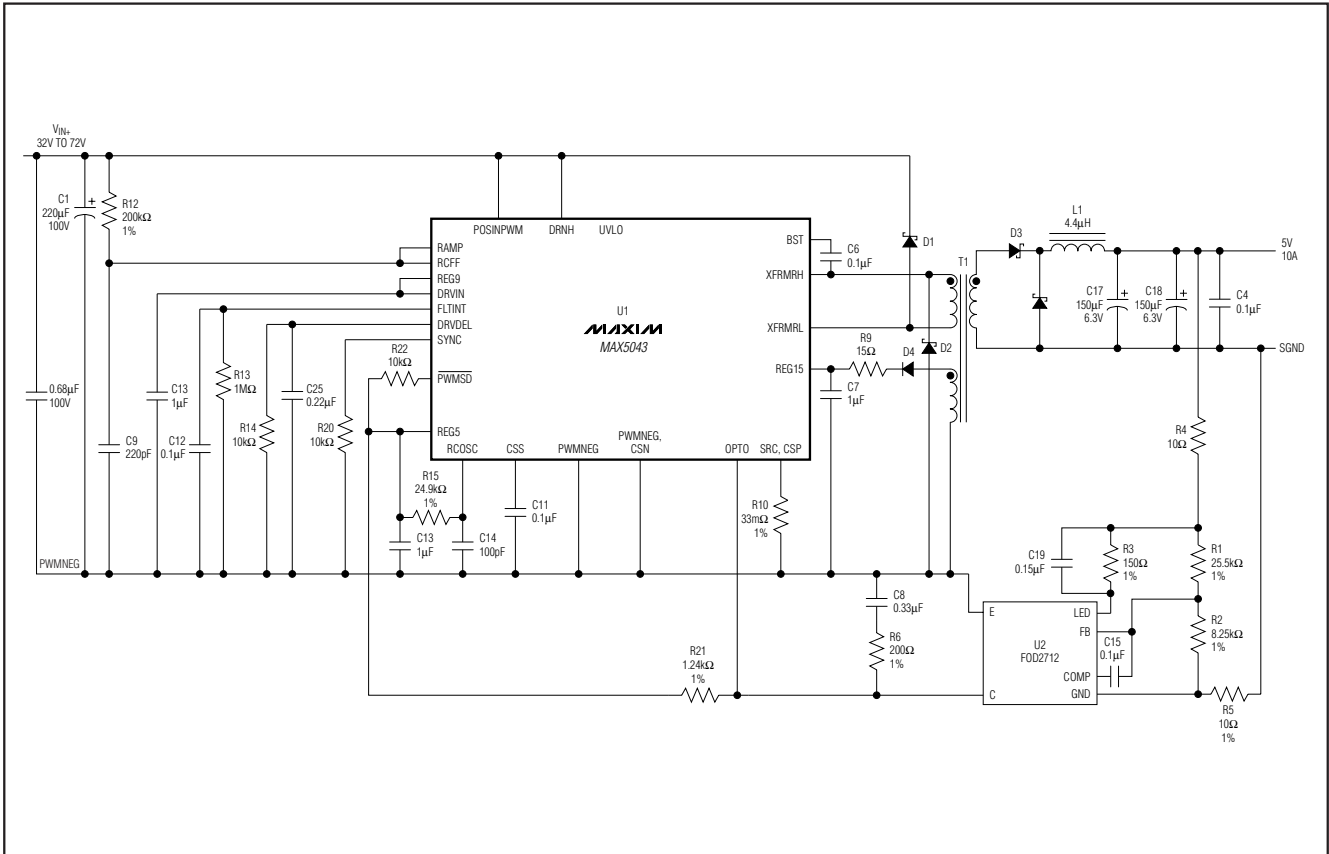
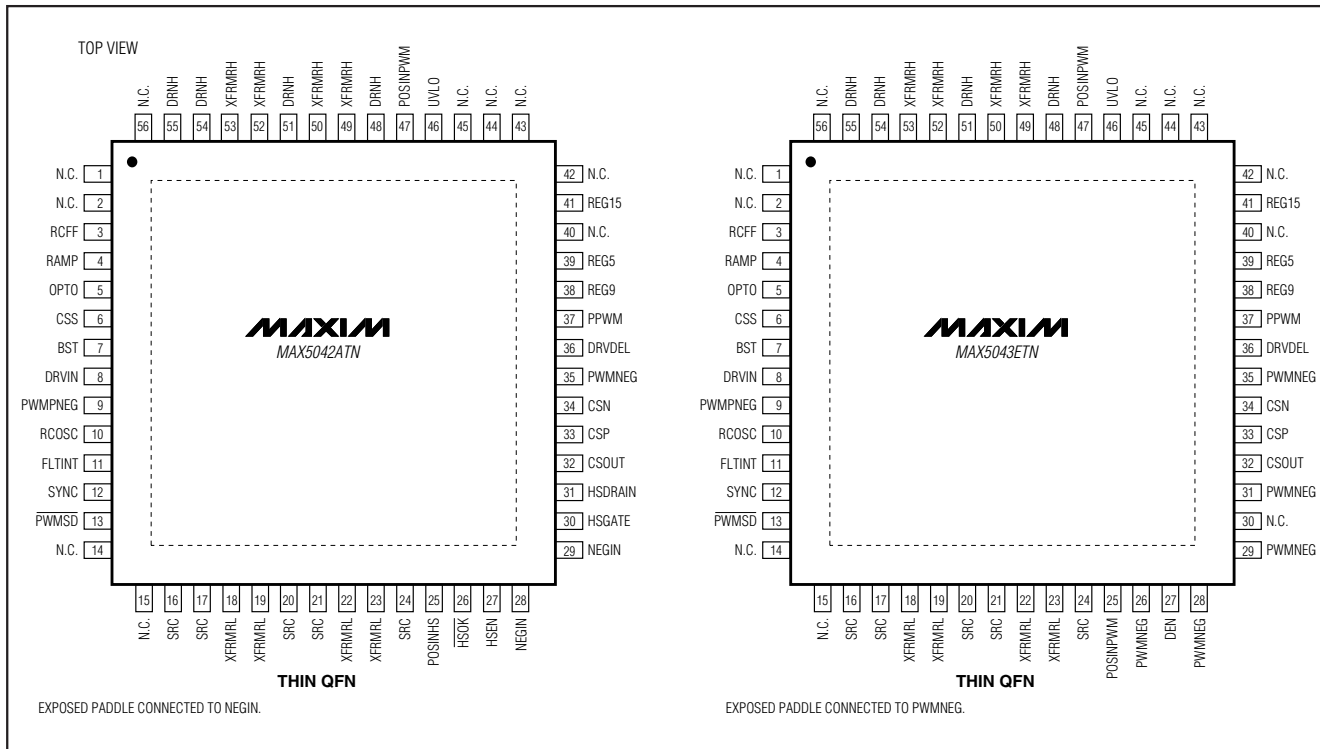


图 8. MAX5043 的典型应用电路 (不带热插拔的 48V 电源, 该电路尚未经过测试)

双路开关电源 IC，集成了功率 MOSFET 和热插拔控制器

引脚配置

MAX5042/MAX5043



芯片信息

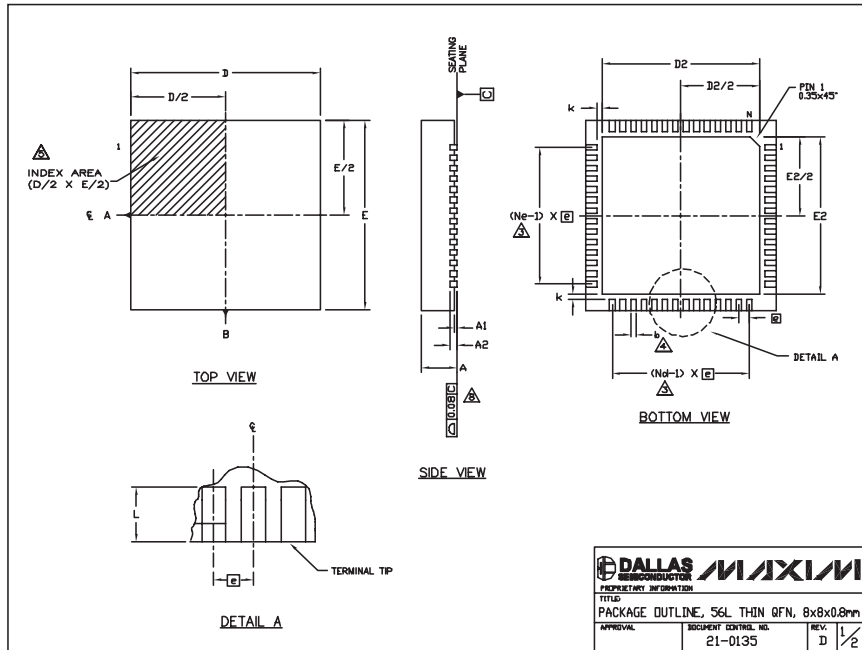
TRANSISTOR COUNT: 35,247

PROCESS: BiCMOS DMOS

双路开关电源 IC, 集成了 功率 MOSFET 和热插拔控制器

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages.)



NOTES:

- DIE THICKNESS ALLOWABLE IS 0.225mm MAXIMUM (0.009 INCHES MAXIMUM).
- DIMENSIONING & TOLERANCES CONFORM TO ASME Y14.5M. - 1994.
- N IS THE NUMBER OF TERMINALS.
Nd IS THE NUMBER OF TERMINALS IN X-DIRECTION &
Ne IS THE NUMBER OF TERMINALS IN Y-DIRECTION.
- DIMENSION b APPLIES TO PLATED TERMINAL AND IS MEASURED BETWEEN 0.20 AND 0.25mm FROM TERMINAL TIP.
- THE PIN #1 IDENTIFIER MUST BE LOCATED ON THE TOP SURFACE OF THE PACKAGE WITHIN HATCHED AREA AS SHOWN. EITHER AN INDENTATION MARK OR INK/LASER MARK IS ACCEPTABLE.
- ALL DIMENSIONS ARE IN MILLIMETERS.
- PACKAGE WARPAGE MAX 0.01mm.
- APPLIES TO EXPOSED PAD AND TERMINALS. EXCLUDES INTERNAL DIMENSION OF EXPOSED PAD.
- MEETS JEDEC MO220.

		56L 8x8				
A	b	MIN.	NGM.	MAX.	N	Ne
		0.70	0.75	0.80		
D	7.90	8.00	8.10	14	3	
E	7.90	8.00	8.10	14	3	
Ⓢ	0.50 BSC					
N	56				3	
Nd	14				3	
Ne	14				3	
L	0.30	0.40	0.50			
A1	0.00	0.02	0.05			
A2	0.20 REF					
k	0.25	--	--			

PKG. CODE	EXPOSED PAD VARIATION						JEDEC	BOW/ BENDS ALLOWED
	D2			E2				
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.		
TS688-1	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	NO
TS688-2	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	YES
TS688-3	6.50	6.65	6.70	6.50	6.65	6.70	WLLD-5	NO



Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

22 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600**