

S3C44B0X 中文数据手册

目 录

S3C44B0X 中文数据手册	1
8 I/O 端口	2
8.1 概述	2
8.2 端口控制寄存器	4
8.2.1 端口配置寄存器 (PCONA-G)	4
8.2.2 端口数据寄存器 (PDATA-G)	4
8.2.3 端口上拉设置寄存器 (PUPC-G)	4
8.2.4 外部中断控制寄存器	5

8 I/O 端口

8.1 概述

S3C44B0X 具有 71 个多功能输入/输出脚。它们包含在 7 组端口中：

- 2 个 9 位输入/输出端口（端口 E 和 F）。
- 2 个 8 位输入/输出端口（端口 D 和 G）。
- 1 个 16 位输入/输出端口（端口 C）。
- 1 个 10 位输出端口（端口 A）。
- 1 个 11 位输出端口（端口 B）。

表 6-1：端口 A 功能表

端口A	可选择的引脚功能	
	功能 1	功能 2
PA0	output only	<u>ADDR0</u>
PA1	output only	<u>ADDR16</u>
PA2	output only	<u>ADDR17</u>
PA3	output only	<u>ADDR18</u>
PA4	output only	<u>ADDR19</u>
PA5	output only	<u>ADDR20</u>
PA6	output only	<u>ADDR21</u>
PA7	output only	<u>ADDR22</u>
PA8	output only	<u>ADDR23</u>
PA9	output only	<u>ADDR24</u>

表 6-2：端口 B 功能表

端口B	可选择的引脚功能	
	功能 1	功能 2
PB0	output only	<u>SCKE</u>
PB1	output only	<u>SCLK</u>
PB2	output only	<u>nSCAS:nCAS2</u>
PB3	output only	<u>nSRAS:nCAS3</u>
PB4	output only	<u>nWBE2:nBE2:DQM2</u>
PB5	output only	<u>nWBE3:nBE3:DQM3</u>
PB6	output only	<u>nGCS1</u>
PB7	output only	<u>nGCS2</u>
PB8	output only	<u>nGCS3</u>
PB9	output only	<u>nGCS4</u>
PB10	output only	<u>nGCS5</u>

表 6-3：端口 C 功能表

端口C	可选择的引脚功能		
	功能 1	功能 2	功能 3
PC0	Input/output	<u>DATA16</u>	IISLRCK
PC1	Input/output	<u>DATA17</u>	IISDO
PC2	Input/output	<u>DATA18</u>	IISDI
PC3	Input/output	<u>DATA19</u>	IISCLK
PC4	Input/output	<u>DATA20</u>	VD7
PC5	Input/output	<u>DATA21</u>	VD6
PC6	Input/output	<u>DATA22</u>	VD5
PC7	Input/output	<u>DATA23</u>	VD4
PC8	Input/output	<u>DATA24</u>	nXDACK1
PC9	Input/output	<u>DATA25</u>	nXDREQ1
PC10	Input/output	<u>DATA26</u>	nRTS1
PC11	Input/output	<u>DATA27</u>	nCTS1
PC12	Input/output	<u>DATA28</u>	TxD1
PC13	Input/output	<u>DATA29</u>	RxD1
PC14	Input/output	<u>DATA30</u>	nRTS0
PC15	Input/output	<u>DATA31</u>	nCTS0

表 6-4: 端口 D 功能表

端口D	可选择的引脚功能	
	功能 1	功能 2
PD0	<u>Input/output</u>	VD0
PD1	<u>Input/output</u>	VD1
PD2	<u>Input/output</u>	VD2
PD3	<u>Input/output</u>	VD3
PD4	<u>Input/output</u>	VCLK
PD5	<u>Input/output</u>	VLINE
PD6	<u>Input/output</u>	VM
PD7	<u>Input/output</u>	VFRAME

表 6-5: 端口 E 功能表

端口E	可选择的引脚功能		
	功能 1	功能 2	功能 3
PE0	<u>Input/output</u>	FpIlo	Fout
PE1	<u>Input/output</u>	TxD0	-
PE2	<u>Input/output</u>	RxD0	-
PE3	<u>Input/output</u>	TOUT0	-
PE4	<u>Input/output</u>	TOUT1	TCLK
PE5	<u>Input/output</u>	TOUT2	TCLK
PE6	<u>Input/output</u>	TOUT3	VD6
PE7	<u>Input/output</u>	TOUT4	VD7
PE8	<u>ENDIAN</u>	CODECLK	input/output

表 6-6: 端口 F 功能表

端口F	可选择的引脚功能			
	功能 1	功能 2	功能 3	功能 4
PF0	<u>input/output</u>	IIC_SCL	-	-
PF1	<u>input/output</u>	IIC_SDA	-	-
PF2	<u>input/output</u>	nWAIT	-	-
PF3	<u>input/output</u>	nXBACK	nXDACK0	-
PF4	<u>input/output</u>	nXBREQ	nXDREQ0	-
PF5	<u>input/output</u>	nRTS1	SIOTxD	IISLRCK
PF6	<u>input/output</u>	TxD1	SIORDY	IISDO
PF7	<u>input/output</u>	RxD1	SIORxD	IISDI
PF8	<u>input/output</u>	nCTS1	SIOCK	IISCLK

表 6-7: 端口 G 功能表

端口G	可选择的引脚功能		
	功能 1	功能 2	功能 3
PG0	<u>input/output</u>	VD4	EINT0
PG1	<u>input/output</u>	VD5	EINT1
PG2	<u>input/output</u>	nCTS0	EINT2
PG3	<u>input/output</u>	nRTS0	EINT3
PG4	<u>input/output</u>	IISCLK	EINT4
PG5	<u>input/output</u>	IISDI	EINT5
PG6	<u>input/output</u>	IISDO	EINT6
PG7	<u>input/output</u>	IISLRCK	EINT7

8. 2 端口控制寄存器

8. 2. 1 端口配置寄存器 (PCONA-G)

由于多数端口都是多功能口, 因此, 需要用“端口配置寄存器 PCONn”来设置每个引脚工作在哪一个功能模式下。

8. 2. 2 端口数据寄存器 (PDATA-G)

当端口被设置为输出脚时, 输出数据的方法就是将数据写入到 PDATA_n 的相应位中; 当端口被设置为输入脚时, 读入数据的方法就是将 PDATA_n 中的相应位读出。

8. 2. 3 端口上拉设置寄存器 (PUPC-G)

端口上拉寄存器用来设定 PC-PG 这几组端口是否具有内部上拉。当 PUP_n 的对应位为 0 时, 该引脚上的上拉使能, 当为 1 时, 该引脚上的上拉禁能。

8. 2. 4 外部中断控制寄存器

该寄存器是为 PG 的第 3 功能——外部中断输入/输出功能设置的，该寄存器可用于设置 EXINT（外部中断）请求输入的模式：低电平触发、高电平触发、下降沿触发、上升沿触发或是边沿触发。

下面我们以 PF 口的相关寄存器为例进行介绍，PF 的寄存器有 3 个：PCONF，PDATF，PUPF：

表 6-8：PF 端口的相关寄存器信息

寄存器名	地址	可读/写	描述	复位值
PCONF	0x01D20034	R/W	Configures the pins of port F	0x0000
PDATF	0x01D20038	R/W	The data register for port F	Undef.
PUPF	0x01D2003C	R/W	pull-up disable register for port F	0x000

表 6-9：PDATF 的相关信息

PDATF	Bit	描述
PF[8:0]	[8:0]	当端口设定为输入口时，这个寄存器的相应位就对应着引脚的状态。 当端口设定为输出口时，输出引脚的状态与该寄存器的相应位相同。 当端口设定为多功能口时，PDATF 中的内容无效。

表 6-10：PUPF 的相关信息

PUPF	Bit	描述
PF[8:0]	[8:0]	0: 相应位的上拉电阻使能。 1: 禁止相应位的上拉功能。

表 6-11：PCONF 的相关信息

PCONF	Bit	描述
PF0	[1:0]	00 = Input 01 = Output 10 = IIC SCL 11 = Reserved
PF1	[3:2]	00 = Input 01 = Output 10 = IIC SDA 11 = Reserved
PF2	[5:4]	00 = Input 01 = Output 10 = nWAIT 11 = Reserved
PF3	[7:6]	00 = Input 01 = Output 10 = nXBACK 11 = nXDACK0
PF4	[9:8]	00 = Input 01 = Output 10 = nXBREQ 11 = nXDREQ0
PF5	[12:10]	000 = Input 001 = Output 010 = nRTS1 011 = SIOTxD 100 = IISLRCK Others = Reserved
PF6	[15:13]	000 = Input 001 = Output 010 = Tx D1 011 = SIORDY 100 = IISDO Others = Reserved
PF7	[18:16]	000 = Input 001 = Output 010 = Rx D1 011 = SIORxD 100 = IISDI Others = Reserved
PF8	[21:19]	000 = Input 001 = Output 010 = nCTS1 011 = SIOCLK 100 = IISCLK Others = Reserved

