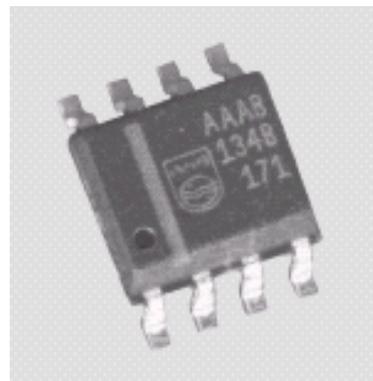


SA56600-42 用锂电池后备的系统复位芯片

概述

SA56600-42 被设计用在电源电压降低或断电时作保护微电脑系统中 SRAM 的数据。当电源电压下降到通常值 4.2V 时，输出 CS 变为逻辑低电平，把 CE 也拉低，从而禁止对 SRAM 的操作。同时，产生一个低电平有效的复位信号，供系统使用。如果电源电压继续下降，到达通常值 3.3V 或更低时，SA56600-42 切换系统操作，从主电源供电切换到后备锂电池供电。当主电源恢复正常，电压上升至 3.3V 或更高时，将 SRAM 的供电电源将由后备锂电池切换回主电源。当主电源上升至大于典型值 4.2V 时，输出 CS 变为逻辑高电平，使 CE 变为高电平，使能 SRAM 的操作。复位信号一直持续到系统恢复正常操作为止。在系统电源电压不足或突然断电的时候，这个器件能可靠地保护系统在 SRAM 内的数据。



SA56600-42 提供 S08 表面贴装的封装形式。

特性:

- 在 4.2V 门限电平进行电源切换（下降沿）
- 输出低电平有效的复位信号（/RESET）
- 双路输出：高电平有效的 SRAM 片选信号（CS）、低电平有效的 SRAM 片选信号（/CS）
- 在备份电池供电时间内：
 - 低电源电流（典型值 0.3 μ A）
 - 低输入输出压降（100 μ A 时典型值 0.3V）
 - 低反向电流泄漏（最大 0.1 μ A）
- 正常操作期间：
 - 低输入输出压降（50mA 时 0.2V）
 - 在 VCC=5.0V, 50mA 时典型的输出电压 4.8V
 - 在 3.3V 时恢复主电源供电

应用领域:

- 存储器卡（SRAM）
- 个人电脑系统，文字处理器系统
- 传真机，照相机，办公设备
- 程序控制器
- 视频游戏和其他应用 SRAM 的设备

系统简图:

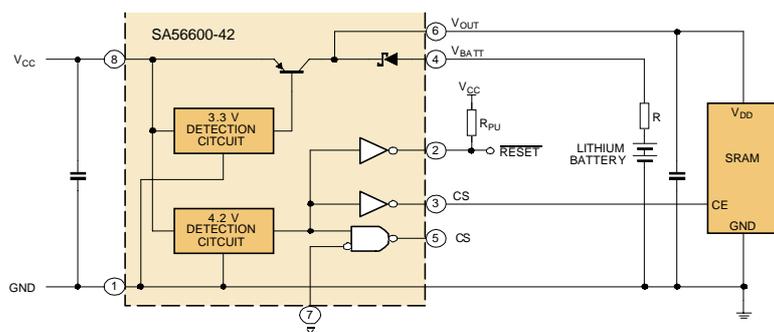


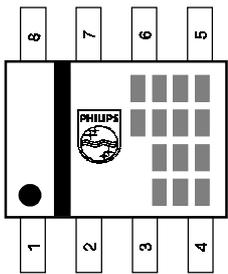
图 1: 系统简图

订货信息:

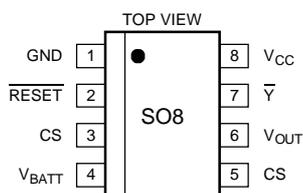
型号	封装		温度范围
	名称	描述	
SA56600-42D	S08	小型塑料表面封装; 8 引脚, 本体宽度 3.9mm	-40~+85°C

元件数字标注:

封装形式用 Philips 标记右侧的第一行 4 个字母标注。前 3 个字母代表本产品的名称, 'x' 代表第 4 个字母, 表示为批号编码。剩下的 2 或 3 行标记是内部的生产编号。

	
部分型号	标注
SA56600-42	A A A x

管脚说明:



管脚	符号	描述
1	GND	电源地
2	/RESET	集电极开路输出; 当 VCC 降至 4.2V (典型值) 以下, 输出低电平。需接外部上拉电阻。
3	CS	高电平有效的片选输出; 当电源电压高于 VS (4.2V) 时, 保持高电平。 可用作系统中 SRAM 的高电平有效片选信号。
4	VBATT	连接后备锂电池的正极
5	/CS	低电平有效的片选输出; 当电源电压高于 VS (4.2V) 时, 保持低电平。 可用作系统中 SRAM 的低电平有效片选信号。
6	VOUT	保护系统的后备锂电池、主电源输出。当 VCC 降到 VS 以下时, 切换为后备锂电池供电。
7	/Y	发射极开路输入; 用于微控制器使能/CS 输出 (微控制器控制/CS 功能)。
8	VCC	主电源输入端

最大额定值:

符号	参数	范围	单位
V _{CC} (MAX)	电源电压	-0.3~+7.0	V
V _{CC} (OP)	工作电压	-0.3~+7.0	V
I _O (V _{CC})	输出电流 (主电源)	80	mA
I _O (V _{BATT})	输出电流 (后备电池)	200	μA
T _{oper}	工作温度	-40~+85	°C
T _{stg}	存储温度	-40~+12	°C
P	功耗	250	mW

电气特性:

特性参数的测量均在 $V_{CC}=5.0V$ 、 $T_{AMB}=25^{\circ}C$ 的条件下测得，除非另外规定。

符号	参数	条件	最小值	典型值	最大值	单位
I_{CC}	电源电流	$V_{CC}=5.0V$, $V_{BATT}=3.0V$, $I_O=0mA$	-	1.4	2.2	mA
V_{SAT1}	I/O 电压差 1	$V_{CC}=5.0V$, $V_{BATT}=3.0V$, $I_O=1.0mA$	-	0.03	0.05	V
V_{O1}	输出电压 1	$V_{CC} = 5.0 V$; $V_{BATT} = 3.0 V$; $I_O = 1.0 mA$	4.95	4.97	-	V
V_{O2}	输出电压 2	$V_{CC} = 5.0 V$; $V_{BATT} = 3.0 V$; $I_O = 15 mA$	4.75	4.90	-	V
V_S	检测门限电压	VCC 下降	4.00	4.20	4.40	V
ΔV_S	检测延迟	$V_S = V_{SH}$ (上升沿 VCC) - V_{SL} (下降沿 VCC)	-	100	-	mA
V_{RSL}	复位输出低电平	$V_{CC} = 3.7 V$	-	0.2	0.4	V
I_{RSH}	复位输出高电平时反向电流	$V_{CC} = 5.0 V$; $V_{RS} = 7.0 V$	-	0.01	0.1	A
V_{OPL}	维持复位电平 (最小的工作电压)	$V_{RSL} = 0.4 V$; VCC falling; RPU = 10 k	-	0.8	1.2	V
V_{CSL}	CS 输出低电平	$V_{CC} = 3.7 V$; $V_{BATT} = 3.0 V$; $I_{CS} = 1.0 A$	-	-	0.1	V
V_{CSH}	CS 输出高电平	$V_{CC} = 5.0 V$; $V_{BATT} = 3.0 V$; $I_{CS} = -1.0 A$	4.90	-	-	V
$V_{/CSL}$	/CS 输出低电平	$V_{CC} = 5.0 V$; $V_{BATT} = 3.0 V$; $I_{CS} = 1.0 A$	-	-	0.2	V
$V_{/CSH}$	/CS 输出高电平	$V_{CC} = 3.7 V$; $V_{BATT} = 3.0 V$; $I_{CS} = -1.0 A$	$V_O - 0.1$	-	-	V
$V_{S/T}$	检测电压的温度特性	-40 to +85	-	-	0.05	%/ $^{\circ}C$
V_{BT}	备份电池的 门限电压	VCC 下降	3.15	3.30	3.45	V
$V_{BT(HYS)}$	备份电池的延迟	$V_{BT(HYS)} = V_{BTH}$ (VCC 上升沿) - V_{BTL} (VCC 下降沿)	-	100	1.0	mV
$V_{BT/T}$	电压切换的温度特性	-40 to +85	-	-	0.05	%/ $^{\circ}C$
I_L	漏电流	$V_{CC} = 0 V$; $V_{BATT} = 3.0 V$; $I_O = 0 A$	-	0.3	0.5	A
V_{SAT2}	I/O 压差 2	$V_{CC} = 0 V$; $V_{BATT} = 3.0 V$; $I_O = 1.0 A$	-	0.2	0.3	V
V_{O3}	输出电压 3	$V_{CC} = 0 V$; $V_{BATT} = 3.0 V$; $I_O = 1.0 A$	2.7	2.8	-	V
V_{O4}	输出电压 4	$V_{CC} = 0 V$; $V_{BATT} = 3.0 V$; $I_{CS} = 100 A$	2.6	2.7	-	V
V_{REF}	参考电压 (典型)		-	1.25	-	V
I_{BL}	V_{BATT} 的反向电流	$V_{CC} = 5.0 V$; $V_{BATT} = 0 V$	-	-	0.1	A
I_{YLO}	/Y 的电流	$V_{CC} = 5.0 V$; $V_{BATT} = 3.0 V$; $V_Y = 0 V$	-	150	400	A
t_{PLH}	/Y 的传播延迟时间 (注 1)	V/Y 由逻辑低电平跳变为逻辑高电平	-	8.0	20	ns
t_{PHL}	/Y 的传播延迟时间 (注 1)	V/Y 由逻辑高电平跳变为逻辑低电平	-	8.0	20	ns

注:

1、/Y 输入的上升沿和下降沿的时间小于 6.0ns。/CS 连接 15pF 的电容 (从管脚 5 到地)。

典型特性曲线图:

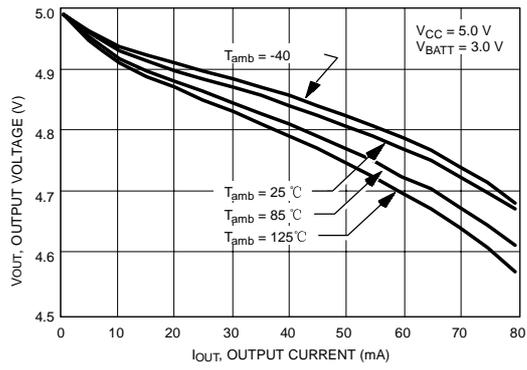


图 3: 输出电压 VS 输出电流

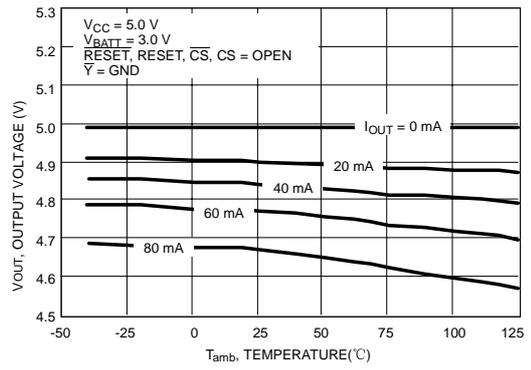


图 4: 输出电压 VS 温度

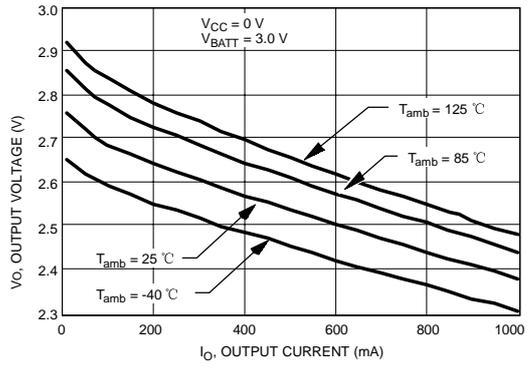


图 5: 输出电压 VS 电流

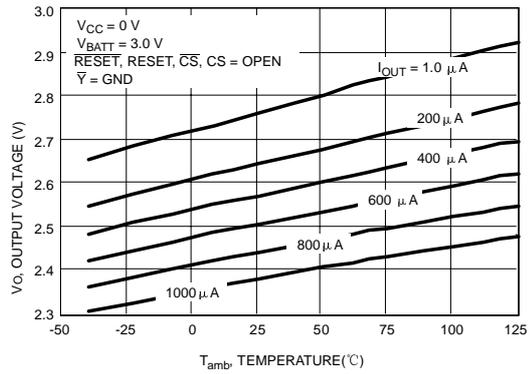


图 6: 输出电压 VS 温度

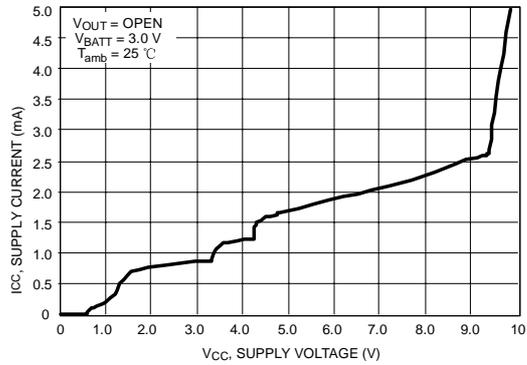


图 7: 电源电流 VS 电源电压

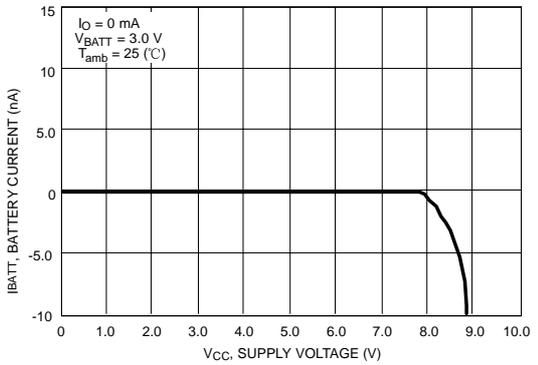


图 8: 电池电流 VS 电源电压

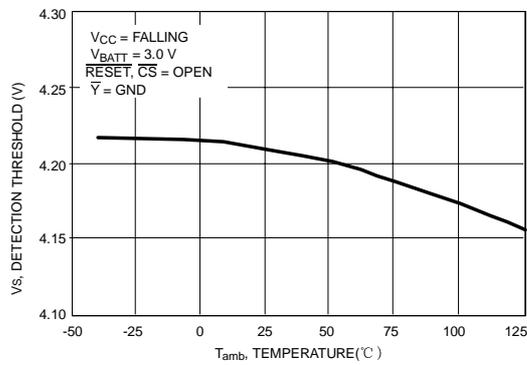


图 9: 检测的门限电压 VS 温度

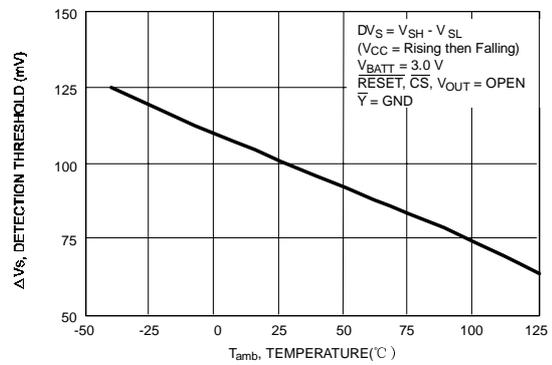


图 10: 检测延迟 VS 温度

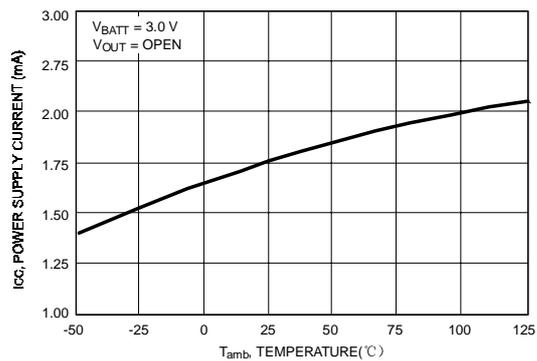


图 11: 电源电流 VS 温度

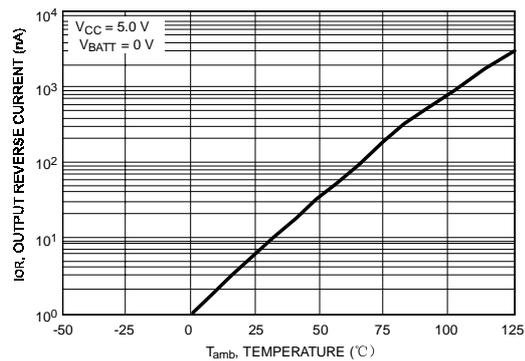


图 12: 灌电流 VS 温度

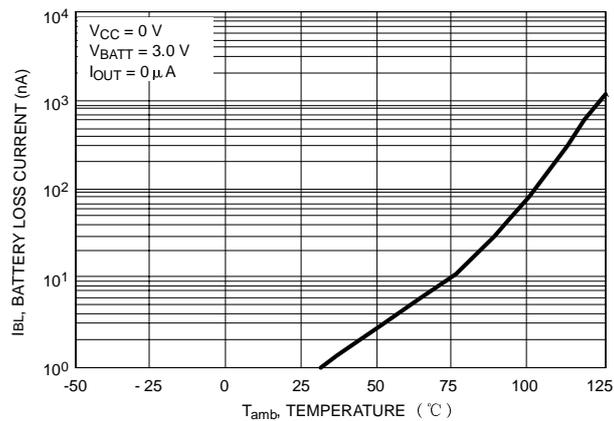


图 13: 电池的漏电流 VS 温度

技术规范:

在微机存储器系统中，SA56600-42 提供后备电池的功能，用来保护 SRAM 中的数据。另外，提供复位信号、高电平有效片选 (CS)、低电平有效片选 (/CS) 输出。芯片集成有 3.3V 和 4.2V 的检测电路、PNP 开关管、连接后备锂电池输出的低压降肖特基二极管。

电源上电时，当 $V_{CC} \leq 0.8V$ 期间，/RESET 保持有效（低电平状态），并且不能被释放（高电平状态），直到 V_{CC} 略大于 4.2V。输出 CS 也是类似的方式，仅仅是在 V_{CC} 略大于 4.2V 时，CS 变为一个高电平状态。这样就可以确保 SA56600 能为微电脑系统的正常工作提供足够的电源电压。

如果 V_{CC} 电压下降到 4.2V 以下，CS 和 /RESET 都变为低电平状态。当 CS 为低电平时，SRAM 将不能被读出或写入数据。如果主电源 (V_{CC}) 持续下降到 3.3V 或更低，PNP 开关管便将主电源 (V_{CC}) 输入和输出断开，并且肖特基二极管自动的将后备锂电池的电源与 SA56600 的电源输出相连，为 SRAM 提供保持数据的电源。

SA56600 提供互补的 CS 和 /CS 输出。这种输出方式不是相互之间简单的互补方式。CS 的逻辑状态能够真实体现 V_{CC} 电压的状态。只要 V_{CC} 大于 4.2V，并经延迟很小的一段时间，CS 便处在高电平状态。当 V_{CC} 低于 4.2V 时，CS 便处在低电平状态。

仅仅当 V_{CC} 大于 4.2V，并经延迟很小的一段时间，而且引脚 /Y 处在低电平状态时，/CS 变为低电平逻辑状态。如果 /Y 不是低电平状态（悬空或高电平状态），/CS 将处在高电平逻辑状态。本质上，/Y 的功能是作为 /CS 的控制开关，通常被用来作为微电脑微控制器的一个输入选通信号。

警告：在实际应用中，当 V_{CC} 电压小于 4.2V 时，/Y 的电压应低于 5.0V。这样可以避免破坏连接 /Y 的内部 NPN 三极管发射极-基极之间的 PN 结。破坏了 PN 结将产生过电流从而导致器件损坏。当 V_{CC} 电压低于 4.2V 时，与 /Y 相连接的 NPN 三极管的基极处在低电平状态，最容易导致在 /Y 上形成一个过压。

3.3V 的监测电路监测主电源 (V_{CC})。当 V_{CC} 电压达到 3.3V，并经很小的时间延迟，PNP 开关三极管被激活。此时，肖特基二极管反向偏置，自动断开后备锂电池与输出的连接。SRAM 也再次由主电源 (V_{CC}) 供电。当主电源 (V_{CC}) 到达 4.2V，并经很小的时间延迟，所有的工作重新开始。这个过程由 4.2V 监测电路监测并完成。/RESET 和 CS 都被变为一个高电平状态，并在 SRAM 没有丢失任何数据的情况下恢复所有的工作。

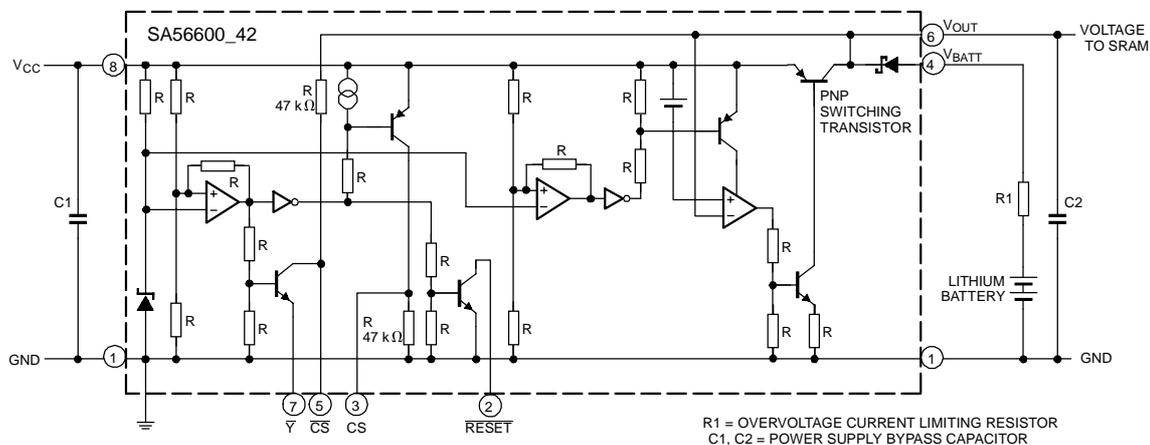


图 14: 功能框图

时序图表:

图 15 所示的时序图, 描述了 SA56600-42 在预期应用中的工作情况。一个 3.0V 的锂电池作为外部 SRAM 的后备电源 (参考图 1: 系统简图)。字母表示沿着时间轴发生的事件。

A: 在 ‘A’ 点, VCC 作为供电电源的主电源处于关闭状态。因此器件由后备电池供电, /CS 和 VOUT 输出接近锂电池输出的电压 (V_{BATT})。所有其他的输出 (/Y、/RESET、CS) 都处在近地电压状态。

B-C: 在 ‘B’ 点, VCC 电压开始上升, 同时 /RESET 的电压也开始上升, 但在 ‘C’ 点会突然返回低电平状态。当 VCC 到达激活内部偏置电路的电平时, /RESET 保持低电平逻辑状态。这发生在大约 0.8V 时。

D-E: 在 ‘D’ 点, VCC 电压上升到 3.3V, 内部的 3.3V 电压监测电路被激活。这个电路使 PNP 三极管输出激活, 主电源 (VCC) 连接到输出。这也使锂电池通过反向偏置的肖特基二极管自动的与 VOUT 断开。这样 /CS 和 VOUT 开始随着 VCC 电压上升。

E: 在 ‘E’ 点, VCC 已经升高到监测门限电平的上限 (V_S), 这时被内部 4.2V 监测电路所监测到。这时输出电压足够支持与之相关联的外部电路的所有操作。/RESET 变为高电平状态, 允许微处理器电路工作。同时, CS 也变为高电平状态, SRAM 也开始接受发送的数据。如果 /Y 也为低电平状态, 则 /CS 达到低电平。

/Y 控制 /CS 的输出。只要 /Y 为低电平, /CS 输出便被使能。

F: VCC 继续上升, /RESET、CS、VOUT 也持续上升。刚好到达 ‘F’ 之前, 微处理器电路将 /Y 切换到高电平状态, 这使 /CS 从低电平变为高电平。紧接在 ‘F’ 之后, 微处理器电路重复性切换 /Y 信号, 这导致 /CS 也重复循环, 但这不影响电池电路。

G: 在 ‘G’ 点, VCC 电压开始下降, 这也导致 /RESET、CS、VCC 下降。

H: 当内部 4.2V 监测电路监测到 VCC 下降到 V_S (4.2V) 时, 监测电路强迫 /RESET 和 CS 变低, 无效 SRAM 的片选信号, 以终止数据的存储和修改。串接的 PNP 开关三极管将主输入电源和输出断开, 将 SRAM 的供电电源转为后备电池供电。另外, 由于 /Y 已处在低电平状态, /CS 会突然上升至接近 V_S , 但接着会下降到 V_{BATT} (后备电池电压), 跟随 VCC 变化。

J: 在 ‘J’ 点, VOUT 也随 VCC 下降到用后备电池所对应的电压。现在, 后备电池输出电流至 VOUT, 用来保护 SRAM 中的数据。

K-L: 当 VCC 电压下降至不能维持激活内部偏置电路的电平时, 维持 /RESET 的电压也不再提供。输出信号 /RESET 轻微上升, 然后跟 VCC 一样降低到低电平。

M: /Y 再次被微处理器保持为高电平。但因为 VCC 低于 V_S , /CS 仍然保持高电平, CS 保持低电平, 以防止器件 SRAM 被选中。

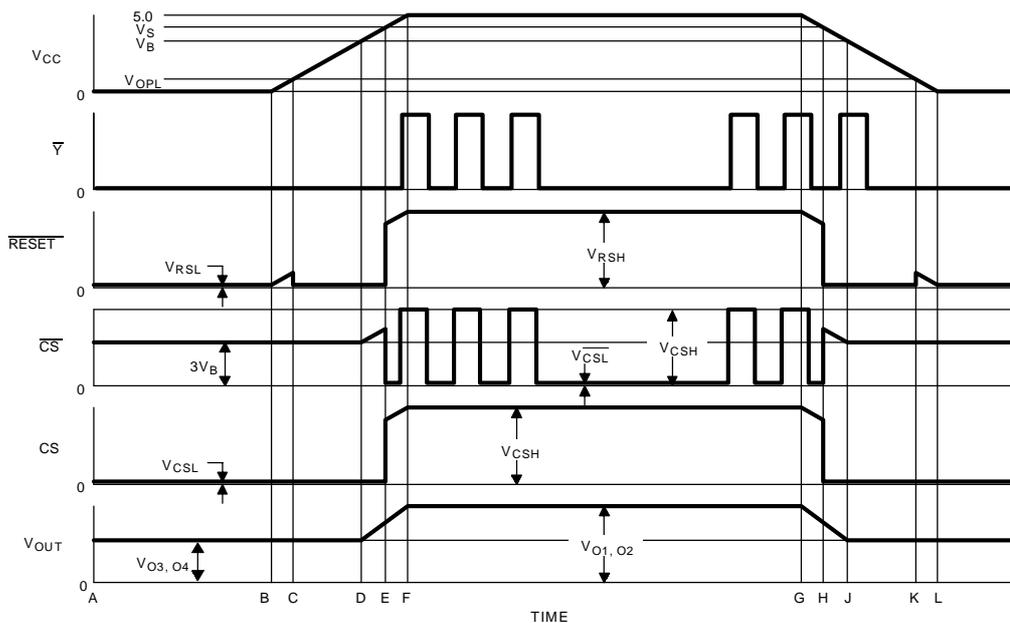
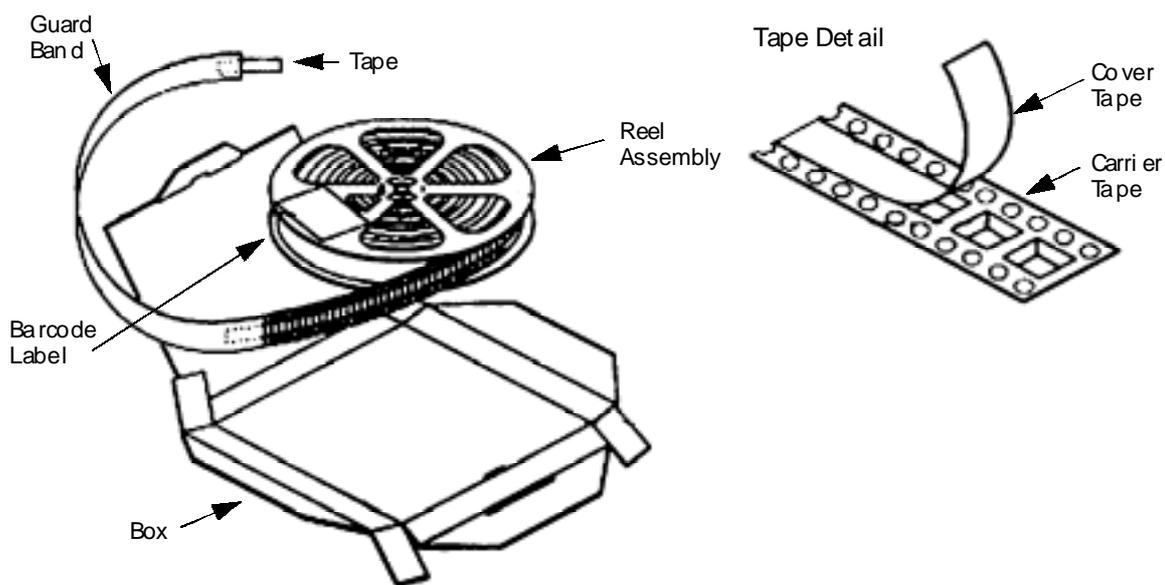
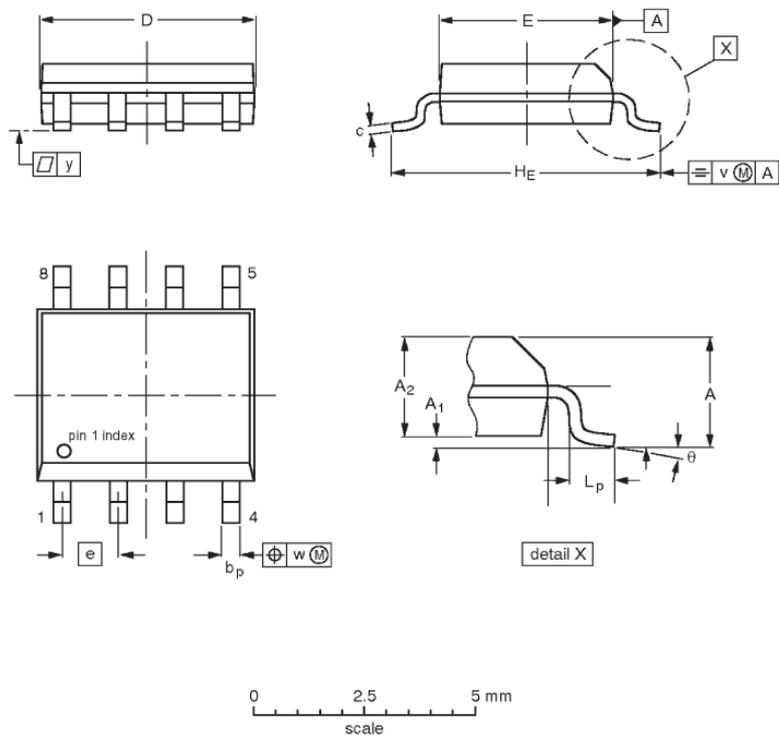


图 15: 时序图

封装方式:



小型塑料表面封装; 8 引脚, 本体宽度 3.9mm



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A ₁	A ₂	B ₂	b _p	c	D ⁽¹⁾	E ⁽²⁾	e	H _E		L _p			y	θ
mm	1.73	0.25 0.10	1.45 1.25	4.95 4.80	0.51 0.33	0.25 0.19	4.95 4.80	4.0 3.8	1.27	6.2 5.8		1.27 0.38			0.076	8° 0°
inches	0.068	0.010 0.004	0.057 0.049	0.189 0.195	0.013 0.020	0.0100 0.0075	0.20 0.19	0.16 0.15	0.050	0.244 0.228		0.050 0.015			0.003	

Notes

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.
2. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES			
	IEC	JEDEC	EIAJ	
S08	076E03	MS-012		